



M76H00_M75H00 系列

数据手册

Version 1.0.0

修订日期： 2026-04-10

版权声明

本文档是匠芯创科技（“ArtInChip”）的原创作品，匠芯创科技拥有该文档的全部版权。全部或部分复制必须获得匠芯创科技的书面批准，并向版权所有人明确确认。凡侵犯本公司版权等知识产权的，本公司将保留依法追究其法律责任的权利。

在法律允许的范围内，在此声明：使用前请仔细阅读合同条款和条件以及相关说明，并严格遵守本文档中的说明。匠芯创科技不对不当行为的后果（包括但不限于电压过高、超频或温度过高）承担任何责任。

匠芯创科技提供的信息仅作为参考或典型应用，本文档中的所有声明、信息和建议不构成任何明示或暗示的担保。匠芯创科技保留随时更改电路设计和/或规格的权利，恕不另行通知。

客户应全权负责获得实施解决方案/产品可能需要的第三方许可，匠芯创科技不承担任何与第三方许可相关的许可费或特许权使用费。对于任何要求的第三方许可证所涵盖的事项，匠芯创科技不承担任何保证、赔偿或其它义务。

凡以任何方式直接或间接使用本文档资料者，视为自愿接受本文档声明的约束。

修订记录

下表记录了初稿发布 (V0.1) 至今的所有变化：

版本	章节	修订说明
V1.00	-	初版。

内容

版权声明.....	ii
修订记录.....	iii
1. 功能特性.....	5
1.1. 典型应用.....	8
2. 功能框图.....	9
3. 产品信息.....	10
4. 器件比较.....	11
5. 引脚配置和功能.....	13
5.1. 引脚分布.....	13
5.1.1. M76H06SGHS/ M75H06SGHS (BGA144).....	13
5.2. 引脚属性.....	13
5.2.1. M76H06SGHS/ M75H06SGHS (BGA144).....	14
5.3. 功能复用.....	19
5.3.1. M76H06SGHS/ M75H06SGHS (BGA144).....	19
5.4. 引脚和信号描述.....	22
5.5. 模拟输入说明.....	28
5.5.1. ADC 输入复用.....	28
5.5.2. CPM 输入输出.....	29
6. 规格.....	30
6.1. 运行条件.....	30
6.1.1. 最大极限值.....	30
6.1.2. ESD 等级.....	30
6.1.3. 建议运行条件.....	30
6.2. 上下电时序及复位.....	31
6.2.1. 上下电时序.....	31
6.2.2. 复位源.....	31
6.3. 内置 LDO 电气特性.....	31
6.3.1. LDO25.....	31
6.3.2. LDO1x.....	31
6.4. 时钟.....	32
6.4.1. 外部时钟源.....	32
6.4.2. 内部 PLL 时钟特性.....	32
6.5. IO 电气特性.....	32
6.5.1. IO DC 特性.....	32
6.5.2. IO AC 特性.....	33
6.6. 模拟信号.....	33
6.6.1. ADC 输入范围.....	33
6.6.2. ADC 特性.....	33
6.6.3. CPM 输入范围.....	40
7. 封装信息.....	41
7.1. 封装术语描述.....	41
7.2. M76H06SGHS/ M75H06SGHS (BGA144).....	41
8. 命名规则.....	43

ArtInChip

1. 功能特性

• CPU

- RISC-V 32-bit 双核
- RV32IMAFDCP 指令架构
- 最高主频 552 MHz
- L1 I/D-Cache 16KB/16KB
- 支持单周期紧耦合存储 (TCM), I/D-TCM 最大可配置 256 KB 或 128 KB
- 单精度/双精度浮点单元, 集成 DSP 指令集
- PMP 安全保护
- 核内中断 CLINT 和中断控制器 CLIC
- 核间支持 Mailbox 通讯

• 系统启动

- 可通过烧写 EFUSE 改变启动顺序
- 支持 USB/UART 烧录
- SiP SPI NOR 支持外部直通模式进行烧录

• 系统安全

- 支持数字签名安全启动方式
- CE 实现 AES/TDES 等加解密算法及 SHA/HMAC 校准算法
- SPL_ENC 实现 SPI NOR 在线解密
- SID 内置熔丝 512-bit, 其中 64-bit 供自定义使用
- 内置 256-bit TRNG 产生器
- 支持 JTAG 加解锁

• 片内存储

- SRAM up to 1 MB, 其中 256 KB + 128 KB 可配置为 TCM 使用
- Flash up to 2 MB

• 系统控制

- 内置 THS 温度传感器, 支持高低温报警和过温复位

• GTC 通用计时器

- 52 位计时器, 提供系统心跳时钟, 计时周期大于 35 年
- 调试模式下可配置为暂停计时或继续计时

• WDOG 看门狗

- 支持中断和复位, 超时时间 1ms~37 小时可配置
- 调试模式下可配置为暂停计时或继续计时
- 硬件写保护机制

• 时钟和电源管理

- 内置两个 PLL
- PLL_INT0 用于 CPU 单独使用
- PLL_FRA0 用于外设接口, 支持展频
- 内置两个 LDO
- LDO25 (2.5 V 100 mA), 用于系统复位启动、eFuse 供电
- LDO1x (1.0~1.375 V 500 mA, 每档 25 mV), 用于 CPU 供电

• 通用接口

- 支持一个 USB FS DEVICE
- 支持一个 EMAC, 支持 RMII/MII 接口, 支持 IEEE1588 协议
- 最多支持六个 SPI, 支持标准 SPI 和 QSPI, 可配置为 Master 或 Slave
- 最多支持九个 UART, 兼容工业标准 16550, 波特率精度 < 2%
- 最多支持四个 I2C, 支持 7-bit 和 10-bit 寻址, 速率最高 400 Kb/s

- 支持一个 CAN，支持 CAN2.0A 和 CAN2.0B，速率最高 1 Mbps
- 最多支持两个 CAN-FD，速率最高 10 Mbps
- 支持一个 PBUS，用于对外部设备地址空间进行读写访问

• EtherCAT (Ethernet for Control Automation Technology)

- EtherCAT 从站控制器
- 支持 RMI/ MII 接口
- 8 KB PDRAM
- 3x Port/ 8x FMMU/ 8x SyncManager
- 内置 2x PHY

• CORDIC

- 支持 $\sin/ \cos/ \arctan/ \operatorname{atan}2/ \operatorname{phase}$ 等数学函数加速
- 最高支持 Q24 定点数输出精度

• FFT

- 支持 8/ 16/ 32/ 64/ 128/ 256/ 512/ 1024/ 2048/ 4096 点的复数或实数的 FFT/ IFFT 的硬件加速
- 支持单精度浮点、Q15/ Q31 定点数输入输出

• PFM (Programmable Filter Module)

- 支持 6x FIR/IIR 可编程滤波器硬件加速
- 每个滤波器最高可以实现四阶滤波器

• DCE (Data Check Engine)

- 支持 CRC 校验的加速
- CRC 校验支持多项式、初始值以及异或值可配置

• EPWM (Enhanced PWM)

- 最多可支持 24 个 EPWM 通道
- 最多可支持 24 个 HRPWM 通道，分辨率可达 130ps
- 内置 16-bit 计数器
- 支持递增、递减或先递增后递减计数

- PWM 支持内部相位同步
- 支持死区时间控制
- 支持六个故障输入控制
- 支持脉冲群输出功能

• CAP

- 最多支持六个的输入捕获或六个独立 PWM
- 内置 32-bit 计数器
- 支持连续捕捉或单次捕捉
- 支持配置为 PWM 输出模式

• QEP

- 最多支持 10 个 QEP 信号解析
- 内置 32-bit 的位置计数器
- 支持 AB 正交信号解析
- 支持 CW/CCW 信号解析
- 支持 CLK/DIR 信号解析
- 内置看门狗定时器

• ADC

- 内置两个 14-bit ADC
- 采样率最高 2MSPS
- 两个 ADC 复用 24 个采样通道
- 支持硬件 1/ 2/ 4/ 8/ 16/ 32 过采样模式
- 支持外部输入参考电压

• CPM (Comparator Module)

- 最多支持两个 CPM
- 内置 12-bit DAC 参考的窗口比较

• PGA (Programmable Gain Amplifier)

- 最多支持四个 PGA
- 支持源跟随模式、增益放大模式、差分放大模式

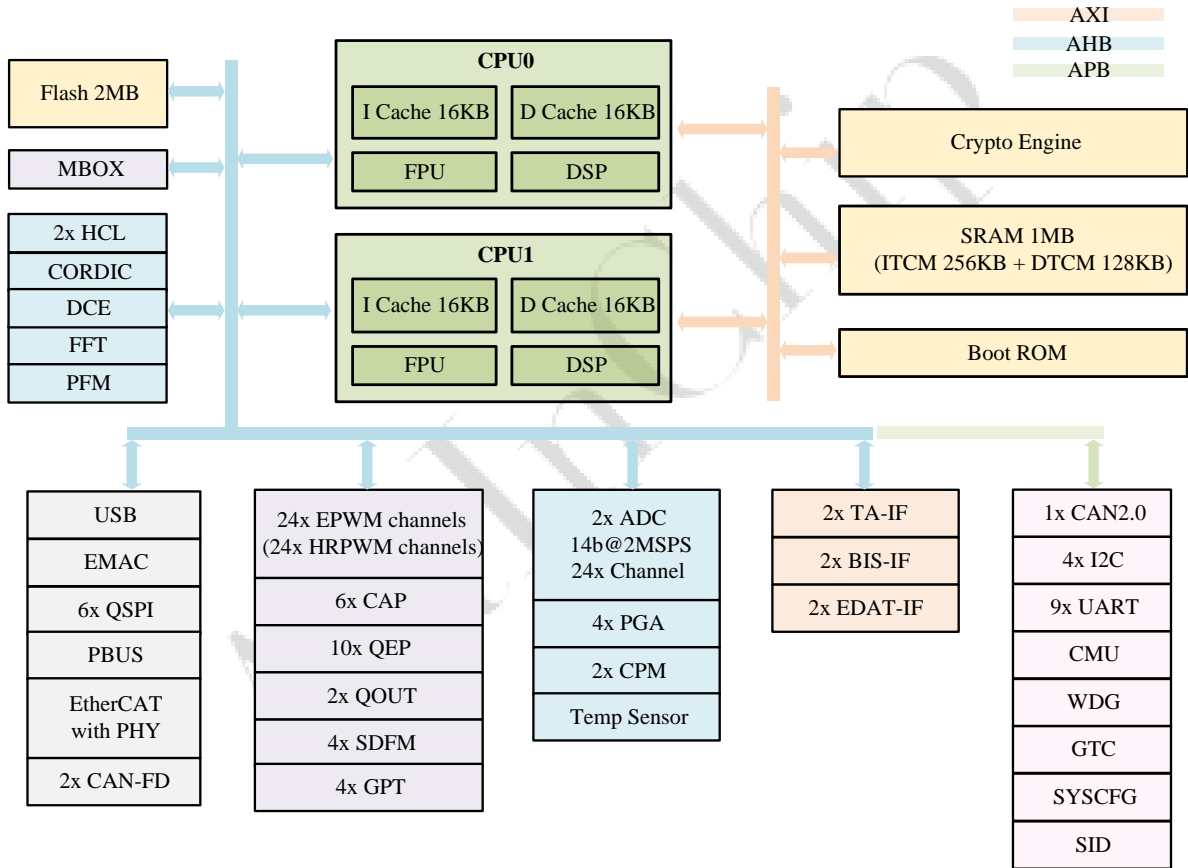
• GPT

- 最多可支持四个 GPT, 32-bit 计数器
- 支持输出比较信号, 可用于产生中断和引脚输出
- **SDFM (Sigma-Delta Filter Module)**
 - 最多可支持四个 SDFM
 - 支持串行输入解码
 - 支持 SINC1 /2 /3 滤波器
 - 支持 OSR 可配置

1.1. 典型应用

- 伺服电机驱动
- BLDC 电机驱动
- 交流变频器
- PLC

2. 功能框图



3. 产品信息

型号	SRAM	Flash	内核	ECAT	PHY	封装	温度
M76H06SGHS	1 MB	2 MB	2	Y	Y	BGA144	-40~125℃
M75H06SGHS	768 KB	2 MB	1	Y	Y	BGA144	-40~125℃

ArtInChip

4. 器件比较

项目	M76P06SGHS	M76H06SGHS	M75H06SGHS
封装选项	BGA144 10x10mm, 0.8mm pitch	BGA144 10x10mm, 0.8mm pitch	BGA144 10x10mm, 0.8mm pitch
内核	双核	双核	单核
SRAM	1 MB	1 MB	768 KB
ITCM /DTCM	256 KB/ 128 KB	256 KB/ 128 KB	256 KB/ 128 KB
Flash	2 MB	2 MB	2 MB
USB	x1	x1	x1
EMAC	x1	x1	x1
SPI	x4, SPI2/ 3 支持 QSPI	x4, SPI2/ 3 支持 QSPI	x4, SPI2/ 3 支持 QSPI
UART	x9	x9	x9
I2C	x4	x4	x4
CAN	x3, CANFD0/1 支持 CAN-FD	x3, CANFD0/1 支持 CAN-FD	x3, CANFD0/1 支持 CAN-FD
PBUS	x1	x1	x1
ESC	x1	x1	x1
ESC PHY	-	x2	x2
CORDIC	支持	支持	支持

项目	M76P06SGHS	M76H06SGHS	M75H06SGHS
DCE	支持	支持	支持
HCL	x2	x2	x1
FFT	支持	支持	支持
PFM	支持	支持	支持
EPWM	x24, 通道 PWM 全部支持 HRPWM	x24, 通道 PWM 全部支持 HRPWM	x24, 通道 PWM 全部支持 HRPWM
CAP	x6	x6	x6
QEP	x10	x10	x10
QOUT	x2	x2	x2
ADC	x2, 复用 16 采样通道	x2, 复用 18 采样通道	x2, 复用 18 采样通道
CPM	x2	x2	x2
PWM	x6	-	-
GPT	x4	x4	x4
SDFM	x4	x4	x4
TA-IF	x2	x2	x2
BIS-IF	x2	x2	x2
EDAT-IF	x2	x2	x2
GPIO	118	87	87

5. 引脚配置和功能

5.1. 引脚分布

5.1.1. M76H06SGHS/ M75H06SGHS (BGA144)

	1	2	3	4	5	6	7	8	9	10	11	12
A	GND	PLL_XI	PLL_XO	PA08	PA03	PD24	PD22	PD19	PD17	PD15	PHY1_RXP	GND
B	LDO25	PA16	PA13	PA09	PA04	PD23	PD20	PD18	PD16	PHY1_RXN	PHY1_TXN	PHY1_TXP
C	PE00	PA18	PA14	PA10	PA05	PA00	PD29	PD27	PD25	GND	PHY1_AVDD33	PHY1_RBIAS
D	PE01	PE02	PA15	PA11	PA06	PA01	PD28	PD26	PD21	PD14	PHY1_AVDDL	PHY1_DVDDL
E	PE03	PE04	PE05	PA12	PA07	PA02	VREFP	VDD_SYS	PHY_nRESET	PHY_XTAL_OUT	PHY1_LED1_LINK	PHY1_LED0_ACTIVE
F	PE06	PE07	PE08	VCC33_IO	VCC33_IO	VREFN	GND	VDD_SYS	PHY_MDC	PHY_MDIO	PHY0_RXN	PHY0_RXP
G	PE09	PE10	PE11	VCC33_IO	GND	GND	GND	VDD_SYS	PHY0_LED1_LINK	PC14	PHY0_TXN	PHY0_TXP
H	PE12	PE13	PE14	VCC33_IO	GND	GND	GND	VDD_SYS	PHY0_LED0_ACTIVE	GND	PHY0_AVDD33	PHY0_RBIAS
J	PE15	PE16	PE17	SYS_RSTN	VCC33_IO	GND	GND	VDD_SYS	PG14	GND	PHY0_DVDDL	PHY0_AVDDL
K	PE18	PE19	PE20	PF04	PF07	PG02	PG05	PG08	PG11	PG17	PG21	PG22
L	PE21	PE22	PF01	PF03	PF06	PG01	PG04	PG07	PG10	PG16	PG19	PG20
M	GND	PE23	PF00	PF02	PF05	PG00	PG03	PG06	PG09	PG15	PG18	GND

5.2. 引脚属性



注:

- [1]: 芯片封装引脚序号。
- [2]: 芯片封装引脚名称。
- [3]: 类型, 指示信号方向。
 - I——输入。
 - O——输出。
 - I/O——输入/输出。



- A ——模拟。
 - AI——模拟输入。
 - AO ——模拟输出。
 - P——电源。
 - G ——地。
- [4]: 引脚复位状态, PU 指上拉, PD 指下拉, Z 指高阻态。
 - [5]: PU/PD 表示内部存在上下拉电阻, 且上下拉电阻可通过软件开启或关闭。
 - [6]: 默认驱动能力大小。GPIO 默认驱动能力 20 mA, 最大 50 mA。
 - [7]: 电源供电。

5.2.1. M76H06SGHS/ M75H06SGHS (BGA144)

引脚 ^[1]	名称 ^[2]	类型 ^[3]	复位状态 ^[4]	上下拉 ^[5]	默认驱动 (mA) ^[6]	供电 ^[7]
PLL						
J4	SYS_RSTN	I	-	-	-	-
A2	PLL_XI	AI	-	-	-	-
A3	PLL_XO	AO	-	-	-	-
Power						
F4, F5, G4, H4, J5	VCC33_IO	P	-	-	-	-
B1	LDO25	P	-	-	-	-
E8, F8, G8, H8, J8	VDD_SYS	P	-	-	-	-
E7	VREFP	P	-	-	-	-
F6	VREFN	P	-	-	-	-
A1, A12, M1, M12, F7, G5, G6, G7, H5, H6, H7, J6, J7, C10, H10, J10	GND	P	-	-	-	-
GPIO A						
C6	PA0	I/O	Z	PU/PD	20	VCC33_IO
D6	PA1	I/O	Z	PU/PD	20	VCC33_IO
E6	PA2	I/O	Z	PU/PD	20	VCC33_IO
A5	PA3	I/O	Z	PU/PD	20	VCC33_IO
B5	PA4	I/O	Z	PU/PD	20	VCC33_IO

引脚 ^[1]	名称 ^[2]	类型 ^[3]	复位状态 ^[4]	上下拉 ^[5]	默认驱动 (mA) ^[6]	供电 ^[7]
C5	PA5	I/O	Z	PU/PD	20	VCC33_IO
D5	PA6	I/O	Z	PU/PD	20	VCC33_IO
E5	PA7	I/O	Z	PU/PD	20	VCC33_IO
A4	PA8	I/O	Z	PU/PD	20	VCC33_IO
B4	PA9	I/O	Z	PU/PD	20	VCC33_IO
C4	PA10	I/O	Z	PU/PD	20	VCC33_IO
D4	PA11	I/O	Z	PU/PD	20	VCC33_IO
E4	PA12	I/O	Z	PU/PD	20	VCC33_IO
B3	PA13	I/O	Z	PU/PD	20	VCC33_IO
C3	PA14	I/O	Z	PU/PD	20	VCC33_IO
D3	PA15	I/O	Z	PU/PD	20	VCC33_IO
B2	PA16	I/O	Z	PU/PD	20	VCC33_IO
C2	PA18	I/O	Z	PU/PD	20	VCC33_IO
GPIO C						
G10	PC14	I/O	Z	PU/PD	20	VCC33_IO
GPIO D						
D10	PD14	I/O	Z	PU/PD	20	VCC33_IO
A10	PD15	I/O	Z	PU/PD	20	VCC33_IO
B9	PD16	I/O	Z	PU/PD	20	VCC33_IO
A9	PD17	I/O	Z	PU/PD	20	VCC33_IO
B8	PD18	I/O	Z	PU/PD	20	VCC33_IO
A8	PD19	I/O	Z	PU/PD	20	VCC33_IO
B7	PD20	I/O	Z	PU/PD	20	VCC33_IO
D9	PD21	I/O	Z	PU/PD	20	VCC33_IO
A7	PD22	I/O	Z	PU/PD	20	VCC33_IO
B6	PD23	I/O	Z	PU/PD	20	VCC33_IO
A6	PD24	I/O	Z	PU/PD	20	VCC33_IO
C9	PD25	I/O	Z	PU/PD	20	VCC33_IO
D8	PD26	I/O	Z	PU/PD	20	VCC33_IO
C8	PD27	I/O	Z	PU/PD	20	VCC33_IO

引脚 ^[1]	名称 ^[2]	类型 ^[3]	复位状态 ^[4]	上下拉 ^[5]	默认驱动 (mA) ^[6]	供电 ^[7]
D7	PD28	I/O	Z	PU/PD	20	VCC33_IO
C7	PD29	I/O	Z	PU/PD	20	VCC33_IO
GPIO E						
C1	PE0	I/O	Z	PU/PD	20	VCC33_IO
D1	PE1	I/O	Z	PU/PD	20	VCC33_IO
D2	PE2	I/O	Z	PU/PD	20	VCC33_IO
E1	PE3	I/O	Z	PU/PD	20	VCC33_IO
E2	PE4	I/O	Z	PU/PD	20	VCC33_IO
E3	PE5	I/O	Z	PU/PD	20	VCC33_IO
F1	PE6	I/O	Z	PU/PD	20	VCC33_IO
F2	PE7	I/O	Z	PU/PD	20	VCC33_IO
F3	PE8	I/O	Z	PU/PD	20	VCC33_IO
G1	PE9	I/O	Z	PU/PD	20	VCC33_IO
G2	PE10	I/O	Z	PU/PD	20	VCC33_IO
G3	PE11	I/O	Z	PU/PD	20	VCC33_IO
H1	PE12	I/O	Z	PU/PD	20	VCC33_IO
H2	PE13	I/O	Z	PU/PD	20	VCC33_IO
H3	PE14	I/O	Z	PU/PD	20	VCC33_IO
J1	PE15	I/O	Z	PU/PD	20	VCC33_IO
J2	PE16	I/O	Z	PU/PD	20	VCC33_IO
J3	PE17	I/O	Z	PU/PD	20	VCC33_IO
K1	PE18	I/O	Z	PU/PD	20	VCC33_IO
K2	PE19	I/O	Z	PU/PD	20	VCC33_IO
K3	PE20	I/O	Z	PU/PD	20	VCC33_IO
L1	PE21	I/O	Z	PU/PD	20	VCC33_IO
L2	PE22	I/O	Z	PU/PD	20	VCC33_IO
M2	PE23	I/O	Z	PU/PD	20	VCC33_IO
GPIO F						
M3	PF0	I/O	Z	PU/PD	20	VCC33_IO
L3	PF1	I/O	Z	PU/PD	20	VCC33_IO

引脚 ^[1]	名称 ^[2]	类型 ^[3]	复位状态 ^[4]	上下拉 ^[5]	默认驱动 (mA) ^[6]	供电 ^[7]
M4	PF2	I/O	Z	PU/PD	20	VCC33_IO
L4	PF3	I/O	Z	PU/PD	20	VCC33_IO
K4	PF4	I/O	Z	PU/PD	20	VCC33_IO
M5	PF5	I/O	Z	PU/PD	20	VCC33_IO
L5	PF6	I/O	Z	PU/PD	20	VCC33_IO
K5	PF7	I/O	Z	PU/PD	20	VCC33_IO
GPIO G						
M6	PG0	I/O	Z	PU/PD	20	VCC33_IO
L6	PG1	I/O	Z	PU/PD	20	VCC33_IO
K6	PG2	I/O	Z	PU/PD	20	VCC33_IO
M7	PG3	I/O	Z	PU/PD	20	VCC33_IO
L7	PG4	I/O	Z	PU/PD	20	VCC33_IO
K7	PG5	I/O	Z	PU/PD	20	VCC33_IO
M8	PG6	I/O	Z	PU/PD	20	VCC33_IO
L8	PG7	I/O	Z	PU/PD	20	VCC33_IO
K8	PG8	I/O	Z	PU/PD	20	VCC33_IO
M9	PG9	I/O	Z	PU/PD	20	VCC33_IO
L9	PG10	I/O	Z	PU/PD	20	VCC33_IO
K9	PG11	I/O	Z	PU/PD	20	VCC33_IO
J9	PG14	I/O	Z	PU/PD	20	VCC33_IO
M10	PG15	I/O	Z	PU/PD	20	VCC33_IO
L10	PG16	I/O	Z	PU/PD	20	VCC33_IO
K10	PG17	I/O	Z	PU/PD	20	VCC33_IO
M11	PG18	I/O	Z	PU/PD	20	VCC33_IO
L11	PG19	I/O	Z	PU/PD	20	VCC33_IO
L12	PG20	I/O	Z	PU/PD	20	VCC33_IO
K11	PG21	I/O	Z	PU/PD	20	VCC33_IO
K12	PG22	I/O	Z	PU/PD	20	VCC33_IO
PHY						
E9	PHY_nRESET	O	Z	PU/PD	20	VCC33_IO

引脚 ^[1]	名称 ^[2]	类型 ^[3]	复位状态 ^[4]	上下拉 ^[5]	默认驱动 (mA) ^[6]	供电 ^[7]
E10	PHY_XTAL_OUT	O	Z	PU/PD	20	VCC33_IO
F9	PHY_MDC	O	Z	PU/PD	20	VCC33_IO
F10	PHY_MDIO	I/O	Z	PU/PD	20	VCC33_IO
J11	PHY0_DVDDL	O	-	-	-	-
J12	PHY0_AVDDL	O	-	-	-	-
H11	PHY0_AVDD33	P	-	-	-	-
D12	PHY1_DVDDL	O	-	-	-	-
D11	PHY1_AVDDL	O	-	-	-	-
C11	PHY1_AVDD33	P	-	-	-	-
F11	PH0_RXN	AI	-	-	-	-
F12	PH0_RXP	AI	-	-	-	-
G11	PH0_TXN	AO	-	-	-	-
G12	PH0_TXP	AO	-	-	-	-
G9	PHY0_LED1_LINK	O	PD	-	-	VCC33_IO
H9	PHY0_LED0_ACTIVE	O	PD	-	-	VCC33_IO
H12	PHY0_RBIAS	I	-	-	-	-
B10	PH1_RXN	AI	-	-	-	-
A11	PH1_RXP	AI	-	-	-	-
B11	PH1_TXN	AO	-	-	-	-
B12	PH1_TXP	AO	-	-	-	-
E11	PHY1_LED1_LINK	O	PD	-	-	VCC33_IO
E12	PHY1_LED0_ACTIVE	O	PD	-	-	VCC33_IO
C12	PHY1_RBIAS	I	-	-	-	-

5.3. 功能复用

5.3.1. M76H06SGHS/ M75H06SGHS (BGA144)

表 5-1 数字功能复用

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7
PA0	UART2_TX	-	I2C1_SCK	-	SDFM0_CLK	FLASH_CS
PA1	UART2_RX	-	I2C1_SDA	-	SDFM0_DAT	FLASH_MISO
PA2	UART2_RTS	-	I2C2_SCK	UART4_TX	SDFM1_CLK	FLASH_MOSI
PA3	UART2_CTS	-	I2C2_SDA	UART4_RX	SDFM1_DAT	FLASH_CLK
PA4	-	EPWM_SIO	SPI3_WP	UART5_TX	SDFM2_CLK	-
PA5	-	EPWM_SII	SPI3_HOLD	UART5_RX	SDFM2_DAT	-
PA6	-	EPWM_S00	SPI3_CS	UART6_TX	SDFM3_CLK	-
PA7	-	EPWM_S01	SPI3_CLK	UART6_RX	SDFM3_DAT	-
PA8	-	CPM0_COH	SPI3_MISO	UART7_TX	EPWM_FLT0	QEP0_S
PA9	-	CPM0_COL	SPI3_MOSI	UART7_RX	EPWM_FLT1	QEP1_S
PA10	-	CPM1_COH	QEP2_A	UART8_TX	EPWM_FLT2	-
PA11	-	CPM1_COL	QEP2_B	UART8_RX	EPWM_FLT3	-
PA12	-	EPWM_TO0	QEP3_A	ADC_TRIG	EPWM_FLT4	CLK_OUT1
PA13	-	EPWM_TO3	QEP3_B	-	EPWM_FLT5	-
PA14	UART4_TX	EPWM_TO6	-	-	CAN0_TX	-
PA15	UART4_RX	EPWM_TO9	-	-	CAN0_RX	-
PA16	UART4_RTS	-	-	EMAC_TRIG	ESC_SYNC0	-
PA18	UART5_RX	-	-	-	ESC_LATCH0	-
PC14	-	-	-	-	ESC_LED_ACT0	PBUS_AD15
PD14	UART2_RTS	TIM2_OUT1	-	EMAC_COL	ESC_LED_ACT1	PBUS_A0
PD15	UART2_CTS	TIM2_OUT2	-	PTP_CLKIN	ESC_TXEN2	PBUS_A1
PD16	UART3_RX	TIM2_OUT3	-	-	ESC_TXD2_3	PBUS_A2
PD17	UART3_TX	TIM3_CAP	-	-	ESC_TXD2_2	PBUS_A3
PD18	UART3_RTS	TIM3_OUT0	-	-	ESC_TXD2_1	PBUS_A4
PD19	UART4_TX	TIM3_OUT1	-	-	ESC_TXD2_0	PBUS_A5
PD20	UART4_RX	TIM3_OUT2	-	-	ESC_TXCK2	PBUS_A6

表 5-1 数字功能复用 (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7
PD21	UART4_RTS	TIM3_OUT3	-	-	ESC_RXCK2	PBUS_A7
PD22	UART5_TX	-	-	-	ESC_RXD2_3	PBUS_A8
PD23	UART5_RX	-	-	-	ESC_RXD2_2	PBUS_A9
PD24	UART6_TX	-	-	-	ESC_RXD2_1	PBUS_A10
PD25	UART6_RX	-	-	-	ESC_RXD2_0	PBUS_A11
PD26	UART7_TX	-	-	-	ESC_RXDV2	PBUS_A12
PD27	UART7_RX	-	-	-	ESC_RXER2	PBUS_A13
PD28	UART8_TX	-	-	-	ESC_LINK2	PBUS_A14
PD29	UART8_RX	-	-	-	ESC_LED_ACT2	PBUS_A15
PE0	UART4_TX	SPI2_WP	CAP0	-	EPWM0_A	PBUS_NCS1
PE1	UART4_RX	SPI2_MISO	CAP1	-	EPWM0_B	PBUS_NCS0
PE2	UART5_TX	SPI2_CS	CAP2	-	EPWM1_A	PBUS_CLK
PE3	UART5_RX	SPI2_HOLD	CAP3	-	EPWM1_B	PBUS_NWE
PE4	UART6_TX	SPI2_CLK	CAP4	-	EPWM2_A	PBUS_AD7
PE5	UART6_RX	SPI2_MOSI	CAP5	-	EPWM2_B	PBUS_AD6
PE6	I2C1_SCK	CANFD1_TX	QEP4_A	UART7_TX	EPWM3_A	PBUS_AD5
PE7	I2C1_SDA	CANFD1_RX	QEP4_B	UART7_RX	EPWM3_B	PBUS_AD4
PE8	-	TIM0_CAP	QEP5_A	ADC_TRIG	EPWM4_A	PBUS_AD3
PE9	-	TIM0_OUT0	QEP5_B	TIM1_CAP	EPWM4_B	PBUS_AD2
PE10	-	TIM0_OUT1	QEP6_A	TIM1_OUT0	EPWM5_A	PBUS_AD1
PE11	-	TIM0_OUT2	QEP7_A	TIM1_OUT1	EPWM5_B	PBUS_ADO
PE12	-	TIM0_OUT3	QEP8_A	TIM1_OUT2	EPWM6_A	PBUS_NOE
PE13	-	-	QEP9_A	TIM1_OUT3	EPWM6_B	PBUS_NADV
PE14	-	SPI4_CS0	EPWM_SI0	-	EPWM7_A	PBUS_AD8
PE15	-	SPI4_CLK	EPWM_SI1	-	EPWM7_B	PBUS_AD9
PE16	-	SPI4_MOSI	EPWM_SO0	-	EPWM8_A	PBUS_AD10
PE17	-	SPI4_MISO	EPWM_SO1	ESC_SYNC0	EPWM8_B	PBUS_AD11
PE18	-	SPI4_CS1	EPWM_FLT0	ESC_SYNC1	EPWM9_A	PBUS_AD12
PE19	-	SPI5_CS0	EPWM_FLT1	ESC_LATCH0	EPWM9_B	PBUS_AD13

表 5-1 数字功能复用 (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7
PE20	-	SPI5_CLK	EPWM_FLT2	ESC_LATCH1	EPWM10_A	PBUS_AD14
PE21	-	SPI5_MOSI	EPWM_FLT3	ESC_LED_RUN	EPWM10_B	PBUS_AD15
PE22	-	SPI5_MISO	EPWM_FLT4	ESC_LED_ERR	EPWM11_A	-
PE23	-	SPI5_CS1	EPWM_FLT5	ESC_LED_STATE_RUN	EPWM11_B	-
PF0	UART3_RX	SPI4_CS0	CAP0	-	ENC0_IO0	EPWM_FLT0
PF1	UART3_TX	SPI4_CLK	CAP1	-	ENC0_IO1	EPWM_FLT1
PF2	UART3_RTS	SPI4_MOSI	CAP2	-	ENC0_IO2	EPWM_FLT2
PF3	UART4_RX	SPI5_CS0	CAP3	-	ENC1_IO0	EPWM_FLT3
PF4	UART4_TX	SPI5_CLK	CAP4	-	ENC1_IO1	EPWM_FLT4
PF5	UART4_RTS	SPI5_MOSI	CAP5	-	ENC1_IO2	EPWM_FLT5
PF6	I2C2_SCK	SPI4_MISO	-	-	QEP2_A	EPWM_SIO
PF7	I2C2_SDA	SPI5_MISO	SPI4_CS1	-	QEP2_B	EPWM_SI1
PG0	UART7_TX	SPI3_CLK	TIM0_CAP	-	CAN0_TX	-
PG1	UART7_RX	SPI3_CS	TIM0_OUT0	-	CAN0_RX	-
PG2	UART8_TX	SPI3_MISO	TIM0_OUT1	-	-	-
PG3	UART8_RX	SPI3_MOSI	TIM0_OUT2	-	-	-
PG4	I2C3_SCK	SPI3_WP	TIM0_OUT3	-	QOUT0_A	-
PG5	I2C3_SDA	SPI3_HOLD	-	-	QOUT0_B	-
PG6	-	-	-	-	QOUT0_Z	-
PG7	-	-	-	-	QOUT1_A	-
PG8	-	-	-	-	QOUT1_B	-
PG9	-	-	-	-	QOUT1_Z	-
PG10	I2C0_SCK	SPI5_CS0	SPI2_WP	UART2_TX	ESC_SCK	-
PG11	I2C0_SDA	SPI5_CLK	SPI2_HOLD	UART2_RX	ESC_SDA	-
PG14	UART1_RTS	-	-	ADC_TRIG	-	CLK_OUT0
PG15	CANFD0_TX	UART1_CTS	SPI2_CLK	UART7_TX	CAN0_TX	-
PG16	CANFD0_RX	-	SPI2_MOSI	UART7_RX	CAN0_RX	-
PG17	UART0_TX	SPI5_MISO	-	UART8_TX	-	-
PG18	UART0_RX	SPI5_MOSI	-	UART8_RX	-	-

表 5-1 数字功能复用 (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7
PG19	USB_DP	UART0_TX	-	-	-	-
PG20	USB_DM	UART0_RX	-	-	-	-
PG21	JTAG_MS	-	-	-	-	-
PG22	JTAG_CK	-	-	-	-	-

表 5-2 模拟功能复用

引脚	模拟功能
PA0	ADC0_0/ADC1_0/ PGA0_INP
PA1	ADC0_1/ADC1_1/ PGA0_INN
PA2	ADC0_2/ADC1_2/ PGA1_INP
PA3	ADC0_3/ADC1_3/ PGA1_INN
PA4	ADC0_4/ADC1_4/ PGA2_INP
PA5	ADC0_5/ADC1_5/ PGA2_INN
PA6	ADC0_6/ADC1_6/ PGA3_INP
PA7	ADC0_7/ADC1_7/ PGA3_INN
PA8	ADC0_8/ADC1_8/ PGA0_FLT/ CPM0_HN
PA9	ADC0_9/ADC1_9/ PGA1_FLT/ CPM0_LN
PA10	ADC0_10/ADC1_10/ PGA2_FLT/ CPM1_HN
PA11	ADC0_11/ADC1_11/ PGA3_FLT/ CPM1_LN
PA12	ADC0_12/ADC1_12/ PGA0_VREF/ CPM0_HP
PA13	ADC0_13/ADC1_13/ PGA1_VREF/ CPM0_LP
PA14	ADC0_14/ADC1_14/ PGA2_VREF/ CPM1_HP
PA15	ADC0_15/ADC1_15/ PGA3_VREF/ CPM1_LP
PA16	ADC0_16/ADC1_16
PA18	ADC0_18/ADC1_18

5.4. 引脚和信号描述

引脚/信号名称	描述	类型
SYSTEM		

引脚/信号名称	描述	类型
SYS_RSTN	复位引脚	I
PLL_XI	24 MHz 晶振输入	AI
PLL_XO	24 MHz 晶振输出	AO
JTAG_MS	JTAG_MS 信号	I/O
JTAG_CK	JTAG_CK 信号	O
USB		
USB_DM	USB0 数据信号负端	AI/O
USB_DP	USB0 数据信号正端	AI/O
EMAC		
EMAC_RXD3	数据接收信号线 3	I
EMAC_RXD2	数据接收信号线 2	I
EMAC_RXD1	数据接收信号线 1	I
EMAC_RXD0	数据接收信号线 0	I
EMAC_RXCK	数据接收时钟	I
EMAC_RXDV	数据接收有效	I
EMAC_RXER	数据接收错误信号	I
EMAC_CLKIN	参考时钟	I
EMAC_TXD3	数据发送信号线 3	O
EMAC_TXD2	数据发送信号线 2	O
EMAC_TXD1	数据发送信号线 1	O
EMAC_TXD0	数据发送信号线 0	O
EMAC_TXCK	发送时钟	O
EMAC_TXEN	数据发送使能	O
EMAC_CRS	载波侦听信号	I
EMCA_COL	碰撞检测信号	I
EMAC_MDC	RMII 串行管理接口时钟	I/O
EMAC_MDIO	RMII 串行管理接口数据	I/O
PTP_CLKIN	PTP 时钟输入	I
CLK_OUTn	可配置 25 MHz 时钟输出, n = 0~1	O
PWM, n = 0~5		

引脚/信号名称	描述	类型
PWM _n	PWM _n 通道	O
SPI		
SPI _n _HOLD	SPI _n 保持信号, n = 0/1/2/3	I/O
SPI _n _WP	SPI _n 写保护信号, n = 0/1/2/3	I/O
SPI _n _CS1	SPI _n 片选信号, n = 0/1/4/5	I/O
SPI _n _CS0	SPI _n 片选信号, n = 0/1/2/3/4/5	I/O
SPI _n _CLK	SPI _n 时钟信号, n = 0/1/2/3/4/5	I/O
SPI _n _MOSI	SPI _n 主机数据输出, 从机数据输入, n = 0/1/2/3/4/5	I/O
SPI _n _MISO	SPI _n 主机数据输入, 从机数据输出, n = 0/1/2/3/4/5	I/O
UART		
UART _n _TX	UART _n 数据发送, n = 0~8	O
UART _n _RX	UART _n 数据接收, n = 0~8	I
UART _n _CTS	UART _n 发送允许, n = 1/2	I
UART _n _RTS	UART _n 发送请求, n = 1/2/3/4	O
I2C, n = 0~3		
I2C _n _SCL	I2C _n 串行时钟信号	I/O
I2C _n _SDA	I2C _n 串行数据信号	I/O
CAN		
CANFD0_TX	CANFD0 数据发送, 外接 CAN-FD/ CAN 总线收发器	O
CANFD0_RX	CANFD0 数据接收, 外接 CAN-FD/ CAN 总线收发器	I
CANFD1_TX	CANFD1 数据发送, 外接 CAN-FD/ CAN 总线收发器	O
CANFD1_RX	CANFD1 数据接收, 外接 CAN-FD/ CAN 总线收发器	I
CAN0_TX	CAN0 数据发送, 外接 CAN 总线收发器	O
CAN0_RX	CAN0 数据接收, 外接 CAN 总线收发器	I
PBUS		
PBUS_NCS0	片选 NCS0 信号	O
PBUS_NCS1	片选 NCS1 信号	O
PBUS_CLK	时钟信号	O
PBUS_NWE	NWE 信号	O
PBUS_AD15/14/.../0	数据或地址复用信号	I/O

引脚/信号名称	描述	类型
PBUS_NOE	NOE 信号	O
PBUS_NADV	NADV 信号	O
PBUS_A15/14/.../0	地址信号	I/O
ESC		
ESC_SYNC0	ESC 同步输出信号 0	O
ESC_SYNC1	ESC 同步输出信号 1	O
ESC_LATCH0	ESC 输入锁存信号 0	I
ESC_LATCH1	ESC 输入锁存信号 1	I
ESC_LED_RUN	ESC LED 运行指示信号	O
ESC_LED_ERR	ESC LED 运行错误信号	O
ESC_LED_STATE_RUN	ESC LED 运行状态信号	O
ESC_TXEN0	ESC PORT0 发送使能信号	O
ESC_TXD0_0/1/2/3	ESC PORT0 发送数据信号	O
ESC_TXCK0	ESC PORT0 发送时钟信号	O
ESC_RXCK0	ESC PORT0 接收时钟信号	I
ESC_RXD0_0/1/2/3	ESC PORT0 接收数据信号	I
ESC_RXDV0	ESC PORT0 接收数据有效信号	I
ESC_RXER0	ESC PORT0 接收数据错误信号	I
ESC_LINK0	ESC PORT0 连接信号	I
ESC_LED_ACT0	ESC PORT0 LED 指示信号	O
ESC_CLK_25M	ESC 25MHz 时钟信号	O
ESC_PHY_RESETN	ESC PHY 复位信号	O
ESC_MDIO	ESC MDIO 信号	I/O
ESC_MDC	ESC MDC 信号	O
ESC_TXEN1	ESC PORT1 发送使能信号	O
ESC_TXD1_0/1/2/3	ESC PORT1 发送数据信号	O
ESC_TXCK1	ESC PORT1 发送时钟信号	O
ESC_RXCK1	ESC PORT1 接收时钟信号	I
ESC_RXD1_0/1/2/3	ESC PORT1 接收数据信号	I
ESC_RXDV1	ESC PORT1 接收数据有效信号	I

引脚/信号名称	描述	类型
ESC_RXER1	ESC PORT1 接收数据错误信号	I
ESC_LINK1	ESC PORT1 连接信号	I
ESC_LED_ACT1	ESC PORT1 LED 指示信号	O
ESC_TXEN2	ESC PORT2 发送使能信号	O
ESC_TXD2_0/1/2/3	ESC PORT2 发送数据信号	O
ESC_TXCK2	ESC PORT2 发送时钟信号	O
ESC_RXCK2	ESC PORT2 接收时钟信号	I
ESC_RXD2_0/1/2/3	ESC PORT2 接收数据信号	I
ESC_RXDV2	ESC PORT2 接收数据有效信号	I
ESC_RXER2	ESC PORT2 接收数据错误信号	I
ESC_LINK2	ESC PORT2 连接信号	I
ESC_LED_ACT2	ESC PORT2 LED 指示信号	O
ESC_SCK	ESC SCK 信号	O
ESC_SDA	ESC SDA 信号	I/O
ESC PHY		
PHY_nRESET	PHY 复位信号, 低有效	O
PHY_XTAL_OUT	25 MHz 时钟输出	O
PHY_MDC	PHY 的 MDC 信号	O
PHY_MDIO	PHY 的 MDIO 信号, 使用内置PHY时, 需外接4.7kΩ电阻上拉	I/O
PHY0_DVDDL	PHY0 的电源 DVDDL 输出, 需至少保证外接 1 uF + 0.1 uF 去耦电容	O
PHY0_AVDDL	PHY0 的电源 AVDDL 输出, 需至少保证外接 1 uF + 0.1 uF 去耦电容	O
PHY0_AVDD33	PHY0 的电源 AVDD33 输入	P
PHY1_DVDDL	PHY1 的电源 DVDDL 输出, 需至少保证外接 1 uF + 0.1 uF 去耦电容	O
PHY1_AVDDL	PHY1 的电源 AVDDL 输出, 需至少保证外接 1 uF + 0.1 uF 去耦电容	O
PHY1_AVDD33	PHY1 的电源 AVDD33 输入	P
PHY0_RXN	PHY0 的接收负端信号 RXN	I
PHY0_RXP	PHY0 的接收正端信号 RXP	I
PHY0_TXN	PHY0 的发送负端信号 TXN	I
PHY0_TXP	PHY0 的发送正端信号 TXP	I
PHY0_LED1_LINK	PHY0 的 LINK 信号输出, 上电期间为PHY0 addr[1]配置输入	I/O

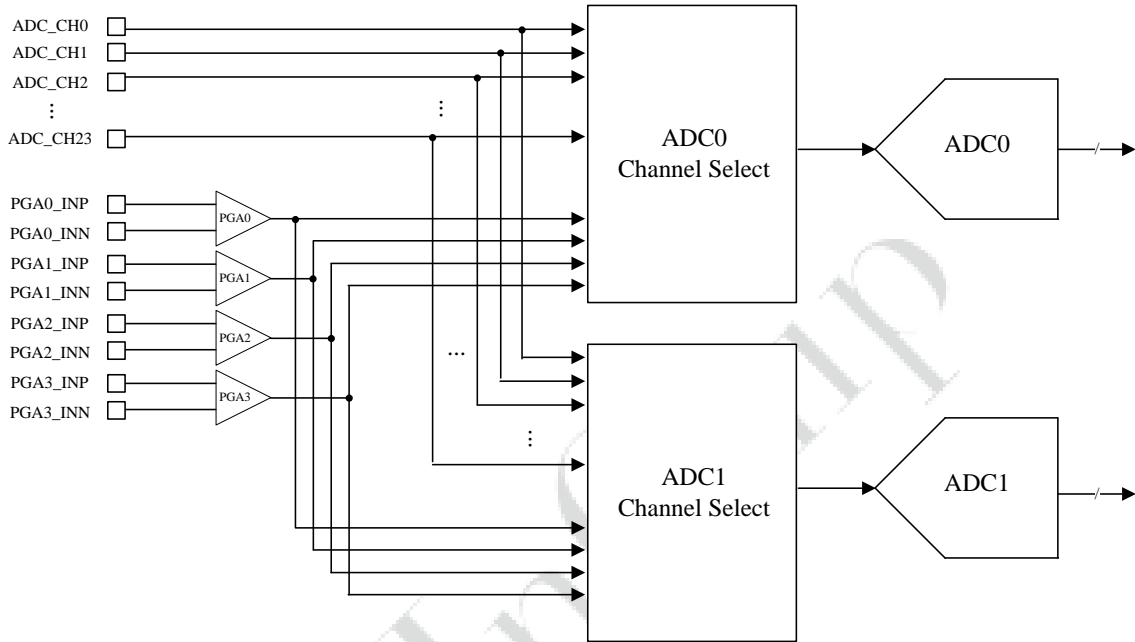
引脚/信号名称	描述	类型
PHY0_LED0_ACTIVE	PHY0 的 ACTIVE 信号输出, 上电期间为PHY0 addr[0]配置输入	I/O
PHY0_RBIAS	PHY0 偏置电阻, 需要外接 2.49 kΩ ± 1% 电阻到地	I
PHY1_RXN	PHY1 的接收负端信号 RXN	I
PHY1_RXP	PHY1 的接收正端信号 RXP	I
PHY1_TXN	PHY1 的发送负端信号 TXN	I
PHY1_TXP	PHY1 的发送正端信号 TXP	I
PHY1_LED1_LINK	PHY1 的 LINK 信号输出, 上电期间为PHY1 addr[1]配置输入	I/O
PHY1_LED0_ACTIVE	PHY1 的 ACTIVE 信号输出, 上电期间为PHY1 addr[0]配置输入	I/O
PHY1_RBIAS	PHY1 偏置电阻, 需要外接 2.49 kΩ ± 1% 电阻到地	I
EPWM		
EPWMn_A	EPWMn 的输出 A 信号, n = 0/1/.../11	O
EPWMn_B	EPWMn 的输出 B 信号, n = 0/1/.../11	O
EPWM_FLTn	EPWM 的外部故障信号, n = 0/1/.../5	I
EPWM_SIn	EPWM 的外部同步输入信号, n = 0/1	I
EPWM_SOn	EPWM 的外部同步输出信号, n = 0/1/2/3/4	O
EPWM_TOn	EPWM 的外部同步输出信号, n = 0/3/6/9	O
CAP		
CAPn	CAPn 的输入输出, n=0/1/.../5	I/O
QEP		
QEPn_A	QEPn 的输入 A 信号, n = 0/1/.../9	I
QEPn_B	QEPn 的输入 B 信号, n = 0/1/.../5	I
QEPn_I	QEPn 的输入输出 I 信号, n = 0/1/.../3	I/O
QEPn_S	QEPn 的输入输出 S 信号, n = 0/1	I/O
GPT, n = 0~1		
TIMn_CAP	定时器捕获输入信号	I
TIMn_OUT0	定时器输出 0 信号	O
TIMn_OUT1	定时器输出 1 信号	O
TIMn_OUT2	定时器输出 2 信号	O
TIMn_OUT3	定时器输出 3 信号	O
SDFM		

引脚/信号名称	描述	类型
SDFMn_DAT	SDFMn 的 Data 输入信号, n=0/1/2/3	I
SDFMn_CLK	SDFMn 的 Clock 输入输出信号, n=0/1/2/3	I/O
ADC Channel n, n = 0~15		
ADC_CHn	ADC 采样通道 n 输入	AI
ADC_TRIG	ADC 外部输入触发信号	I
CPM		
CPM0_HP	CPM0 高位比较器的输入正端	AI
CPM0_HN	CPM0 高位比较器的输入负端	AI
CPM0_LP	CPM0 低位比较器的输入正端	AI
CPM0_LN	CPM0 低位比较器的输入负端	AI
CPM1_HP	CPM1 高位比较器的输入正端	AI
CPM1_HN	CPM1 高位比较器的输入负端	AI
CPM1_LP	CPM1 低位比较器的输入正端	AI
CPM1_LN	CPM1 低位比较器的输入负端	AI
CPM0_COH	CPM0 高位比较器输出	O
CPM0_COL	CPM0 低位比较器输出	O
CPM0_COHL	CPM0 高/低位比较器输出的 OR 逻辑输出信号	O
CPM1_COH	CPM1 高位比较器输出	O
CPM1_COL	CPM1 低位比较器输出	O
CPM1_COHL	CPM1 高/低位比较器输出的 OR 逻辑输出信号	O
PGA, n = 0~3		
PGAn_INP	PGAn 正相输入端	AI
PGAn_INN	PGAn 反相输入端	AI
PGAn_FLT	PGAn 滤波输出	AO
PGAn_VREF	PGAn 参考电平输入端	AI

5.5. 模拟输入说明

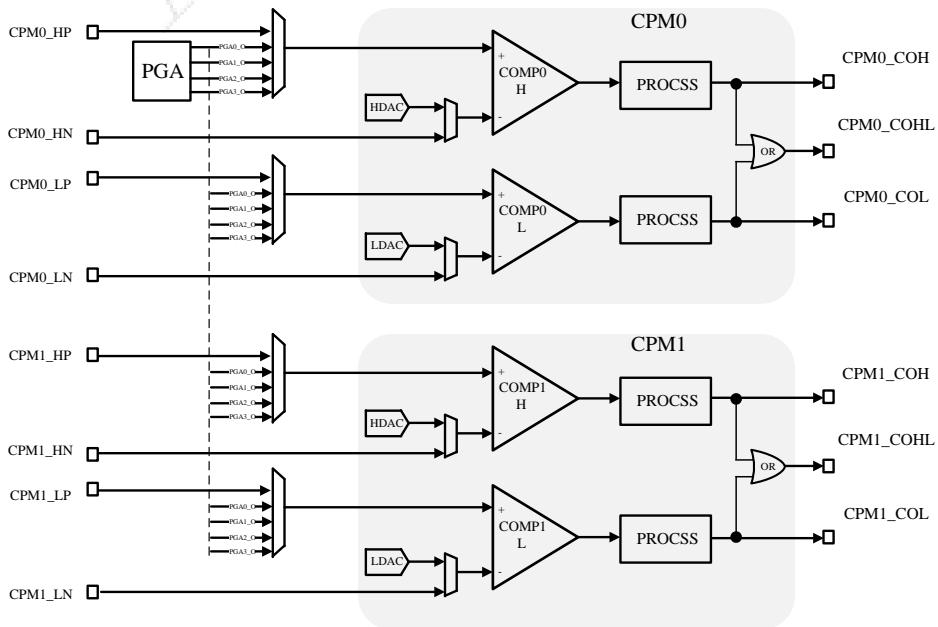
5.5.1. ADC 输入复用

如下图所示为 ADC 的信号采集通道, 其中最多可以支持 24 个信号采集通道以及 4 个 PGA 的放大信号的采集通道, 这些通道 ADC0 和 ADC1 均可以选择。



5.5.2. CPM 输入输出

CPM0/1 的输入信号的连接方式，以及输出信号的处理方式可参考下图的描述，其中比较器 CPM0H、CPM0L、CPM1H 和 CPM1L 的正端输入源可以选择管脚信号或者是 PGA 的放大信号。



6. 规格

6.1. 运行条件

6.1.1. 最大极限值

符号	描述	最小值	最大值	单位
VCC33_IO	GPIO 电源输入	-0.3	3.6	V
VDD_SYS	内核及系统电源	-0.3	1.32	V
PHY0/1_AVDD33	ESC PHY0/1 模拟电源输入	-0.3	3.6	V
I _{IO}	IO 输入输出电流	-50	50	mA
T _j	工作结温度	-40	125	°C
T _{stg}	储存温度	-40	125	°C

6.1.2. ESD 等级

		值	单位
静电放电 (ESD)	人体放电模型 (HBM)	± 4000	V
	充电器件模型 (CDM)	± 700	V

6.1.3. 建议运行条件

符号	描述	最小值	典型值	最大值	单位
VCC33_IO	GPIO 电源输入	2.7	3.3	3.6	V
VDD_SYS	内核及系统电源输入	1.14	1.2	1.26	V
PHY0/1_AVDD33	ESC PHY0/1 模拟电源输入	2.97	3.3	3.6	V
PHY0/1_DVDDL	ESC PHY0/1 DVDDL电源输出	1.08	1.2	1.32	V
PHY0/1_AVDDL	ESC PHY0/1 AVDDL电源输出	1.08	1.2	1.32	V

6.2. 上下电时序及复位

6.2.1. 上下电时序

VCC33_IO 和 VDD_SYS 无上下电时序要求。

6.2.2. 复位源

芯片系统支持以下复位源，以下任何一种复位条件成立，会对芯片产生复位：

- SYS 上电复位：在 VCC33_IO 上电后产生复位，上电 10 ms 内系统自动放开此复位
- 外部引脚复位：引脚 SYS_RSTN 输入低电平并持续 2 ms 以上产生复位
- 调试器复位：在接收到 JTAG IO 上的 RESET 命令后立即产生复位
- 看门狗复位：通过软件使能后，在 WDOG 超时复位条件满足下立即产生复位
- 过温复位：通过软件使能后，在 THS 温度超过设定值时立即产生复位

6.3. 内置 LDO 电气特性

6.3.1. LD025

内置 LD025，用于系统模拟及 eFuse 供电，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
V_{LD025}	输出电压	2.45	2.5	2.55	V
I_o	输出电流	-	-	100	mA
C_o	外部去耦电容	-	1	-	uF

6.3.2. LD01x

内置 LD01x，用于 VDD_SYS 供电，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
V_{LD01x}	输出电压	1.0	-	1.375	V
I_o	输出电流	-	-	500	mA
C_o	外部去耦电容	-	1	-	uF

6.4. 时钟

6.4.1. 外部时钟源

24.000 MHz 时钟用于产生主时钟。

符号	描述	最小值	典型值	最大值	单位
OSC_24M	PLL 时钟源	-	24	-	MHz

6.4.2. 内部 PLL 时钟特性

内部 PLL 用于产生时钟供给整个芯片，总共两个 PLL

名称	用途	典型频率	展频或小数分频
PLL_INT0	CPU/ AXI/ AHB	480 MHz	不支持
PLL_FRA0	CE/SPI/ UART/ USB/ EMAC/ CAN-FD	1200 MHz	展频

6.5. IO 电气特性

6.5.1. IO DC 特性

符号	描述	最小值	典型值	最大值	单位
V _{IH}	高电平输入电压	$0.7 \times V_{CC33_IO}$	-	$V_{CC33_IO} + 0.3$	V
V _{IL}	低电平输入电压	-0.3	-	$0.3 \times V_{CC33_IO}$	V
R _{PU}	上拉电阻	-	33	-	K Ω
R _{PD}	下拉电阻	-	33	-	K Ω
I _{IH}	高电平输入电流	-	-	10	μ A
I _{IL}	低电平输入电流	-	-	10	μ A
V _{OH}	高电平输出电压	$V_{CC33_IO} - 0.3$	-	V_{CC33_IO}	V
V _{OL}	低电平输出电压	0	-	0.3	V
I _{OH}	高电平驱动能力	8	-	60	mA
I _{OL}	低电平驱动能力	8	-	55	mA
I _{OZ}	三态输出漏电流	-10	-	10	μ A
C _{IN}	输入电容	-	-	5	pF
C _{OUT}	输出电容	-	-	5	pF

6.5.2. IO AC 特性

符号	描述	测试条件	最小值	典型值	最大值	单位
f_{max}	最大频率	负载 6 pF	-	-	150	MHz
t_r	上升时间	VOL 到 VOH 时间	-	-	1.6	ns
t_f	下降时间	VOH 到 VOL 时间	-	-	1.6	ns

6.6. 模拟信号

6.6.1. ADC 输入范围

符号	描述	最小值	典型值	最大值	单位
V_{in_adc}	ADC0/1 采集的输入电压范围	0	-	VREFP	V

6.6.2. ADC 特性

默认测试条件：下列 ADC 特性是在外部提供 $V_{ref}=3.3\text{ V}$ 电压的室内常温下测得。

说明	参数	测试条件	Min	Typ	Max	Unit
-	分辨率	-	14	-	-	Bits
-	转换率	-	-	-	2	MSPS
DC 特性	无丢码	-	14	-	-	bits
	微分非线性 (DNL)	-	TBD	± 1	TBD	LSB
	积分非线性 (INL)	-	TBD	± 1.8	TBD	LSB
	增益误差 (Gain Error)	-	TBD	± 5	TBD	LSB
	失调误差 (Offset Error)	-	TBD	± 1	TBD	LSB
AC 特性	无杂散动态范围 (SFDR)	输入信号：2 KHz 转换率：1 MSPS 无过采样	-	90.40	-	dB
	总谐波失真 (THD)		-	-88.21	-	dB
	信噪比 (SNR)		-	73.39	-	dB
	信纳比 (SINAD)		-	73.25	-	dB
	有效位数 (ENOB)		-	12.04	-	Bits
	有效位数温度漂移		-	0.002	-	bits/ $^{\circ}\text{C}$
	无杂散动态范围 (SFDR)	输入信号：2 KHz 转换率：1 MSPS 过采样 2 次	-	93.55	-	dB
	总谐波失真 (THD)		-	-91.19	-	dB

说明	参数	测试条件	Min	Typ	Max	Unit
	信噪比 (SNR)		-	76.39	-	dB
	信纳比 (SINAD)		-	76.25	-	dB
	有效位数 (ENOB)		-	12.54	-	Bits
	无杂散动态范围 (SFDR)	输入信号: 2 KHz 转换率: 1 MSPS 过采样 4 次	-	93.61	-	dB
	总谐波失真 (THD)		-	-91.70	-	dB
	信噪比 (SNR)		-	78.00	-	dB
	信纳比 (SINAD)		-	77.82	-	dB
	有效位数 (ENOB)		-	12.80	-	Bits
	无杂散动态范围 (SFDR)	输入信号: 2 KHz 转换率: 1 MSPS 过采样 8 次	-	91.47	-	dB
	总谐波失真 (THD)		-	-90.38	-	dB
	信噪比 (SNR)		-	79.22	-	dB
	信纳比 (SINAD)		-	78.90	-	dB
	有效位数 (ENOB)		-	12.98	-	Bits
	无杂散动态范围 (SFDR)	输入信号: 2 KHz 转换率: 1 MSPS 过采样 16 次	-	94.02	-	dB
	总谐波失真 (THD)		-	-89.95	-	dB
信噪比 (SNR)	-		80.44	-	dB	
信纳比 (SINAD)	-		79.98	-	dB	
有效位数 (ENOB)	-		13.16	-	Bits	
功耗	参考电压电流 (Vref)	-	-	0.54	1.9	mA

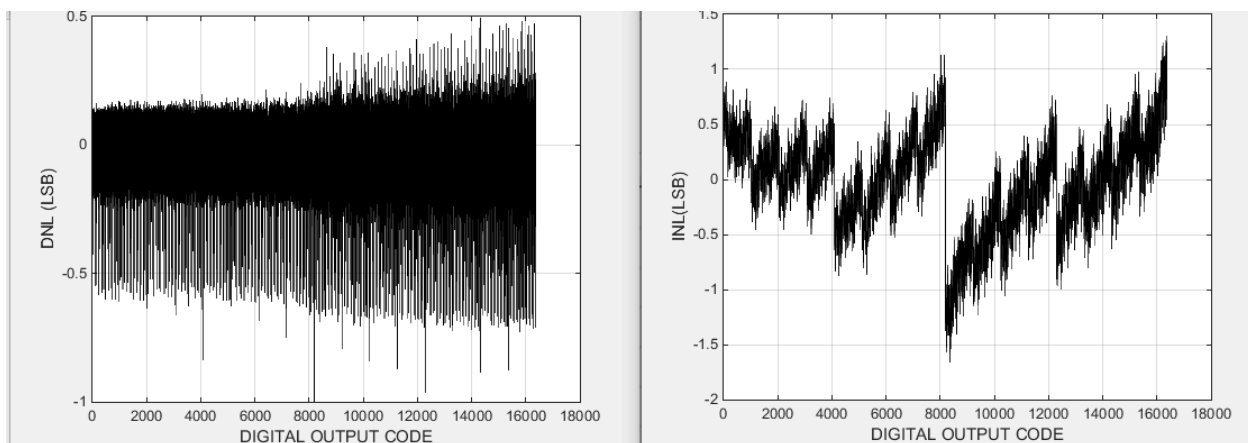


图 6-1 DNL 与 INL

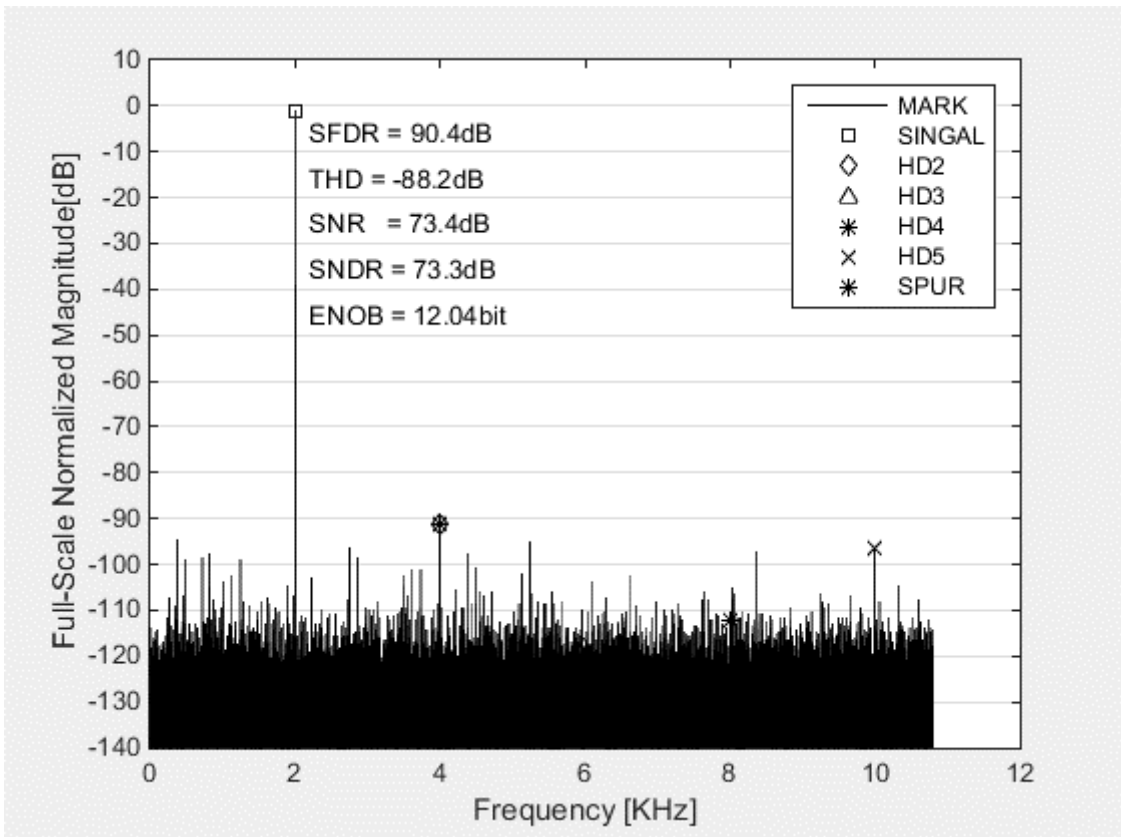


图 6-2 无过采样，AC 特性

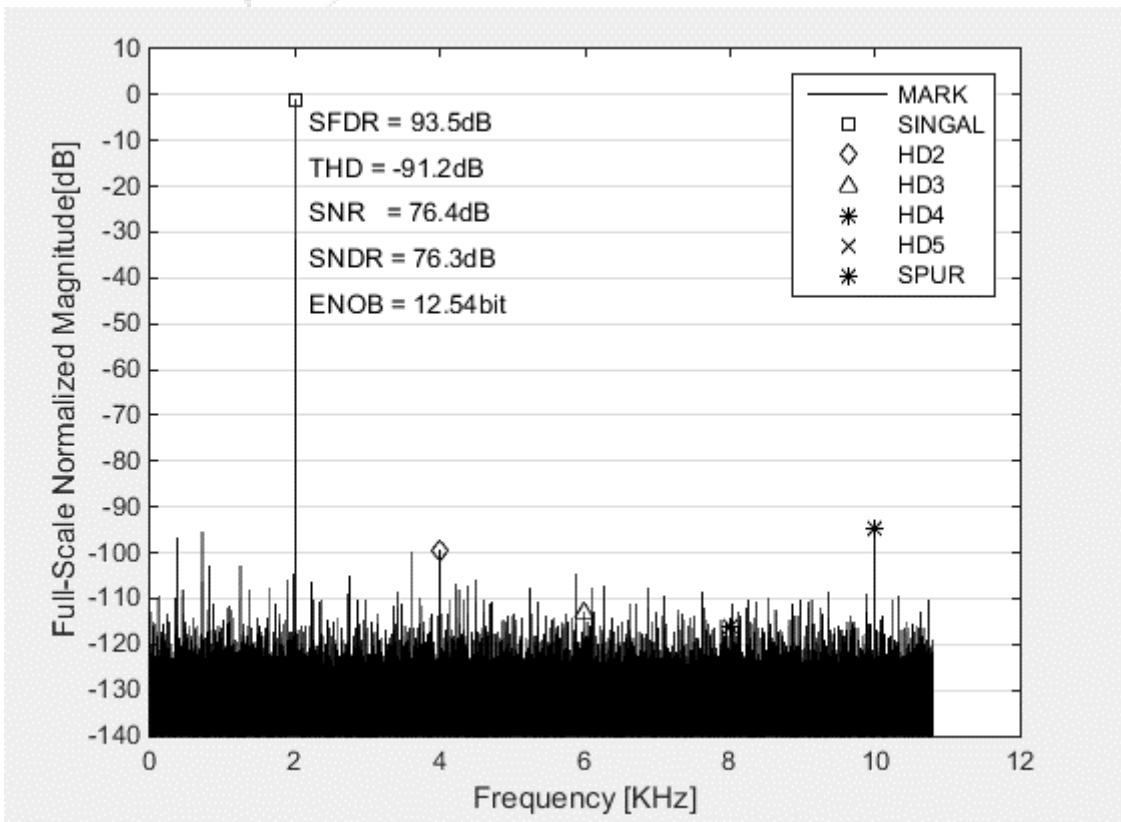


图 6-3 过采样 2 次，AC 特性

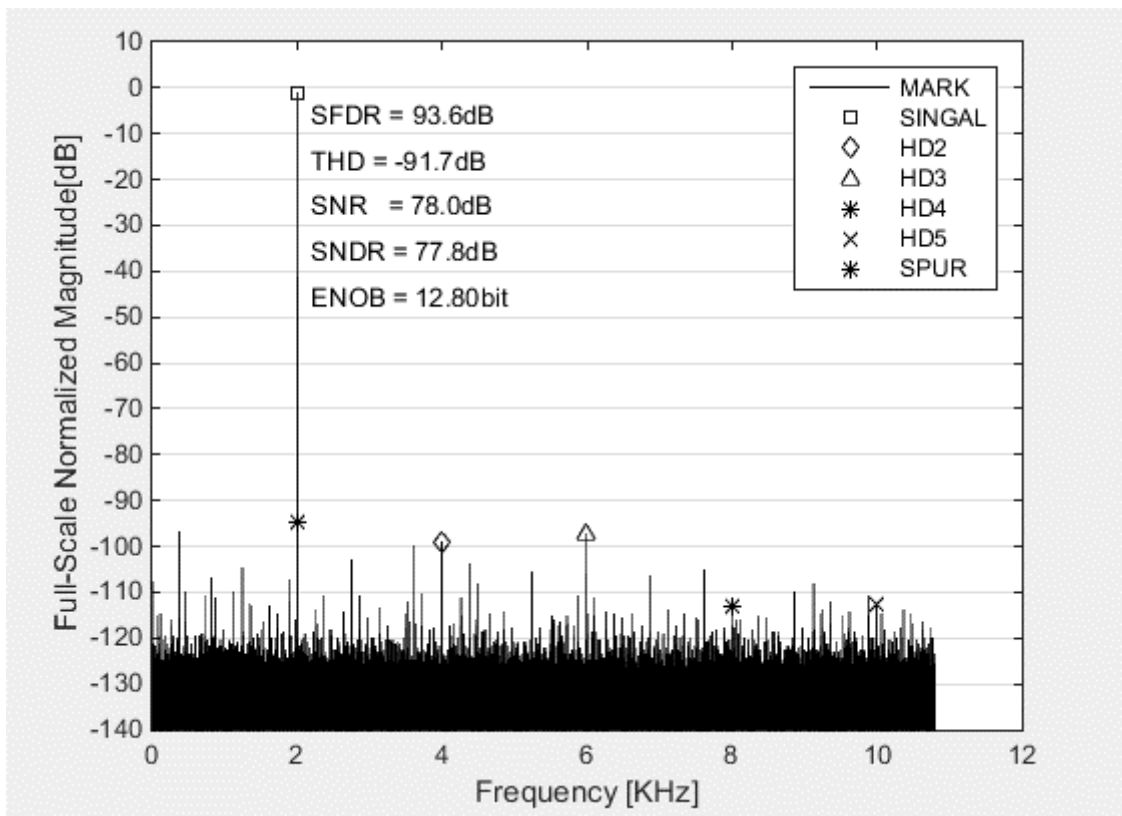


图 6-4 过采样 4 次, AC 特性

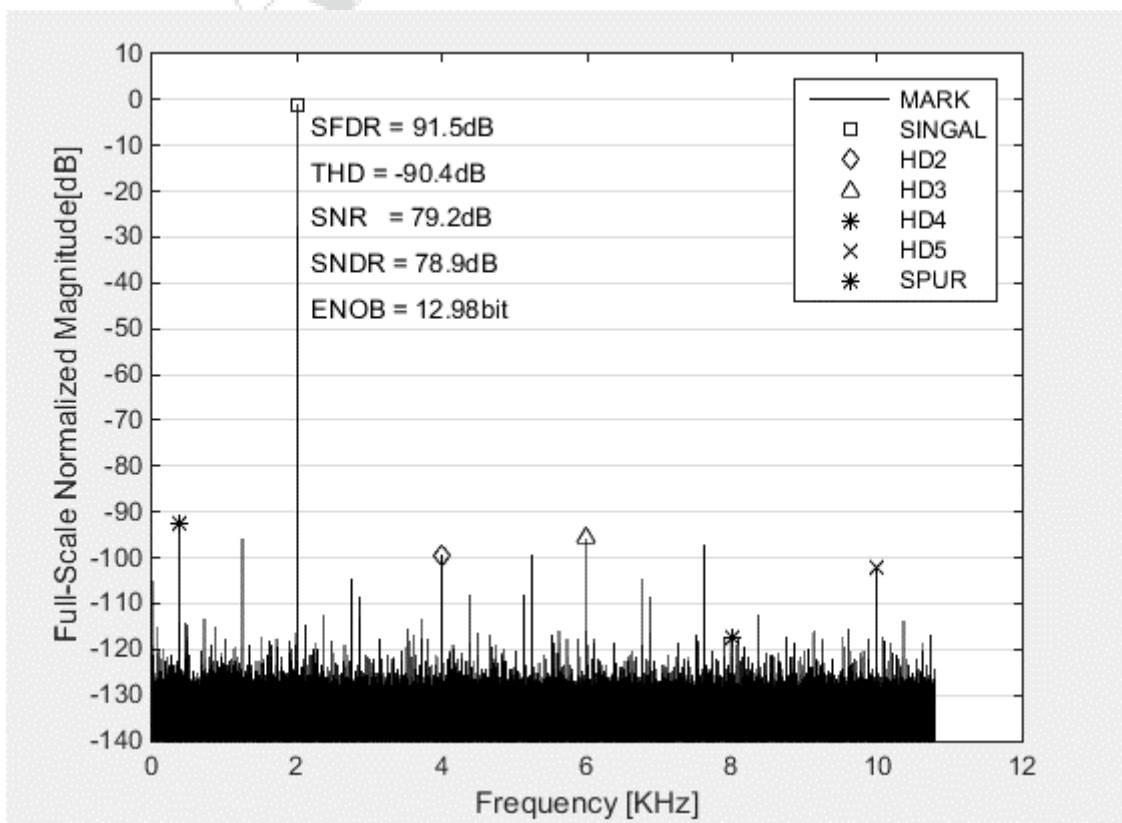


图 6-5 过采样 8 次, AC 特性

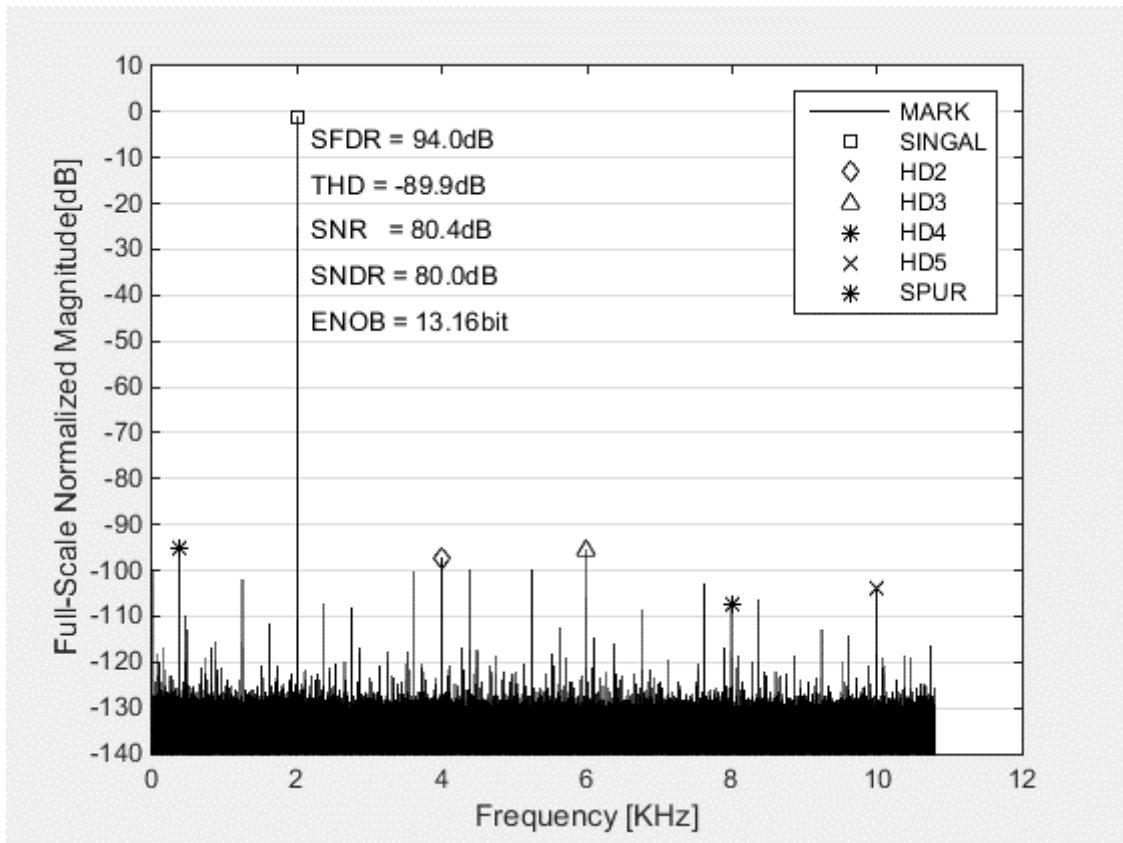


图 6-6 过采样 16 次, AC 特性

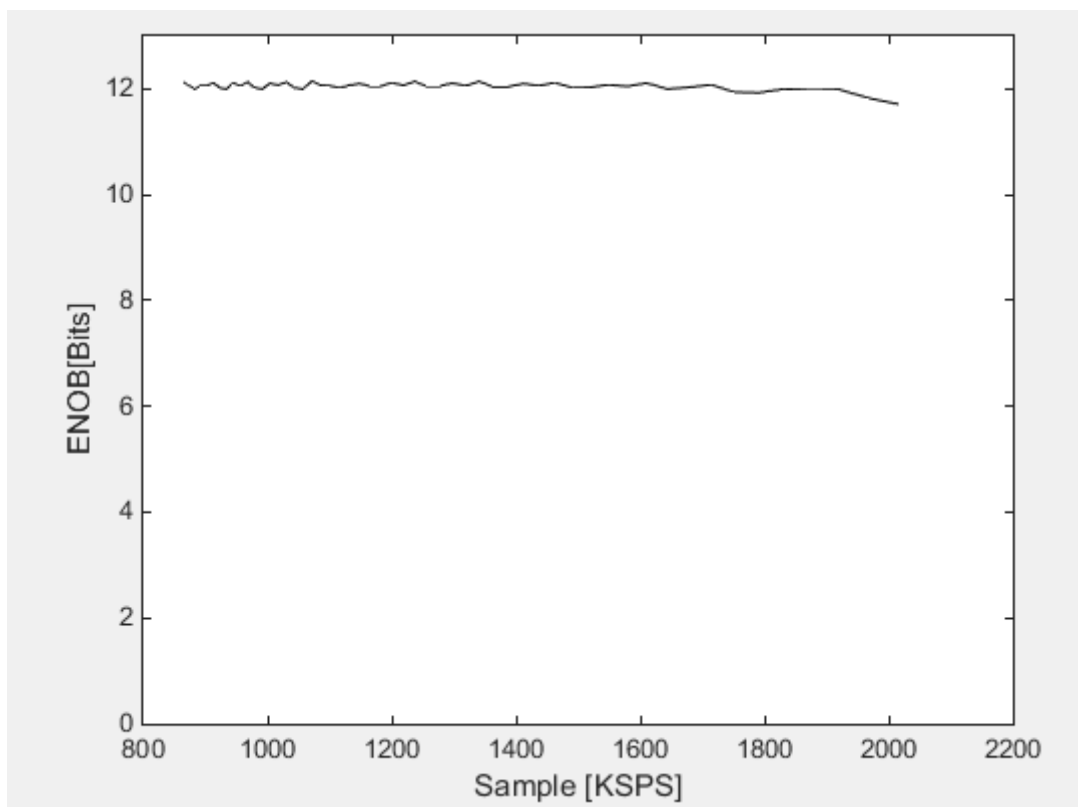


图 6-7 ENOB @转换率 (KSPS)

表 6-1 ENOB @转换率 (KSPS)

ENOB (Bits)	转换率 (KSPS)
12.10	1411.76
12.06	1437.13
12.12	1463.41
12.02	1490.68
12.03	1518.99
12.08	1548.39
12.05	1578.95
12.11	1610.74
12.00	1643.84
12.03	1678.32
12.08	1714.29
11.94	1751.82
11.93	1791.04
12.00	1832.06

表 6-1 ENOB @转换率 (KSPS) (续)

ENOB (Bits)	转换率 (KSPS)
11.98	1875.00
11.99	1920.00
11.83	1967.21

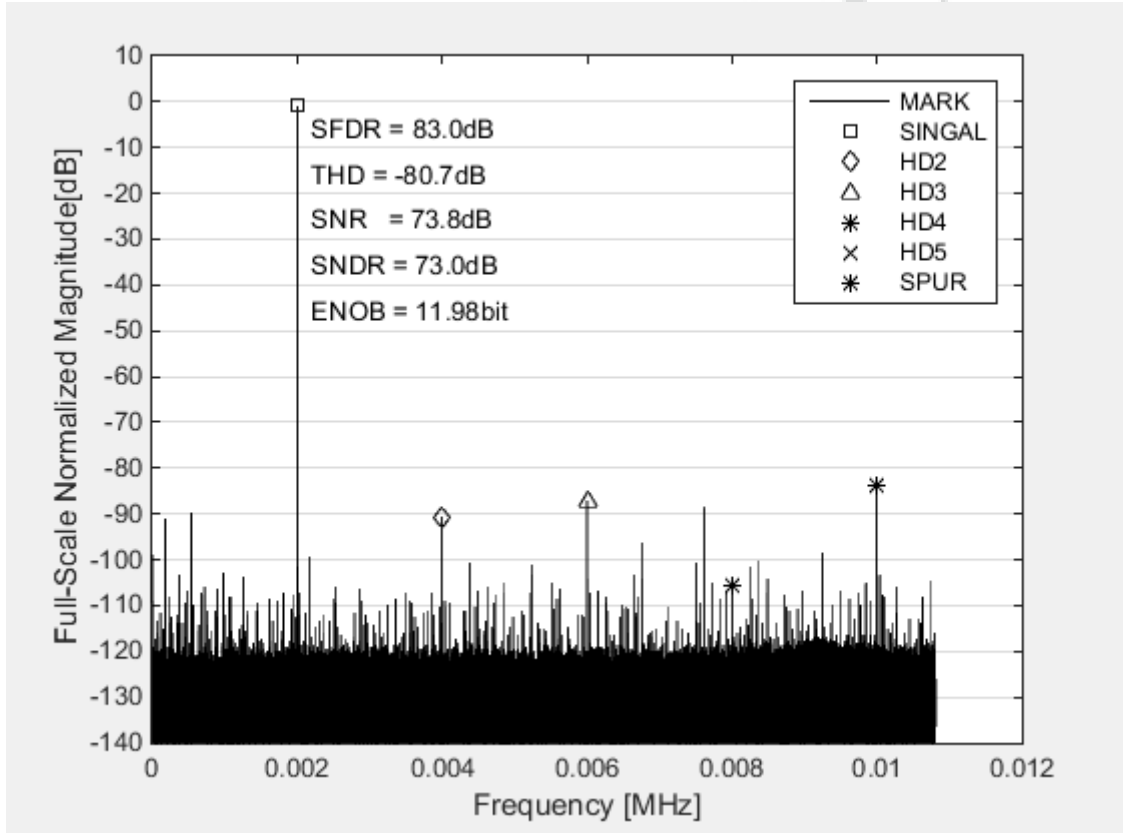


图 6-8 AC 特性@-30 摄氏度

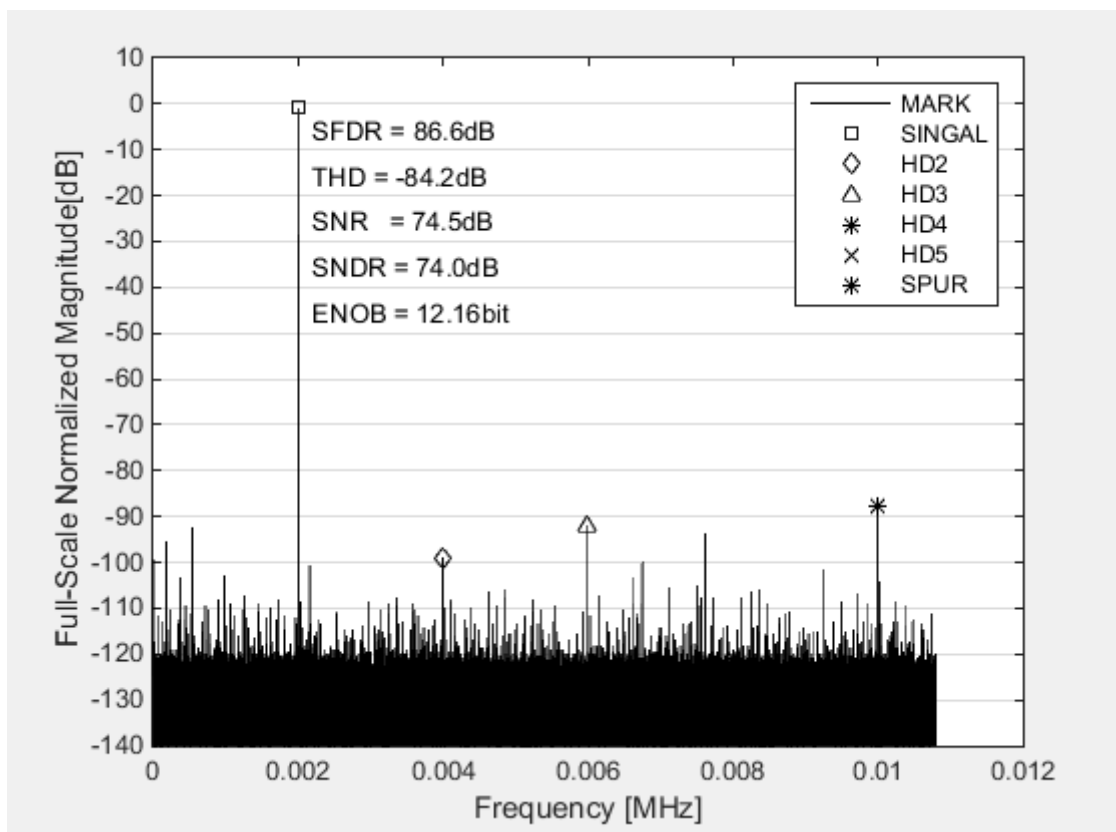


图 6-9 AC 特性@85 摄氏度

6.6.3. CPM 输入范围

符号	描述	最小值	典型值	最大值	单位
V_{in_cpm}	CPM0/1 的引脚输入电压范围	0	-	VCC33_IO	V

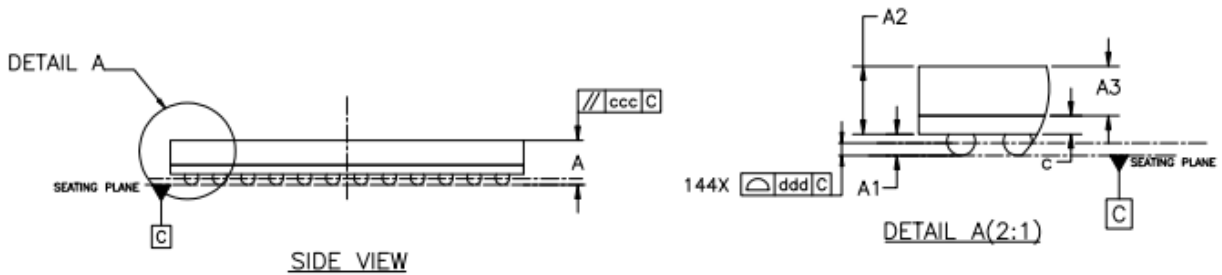
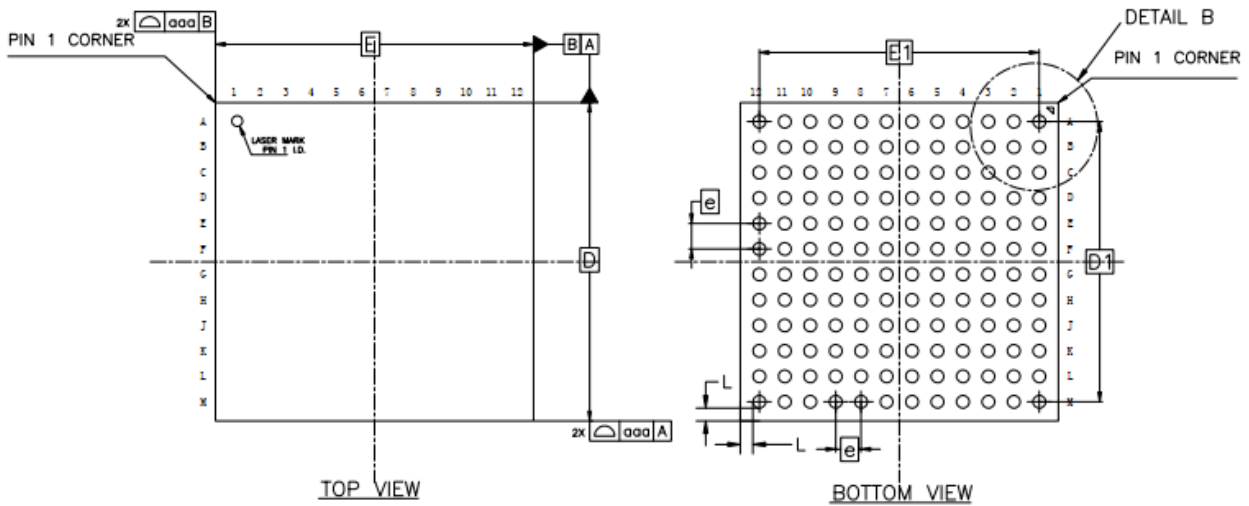
7. 封装信息

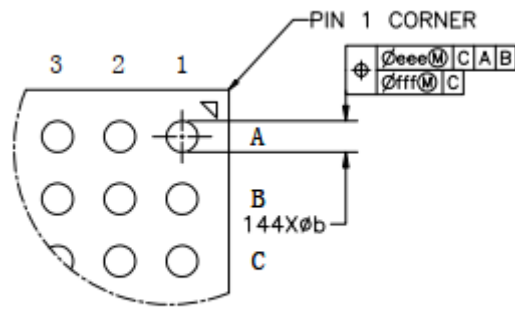
7.1. 封装术语描述

表 7-1 封装术语

全称或缩写	含义	举例
BSC/ BASIC	基本值，表示没有公差的常数	0.50BSC
REF	参考尺寸	1.00REF
NOM	典型值	-
MIN	最小值	-
MAX	最大值	-

7.2. M76H06SGHS/ M75H06SGHS (BGA144)





DETAIL B(2:1)

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.180	1.260	1.340
A1	0.250	0.300	0.350
A2	0.910	0.960	1.010
A3	0.70 BASIC		
c	0.220	0.260	0.300
D	9.90	10.00	10.10
D1	8.80 BASIC		
E	9.90	10.00	10.10
E1	8.80 BASIC		
e	0.80 BASIC		
L	0.400 REF		
b	0.35	0.40	0.45
ooo	0.15		
ccc	0.20		
ddd	0.10		
eee	0.15		
fff	0.08		

8. 命名规则

芯片的命名规则如下所示，以 M6801SPEA 为例进行说明：

