



# M6800 系列数据手册

Version 1.94

修订日期：2024-11-25

## 版权声明

本文件是匠芯创科技（“ArtInChip”）的原创作品，匠芯创科技拥有该文件的全部版权。全部或部分复制必须获得匠芯创科技的书面批准，并向版权所有人明确确认。凡侵犯本公司版权等知识产权的，本公司将保留依法追究其法律责任的权利。

在法律允许的范围内，在此声明：使用前请仔细阅读合同条款和条件以及相关说明，并严格遵守本文件中的说明。匠芯创科技不对不当行为的后果（包括但不限于电压过高、超频或温度过高）承担任何责任。

匠芯创科技提供的信息仅作为参考或典型应用，本文件中的所有声明、信息和建议不构成任何明示或暗示的担保。匠芯创科技保留随时更改电路设计和/或规格的权利，恕不另行通知。

客户应全权负责获得实施解决方案/产品可能需要的第三方许可，匠芯创科技不承担任何与第三方许可相关的许可费或特许权使用费。对于任何要求的第三方许可证所涵盖的事项，匠芯创科技不承担任何保证、赔偿或其他义务。

凡以任何方式直接或间接使用本文件资料者，视为自愿接受本文件声明的约束。

## 修订记录

版本	修订日期	修订说明
V0.1	2023-01-14	初版。
V1.0	2023-02-10	调整部分表格的格式。
V1.1	2023-02-15	修改 ADC 输入复用的说明描述。
V1.2	2023-02-17	增加 M6806SPES 的引脚分布、功能复用等相关信息。
V1.3	2023-03-01	增加 M6801SPCS 的引脚分布、功能复用等相关信息，同时修改 8.1.1、8.2.2 等部分的描述。
V1.5	2023-03-03	增加命名规则。
V1.6	2023-03-05	更新 M6801SPCS 的引脚分布。
V1.7	2023-03-22	更新版面格式和字体。
V1.8	2023-05-20	更新芯片框图。
V1.9	2024-01-29	修改了 M6806SPES 引脚表格的 VDD_SYS11 项，补充引脚 5。
V1.91	2024-03-26	修改了 M6806SPES LQFP100 引脚分布图
V1.92	2024-04-16	<p>新增了以下修改：</p> <ul style="list-style-type: none"> <li>• 调整了 功能特性 中的信息顺序。</li> <li>• 修改了功能框图。</li> <li>• 在典型应用中增加了 BLDC 电机驱动器。</li> <li>• 修改了 器件比较 中内核相关信息。</li> <li>• 更新了引脚分布图。</li> <li>• 更新了引脚属性信息。</li> <li>• 增加了对 CPM 输入输出的描述。</li> </ul>
V1.93	2024-05-30	<p>新增了以下修改：</p> <ul style="list-style-type: none"> <li>• 将 VDD11_SYS 修改为 VDD_SYS。</li> <li>• 更新了引脚分布图。</li> <li>• 更新了内置 LDO 电气特性表。</li> </ul>
1.94	2024-11-25	更新命名规则。

# 内容

版权声明	8
修订记录	8
1. 功能特性	5
1.1. 典型应用	7
1.2. 功能描述	7
2. 产品概述	8
3. 器件比较	9
4. 引脚配置和封装	10
4.1. 引脚分布	10
4.1.1. M8006NCS-QFN100	10
4.1.2. M8006PFS-LQFP100	10
4.1.3. M8001PFS-LQFP64	11
4.2. 引脚属性	11
4.2.1. M8006NCS	12
4.2.2. M8006PFS	14
4.2.3. M8001PFS	17
4.3. 功能复用	19
4.3.1. M8006NCS	19
4.3.2. M8006PFS	21
4.3.3. M8001PFS	23
4.4. 引脚信号描述	24
4.4.1. ADC 输入复用	28
4.4.2. CFM 输入复用	28
5. 引脚	29
5.1. 运行条件	29
5.1.1. 最大封装厚度	29
5.1.2. BSD 等级	29
5.1.3. 封装运行条件	29
5.2. 上下电时序及复位	29
5.2.1. 上下电时序	29
5.2.2. 复位源	29
5.3. 内置 LDO 电气特性	29
5.3.1. LDO05	29
5.3.2. LDO18	30
5.3.3. LDO1s	30
5.4. 时序	30
5.4.1. 外部时钟源	30
5.4.2. 内部 31.2 时钟特性	30
5.5. IO 电气特性	30
5.5.1. IO DC 特性	30
5.5.2. IO AC 特性	31
5.6. 模拟输入	31
5.6.1. ADC 输入复用	31
5.6.2. CFM 输入复用	31
6. 封装信息	32
6.1. M8006NCS-QFN100	32
6.2. M8006PFS-LQFP100	33
6.3. M8001PFS-LQFP64	33
7. 命名规则	34

---

ArtInChip

# 1. 功能特性

## • CPU

- 采用平头哥 E907 高性能 32-bit RISC-V 内核
- RV32IMAFDCP 指令架构
- 468 MHz @1.1V, 552 MHz@1.2V
- L1 I/D-Cache 32 KB/32 KB
- 支持紧耦合存储 (TCM), I/D-TCM 最大可配置 128 KB/ 128 KB
- 单精度/ 双精度浮点单元, 集成 DSP 指令集
- PMP 安全保护
- 核内中断 CLINT 和中断控制器 CLIC

## • 片内存储

- BROM 64 KB
- SRAM up to 1 MB, 其中 256 KB 可配置为 TCM 使用
- 片内 NOR Flash up to 2 MB
  - 支持外部 SPI 接口直通模式烧录
  - 支持 USB/ UART /JTAG 烧录

## • 系统安全

- 支持数字签名安全启动方式
- CE 实现 AES/ TDES/ RSA 等加解密算法及 SHA/ HMAC 校准算法
- SPI\_ENC 实现 片内 NOR Flash 在线解密
- SID 内置熔丝 2048-bit, 其中 512-bit 供自定义使用
- 内置 256-bit TRNG 产生器

## • 系统保护

- 内置 THS 温度传感器, 支持高低温报警和过温复位

## • GTC 通用计时器

- 52 位计时器, 提供系统心跳时钟, 计时周期大于 35 年
- 调试模式下可配置为暂停计时或继续计时

## • WDOG 看门狗

- 支持中断和复位, 超时时间 1 ms ~ 37 小时可配置
- 调试模式下可配置为暂停计时或继续计时
- 硬件写保护机制

## • 时钟和电源管理

- 内置三个 PLL

- PLL\_INT0 用于 CPU 单独使用
- PLL\_INT1 用于总线, 内部模块, 及低速接口模块使用
- PLL\_FRA0 用于 SPI 模块使用, 支持展频

- 内置三个 LDO

- LDO25 (2.5 V 100 mA), 用于系统复位启动、ADC 供电、eFuse 供电
- LDO18 (1.8 V 100 mA), 用于其他外设供电
- LDO1x (0.9~1.9 V 500 mA, 每档 50 mV), 用于内核逻辑 供电(VDD\_SYS)

## • 通用接口

- 最多支持一个 USB DEVICE
- 最多支持一个 EMAC, 支持 RMII, 支持 IEEE1588 协议
- 最多支持三个 SPI, 支持标准 SPI 和 QSPI (仅 SPI1/2 支持 QSPI), 可配置为 Master/ Slave
- 最多支持八个 UART, 兼容工业标准 16550, 波特率精度 < 2%
- 最多支持三个 I2C, 支持 7-bit 和 10-bit 寻址, 最高速率 400 kb/s
- 最多支持两个 CAN, 支持 A 和 CAN2.0B, 通信速率最高 1 Mbps
- 最多支持一个 PBUS, 用于对外部设备地址空间进行读写访问
- 最多支持 88 个 GPIO, 每个 IO 独立配置

## • CORDIC

- 支持 sin/ cos/ arctan/ atan2/ phase 等数学函数加速

## • 硬件电流环 (HCL)

- 支持自动获取 ADC 数据
- 支持自动获取 QEP/ TA-IF/ ENDAT-IF/ BISS-IF 编码器位置数据
- 支持 CLARKE/ PARK/ PID/ IPARK/ SVPWM 算法的硬件加速
- 内置死区补偿算法
- 支持自动更新 EPWM 输出占空比
- 支持断点模式

### • Enhanced PWM (EPWM)

- 最多可支持 12 个互补 PWM 输出或 24 个独立 PWM
- 最多支持六个 HRPWM 输出，分辨率可达 156 ps
- 内置 16-bit 计数器
- 支持递增、递减或先递增后递减计数
- PWM 支持内部相位同步
- 支持死区时间控制
- 支持六个故障输入控制
- 支持脉冲输出功能

### • CAP

- 最多支持六个输入捕获或六个独立 PWM
- 内置 32-bit 计数器
- 支持连续捕捉或单次捕捉
- 支持配置为 PWM 输出模式

### • QEP

- 最多支持 10 个的 QEP 信号解析
- 内置 32-bit 的位置计数器
- 支持 AB 正交信号解析
- 支持 CW/CCW 信号解析
- 支持 CLK/DIR 信号解析
- 内置看门狗定时器

### • Quadrature-pulse Output (QOUT)

- 最多支持两个 QOUT 信号输出
- 支持任意分频比的脉冲输出
- 输出最大支持 3 MHz 的正交脉冲信号

### • ADC

- 两个 12-bit ADC，采样速率最高 4 Msps
- 两个 ADC 复用 16 个采样通道

### • Comparator Module (CPM)

- 最多支持两个 CPM
- 内置 12-bit DAC 参考的窗口比较

### • PWM

- 最多可支持四个通用 PWM
- 内置 16-bit 计数器，计数时钟分频最高可以达到 4096

### • Sigma-Delta Filter Module (SDFM)

- 最多可支持四个 SDFM
- 支持串行输入解码
- 支持 SINC1/2/3 滤波器
- 支持 OSR 可配置 (1~256)

### • T-Format/ A-Format Interface (TA-IF)

- 最多可支持两个编码器接口
- 兼容多摩川编码器和尼康编码器接口协议
- 最高支持 24-bit 位置数据读取
- 支持位置数据自动获取

### • BISS Interface (BISS-IF)

- 最多可支持两个编码器接口
- 兼容 SSI/BISS-C 协议
- 最高支持 24-bit 位置数据读取
- 支持位置数据自动获取

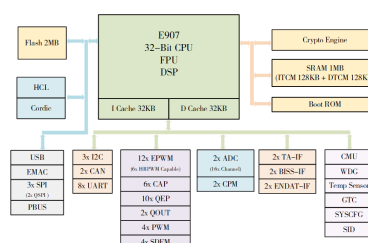
### • ENDAT Interface (ENDAT-IF)

- 最多可支持两个编码器接口
- 兼容 EnDat 2.1/2.2 协议
- 最高支持 24-bit 位置数据读取
- 支持位置数据自动获取

## 1.1. 典型应用

- 伺服电机驱动器
- 步进电机驱动器
- BLDC 电机驱动器
- 交流变频器
- 光伏逆变器
- 数字电源
- PLC

## 1.2. 功能框图



## 2. 产品信息

型号	封装	封装尺寸
M6806SNES	QFN100	12x12 x 0.85mm, 0.4 mm pitch
M6806SPES	LQFP100	14x14 x 1.4mm, 0.5 mm pitch
M6801SPCS	LQFP64	10x10 x 1.4mm, 0.5 mm pitch

ArtInChip



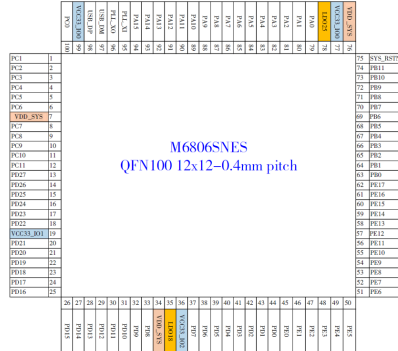
### 3. 器件比较

项目	M6806SNES	M6806SPES	M6801SPCS
封装选项	QFN100 12 x 12x0.85 mm, 0.4 mm pitch	LQFP100 14 x 14 x 1.4 mm, 0.5 mm pitch	LQFP64 10 x 10 x 1.4 mm, 0.5 mm pitch
内核	E907, 552 MHz@1.2V	E907, 552 MHz@1.2V	E907, 552 MHz@1.2V
SRAM	1 MB	1 MB	512 KB
SiP NOR Flash	2 MB	2 MB	1 MB
USB	x1	x1	-
EMAC	x1	x1	-
SPI	x3, SPI1/2 支持 QSPI	x3, SPI1/2 支持 QSPI	x2, SPI2 支持 QSPI
UART	x8	x8	x5
I2C	x3	x3	x2
CAN	x2	x2	x1
PBUS	x1	x1	-
CORDIC	支持	支持	支持
HCL	支持	支持	支持
EPWM	x12 EPWM0/1/.../5 支持 HRPWM	x12 EPWM0/1/.../5 支持 HRPWM	x6 EPWM0/1/.../5 支持 HRPWM
CAP	x6	x6	x3
QEP	x10	x10	x5
QOUT	x2	x2	x1
ADC	x2, 复用 16 采样通道	x2, 复用 16 采样通道	x2, 复用 15 采样通道
CPM	x2	x2	x2
PWM	x4	x4	x4
SDFM	x4	x4	x2
TA_IF	x2	x2	x1
BISS_IF	x2	x2	x1
ENDAT_IF	x2	x2	x1
GPIO	88	84	49

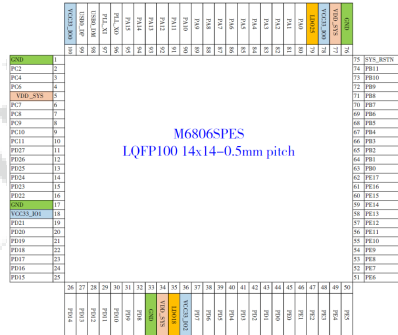
# 4. 引脚配置和功能

## 4.1. 引脚分布

### 4.1.1. M6806SNES QFN100



### 4.1.2. M6806SPES LQFP100





- [5]: PU/PD 表示内部存在上下拉电阻，且上下拉电阻可通过软件开启或关闭。
- [6]: 默认驱动能力大小。GPIO 默认驱动能力 20 mA，最大 50 mA。
- [7]: 电源供电。

#### 4.2.1. M6806SNES

表 4-1 M6806SNES

引脚 <sup>[1]</sup>	名称 <sup>[2]</sup>	类型 <sup>[3]</sup>	复位状态 <sup>[4]</sup>	上下拉 <sup>[5]</sup>	默认驱动(mA) <sup>[6]</sup>	供电 <sup>[7]</sup>
PLL						
75	SYS_RSTN	I	-	-	-	-
95	PLL_XI	AI	-	-	-	-
96	PLL_XO	AO	-	-	-	-
USB						
97	USB_DM	AI/O	-	-	-	-
98	USB_DP	AI/O	-	-	-	-
Power						
19, 36, 77, 99	VCC33_IO	P	-	-	-	-
78	LDO25	P	-	-	-	-
35	LDO18	P	-	-	-	-
7, 34, 76	VDD_SYS	P	-	-	-	-
101	GND	G	-	-	-	-
GPIO A						
79	PA0	I/O	Z	PU/PD	20	VCC33_IO
80	PA1	I/O	Z	PU/PD	20	VCC33_IO
81	PA2	I/O	Z	PU/PD	20	VCC33_IO
82	PA3	I/O	Z	PU/PD	20	VCC33_IO
83	PA4	I/O	Z	PU/PD	20	VCC33_IO
84	PA5	I/O	Z	PU/PD	20	VCC33_IO
85	PA6	I/O	Z	PU/PD	20	VCC33_IO
86	PA7	I/O	Z	PU/PD	20	VCC33_IO
87	PA8	I/O	PU	PU/PD	20	VCC33_IO
88	PA9	I/O	PU	PU/PD	20	VCC33_IO
89	PA10	I/O	PU	PU/PD	20	VCC33_IO
90	PA11	I/O	PU	PU/PD	20	VCC33_IO
91	PA12	I/O	Z	PU/PD	20	VCC33_IO
92	PA13	I/O	Z	PU/PD	20	VCC33_IO
93	PA14	I/O	Z	PU/PD	20	VCC33_IO
94	PA15	I/O	Z	PU/PD	20	VCC33_IO
GPIO B						
63	PB0	I/O	Z	PU/PD	20	VCC33_IO
64	PB1	I/O	Z	PU/PD	20	VCC33_IO
65	PB2	I/O	Z	PU/PD	20	VCC33_IO

表 4-1 M6806SNES (续)

引脚 <sup>[1]</sup>	名称 <sup>[2]</sup>	类型 <sup>[3]</sup>	复位状态 <sup>[4]</sup>	上下拉 <sup>[5]</sup>	默认驱动(mA) <sup>[6]</sup>	供电 <sup>[7]</sup>
66	PB3	I/O	Z	PU/PD	20	VCC33_IO
67	PB4	I/O	Z	PU/PD	20	VCC33_IO
68	PB5	I/O	Z	PU/PD	20	VCC33_IO
69	PB6	I/O	Z	PU/PD	20	VCC33_IO
70	PB7	I/O	Z	PU/PD	20	VCC33_IO
71	PB8	I/O	Z	PU/PD	20	VCC33_IO
72	PB9	I/O	Z	PU/PD	20	VCC33_IO
73	PB10	I/O	Z	PU/PD	20	VCC33_IO
74	PB11	I/O	Z	PU/PD	20	VCC33_IO
GPIO C						
100	PC0	I/O	Z	PU/PD	20	VCC33_IO
1	PC1	I/O	Z	PU/PD	20	VCC33_IO
2	PC2	I/O	Z	PU/PD	20	VCC33_IO
3	PC3	I/O	Z	PU/PD	20	VCC33_IO
4	PC4	I/O	Z	PU/PD	20	VCC33_IO
5	PC5	I/O	Z	PU/PD	20	VCC33_IO
6	PC6	I/O	Z	PU/PD	20	VCC33_IO
8	PC7	I/O	Z	PU/PD	20	VCC33_IO
9	PC8	I/O	Z	PU/PD	20	VCC33_IO
10	PC9	I/O	Z	PU/PD	20	VCC33_IO
11	PC10	I/O	Z	PU/PD	20	VCC33_IO
12	PC11	I/O	Z	PU/PD	20	VCC33_IO
GPIO D						
44	PD0	I/O	Z	PU/PD	20	VCC33_IO
43	PD1	I/O	Z	PU/PD	20	VCC33_IO
42	PD2	I/O	Z	PU/PD	20	VCC33_IO
41	PD3	I/O	Z	PU/PD	20	VCC33_IO
40	PD4	I/O	Z	PU/PD	20	VCC33_IO
39	PD5	I/O	Z	PU/PD	20	VCC33_IO
38	PD6	I/O	Z	PU/PD	20	VCC33_IO
37	PD7	I/O	Z	PU/PD	20	VCC33_IO
33	PD8	I/O	Z	PU/PD	20	VCC33_IO
32	PD9	I/O	Z	PU/PD	20	VCC33_IO
31	PD10	I/O	Z	PU/PD	20	VCC33_IO
30	PD11	I/O	Z	PU/PD	20	VCC33_IO
29	PD12	I/O	Z	PU/PD	20	VCC33_IO
28	PD13	I/O	Z	PU/PD	20	VCC33_IO
27	PD14	I/O	Z	PU/PD	20	VCC33_IO
26	PD15	I/O	Z	PU/PD	20	VCC33_IO
25	PD16	I/O	Z	PU/PD	20	VCC33_IO
24	PD17	I/O	Z	PU/PD	20	VCC33_IO

表 4-1 M6806SNES (续)

引脚 <sup>[1]</sup>	名称 <sup>[2]</sup>	类型 <sup>[3]</sup>	复位状态 <sup>[4]</sup>	上下拉 <sup>[5]</sup>	默认驱动(mA) <sup>[6]</sup>	供电 <sup>[7]</sup>
23	PD18	I/O	Z	PU/PD	20	VCC33_IO
22	PD19	I/O	Z	PU/PD	20	VCC33_IO
21	PD20	I/O	Z	PU/PD	20	VCC33_IO
20	PD21	I/O	Z	PU/PD	20	VCC33_IO
18	PD22	I/O	Z	PU/PD	20	VCC33_IO
17	PD23	I/O	Z	PU/PD	20	VCC33_IO
16	PD24	I/O	Z	PU/PD	20	VCC33_IO
15	PD25	I/O	Z	PU/PD	20	VCC33_IO
14	PD26	I/O	Z	PU/PD	20	VCC33_IO
13	PD27	I/O	Z	PU/PD	20	VCC33_IO
GPIO E						
45	PE0	I/O	Z	PU/PD	20	VCC33_IO
46	PE1	I/O	Z	PU/PD	20	VCC33_IO
47	PE2	I/O	Z	PU/PD	20	VCC33_IO
48	PE3	I/O	Z	PU/PD	20	VCC33_IO
49	PE4	I/O	Z	PU/PD	20	VCC33_IO
50	PE5	I/O	Z	PU/PD	20	VCC33_IO
51	PE6	I/O	Z	PU/PD	20	VCC33_IO
52	PE7	I/O	Z	PU/PD	20	VCC33_IO
53	PE8	I/O	Z	PU/PD	20	VCC33_IO
54	PE9	I/O	Z	PU/PD	20	VCC33_IO
55	PE10	I/O	Z	PU/PD	20	VCC33_IO
56	PE11	I/O	Z	PU/PD	20	VCC33_IO
57	PE12	I/O	Z	PU/PD	20	VCC33_IO
58	PE13	I/O	Z	PU/PD	20	VCC33_IO
59	PE14	I/O	Z	PU/PD	20	VCC33_IO
60	PE15	I/O	Z	PU/PD	20	VCC33_IO
61	PE16	I/O	Z	PU/PD	20	VCC33_IO
62	PE17	I/O	Z	PU/PD	20	VCC33_IO

## 4.2.2. M6806SPES

表 4-2 M6806SPES

引脚 <sup>[1]</sup>	名称 <sup>[2]</sup>	类型 <sup>[3]</sup>	复位状态 <sup>[4]</sup>	上下拉 <sup>[5]</sup>	默认驱动(mA) <sup>[6]</sup>	供电 <sup>[7]</sup>
PLL						
75	SYS_RSTN	I	-	-	-	-
97	PLL_XI	AI	-	-	-	-
96	PLL_XO	AO	-	-	-	-
USB						
98	USB_DM	AI/O	-	-	-	-
99	USB_DP	AI/O	-	-	-	-
Power						

表 4-2 M6806SPES (续)

引脚 <sup>[1]</sup>	名称 <sup>[2]</sup>	类型 <sup>[3]</sup>	复位状态 <sup>[4]</sup>	上下拉 <sup>[5]</sup>	默认驱动(mA) <sup>[6]</sup>	供电 <sup>[7]</sup>
18,36,78,100	VCC33_IO	P	-	-	-	-
79	LDO25	P	-	-	-	-
35	LDO18	P	-	-	-	-
5, 34, 77	VDD_SYS	P	-	-	-	-
1, 17, 33, 76	GND	G	-	-	-	-
GPIO A						
80	PA0	I/O	Z	PU/PD	20	VCC33_IO
81	PA1	I/O	Z	PU/PD	20	VCC33_IO
82	PA2	I/O	Z	PU/PD	20	VCC33_IO
83	PA3	I/O	Z	PU/PD	20	VCC33_IO
84	PA4	I/O	Z	PU/PD	20	VCC33_IO
85	PA5	I/O	Z	PU/PD	20	VCC33_IO
86	PA6	I/O	Z	PU/PD	20	VCC33_IO
87						
87	PA7	I/O	Z	PU/PD	20	VCC33_IO
88	PA8	I/O	PU	PU/PD	20	VCC33_IO
89	PA9	I/O	PU	PU/PD	20	VCC33_IO
90	PA10	I/O	PU	PU/PD	20	VCC33_IO
91	PA11	I/O	PU	PU/PD	20	VCC33_IO
92	PA12	I/O	Z	PU/PD	20	VCC33_IO
93	PA13	I/O	Z	PU/PD	20	VCC33_IO
94	PA14	I/O	Z	PU/PD	20	VCC33_IO
95	PA15	I/O	Z	PU/PD	20	VCC33_IO
GPIO B						
63	PB0	I/O	Z	PU/PD	20	VCC33_IO
64	PB1	I/O	Z	PU/PD	20	VCC33_IO
65	PB2	I/O	Z	PU/PD	20	VCC33_IO
66	PB3	I/O	Z	PU/PD	20	VCC33_IO
67	PB4	I/O	Z	PU/PD	20	VCC33_IO
68	PB5	I/O	Z	PU/PD	20	VCC33_IO
69	PB6	I/O	Z	PU/PD	20	VCC33_IO
70	PB7	I/O	Z	PU/PD	20	VCC33_IO
71	PB8	I/O	Z	PU/PD	20	VCC33_IO
72	PB9	I/O	Z	PU/PD	20	VCC33_IO
73	PB10	I/O	Z	PU/PD	20	VCC33_IO
74	PB11	I/O	Z	PU/PD	20	VCC33_IO
GPIO C						
2	PC2	I/O	Z	PU/PD	20	VCC33_IO
3	PC4	I/O	Z	PU/PD	20	VCC33_IO

表 4-2 M6806SPES (续)

引脚 <sup>[1]</sup>	名称 <sup>[2]</sup>	类型 <sup>[3]</sup>	复位状态 <sup>[4]</sup>	上下拉 <sup>[5]</sup>	默认驱动(mA) <sup>[6]</sup>	供电 <sup>[7]</sup>
4	PC6	I/O	Z	PU/PD	20	VCC33_IO
6	PC7	I/O	Z	PU/PD	20	VCC33_IO
7	PC8	I/O	Z	PU/PD	20	VCC33_IO
8	PC9	I/O	Z	PU/PD	20	VCC33_IO
9	PC10	I/O	Z	PU/PD	20	VCC33_IO
10	PC11	I/O	Z	PU/PD	20	VCC33_IO
GPIO D						
44	PD0	I/O	Z	PU/PD	20	VCC33_IO
43	PD1	I/O	Z	PU/PD	20	VCC33_IO
42	PD2	I/O	Z	PU/PD	20	VCC33_IO
41	PD3	I/O	Z	PU/PD	20	VCC33_IO
40	PD4	I/O	Z	PU/PD	20	VCC33_IO
39	PD5	I/O	Z	PU/PD	20	VCC33_IO
38	PD6	I/O	Z	PU/PD	20	VCC33_IO
37	PD7	I/O	Z	PU/PD	20	VCC33_IO
32	PD8	I/O	Z	PU/PD	20	VCC33_IO
31	PD9	I/O	Z	PU/PD	20	VCC33_IO
30	PD10	I/O	Z	PU/PD	20	VCC33_IO
29	PD11	I/O	Z	PU/PD	20	VCC33_IO
28	PD12	I/O	Z	PU/PD	20	VCC33_IO
27	PD13	I/O	Z	PU/PD	20	VCC33_IO
26	PD14	I/O	Z	PU/PD	20	VCC33_IO
25	PD15	I/O	Z	PU/PD	20	VCC33_IO
24	PD16	I/O	Z	PU/PD	20	VCC33_IO
23	PD17	I/O	Z	PU/PD	20	VCC33_IO
22	PD18	I/O	Z	PU/PD	20	VCC33_IO
21	PD19	I/O	Z	PU/PD	20	VCC33_IO
20	PD20	I/O	Z	PU/PD	20	VCC33_IO
19	PD21	I/O	Z	PU/PD	20	VCC33_IO
16	PD22	I/O	Z	PU/PD	20	VCC33_IO
15	PD23	I/O	Z	PU/PD	20	VCC33_IO
14	PD24	I/O	Z	PU/PD	20	VCC33_IO
13	PD25	I/O	Z	PU/PD	20	VCC33_IO
12	PD26	I/O	Z	PU/PD	20	VCC33_IO
11	PD27	I/O	Z	PU/PD	20	VCC33_IO
GPIO E						
45	PE0	I/O	Z	PU/PD	20	VCC33_IO
46	PE1	I/O	Z	PU/PD	20	VCC33_IO
47	PE2	I/O	Z	PU/PD	20	VCC33_IO
48	PE3	I/O	Z	PU/PD	20	VCC33_IO
49	PE4	I/O	Z	PU/PD	20	VCC33_IO



表 4-2 M6806SPES (续)

引脚 <sup>[1]</sup>	名称 <sup>[2]</sup>	类型 <sup>[3]</sup>	复位状态 <sup>[4]</sup>	上下拉 <sup>[5]</sup>	默认驱动(mA) <sup>[6]</sup>	供电 <sup>[7]</sup>
50	PE5	I/O	Z	PU/PD	20	VCC33_IO
51	PE6	I/O	Z	PU/PD	20	VCC33_IO
52	PE7	I/O	Z	PU/PD	20	VCC33_IO
53	PE8	I/O	Z	PU/PD	20	VCC33_IO
54	PE9	I/O	Z	PU/PD	20	VCC33_IO
55	PE10	I/O	Z	PU/PD	20	VCC33_IO
56	PE11	I/O	Z	PU/PD	20	VCC33_IO
57	PE12	I/O	Z	PU/PD	20	VCC33_IO
58	PE13	I/O	Z	PU/PD	20	VCC33_IO
59	PE14	I/O	Z	PU/PD	20	VCC33_IO
60	PE15	I/O	Z	PU/PD	20	VCC33_IO
61	PE16	I/O	Z	PU/PD	20	VCC33_IO
62	PE17	I/O	Z	PU/PD	20	VCC33_IO

### 4.2.3. M6801SPCS

表 4-3 M6801SPCS

引脚 <sup>[1]</sup>	名称 <sup>[2]</sup>	类型 <sup>[3]</sup>	复位状态 <sup>[4]</sup>	上下拉 <sup>[5]</sup>	默认驱动(mA) <sup>[6]</sup>	供电 <sup>[7]</sup>
PLL						
45	SYS_RSTN	I	-	-	-	-
2	PLL_XI	AI	-	-	-	-
1	PLL_XO	AO	-	-	-	-
Power						
3, 16, 30, 48	VCC33_IO	P	-	-	-	-
49	LDO25	P	-	-	-	-
5, 28, 47	VDD_SYS	P	-	-	-	-
4, 17, 29, 46	GND	G	-	-	-	-
GPIO A						
50	PA0	I/O	Z	PU/PD	20	VCC33_IO
51	PA1	I/O	Z	PU/PD	20	VCC33_IO
52	PA2	I/O	Z	PU/PD	20	VCC33_IO
53	PA3	I/O	Z	PU/PD	20	VCC33_IO
54	PA4	I/O	Z	PU/PD	20	VCC33_IO
55	PA5	I/O	Z	PU/PD	20	VCC33_IO
56	PA6	I/O	Z	PU/PD	20	VCC33_IO
57	PA7	I/O	Z	PU/PD	20	VCC33_IO
58	PA9	I/O	PU	PU/PD	20	VCC33_IO
59	PA10	I/O	PU	PU/PD	20	VCC33_IO
60	PA11	I/O	PU	PU/PD	20	VCC33_IO
61	PA12	I/O	Z	PU/PD	20	VCC33_IO
62	PA13	I/O	Z	PU/PD	20	VCC33_IO
63	PA14	I/O	Z	PU/PD	20	VCC33_IO

表 4-3 M6801SPCS (续)

引脚 <sup>[1]</sup>	名称 <sup>[2]</sup>	类型 <sup>[3]</sup>	复位状态 <sup>[4]</sup>	上下拉 <sup>[5]</sup>	默认驱动(mA) <sup>[6]</sup>	供电 <sup>[7]</sup>
64	PA15	I/O	Z	PU/PD	20	VCC33_IO
GPIO B						
39	PB6	I/O	Z	PU/PD	20	VCC33_IO
40	PB7	I/O	Z	PU/PD	20	VCC33_IO
41	PB8	I/O	Z	PU/PD	20	VCC33_IO
42	PB9	I/O	Z	PU/PD	20	VCC33_IO
43	PB10	I/O	Z	PU/PD	20	VCC33_IO
44	PB11	I/O	Z	PU/PD	20	VCC33_IO
GPIO C						
6	PC8	I/O	Z	PU/PD	20	VCC33_IO
7	PC9	I/O	Z	PU/PD	20	VCC33_IO
8	PC10	I/O	Z	PU/PD	20	VCC33_IO
9	PC11	I/O	Z	PU/PD	20	VCC33_IO
GPIO D						
32	PD4	I/O	Z	PU/PD	20	VCC33_IO
31	PD5	I/O	Z	PU/PD	20	VCC33_IO
27	PD8	I/O	Z	PU/PD	20	VCC33_IO
26	PD13	I/O	Z	PU/PD	20	VCC33_IO
25	PD14	I/O	Z	PU/PD	20	VCC33_IO
24	PD15	I/O	Z	PU/PD	20	VCC33_IO
23	PD16	I/O	Z	PU/PD	20	VCC33_IO
22	PD17	I/O	Z	PU/PD	20	VCC33_IO
21	PD18	I/O	Z	PU/PD	20	VCC33_IO
20	PD19	I/O	Z	PU/PD	20	VCC33_IO
19	PD20	I/O	Z	PU/PD	20	VCC33_IO
18	PD21	I/O	Z	PU/PD	20	VCC33_IO
15	PD22	I/O	Z	PU/PD	20	VCC33_IO
14	PD23	I/O	Z	PU/PD	20	VCC33_IO
13	PD24	I/O	Z	PU/PD	20	VCC33_IO
12	PD25	I/O	Z	PU/PD	20	VCC33_IO
11	PD26	I/O	Z	PU/PD	20	VCC33_IO
10	PD27	I/O	Z	PU/PD	20	VCC33_IO
GPIO E						
33	PE0	I/O	Z	PU/PD	20	VCC33_IO
34	PE1	I/O	Z	PU/PD	20	VCC33_IO
35	PE2	I/O	Z	PU/PD	20	VCC33_IO
36	PE8	I/O	Z	PU/PD	20	VCC33_IO
37	PE9	I/O	Z	PU/PD	20	VCC33_IO
38	PE10	I/O	Z	PU/PD	20	VCC33_IO

## 4.3. 功能复用

### 4.3.1. M6806SNES

表 4-4 M6806SNES

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA0	-	-	I2C0_SCL	UART0_TX	-	ADC_CH0	-
PA1	-	-	I2C0_SDA	UART0_RX	-	ADC_CH1	-
PA2	-	-	I2C1_SCL	UART1_TX	EPWM_FLT2	ADC_CH2	UART2_CTS
PA3	-	-	I2C1_SDA	UART1_RX	EPWM_FLT3	ADC_CH3	UART2_RTS
PA4	-	-	CAN0_TX	UART2_TX	SDFM0_DAT	ADC_CH4	-
PA5	-	-	CAN0_RX	UART2_RX	SDFM0_CLK	ADC_CH5	-
PA6	-	-	CAN1_TX	UART3_TX	SDFM1_DAT	ADC_CH6	-
PA7	-	-	CAN1_RX	UART3_RX	SDFM1_CLK	ADC_CH7	-
PA8	-	-	I2C2_SCL	-	-	ADC_CH8	-
PA9	-	-	I2C2_SDA	-	ADC_TRIG	ADC_CH9	-
PA10	-	-	-	-	EPWM_FLT4	ADC_CH10	JTAG_MS
PA11	-	-	-	-	EPWM_FLT5	ADC_CH11	JTAG_CK
PA12	-	-	-	-	SDFM2_DAT	ADC_CH12	-
PA13	-	-	-	-	SDFM2_CLK	ADC_CH13	-
PA14	-	-	-	-	SDFM3_DAT	ADC_CH14	-
PA15	-	-	-	-	SDFM3_CLK	ADC_CH15	-
PB0	-	SPI1_WP	-	UART4_TX	-	-	-
PB1	-	SPI1_MISO	-	UART6_TX	-	-	-
PB2	-	SPI1_CS	-	UART6_RX	-	-	-
PB3	-	SPI1_HOLD	-	UART4_RX	-	-	-
PB4	-	SPI1_CLK	-	UART6_RTS	-	-	-
PB5	-	SPI1_MOSI	-	UART4_RTS	UART6_CTS	-	-
PB6	-	SPI2_CS	-	UART5_TX	-	CPM_HIN1	-
PB7	-	SPI2_MISO	-	UART5_RX	-	CPM_HIN2	-
PB8	-	SPI2_MOSI	-	UART5_RTS	UART7_CTS	CPM_LIN1	-
PB9	-	SPI2_CLK	-	UART7_RTS	-	CPM_LIN2	-
PB10	-	SPI2_HOLD	-	UART7_TX	CPM0_COHL	CPM0_COH	CPM1_COL
PB11	-	SPI2_WP	-	UART7_RX	CPM1_COHL	CPM0_COL	CPM1_COH
PC0	-	-	I2C2_SCL	UART3_RTS	-	-	JTAG_MS
PC1	-	-	-	-	-	-	-
PC2	-	-	-	-	-	-	UART0_TX
PC3	-	-	-	-	-	-	-
PC4	-	-	I2C1_SCL	UART3_TX	-	-	UART0_RX
PC5	-	-	I2C1_SDA	UART3_RX	-	-	JTAG_CK
PC6	-	CAP0	I2C2_SDA	UART3_CTS	-	CLK_OUT3	-
PC7	-	CAP1	-	-	-	EPWM_SO0	-
PC8	SPI3_CLK	CAP2	CAN0_TX	UART4_TX	EPWM_FLT0	EPWM_SO1	EPWM_TO0
PC9	SPI3_CS	CAP3	CAN0_RX	UART4_RX	EPWM_FLT1	EPWM_SO2	EPWM_TO3

表 4-4 M6806SNES (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PC10	SPI3_MOSI	CAP4	CAN1_TX	UART5_TX	EPWM_SI0	EPWM_SO3	EPWM_TO6
PC11	SPI3_MISO	CAP5	CAN1_RX	UART5_RX	EPWM_SI1	EPWM_SO4	EPWM_TO9
PD0	-	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	EPWM11_B	-
PD1	-	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	EPWM11_A	-
PD2	-	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	EPWM10_B	-
PD3	-	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	EPWM10_A	-
PD4	-	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	QOUT0_A	-
PD5	-	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	QOUT0_B	-
PD6	-	SPI1_MOSI	PWM0_A	-	PBUS_AD6	QOUT1_A	-
PD7	-	SPI1_CLK	PWM0_B	-	PBUS_AD7	QOUT1_B	-
PD8	-	SPI1_HOLD	PWM1_A	ENC0_IO0	PBUS_CLK	EPWM9_B	QOUT0_Z
PD9	-	SPI1_WP	-	ENC0_IO1	PBUS_NCS	EPWM9_A	QOUT1_Z
PD10	-	CAP5	-	QEP2_A	PBUS_NADV	EPWM8_B	-
PD11	-	CAP4	-	QEP2_B	PBUS_NWE	EPWM8_A	-
PD12	-	CAP3	-	QEP2_I	PBUS_NOE	EPWM7_B	-
PD13	-	CAP2	-	QEP3_A	CLK_OUT0	EPWM7_A	-
PD14	-	CAP1	-	QEP3_B	PBUS_AD8	EPWM6_B	-
PD15	-	CAPO	-	QEP3_I	PBUS_AD9	EPWM6_A	-
PD16	-	PWM1_B	-	UART2_TX	PBUS_AD10	EPWM5_B	-
PD17	-	PWM2_A	-	UART2_RX	PBUS_AD11	EPWM5_A	-
PD18	-	-	-	ENC1_IO0	PBUS_AD12	EPWM4_B	-
PD19	-	-	-	ENC1_IO1	PBUS_AD13	EPWM4_A	-
PD20	-	-	-	QEP4_A	PBUS_AD14	EPWM3_B	-
PD21	-	-	-	QEP4_B	PBUS_AD15	EPWM3_A	-
PD22	-	-	-	QEP5_A	-	EPWM2_B	-
PD23	-	-	-	QEP5_B	-	EPWM2_A	-
PD24	-	-	-	QEP6_A	-	EPWM1_B	-
PD25	-	-	-	QEP7_A	PWM2_B	EPWM1_A	-
PD26	-	-	-	QEP8_A	PWM3_A	EPWM0_B	-
PD27	-	-	-	QEP9_A	PWM3_B	EPWM0_A	CMU_CKT
PE0	EMAC_RXD1	-	PWM0_A	UART3_TX	-	ENC0_IO0	-
PE1	EMAC_RXD0	-	PWM0_B	UART3_RX	-	ENC0_IO1	-
PE2	EMAC_RXCTL	-	-	UART4_TX	QEP2_A	ENC0_IO2	-
PE3	EMAC_CLKIN	-	-	UART4_RX	QEP2_B	QEP0_H0	-
PE4	EMAC_TXD1	-	-	UART5_TX	QEP3_A	QEP0_H1	-
PE5	EMAC_TXD0	-	-	UART5_RX	QEP3_B	QEP0_H2	-
PE6	EMAC_TXCK	-	-	UART6_TX	-	ENC1_IO0	-
PE7	EMAC_TXCTL	-	-	UART6_RX	-	ENC1_IO1	-
PE8	EMAC_MDC	-	-	UART7_TX	QEP4_A	ENC1_IO2	-
PE9	EMAC_MDIO	-	-	UART7_RX	QEP4_B	QEP1_H0	-
PE10	CLK_OUT2	-	-	-	QEP5_A	QEP1_H1	-

表 4-4 M6806SNES (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PE11	CLK_OUT1	PWM1_A	-	-	QEP5_B	QEP1_H2	-
PE12	SPI2_CLK	PWM1_B	-	-	QEP6_A	QEP0_S	CPM0_COH
PE13	SPI2_CS	PWM2_A	-	-	QEP7_A	QEP1_S	CPM0_COL
PE14	SPI2_MOSI	-	I2C0_SCK	UART6_TX	QEP8_A	-	CPM1_COH
PE15	SPI2_MISO	PWM2_B	I2C0_SDA	UART6_RX	QEP9_A	-	CPM1_COL
PE16	SPI2_HOLD	PWM3_A	-	UART7_TX	-	-	EMAC_TRIG
PE17	SPI2_WP	PWM3_B	-	UART7_RX	-	-	EMAC_PPSO
PN0	USB_DM	-	UART0_RX	UART1_RX	-	-	-
PN1	USB_DP	-	UART0_TX	UART1_TX	-	-	-

### 4.3.2. M6806SPES

表 4-5 M6806SPES

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA0	-	-	I2C0_SCL	UART0_TX	-	ADC_CH0	-
PA1	-	-	I2C0_SDA	UART0_RX	-	ADC_CH1	-
PA2	-	-	I2C1_SCL	UART1_TX	EPWM_FLT2	ADC_CH2	UART2_CTS
PA3	-	-	I2C1_SDA	UART1_RX	EPWM_FLT3	ADC_CH3	UART2_RTS
PA4	-	-	CAN0_TX	UART2_TX	SDFM0_DAT	ADC_CH4	-
PA5	-	-	CAN0_RX	UART2_RX	SDFM0_CLK	ADC_CH5	-
PA6	-	-	CAN1_TX	UART3_TX	SDFM1_DAT	ADC_CH6	-
PA7	-	-	CAN1_RX	UART3_RX	SDFM1_CLK	ADC_CH7	-
PA8	-	-	I2C2_SCL	-	-	ADC_CH8	-
PA9	-	-	I2C2_SDA	-	ADC_TRIG	ADC_CH9	-
PA10	-	-	-	-	EPWM_FLT4	ADC_CH10	JTAG_MS
PA11	-	-	-	-	EPWM_FLT5	ADC_CH11	JTAG_CK
PA12	-	-	-	-	SDFM2_DAT	ADC_CH12	-
PA13	-	-	-	-	SDFM2_CLK	ADC_CH13	-
PA14	-	-	-	-	SDFM3_DAT	ADC_CH14	-
PA15	-	-	-	-	SDFM3_CLK	ADC_CH15	-
PB0	-	SPI1_WP	-	UART4_TX	-	-	-
PB1	-	SPI1_MISO	-	UART6_TX	-	-	-
PB2	-	SPI1_CS	-	UART6_RX	-	-	-
PB3	-	SPI1_HOLD	-	UART4_RX	-	-	-
PB4	-	SPI1_CLK	-	UART6_RTS	-	-	-
PB5	-	SPI1_MOSI	-	UART4_RTS	UART6_CTS	-	-
PB6	-	SPI2_CS	-	UART5_TX	-	CPM_HIN1	-
PB7	-	SPI2_MISO	-	UART5_RX	-	CPM_HIN2	-
PB8	-	SPI2_MOSI	-	UART5_RTS	UART7_CTS	CPM_LIN1	-
PB9	-	SPI2_CLK	-	UART7_RTS	-	CPM_LIN2	-
PB10	-	SPI2_HOLD	-	UART7_TX	CPM0_COHL	CPM0_COH	CPM1_COL
PB11	-	SPI2_WP	-	UART7_RX	CPM1_COHL	CPM0_COL	CPM1_COH

表 4-5 M6806SPES (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PC2	-	-	-	-	-	-	UART0_TX
PC4	-	-	I2C1_SCL	UART3_TX	-	-	UART0_RX
PC6	-	CAP0	I2C2_SDA	UART3_CTS	-	CLK_OUT3	-
PC7	-	CAP1	-	-	-	EPWM_SO0	-
PC8	SPI3_CLK	CAP2	CAN0_TX	UART4_TX	EPWM_FLT0	EPWM_SO1	EPWM_TO0
PC9	SPI3_CS	CAP3	CAN0_RX	UART4_RX	EPWM_FLT1	EPWM_SO2	EPWM_TO3
PC10	SPI3_MOSI	CAP4	CAN1_TX	UART5_TX	EPWM_SI0	EPWM_SO3	EPWM_TO6
PC11	SPI3_MISO	CAP5	CAN1_RX	UART5_RX	EPWM_SI1	EPWM_SO4	EPWM_TO9
PD0	-	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	EPWM11_B	-
PD1	-	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	EPWM11_A	-
PD2	-	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	EPWM10_B	-
PD3	-	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	EPWM10_A	-
PD4	-	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	QOUT0_A	-
PD5	-	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	QOUT0_B	-
PD6	-	SPI1_MOSI	PWM0_A	-	PBUS_AD6	QOUT1_A	-
PD7	-	SPI1_CLK	PWM0_B	-	PBUS_AD7	QOUT1_B	-
PD8	-	SPI1_HOLD	PWM1_A	ENC0_IO0	PBUS_CLK	EPWM9_B	QOUT0_Z
PD9	-	SPI1_WP	-	ENC0_IO1	PBUS_NCS	EPWM9_A	QOUT1_Z
PD10	-	CAP5	-	QEP2_A	PBUS_NADV	EPWM8_B	-
PD11	-	CAP4	-	QEP2_B	PBUS_NWE	EPWM8_A	-
PD12	-	CAP3	-	QEP2_I	PBUS_NOE	EPWM7_B	-
PD13	-	CAP2	-	QEP3_A	CLK_OUT0	EPWM7_A	-
PD14	-	CAP1	-	QEP3_B	PBUS_AD8	EPWM6_B	-
PD15	-	CAP0	-	QEP3_I	PBUS_AD9	EPWM6_A	-
PD16	-	PWM1_B	-	UART2_TX	PBUS_AD10	EPWM5_B	-
PD17	-	PWM2_A	-	UART2_RX	PBUS_AD11	EPWM5_A	-
PD18	-	-	-	ENC1_IO0	PBUS_AD12	EPWM4_B	-
PD19	-	-	-	ENC1_IO1	PBUS_AD13	EPWM4_A	-
PD20	-	-	-	QEP4_A	PBUS_AD14	EPWM3_B	-
PD21	-	-	-	QEP4_B	PBUS_AD15	EPWM3_A	-
PD22	-	-	-	QEP5_A	-	EPWM2_B	-
PD23	-	-	-	QEP5_B	-	EPWM2_A	-
PD24	-	-	-	QEP6_A	-	EPWM1_B	-
PD25	-	-	-	QEP7_A	PWM2_B	EPWM1_A	-
PD26	-	-	-	QEP8_A	PWM3_A	EPWM0_B	-
PD27	-	-	-	QEP9_A	PWM3_B	EPWM0_A	-
PE0	EMAC_RXD1	-	PWM0_A	UART3_TX	-	ENC0_IO0	-
PE1	EMAC_RXD0	-	PWM0_B	UART3_RX	-	ENC0_IO1	-
PE2	EMAC_RXCTL	-	-	UART4_TX	QEP2_A	ENC0_IO2	-
PE3	EMAC_CLKIN	-	-	UART4_RX	QEP2_B	QEP0_H0	-
PE4	EMAC_TXD1	-	-	UART5_TX	QEP3_A	QEP0_H1	-

表 4-5 M6806SPES (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PE5	EMAC_TXD0	-	-	UART5_RX	QEP3_B	QEP0_H2	-
PE6	EMAC_TXCK	-	-	UART6_TX	-	ENC1_IO0	-
PE7	EMAC_TXCTL	-	-	UART6_RX	-	ENC1_IO1	-
PE8	EMAC_MDC	-	-	UART7_TX	QEP4_A	ENC1_IO2	-
PE9	EMAC_MDIO	-	-	UART7_RX	QEP4_B	QEP1_H0	-
PE10	CLK_OUT2	-	-	-	QEP5_A	QEP1_H1	-
PE11	CLK_OUT1	PWM1_A	-	-	QEP5_B	QEP1_H2	-
PE12	SPI2_CLK	PWM1_B	-	-	QEP6_A	QEP0_S	CPM0_COH
PE13	SPI2_CS	PWM2_A	-	-	QEP7_A	QEP1_S	CPM0_COL
PE14	SPI2_MOSI	-	I2C0_SCK	UART6_TX	QEP8_A	-	CPM1_COH
PE15	SPI2_MISO	PWM2_B	I2C0_SDA	UART6_RX	QEP9_A	-	CPM1_COL
PE16	SPI2_HOLD	PWM3_A	-	UART7_TX	-	-	EMAC_TRIG
PE17	SPI2_WP	PWM3_B	-	UART7_RX	-	-	EMAC_PPSO
PN0	USB_DM	-	UART0_RX	UART1_RX	-	-	-
PN1	USB_DP	-	UART0_TX	UART1_TX	-	-	-

### 4.3.3. M6801SPCS

表 4-6 M6801SPCS

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA0	-	-	I2C0_SCL	UART0_TX	-	ADC_CH0	-
PA1	-	-	I2C0_SDA	UART0_RX	-	ADC_CH1	-
PA2	-	-	-	-	EPWM_FLT2	ADC_CH2	UART2_CTS
PA3	-	-	-	-	EPWM_FLT3	ADC_CH3	UART2_RTS
PA4	-	-	CAN0_TX	UART2_TX	SDFM0_DAT	ADC_CH4	-
PA5	-	-	CAN0_RX	UART2_RX	SDFM0_CLK	ADC_CH5	-
PA6	-	-	-	UART3_TX	SDFM1_DAT	ADC_CH6	-
PA7	-	-	-	UART3_RX	SDFM1_CLK	ADC_CH7	-
PA9	-	-	I2C2_SDA	-	ADC_TRIG	ADC_CH9	-
PA10	-	-	-	-	EPWM_FLT4	ADC_CH10	JTAG_MS
PA11	-	-	-	-	EPWM_FLT5	ADC_CH11	JTAG_CK
PA12	-	-	-	-	-	ADC_CH12	-
PA13	-	-	-	-	-	ADC_CH13	-
PA14	-	-	-	-	-	ADC_CH14	-
PA15	-	-	-	-	-	ADC_CH15	-
PB6	-	SPI2_CS	-	UART5_TX	-	CPM_HIN1	-
PB7	-	SPI2_MISO	-	UART5_RX	-	CPM_HIN2	-
PB8	-	SPI2_MOSI	-	UART5_RTS	UART7_CTS	CPM_LIN1	-
PB9	-	SPI2_CLK	-	UART7_RTS	-	CPM_LIN2	-
PB10	-	SPI2_HOLD	-	UART7_TX	CPM0_COHL	CPM0_COH	CPM1_COL
PB11	-	SPI2_WP	-	UART7_RX	CPM1_COHL	CPM0_COL	CPM1_COH
PC8	SPI3_CLK	CAP2	CAN0_TX	-	EPWM_FLT0	EPWM_SO1	EPWM_TO0

表 4-6 M6801SPCS (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PC9	SPI3_CS	-	CAN0_RX	-	EPWM_FLT1	EPWM_SO2	EPWM_TO3
PC10	SPI3_MOSI	-	-	UART5_TX	EPWM_SIO	EPWM_SO3	EPWM_TO6
PC11	SPI3_MISO	-	-	UART5_RX	EPWM_SII	EPWM_SO4	EPWM_TO9
PD4	-	-	I2C2_SCL	UART2_TX	-	QOUT0_A	-
PD5	-	-	I2C2_SDA	UART2_RX	-	QOUT0_B	-
PD8	-	-	PWM1_A	ENC0_IO0	-	-	QOUT0_Z
PD13	-	CAP2	-	QEP3_A	-	-	-
PD14	-	CAP1	-	QEP3_B	-	-	-
PD15	-	CAP0	-	QEP3_I	-	-	-
PD16	-	PWM1_B	-	UART2_TX	-	EPWM5_B	-
PD17	-	PWM2_A	-	UART2_RX	-	EPWM5_A	-
PD18	-	-	-	QEP1_A	-	EPWM4_B	-
PD19	-	-	-	QEP1_B	-	EPWM4_A	-
PD20	-	-	-	QEP4_A	-	EPWM3_B	-
PD21	-	-	-	QEP4_B	-	EPWM3_A	-
PD22	-	-	-	QEP5_A	-	EPWM2_B	-
PD23	-	-	-	QEP5_B	-	EPWM2_A	-
PD24	-	-	-	-	-	EPWM1_B	-
PD25	-	-	-	-	PWM2_B	EPWM1_A	-
PD26	-	-	-	-	PWM3_A	EPWM0_B	-
PD27	-	-	-	-	PWM3_B	EPWM0_A	-
PE0	-	-	PWM0_A	UART3_TX	-	ENC0_IO0	-
PE1	-	-	PWM0_B	UART3_RX	-	ENC0_IO1	-
PE2	-	-	-	-	-	ENC0_IO2	-
PE8	-	-	-	UART7_TX	QEP4_A	QEP1_I	-
PE9	-	-	-	UART7_RX	QEP4_B	-	-
PE10	-	-	-	-	QEP5_A	-	-

#### 4.4. 引脚/信号描述

引脚/信号名称	描述	类型
SYSTEM		
SYS_RSTN	复位引脚	I
PLL_XI	24 MHz 晶振输入	AI
PLL_XO	24 MHz 晶振输出	AO
USB		
USB_DM	USB0 数据信号负端	AI/O
USB_DP	USB0 数据信号正端	AI/O
EMAC		
EMAC_RXD1	RMII 数据接收信号线 1	I
EMAC_RXD0	RMII 数据接收信号线 0	I



引脚/信号名称	描述	类型
EMAC_RXCTL	RMII 数据接收有效	I
EMAC_CLKIN	RMII 参考时钟	I
EMAC_TXD1	RMII 数据发送信号线 1	O
EMAC_TXD0	RMII 数据发送信号线 0	O
EMAC_TXCK	RMII 发送时钟	O
EMAC_TXCTL	RMII 数据发送使能	O
EMAC_MDC	RMII 串行管理接口时钟	I/O
EMAC_MDIO	RMII 串行管理接口数据	I/O
CLK_OUTn	可配置 25 MHz 时钟输出, n = 0~3	O
PWM, n = 0~3		
PWMn_A	PWMn A 通道	O
PWMn_B	PWMn B 通道	O
SPI		
SPI <sub>n</sub> _HOLD	SPI <sub>n</sub> 保持信号, n = 1/2	I/O
SPI <sub>n</sub> _WP	SPI <sub>n</sub> 写保护信号, n = 1/2	I/O
SPI <sub>n</sub> _CS	SPI <sub>n</sub> 片选信号, n = 1~3	I/O
SPI <sub>n</sub> _CLK	SPI <sub>n</sub> 时钟信号, n = 1~3	I/O
SPI <sub>n</sub> _MOSI	SPI <sub>n</sub> 主机数据输出, 从机数据输入, n = 1~3	I/O
SPI <sub>n</sub> _MISO	SPI <sub>n</sub> 主机数据输入, 从机数据输出, n = 1~3	I/O
UART		
UART <sub>n</sub> _TX	UART <sub>n</sub> 数据发送, n = 0~7	O
UART <sub>n</sub> _RX	UART <sub>n</sub> 数据接收, n = 0~7	I
UART <sub>n</sub> _CTS	UART <sub>n</sub> 发送允许, n = 2/3/6/7	I
UART <sub>n</sub> _RTS	UART <sub>n</sub> 发送请求, n = 2/3/4/5/6/7	O
I2C, n = 0~2		
I2C <sub>n</sub> _SCL	I2C <sub>n</sub> 串行时钟信号	I/O
I2C <sub>n</sub> _SDA	I2C <sub>n</sub> 串行数据信号	I/O
CAN		
CAN0_TX	CAN0 数据发送, 外接 CAN 总线收发器	O
CAN0_RX	CAN0 数据接收, 外接 CAN 总线收发器	I
CAN1_TX	CAN1 数据发送, 外接 CAN 总线收发器	O
CAN1_RX	CAN1 数据接收, 外接 CAN 总线收发器	I
EPWM		
EPWM <sub>n</sub> _A	EPWM <sub>n</sub> 的输出 A 信号, n = 0/1/.../15	O
EPWM <sub>n</sub> _B	EPWM <sub>n</sub> 的输出 B 信号, n = 0/1/.../15	O
EPWM_FLT <sub>n</sub>	EPWM 的外部故障信号, n = 0/1/.../5	I
EPWM_SIn	EPWM 的外部同步输入信号, n = 0/1	I
EPWM_SOn	EPWM 的外部同步输出信号, n = 0/1/2/3/4	O
EPWM_TO <sub>n</sub>	EPWM 的外部同步输出信号, n = 0/3/6/9	O
CAP		
CAP <sub>n</sub>	CAP <sub>n</sub> 的输入输出, n=0/1/.../5	I/O
QEP		

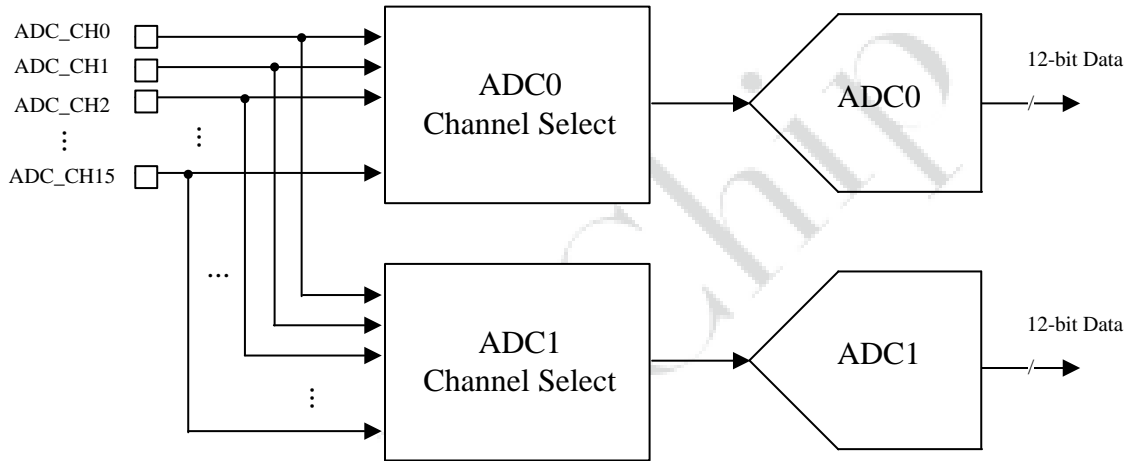
引脚/信号名称	描述	类型
QEPn_A	QEPn 的输入 A 信号, n = 0/1/.../9	I
QEPn_B	QEPn 的输入 B 信号, n = 0/1/.../5	I
QEPn_I	QEPn 的输入输出 I 信号, n = 0/1/.../3	I/O
QEPn_S	QEPn 的输入输出 S 信号, n = 0/1	I/O
QEPn_H0	QEPn 的霍尔输入信号 A, n=0/1	I
QEPn_H1	QEPn 的霍尔输入信号 B, n=0/1	I
QEPn_H2	QEPn 的霍尔输入信号 C, n=0/1	I
QOUT		
QOUTn_A	QOUTn 的输出 A 信号, n=0/1	O
QOUTn_B	QOUTn 的输出 B 信号, n=0/1	O
QOUTn_Z	QOUTn 的输出 Z 信号, n=0/1	O
Encoder IO		
ENC0_IO0	Encoder 0 接口的输入输出 0, 为复用信号, 通过 SYSCFG 寄存器选择编码器的类型, 可以选择对应的编码器接口信号。 <ul style="list-style-type: none"> <li>• 若选择 QEP 类型, 则 ENC0_IO0 为 QEPO_A。</li> <li>• 若选择 TA_IF 类型, 则 ENC0_IO0 为 TA0_DE。</li> <li>• 若选择 BISS_IF 类型, 则 ENC0_IO0 为 BISS0_MA。</li> <li>• 若选择 ENDAT_IF 类型, 则 ENC0_IO0 为 EDT0_DE。</li> </ul>	I/O
ENC0_IO1	Encoder 0 接口的输入输出 1, 为复用信号, 通过 SYSCFG 寄存器选择编码器的类型, 可以选择对应的编码器接口信号。 <ul style="list-style-type: none"> <li>• 若选择 QEP 类型, 则 ENC0_IO1 为 QEPO_B。</li> <li>• 若选择 TA_IF 类型, 则 ENC0_IO1 为 TA0_DIO。</li> <li>• 若选择 BISS_IF 类型, 则 ENC0_IO1 为 BISS0_SLO。</li> <li>• 若选择 ENDAT_IF 类型, 则 ENC0_IO1 为 EDT0_DIO。</li> </ul>	I/O
ENC0_IO2	Encoder 0 接口的输入输出 2, 为复用信号, 通过 SYSCFG 寄存器选择编码器的类型, 可以选择对应的编码器接口信号。 <ul style="list-style-type: none"> <li>• 若选择 QEP 类型, 则 ENC0_IO2 为 QEPO_I。</li> <li>• 若选择 TA_IF 类型, 则 ENC0_IO2 为高阻态。</li> <li>• 若选择 BISS_IF 类型, 则 ENC0_IO2 为高阻态。</li> <li>• 若选择 ENDAT_IF 类型, 则 ENC0_IO2 为 EDT0_CLK。</li> </ul>	I/O
ENC1_IO0	Encoder 1 接口的输入输出 0, 为复用信号, 通过 SYSCFG 寄存器选择编码器的类型, 可以选择对应的编码器接口信号。 <ul style="list-style-type: none"> <li>• 若选择 QEP 类型, 则 ENC1_IO0 为 QEP1_A。</li> <li>• 若选择 TA_IF 类型, 则 ENC1_IO0 为 TA1_DE。</li> <li>• 若选择 BISS_IF 类型, 则 ENC1_IO0 为 BISS1_MA。</li> <li>• 若选择 ENDAT_IF 类型, 则 ENC1_IO0 为 DE。</li> </ul>	I/O

引脚/信号名称	描述	类型
ENC1_IO1	Encoder 1 接口的输入输出 1, 为复用信号, 通过 SYSCFG 寄存器选择编码器的类型, 可以选择对应的编码器接口信号。 <ul style="list-style-type: none"> <li>• 若选择 QEP 类型, 则 ENC1_IO1 为 QEP1_B。</li> <li>• 若选择 TA_IF 类型, 则 ENC1_IO1 为 TA1_DIO。</li> <li>• 若选择 BISS_IF 类型, 则 ENC1_IO1 为 SLO。</li> <li>• 若选择 ENDAT_IF 类型, 则 ENC1_IO1 为 DIO。</li> </ul>	I/O
ENC1_IO2	Encoder 1 接口的输入输出 2, 为复用信号, 通过 SYSCFG 寄存器选择编码器的类型, 可以选择对应的编码器接口信号。 <ul style="list-style-type: none"> <li>• 若选择 QEP 类型, 则 ENC1_IO2 为 QEP1_I。</li> <li>• 若选择 TA_IF 类型, 则 ENC1_IO2 为高阻态。</li> <li>• 若选择 BISS_IF 类型, 则 ENC1_IO2 为高阻态。</li> <li>• 若选择 ENDAT_IF 类型, 则 ENC1_IO2 为 EDT1_CLK。</li> </ul>	I/O
SDFM		
SDFMn_DAT	SDFMn 的 Data 输入信号, n=0/1/2/3	I
SDFMn_CLK	SDFMn 的 Clock 输入信号, n=0/1/2/3	I
ADC Channel n, n = 0~15		
ADC_CHn	ADC 采样通道 n 输入	AI
CPM		
CPM_HIN1	高位比较器的输入接口 1: <ul style="list-style-type: none"> <li>• 对于 CPM0, 此处为高位比较器的输入正端 CPM0_HP。</li> <li>• 对于 CPM1, 此处为高位比较器的输入负端 CPM1_HN。</li> </ul>	AI
CPM_HIN2	高位比较器的输入接口 2: <ul style="list-style-type: none"> <li>• 对于 CPM0, 此处为高位比较器的输入负端 CPM0_HN。</li> <li>• 对于 CPM1, 此处为高位比较器的输入正端 CPM1_HP。</li> </ul>	AI
CPM_LIN1	低位比较器的输入接口 1: <ul style="list-style-type: none"> <li>• 对于 CPM0, 此处为低位比较器的输入正端 CPM0_LP。</li> <li>• 对于 CPM1, 此处为低位比较器的输入负端 CPM1_LN。</li> </ul>	AI
CPM_LIN2	低位比较器的输入接口 2: <ul style="list-style-type: none"> <li>• 对于 CPM0, 此处为低位比较器的输入负端 CPM0_CPM0_LN。</li> <li>• 对于 CPM1, 此处为低位比较器的输入正端 CPM1_LP。</li> </ul>	AI
CPM0_COH	CPM0 高位比较器输出	O
CPM0_COL	CPM0 低位比较器输出	O
CPM0_COHL	CPM0 高/ 低位比较器输出的 OR 逻辑输出信号	O
CPM1_COH	CPM1 高位比较器输出	O
CPM1_COL	CPM1 低位比较器输出	O
CPM1_COHL	CPM1 高/ 低位比较器输出的 OR 逻辑输出信号	O

## 4.5. 模拟输入说明

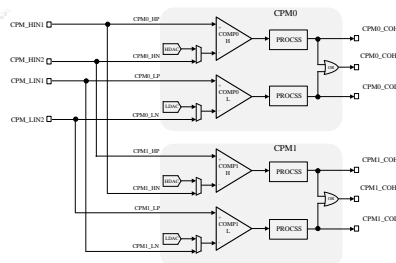
### 4.5.1. ADC 输入复用

ADC0/1 最多复用 16 通道的输入，通过软件配置，各通道可以选择 ADC0 进行采样转换、ADC1 进行采样转换或 ADC0/1 同时采样转换。ADC 的通道输入具体的连接关系如下图所示：



### 4.5.2. CPM 输入输出

CPM0/1 的输入信号的连接方式，以及输出信号的处理方式可参考下图，其中 CPM0/1 内部均各包含一路高位比较器 (COMP0/1H) 和一路低位比较器 (COMP0/1L)，故 CPM0/1 均可以构成一组窗口比较器使用。



## 5. 规格

### 5.1. 运行条件

#### 5.1.1. 最大极限值

符号	描述	最小值	最大值	单位
VCC33_IO	GPIO 电源输入	-0.3	3.6	V
VDD_SYS	内核及系统电源	-0.3	1.32	V
I <sub>IO</sub>	IO 输入输出电流	-50	50	mA
T <sub>J</sub>	工作结温度	-40	125	°C
T <sub>stg</sub>	储存温度	-40	125	°C

#### 5.1.2. ESD 等级

-	值	单位
静电放电 (ESD)	人体放电模型 (HBM)	± 4000
	充电器件模型 (CDM)	± 700

#### 5.1.3. 建议运行条件

符号	描述	最小值	典型值	最大值	单位
VCC33_IO	GPIO 电源输入	2.7	3.3	3.6	V
VDD_SYS	内核及系统电源输入	0.99	1.1	1.21	V

### 5.2. 上下电时序及复位

#### 5.2.1. 上下电时序

VCC33\_IO 和 VDD\_SYS 无上下电时序要求。

#### 5.2.2. 复位源

芯片系统支持以下复位源，以下任何一种复位条件成立，会对芯片产生复位：

- SYS 上电复位：在 VCC33\_IO 上电后产生复位，上电 10 ms 内系统自动放开此复位
- 外部引脚复位：引脚 SYS\_RSTN 输入低电平并持续 2 ms 以上产生复位
- 调试器复位：在接收到 JTAG IO 上的 RESET 命令后立即产生复位
- 看门狗复位：通过软件使能后，在 WDOG 超时复位条件满足下立即产生复位
- 过温复位：通过软件使能后，在 THS 温度超过设定值时立即产生复位

### 5.3. 内置 LDO 电气特性

#### 5.3.1. LD025

内置 LD025，用于芯片内部 ADC 以及 eFuse 供电，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
V <sub>LD025</sub>	输出电压	2.4	2.5	3.1	V
I <sub>o</sub>	输出电流	-	-	100	mA

符号	描述	最小值	典型值	最大值	单位
Co	外部去耦电容	-	1	-	uF

### 5.3.2. LDO18

内置 LDO18，可用于外部设备供电，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
V <sub>LDO18</sub>	输出电压	1.71	1.8	1.92	V
I <sub>o</sub>	输出电流	-	-	100	mA
Co	外部去耦电容	-	1	-	uF

### 5.3.3. LDO1x

内置 LDO1x，用于 VDD\_SYS 供电，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
V <sub>LDO1x</sub>	输出电压	0.9	1.2	1.9	V
I <sub>o</sub>	输出电流	-	-	500	mA
Co	外部去耦电容	-	1	-	uF

## 5.4. 时钟

### 5.4.1. 外部时钟源

时钟 XTAL24M 用于产生主时钟。

符号	描述	最小值	典型值	最大值	单位
XTAL24M	PLL 时钟源	-	24	-	MHz

### 5.4.2. 内部 PLL 时钟特性

内部 PLL 用于产生时钟供给整个芯片，总共三个 PLL。

名称	用途	典型频率	展频或小数分频
PLL_INT0	CPU	480 MHz	不支持
PLL_INT1	AXI/ AHB/ APB/ CE/ PWM/ UART/ EPWM/ CAP/ QEP/ QOUT/ TA_IF/ BISS_IF/ ENDAT_IF/ ADC	1.2 GHz	不支持
PLL_FRA0	SPI	792 MHz	展频

## 5.5. IO 电气特性

### 5.5.1. IO DC 特性

符号	描述	最小值	典型值	最大值	单位
V <sub>IH</sub>	高电平输入电压	0.7*VCC33_IO	-	VCC33_IO+0.3	V
V <sub>IL</sub>	低电平输入电压	-0.3	-	0.3*VCC33_IO	V
R <sub>PU</sub>	上拉电阻	-	33	-	KΩ
R <sub>PD</sub>	下拉电阻	-	33	-	KΩ
I <sub>IH</sub>	高电平输入电流	-	-	10	uA
I <sub>IL</sub>	低电平输入电流	-	-	10	uA

符号	描述	最小值	典型值	最大值	单位
V <sub>OH</sub>	高电平输出电压	VCC33_IO-0.3	-	VCC33_IO	V
V <sub>OL</sub>	低电平输出电压	0	-	0.3	V
I <sub>OH</sub>	高电平驱动能力	8	-	60	mA
I <sub>OL</sub>	低电平驱动能力	8	-	55	mA
I <sub>OZ</sub>	三态输出漏电流	-10	-	10	uA
C <sub>IN</sub>	输入电容	-	-	5	pF
C <sub>OUT</sub>	输出电容	-	-	5	pF

## 5.5.2. IO AC 特性

符号	描述	测试条件	最小值	典型值	最大值	单位
f <sub>max</sub>	最大频率	负载 6 pF	-	-	150	MHz
t <sub>r</sub>	上升时间	VOL 到 VOH 时间	-	-	1.6	ns
t <sub>f</sub>	下降时间	VOH 到 VOL 时间	-	-	1.6	ns

## 5.6. 模拟输入

### 5.6.1. ADC 输入范围

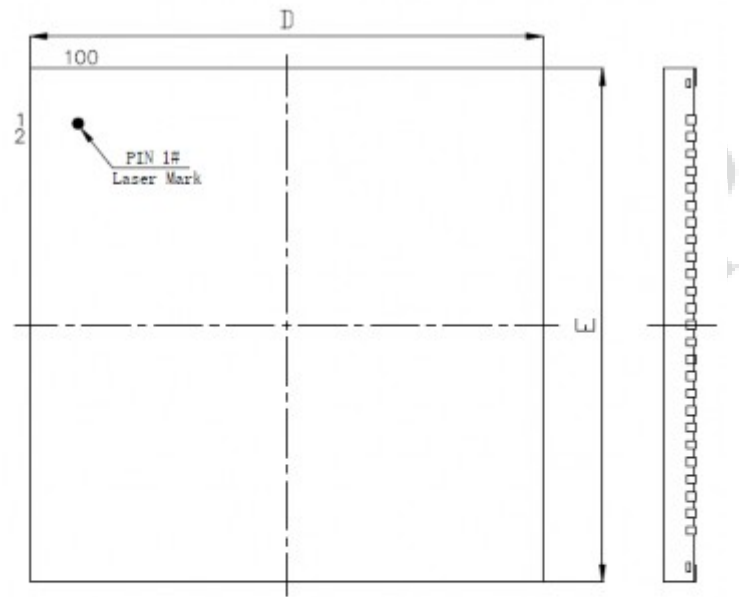
符号	描述	最小值	典型值	最大值	单位
V <sub>in_adc</sub>	ADC0/1 采集的输入电压范围	0	-	V <sub>LD025</sub>	V

### 5.6.2. CPM 输入范围

符号	描述	最小值	典型值	最大值	单位
V <sub>in_cpm</sub>	CPM0/1 的引脚输入电压范围	0	-	VCC33_IO	V

## 6. 封装信息

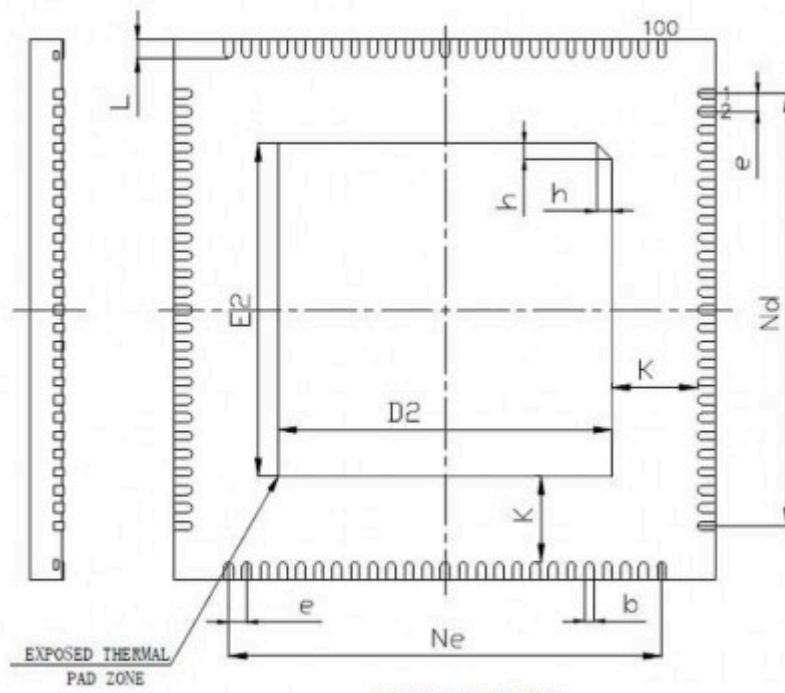
### 6.1. M6806SNES-QFN100



TOP VIEW



SIDE VIEW

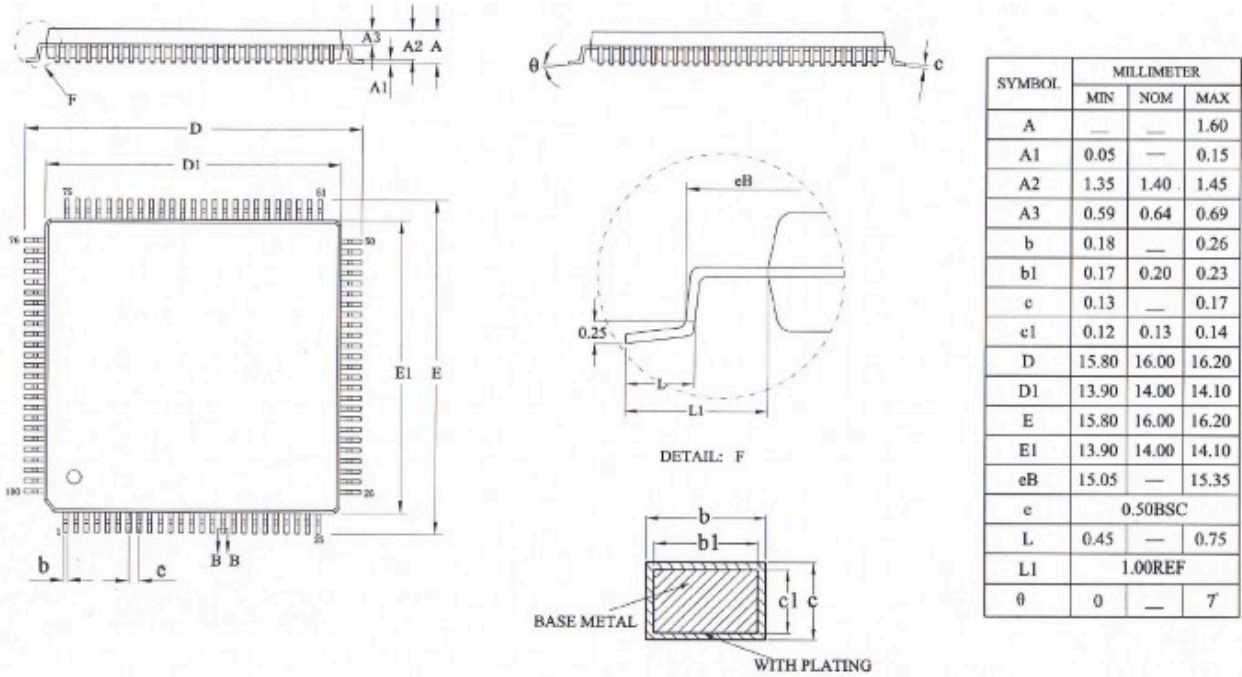


BOTTOM VIEW

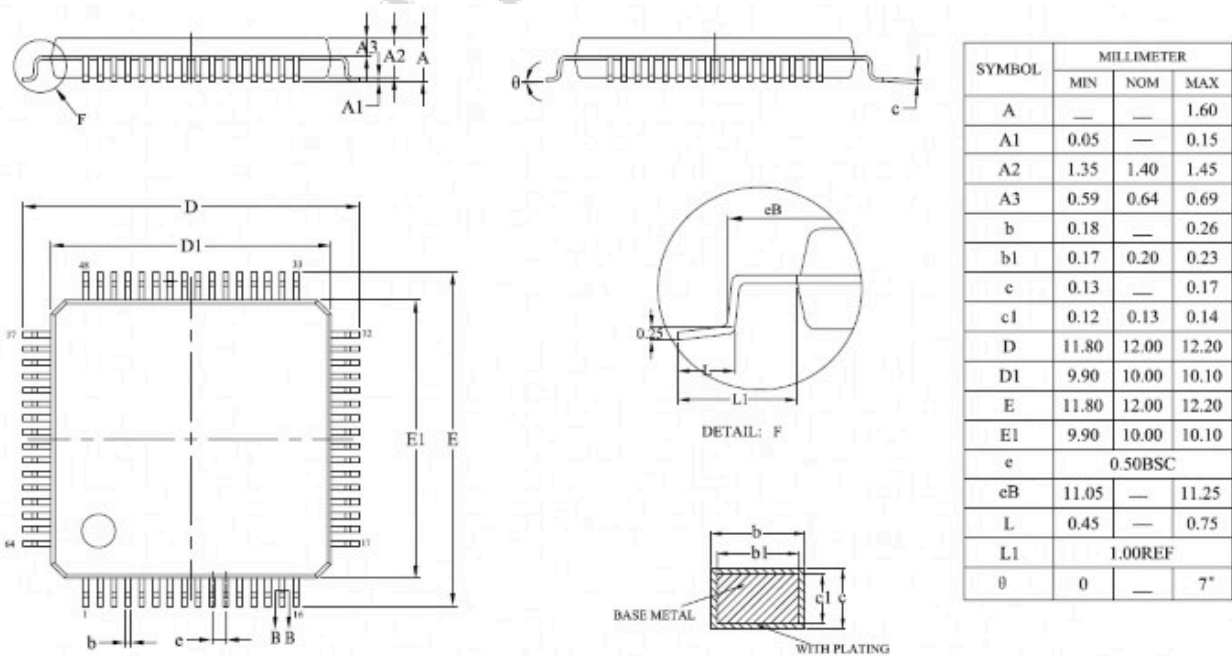
SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.00	0.85	0.90
	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.15	0.20	0.25
c	0.203REF		
D	11.90	12.00	12.10
D2	7.30	7.40	7.50
e	0.40BSC		
Ne	9.60BSC		
Nd	9.60BSC		
E	11.90	12.00	12.10
E2	7.30	7.40	7.50
L	0.35	0.40	0.45
h	0.30	0.35	0.40
K	1.90REF		



### 6.2. M6806SPES-LQFP100



### 6.3. M6801SPCS-LQFP64



# 7. 命名规则

M6800 系列芯片的命名规则如下：

