

D125 用户手册

Version 1.0.0

修订日期： 2026-04-29

1. 文档说明

1.1. 适用范围

用户手册适用于板级产品设计人员和产品软件开发商。 本手册假定读者具有计算机背景工程和/或软件工程，并了解数字化的概念、系统设计、 微处理器架构、输入/输出 (I/O) 设备、行业标准通信和设备接口协议。

1.2. 内容组成

用户手册在系统级别描述了芯片，并提供了架构概述。 它还描述了系统内存映射、系统级中断事件、外部引脚和引脚复用、外部存储器、 系统调试、系统启动、多媒体子系统、电源管理和系统安全。

1.3. 寄存器属性

术语	定义/寄存器类型
RO	只读（Read-only）
WO	只写（Write-only）
R/W	可读可写（Read/Write）
R/W1C	可读并写‘1’清零（Read/Write-‘1’-clear），常见于中断标志寄存器
R/W1T	可读并写‘1’反转（Read/Write-‘1’-toggle）
R/WAC	可读并写‘1’后自动清零（Read/Write-auto-clear），常见于模块的软复位寄存器
-	表示保留（Reserved），通常是不可写并且读返回‘0’
‘u’	寄存器值不确定，例如， 0x987a_bu65

1.4. 数值定义

类型	单位	大小
容量	1K	1024
	1M	1,048,576
	1G	1,073,741,824

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

类型	单位	大小
频率	1K	1000
	1M	1000,000
	1G	1000,000,000

1.5. 术语、缩写词

术语	全称	中文说明
ADC	Analog Digital Converter	模拟数字转换器
ADCIM	ADC Interface Management	模数转换管理模块
AES	Advanced Encryption Standard	一种对称分组密钥算法
API	Application Programming Interface	应用程序接口
BCLK	Bit Clock	比特时钟，每个时钟周期传输 1bit 音频数据
blit	Bit Block Transfer	位块搬移
BROM	Boot ROM	固化在芯片中的启动程序
CAN	Controller Area Network	控制器局域网络
CBC	Cipher Block Chaining	密码分组链模式
CE	Crypto Engine	硬件加解密算法引擎
CIR	consumer IR	消费者红外
CMA	Contiguous Memory Allocator	连续内存分配器
CMD	Command	SD/eMMC 协议的命令
CMU	Clock Manage Unit	时钟管理单元
CPHA	Clock Phase	时钟相位
CPOL	Clock Polarity	时钟极性
CTR	Counter	计数器模式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

术语	全称	中文说明
CTS	Ciphertext Stealing	一种对称分组密码算法模式
DE	Display Engine	显示引擎
DES	Data Encryption Standard	一种对称分组密码算法
DF	Decimation Filter	抽值滤波器
DI	Display Interface	显示接口，包括 RGB/ LVDS/ DSI 等
DMA	Direct Memory Access	直接存储器访问
DMIC	Digital Microphone	数字麦克风
DRQ	DMA Request	指 DMA 请求的端口号
Dual SPI	Dual Serial Peripheral Interface	双路 SPI
DVP	Digital Video Port	数字视频接收端口
ECB	Electronic Code Book	电子密码本模式
EFF	Extended Frame Format	扩展帧
eFuse	Electric Fuse	电子熔丝
eMMC	Embedded Multi Media Card	内嵌（在板卡上）式多媒体卡
ESC	EtherCAT Slave Controller	一种实时工业以太网从机控制器
GE	Graphics Engine	2D 图形加速引擎
GIC	Generic Interrupt Controller	通用中断控制器
GPAI	General Purpose Analog Input Interface	通用模拟输入接口
GPIO	General Purpose Input Output	通用输入输出
HUK	Hardware Unique Key	硬件唯一密钥
I8080	Intel 8080 architecture	因特尔 8080 总线标准
ISP	Image Signal Processing	图像信号处理
LRCK	left right clock	左右声道时钟

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

术语	全称	中文说明
LVDS	Low Voltage Differential Signaling	低压差分信号的显示接口标准
MAC	Media Access Control	媒体访问控制，Ethernet 中的一个组成模块
MD5	Message Digest Algorithm	消息摘要算法
MDIO	Management Data Input/Output	PHY 的管理接口，用来读/写 PHY 的寄存器
MIPI DSI	Mipi Display Serial Interface	Mipi 组织定义的一个显示接口标准
MMC	Multi Media Card	多媒体卡
MPP	Media Process Platform	通用多媒体处理软件平台
MPP	Media Prosess Platform	多媒体处理平台
NEC	–	一种红外编码协议
PBUS	Parallel Bus	并行总线
PCM	Pulse Code Modulation	脉冲编码调制
PDM	Pulse Density Modulation	脉冲密度调制
PHY	Physic	物理接口收发器
PLL	Phase Locked Loop	锁相环时钟
PNK	Part Number Key	芯片型号密钥
PSK	Partner Secret Key	合作伙伴密钥
PWM	Pulse-Width Modulation	脉冲宽度控制，简称脉宽调制
QSPI	Quad Serial Peripheral Interface	四路 SPI，又称 QSPI
RC5	–	一种红外编码协议
RC6	–	一种红外编码协议
RGB	Red Green Blue	按红绿蓝三原色编码的显示接口标准
RLC	Run-Length Code	游程编码
RMII	Reduced MII	简化的媒体独立接口，使用 2 根线来传输数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

术语	全称	中文说明
RSA	Rivest–Shamir–Adleman	一种非对称密钥算法
RTC	Real Time Clock	实时时钟
RTR	Remote Transmission Request	远程请求帧
SD	Secure Digital	Flash 存储卡的一种标准，即常见的 SD 卡
SDCard	Secure Digital Memory Card	安全数码卡，同“SD 卡”
SDIO	Secure Digital Input and Output	安全数字输入输出接口
SDM	Sigma Delta Modulation	西格玛三角洲调解器
SDMC	SDCard & SDIO & eMMC Host Contollor	SD 卡/eMMC 主控制器
SHA	Secure Hash Algorithm	安全散列算法
SID	Secure ID	安全 ID 模块
SPI	Serial Peripheral Interface	串行外设接口
SSK	Symmetric Secret Key	对称密钥
TBC	Time Base Counter	时基计数器，用于产生锯齿波
TRNG	True Random Number Generator	真随机数生成器
TSensor/TSen	Thermal Sensor	温度传感器
V4L2	Video For Linux Two	Linux 中的视频框架第二版
VBI	Vertical Blanking Interval	垂直消隐期
VE	Video Engine	视频加速引擎
XTS	XEX Tweakable Block Ciphertext with Ciphertext Stealing	一种对称分组密码算法模式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

2. 地址映射

表 2–1 地址映射

模块名称	起始地址	结束地址	空间大小
DMA	0x10000000	0x10000FFF	4 KB
DCE	0x10010000	0x10010FFF	4 KB
USB_DEV	0x10200000	0x1020FFFF	64 KB
USB_HOST	0x10210000	0x1021FFFF	64 KB
CAN_FD	0x102C0000	0x102CFFFF	64 KB
XSPI	0x10300000	0x10300FFF	4 KB
SPI0	0x10400000	0x10400FFF	4 KB
SPI1	0x10401000	0x10401FFF	4 KB
SPI2	0x10402000	0x10402FFF	4 KB
SPI3	0x10403000	0x10403FFF	4 KB
SPI4	0x10404000	0x10404FFF	4 KB
SPI5	0x10405000	0x10405FFF	4 KB
SPI_ENC	0x1040F000	0x1040FFFF	4 KB
SDMC0	0x10440000	0x1044FFFF	64 KB
SDMC1	0x10450000	0x1045FFFF	64 KB
GPIO	0x10700000	0x10700FFF	4 KB
PWMCS	0x11040000	0x1104FFFF	64 KB
XPWM0	0x110C0000	0x110C00FF	256B
XPWM1	0x110C0100	0x110C01FF	256B
XPWM2	0x110C0200	0x110C02FF	256B

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 2–1 地址映射 (续)

模块名称	起始地址	结束地址	空间大小
XPWM3	0x110C0300	0x110C03FF	256B
XPWM4	0x110C0400	0x110C04FF	256B
XPWM5	0x110C0500	0x110C05FF	256B
XPWM6	0x110C0600	0x110C06FF	256B
XPWM7	0x110C0700	0x110C07FF	256B
SYSCFG	0x18000000	0x18000FFF	4 KB
CMU	0x18020000	0x18020FFF	64 KB
ADCIM	0x18400000	0x18400FFF	4 KB
GPAI	0x18401000	0x18401FFF	4 KB
THS	0x18402000	0x18402FFF	4 KB
RTP	0x18403000	0x18403FFF	4 KB
AXICFG	0x184FE000	0x184FEFFF	4 KB
MTOP	0x184FF000	0x184FFFFF	4 KB
I2S	0x18600000	0x18600FFF	4 KB
AUDIO	0x18610000	0x18610FFF	4 KB
UART0	0x18710000	0x18710FFF	4 KB
UART1	0x18711000	0x18711FFF	4 KB
UART2	0x18712000	0x18712FFF	4 KB
UART3	0x18713000	0x18713FFF	4 KB
UART4	0x18714000	0x18714FFF	4 KB
I2C0	0x18720000	0x18720FFF	4 KB
I2C1	0x18721000	0x18721FFF	4 KB

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 2–1 地址映射 (续)

模块名称	起始地址	结束地址	空间大小
LCD	0x18800000	0x18800FFF	4 KB
DSI	0x18820000	0x18820FFF	4 KB
DVP	0x18830000	0x18830FFF	4 KB
DE	0x18A00000	0x18AFFFFF	1 MB
GE	0x18B00000	0x18BFFFFF	1 MB
VE	0x18C00000	0x18CFFFFF	1 MB
WDOG	0x19000000	0x19000FFF	4 KB
WRI	0x1900F000	0x1900FFFF	4 KB
SID	0x19010000	0x19010FFF	4 KB
RTC	0x19030000	0x19030FFF	4 KB
GTC	0x19050000	0x19051FFF	8KB
CIR	0x19260000	0x19260FFF	4 KB
E907_CLINT	0x20000000	0x2000FFFF	64 KB
E907_CLIC	0x20800000	0x2080FFFF	64 KB
BROM	0x30000000	0x30007FFF	32 KB
SRAM_SYS	0x30040000	0x30044FFF	20 KB
SRAM_VE	0x30045000	0x30049FFF	20 KB
PSRAM	0x40000000	0x5FFFFFFF	512 MB
FLASH_XIP	0x60000000	0x7FFFFFFF	512 MB
RESERVED	0x80000000	0xFFFFFFFF	2 GB

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

3. 引脚复用

表 3–1 功能复用表

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA0	GPADC0	IR_TX	I2C0_SCK	UART0_TX	–	–	CPU_NMI
PA1	GPADC1	IR_RX	I2C0_SDA	UART0_RX	–	–	DE_TE
PA2	GPADC2	CAN0_TX	I2C1_SCK	UART1_TX	–	–	CMU_CKN
PA3	GPADC3	CAN0_RX	I2C1_SDA	UART1_RX	–	–	CMU_CKP
PA4	GPADC4	–	CAN0_TX	UART2_TX	–	CAP1	OSC_32K
PA5	GPADC5	–	CAN0_RX	UART2_RX	–	–	RTC_32K
PA6	GPADC6	–	I2C0_SCK	UART3_TX	–	–	–
PA7	GPADC7	–	I2C0_SDA	UART3_RX	–	–	–
PA8	RTP_XP	–	CAN0_TX	UART2_TX	I2C0_SCK	UART3_CTS	–
PA9	RTP_YP	–	CAN0_RX	UART2_RX	I2C0_SDA	UART3_RTS	–
PA10	RTP_XN	IR_RX	–	–	I2C1_SCK	UART3_TX	JTAG_MS
PA11	RTP_YN	IR_TX	–	–	I2C1_SDA	UART3_RX	JTAG_CK
PB0	SPI0_WP	SPI1_WP	QEP0_A	UART0_TX	–	XPWM0	–
PB1	SPI0_MISO	SPI1_MISO	QEP0_B	UART2_TX	–	XPWM1	–
PB2	SPI0_CS	SPI1_CS	QEP0_I	UART2_RX	UART4_TX	XPWM2	–
PB3	SPI0_HOLD	SPI1_HOLD	QEP1_A	UART0_RX	UART4_RX	XPWM3	–
PB4	SPI0_CLK	SPI1_CLK	QEP1_B	UART2_RTS	UART4_RTS	CAP0	–
PB5	SPI0_MOSI	SPI1_MOSI	QEP1_I	UART0_RTS	UART2_CTS	CAP1	–
PB6	SDC0_CMD	SPI2_CS	–	UART1_TX	UART2_TX	SDC0_D1	FLASH_CS
PB7	SDC0_CLK	SPI2_MISO	–	UART1_RX	UART2_RX	SDC0_D0	FLASH_MISO
PB8	SDC0_D3	SPI2_MOSI	–	UART1_RTS	UART3_CTS	SDC0_CLK	FLASH_MOSI
PB9	SDC0_D0	SPI2_CLK	–	UART3_RTS	–	SDC0_CMD	FLASH_CLK
PB10	SDC0_D1	SPI2_HOLD	–	UART3_TX	IR_RX	SDC0_D3	XPWM4
PB11	SDC0_D2	SPI2_WP	–	UART3_RX	IR_TX	SDC0_D2	XPWM5
PB12	–	–	–	–	–	–	FLASH_IO0
PB13	–	–	–	–	–	–	FLASH_IO1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 3–1 功能复用表 (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PB14	–	–	–	–	–	–	FLASH_IO2
PB15	–	–	–	–	–	–	FLASH_IO3
PB16	–	–	–	–	–	–	FLASH_IO4
PB17	–	–	–	–	–	–	FLASH_IO5
PB18	–	–	–	–	–	UART3_CTS	–
PB19	–	–	–	–	–	UART3_TX	–
PB20	–	–	–	–	–	UART3_RX	–
PB21	–	–	–	–	–	UART3_RTS	–
PC0	SDC1_D1	–	CAP0	UART3_RTS	DE_TE	SPI1_CS	JTAG_MS
PC1	SDC1_D0	–	–	–	–	SPI1_MISO	–
PC2	SDC1_CLK	CAN0_TX	–	–	–	SPI1_MOSI	UART0_TX
PC3	SDC1_CMD	CAN0_RX	–	–		SPI1_CLK	–
PC4	SDC1_D3	XPWM0	I2C1_SCK	UART3_TX	–	SPI1_HOLD	UART0_RX
PC5	SDC1_D2	XPWM1	I2C1_SDA	UART3_RX	–	SPI1_WP	JTAG_CK
PC6	SDC1_DET	SPI2_HOLD	I2C0_SDA	UART3_CTS	DE_TE	XPWM6	CAP0
PC7	–	SPI2_WP	–	–	–	EPWM_SO0	CAP1
PC8	SPI5_CLK	SPI2_CLK	CAN0_TX	UART4_TX	EPWM_FLT0	EPWM_SO1	EPWM_TO0
PC9	SPI5_CS	SPI2_CS	CAN0_RX	UART4_RX	EPWM_FLT1	–	–
PC10	SPI5_MOSI	SPI2_MOSI	–	–	EPWM_SI0	–	DBG_IO0
PC11	SPI5_MISO	SPI2_MISO	–	–	EPWM_SI1	EPWM_SO4	DBG_IO1
PD0	LCD_D0	SPI1_CS	I2C0_SCK	UART0_TX	I2S0_DIN	UART3_RX	DBG_IO2
PD1	LCD_D1	SPI1_MISO	I2C0_SDA	UART0_RX	I2S0_DOUT	UART3_TX	DBG_IO3
PD2	LCD_D2	SPI1_MOSI	I2C1_SCK	UART1_TX	I2S0_LRCK	I2C1_SDA	DBG_IO4
PD3	LCD_D3	SPI1_CLK	I2C1_SDA	UART1_RX	I2S0_BCLK	I2C1_SCK	DBG_IO5
PD4	LCD_D4	SPI1_HOLD	–	UART2_TX	I2S0_MCLK	XPWM3	DBG_IO6
PD5	LCD_D5	SPI1_WP	–	UART2_RX	–	XPWM4	DBG_IO7
PD6	LCD_D6	SPI3_CLK	XPWM0	–	–	XPWM5	DBG_IO8
PD7	LCD_D7	SPI3_CS	XPWM1	–	–	–	DBG_IO9
PD8	LCD_D8	SPI3_MOSI	XPWM2	–	–	–	DBG_IO10

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 3–1 功能复用表 (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PD9	LCD_D9	SPI3_MISO	–	–	–	–	DBG_IO11
PD10	LCD_D10	–	–	–	–	–	DBG_IO12
PD11	LCD_D11	–	I2S0_DIN	–	–	–	DBG_IO13
PD12	LCD_D12	–	I2S0_DOUT	–	–	–	DBG_IO14
PD13	LCD_D13	–	I2S0_LRCK	–	CLK_OUT0	–	DBG_IO15
PD14	LCD_D14	CAP1	I2S0_BCLK	–	–	–	DBG_IO16
PD15	LCD_D15	XPWM2	I2S0_MCLK	–	–	–	DBG_IO17
PD16	LCD_D16	XPWM3	–	UART2_TX	I2C0_SCK	SPI3_MOSI	DBG_IO18
PD17	LCD_D17	XPWM4	–	UART2_RX	I2C0_SDA	SPI3_MISO	DBG_IO19
PD18	LCD_D18	CAN0_TX	DSI_D0N	UART0_TX	I2C1_SCK	SPI3_CLK	DBG_CLK
PD19	LCD_D19	CAN0_RX	DSI_D0P	UART0_RX	I2C1_SDA	SPI3_CS	DBG_IO20
PD20	LCD_D20	–	DSI_D1N	UART1_TX	I2C1_SCK	SPI4_CLK	DBG_IO21
PD21	LCD_D21	–	DSI_D1P	UART1_RX	I2C1_SDA	SPI4_CS	DBG_IO22
PD22	LCD_D22	–	DSI_CKN	UART3_TX	XPWM0	SPI4_MOSI	DBG_IO23
PD23	LCD_D23	–	DSI_CKP	UART3_RX	XPWM1	SPI4_MISO	DBG_IO24
PD24	LCD_C0	–	DSI_D2N	–	XPWM2	SPI5_CLK	DBG_IO25
PD25	LCD_C1	–	DSI_D2P	–	XPWM5	SPI5_CS	DBG_IO26
PD26	LCD_C2	–	DSI_D3N	–	XPWM6	SPI5_MOSI	DBG_IO27
PD27	LCD_C3	–	DSI_D3P	–	XPWM7	SPI5_MISO	CMU_CKT
PE0	LCD_D0	DVP_D0	SPI1_CS	LCD_D20	QEP1_B	XPWM0	DBG_IO28
PE1	LCD_D1	DVP_D1	SPI1_MISO	LCD_D21	QEP1_I	XPWM1	DBG_IO29
PE2	LCD_D2	DVP_D2	SPI1_MOSI	LCD_D22	UART4_TX	QEP0_A	DBG_IO30
PE3	LCD_D3	DVP_D3	I2S0_MCLK	LCD_D23	UART4_RX	QEP0_B	LCD_D21
PE4	LCD_D4	DVP_D4	–	LCD_C0	UART4_RTS	QEP0_I	DBG_IO31
PE5	LCD_D5	DVP_D5	–	LCD_C1	SPI1_CS	QEP1_A	–
PE6	LCD_D6	DVP_D6	–	LCD_C2	SPI1_MISO	QEP1_B	–
PE7	LCD_D7	DVP_D7	DE_TE	LCD_C3	SPI1_MOSI	QEP1_I	–
PE8	LCD_D8	DVP_CK	CAN0_TX	LCD_D16	SPI1_CLK	EPWM2_B	–
PE9	LCD_D9	DVP_HS	CAN0_RX	LCD_D17	SPI1_HOLD	EPWM2_A	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 3–1 功能复用表 (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PE10	LCD_D10	DVP_VS	–	LCD_D18	SPI1_WP	EPWM1_B	–
PE11	LCD_D11	XPWM2	CLK_OUT0	LCD_D19	I2S0_LRCK	EPWM1_A	–
PE12	LCD_D12	XPWM3	I2C0_SCK	SPK1	I2S0_BCLK	EPWM0_B	SDC1_D2
PE13	LCD_D13	XPWM4	I2C0_SDA	SPK0	I2S0_DOUT	EPWM0_A	SDC1_D3
PE14	LCD_D14	I2S0_MCLK	I2C1_SCK	XPWM0	–	QEP1_B	SDC1_CMD
PE15	–	XPWM5	I2C1_SDA	–	–	–	SDC1_CLK
PE16	–	XPWM6	I2S0_DIN	UART4_TX	–	–	SDC1_D0
PE17	–	XPWM7	I2S0_MCLK	UART4_RX	I2S0_LRCK	–	SDC1_D1
PE18	–	–	–	–	–	–	I2S0_DIN
PE19	–	–	–	–	–	–	I2S0_DOUT
PE20	–	–	–	–	–	–	I2S0_BCLK
PF0	CAP0	XPWM1	–	SPK0	–	–	CMU_CKN
PF1	CAP1	XPWM2	–	SPK1	–	–	CMU_CKP
PS0	–	–	IR_TX	I2C0_SCK	UART0_TX	–	–
PS1	–	–	IR_RX	I2C0_SDA	UART0_RX	–	–
PS2	–	–	CAN0_TX	I2C1_SCK	UART1_TX	–	–
PS3	–	–	CAN0_RX	I2C1_SDA	UART1_RX	–	–
PN0	USB0_DM	–	UART0_RX	UART1_RX	–	–	–
PN1	USB0_DP	–	UART0_TX	UART1_TX	–	–	–
PN2	USB0_REXT	–	–	–	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4. 处理器和总线

4.1. Central Process Unit (CPU)

CPU 内核是一款基于 RV32IMAFDCP 指令架构的高性能嵌入式处理器。

4.1.1. 特性说明

- RV32IMAFC 指令集
- 单精度浮点单元
- 5 级单发按序执行流水线
- 一级哈佛结构，ICACHE 32 KB，DCACHE 16 KB，缓存行大小为 32 字节
- 物理内存保护 (PMP)
- 核内中断 CLINT 和中断控制器 CLIC，最大 8 级中断，支持中断嵌套
- 支持中断处理加速技术、支持 MCU 扩展特性
- 机器模式和用户模式
- 标准 2 线 JTAG 调试接口

4.1.2. 中断号

中断号	模块
7	CPU_TIMER
31	DCE
32	DMA
34	USB_DEV
35	USB_HOST_EHCI
36	USB_HOST_OHCI
38	SDMC0
39	SDMC1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

中断号	模块
41	SPI_ENC
42	QSPI0
43	QSPI1
44	QSPI2
45	QSPI3
46	QSPI4
47	QSPI5
49	XSPI
50	RTC
51	MTOP
52	I2S
54	AUDIO
55	LCD
56	DSI
57	DVP
59	DE
60	GE
61	VE
64	WDG
68	GPIO_GRP_A
69	GPIO_GRP_B
70	GPIO_GRP_C
71	GPIO_GRP_D

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

中断号	模块
72	GPIO_GRP_E
73	GPIO_GRP_F
74	GPIO_GRP_S
75	GPIO_GRP_N
78	UART0
79	UART1
80	UART2
81	UART3
82	UART4
92	GPAI
93	RTP
94	THS
95	CIR
96	XPWM0
97	XPWM1
98	XPWM2
99	XPWM3
100	XPWM4
101	XPWM5
102	XPWM6
103	XPWM7
106	CAN0
107	CPU_IRQ_PWMCS_FAULT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

中断号	模块
108	PWMCS EPWM0
109	PWMCS EPWM1
110	PWMCS EPWM2
113	PWMCS CAP0
114	PWMCS CAP1
119	PWMCS QEP0
120	PWMCS QEP1
126	I2C0
127	I2C1

4.1.3. CPU 基地址

表 4–1 E907_CLIC 基地址信息

模块名称	起始地址	结束地址	空间大小
E907_CLIC	0x20800000	0x2080FFFF	64 KB
E907_CLINT	0x20000000	0x2000FFFF	64 KB

4.1.4. CLIC 中断控制器

核内中断控制器（以下简称 CLIC），仅用于对中断源进行采样，优先级仲裁和分发。其中 CLIC 支持中断嵌套，中断优先级最多为级。每个中断目标拥有四个 memory–mapped 的控制寄存器，如下所示，用以配置中断目标各个属性:

- 0x1000+4*i 中断等待寄存器 CLICINTIP[i]
- 0x1001+4*i 中断使能寄存器 CLICINTIE[i]
- 0x1002+4*i 中断属性寄存器 CLICINTATTR[i]
- 0x1003+4*i 中断控制寄存器 CLICINTCTL[i]

注：

关于寄存器的详细配置说明，可查看 CLIC 寄存器描述。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.1.5. CLIC 寄存器描述

CLIC 寄存器地址映射如下表（下表中的 i 与中断号相对应）：

地址	名称	描述
E907_CLIC + 0x0	CLICCFG	CLIC 配置寄存器
E907_CLIC + 0x8	MINTTHRESH	中断阈值寄存器
E907_CLIC + 0x1000 + 4 × i	CLICINTIP[i]	中断源 i 等待寄存器
E907_CLIC + 0x1001 + 4 × i[1]	CLICINTIE[i]	中断源 i 使能寄存器
E907_CLIC + 0x1002 + 4 × i[1]	CLICINTATTR[i]	中断源 i 属性寄存器
E907_CLIC + 0x1003 + 4 × i[1]	CLICINTCTL[i]	中断源 i 控制寄存器

(1) i 与中断号相对应

4.1.5.1. 0x0 配置寄存器 CLICCFG

默认值：0x07			
位域	类型	默认值	描述
7	–	0x0	–
6:5	R	0x0	nmbits 特权态有效位数，固定为 0。
4:1	R	0x	nlbits 中断优先级有效位数。
0	R	0x1	nvbits 硬件矢量中断实现标志位，此位恒为 1。

4.1.5.2. 0x8 中断阈值寄存器 MINTTHRESH

默认值：0x00000000			
位域	类型	默认值	描述
31:24	R/W	0x0	mth

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			
			机器模式中断的阈值，此域定义了当前处于等待状态的中断请求能够向 CPU 流水线核心发起中断请求的优先级临界值。
23:0	–	0x0	–

4.1.5.3. 0x1000+4*i 中断等待寄存器 CLICINTIP[i]

1

默认值：0x00			
位域	类型	默认值	描述
7:1	–	0x0	–
0	R	0x0	IP 中断等待，此位为只读位域。此域的值需要通过对中断源进行操作来实现，中断源为高则 IP 为 1，中断源为低则 IP 为 0。

4.1.5.4. 0x1001+4*i 中断使能寄存器 CLICINTIE[i]

1

默认值：0x00			
位域	类型	默认值	描述
7:1	–	0x0	–
0	R/W	0x0	IE 中断使能，此位置 1 表示对应的中断源被使能。

4.1.5.5. 0x1002+4*i 中断属性寄存器 CLICINTATTR[i]

1

默认值：0xC0			
位域	类型	默认值	描述
7:6	R	0x3	mode 中断特权态，此域固定为 2'b11，表示机器模式中断。
5:3	–	0x0	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0xC0			
2:1	R	0x0	trig 中断触发方式 当 trig[0] 为 0 时，代表电平中断。当 trig[0] 为 1 时，代表边沿中断，trig[1] = 0 为上升沿中断，trig[1] = 1 为下降沿中断。
0	R/W	0x0	shv 矢量中断使能，此位置 1 则使能硬件矢量中断。

4.1.5.6. 0x1003+4*i 中断控制寄存器 CLICINTCTL[i]

1

默认值：0x1F			
位域	类型	默认值	描述
7:	R/W	0x0	int_ctl 参与仲裁优先级。
:0	R	0x	–

4.2. BUS

图 4–1 : 总线框图如下所示：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

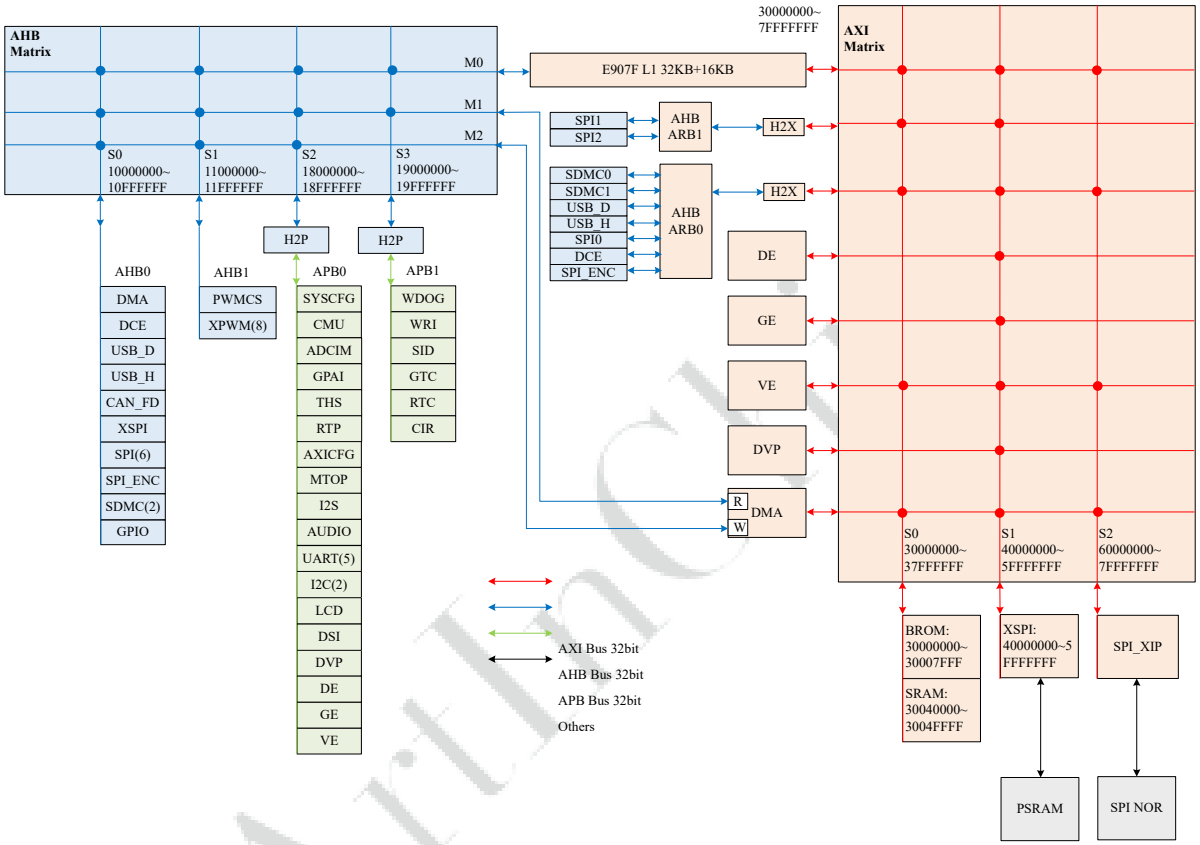


图 4–1 总线框图

总线空间分配及内存属性如下所示。

表 4–2 总线空间分配及内存属性

地址空间定义				CPU SYSMAP 硬件定义（机器模式内存属性）				
空间段	起始地址	结束地址	大小	变量	ADDR	SO	C	B
RESERVE0	0x00000000	0x0FFFFFFF	256 MB	SYSMAP_BASE_ADDR0	28'h10000	1	0	0
DEVICE	0x10000000	0x1FFFFFFF	256 MB	SYSMAP_BASE_ADDR1	28'h20000	1	0	0
E907	0x20000000	0x2FFFFFFF	256 MB	SYSMAP_BASE_ADDR2	28'h30000	1	0	0
BROM	0x30000000	0x3003FFFF	256 KB	SYSMAP_BASE_ADDR3	28'h30040	0	1	1
SRAM	0x30040000	0x37FFFFFF	127 MB	SYSMAP_BASE_ADDR5	28'h38000	0	1	1
PSRAM	0x40000000	0x5FFFFFFF	512 MB	SYSMAP_BASE_ADDR6	28'h60000	0	1	1
FLASH	0x60000000	0x7FFFFFFF	512 MB	SYSMAP_BASE_ADDR7	28'h80000	0	1	1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.3. AXI Configuration (AXICFG)

AXI Configuration (AXICFG) 用于配置 AXI Matrix 主从设备，进行优先级配置。

4.3.1. 特性说明

- 针对存储控制器的 AXI 端口分为多个组 (Group)，每个组内支持多个端口 (Port)
- 支持对每个主设备进行优先级调整

4.3.2. 功能描述

4.3.2.1. 优先级配置

主设备优先级配置列出了 AXI Mattrix 主设备优先级配置推荐。

表 4–3 主设备优先级配置

主设备	优先级
CPU	Int_QoS = 6 (1)
AHB	Int_QoS = a
DE	Ext_QoS = 8 (low) 13 (high)
GE	Int_QoS = 5
VE	Int_QoS = 5

(1) QoS 范围为 0~15，值越大优先级越高

4.3.3. AXICFG 基地址

表 4–4 AXICFG 基地址信息

模块名称	起始地址	结束地址	空间大小
AXICFG	0x184FE000	0x184FEFFF	4 KB

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.3.4. 寄存器列表

表 4–5 AXICFG 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x000	AXI_CFG0	AXI 配置 0	0x000+W*0x10+P*0x20(P=0~4) AXI_CFG0
0xFFC	AXICFG_VER	AXICFG 版本	0xFFC AXICFG_VER

4.3.5. 寄存器描述

P 为主设备端口，R 为读写通道，对应的定义如下表：

端口号 P	设备
0	CPU
1	AHB
2	DE
3	GE
4	VE

读写通道 R	通道
0	写通道
1	读通道

4.3.5.1. 0x000+W*0x10+P*0x20(P=0~4) AXI_CFG0

默认值：0x00000000			AXI 配置 0 (AXI Configuration0)
位域	类型	默认值	描述
31:28	–	–	–
27:24	R/W	0x0	QOS_VAL QOS 值设置，仅在 QOS_SEL = 1 时才有效
23:17	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			AXI 配置 0 (AXI Configuration0)
位域	类型	默认值	描述
16	R/W	0x0	QOS_SEL QOS 选择 • 0：EXT_QOS，QoS 来源于主设备 • 1：INT_QOS，QoS 来源于 QOS_VAL
15:2	–	–	–
1	R/W	0x0	SLV_READY 从设备就绪使能 • 0：关闭 • 1：开启
0	R/W	0x0	–

4.3.5.2. 0xFFC AXICFG_VER

默认值：0x00000101			AXICFG 版本 (AXICFG Version)
位域	类型	默认值	描述
31:0	RO	0x00000101	VERSION AXICFG 版本，V1.1

4.4. Memory Top (MTOP)

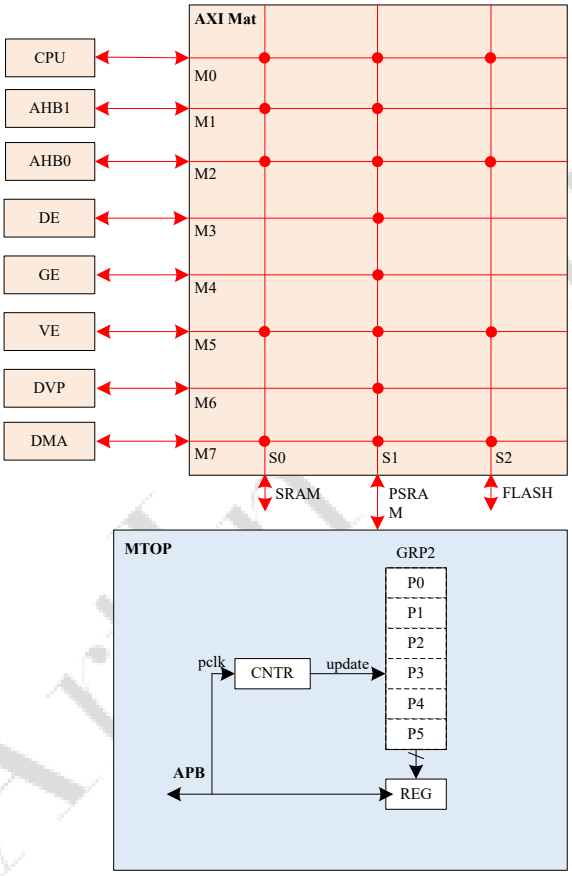
Memory Top (MTOP) 用于针对系统总线端口进行带宽监控。

4.4.1. 特性说明

- 支持自动循环和手动触发两种模式
- 自动循环模式可配置最大周期为 2^{32} 个 APB 时钟周期
- PSRAM 各个端口进行带宽统计
- DRAM 六个 AXI 端口和 两个AHB 端口进行带宽统计
- 每个 AXI 端口单独统计，读写分开监控

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.4.2. 原理框图



4.4.3. 功能描述

4.4.3.1. MTOP 工作模式

MTOP 模块可选两种工作模式：

> **注：**
>
> 关于工作模式的配置，可查看 0x000 MTOP_CTL。

- 循环模式：硬件根据设置的 循环模式周期时间，统计最近一次循环周期内总线上的吞吐量：
  - 通过读取寄存器 0x100+0x100*G+0x20*P AXI_WCNT 可以获取总线写行为的吞吐量。
  - 通过读取寄存器 0x104+0x100*G+0x20*P AXI_RCNT 可以获取总线读行为的吞吐量。

  下图所示为循环模式的工作机制：
  - 蓝色和绿色分别表示相同循环周期的不同时间段。
  - PER_TIME 为设置的循环周期时间。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

◦ T_{pclk} 表示 APB 总线时钟的周期时间。

◦ IRQ_STA 为中断状态寄存器，置位为 1 表示完成一次加载带宽数据。

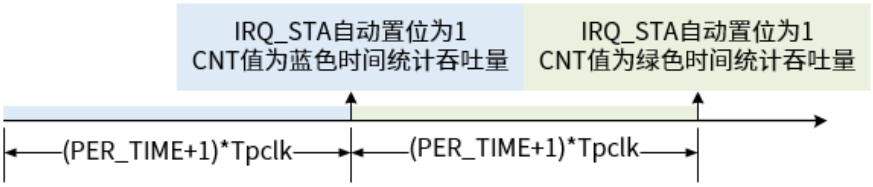


图 4–2 MTOP 循环模式

• 触发模式：需要手动配置 MTOP_TRIG 位域，配置从 0 到 1 启动一次触发。 硬件根据两次触发的间隔，读取下列吞吐量信息：

◦ 通过读取寄存器 0x100+0x100*G+0x20*P AXI_WCNT 可以获取总线写行为的吞吐量。

◦ 通过读取寄存器 0x104+0x100*G+0x20*P AXI_RCNT 可以获取总线读行为的吞吐量。

下图所示触发模式工作机制：

◦ MTOP_TRIG 为强制触发。

◦ 蓝色和绿色分别表示一次强制触发时间段。

◦ IRQ_STA 为中断状态寄存器，置位为 1 表示完成一次加载带宽数据。

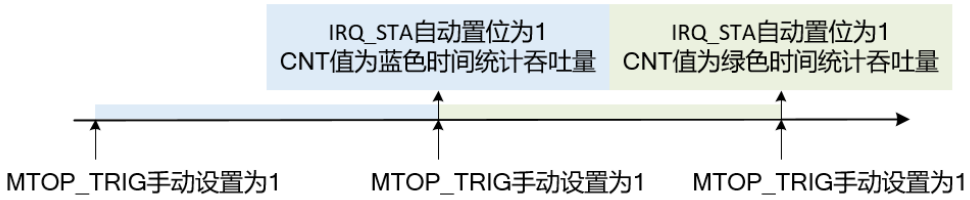


图 4–3 MTOP 触发模式

4.4.4. MTOP 基地址

表 4–6 MTOP 基地址信息

模块名称	起始地址	结束地址	空间大小
MTOP	0x184FF000	0x184FFFFF	4 KB

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.4.5. 寄存器列表

表 4–7 MTOP 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x000	MTOP_CTL	MTOP 控制	0x000 MTOP_CTL
0x004	PER_TIME	周期时间	0x004 PER_TIME
0x008	IRQ_CTL	中断控制	0x008 IRQ_CTL
0x00C	IRQ_STA	中断状态	0x00C IRQ_STA
0x100	AXI_WCNT	AXI 写计数	0x100+0x100*G+0x20*P AXI_WCNT
0x104	AXI_RCNT	AXI 读计数	0x104+0x100*G+0x20*P AXI_RCNT
0xFFC	MTOP_VER	MTOP 版本	0xFFC MTOP_VER

MTOP 统计通道分组及端口如下

分组	偏移地址	G 取值	P 有效值	P 值对应端口
PSRAM	0x100	0	0/ 1/ 2 /3/ 4/ 5/ 6/ 7	CPU/ AHB1/ AHB0//DE/ GE/ VE/ DVP/ DMA

4.4.6. 寄存器描述

4.4.6.1. 0x000 MTOP_CTL

默认值：0x00000000			MTOP 控制 (MTOP Control)
位域	类型	默认值	描述
31:30	–	–	–
29	R/W1C	0	MTOP_TRIG 强制触发 • 只在触发模式下有效。 • 配置从 0 到 1 启动一次触发。
28	R/W	0	MTOP_MODE 带宽监控模式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			MTOP 控制 (MTOP Control)
位域	类型	默认值	描述
			• 0：循环模式。周期循环统计并输出最近周期的统计结果。 • 1：触发模式。需要配置 bit[29] 触发。每触发一次输出最近两次触发的统计结果。
27:1	–	–	–
0	R/W	0	MTOP_EN 带宽监控使能

4.4.6.2. 0x004 PER_TIME

默认值：0x05F510FF			周期时间 (Period Time)
位域	类型	默认值	描述
31:0	R/W	0x05f510ff	PER_TIME 循环模式的周期时间 以 APB 时钟周期为单位计数，只在循环模式下有效。

4.4.6.3. 0x008 IRQ_CTL

默认值：0x00000000			中断控制 (Interrupt Request Control)
位域	类型	默认值	描述
31:	–	–	–
1	R/W	0	MTOP_OVERFLOW_IRQ_EN MTOP 溢出中断使能 • 0：关闭 • 1：使能
0	R/W	0	MTOP_UPDATE_IRQ_EN MTOP 更新中断使能 • 0：关闭 • 1：使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.4.6.4. 0x00C IRQ_STA

默认值：0x00000000			中断状态 (Interrupt Request Status)
位域	类型	默认值	描述
31:	–	–	–
1	R/W1C	0	MTOP_OVERFLOW_IRQ_STA MTOP 溢出中断状态 • 0：未发生过中断 • 1：发生过中断
0	R/W1C	0	MTOP_UPDATE_IRQ_STA MTOP 更新中断状态 • 0：未发生过中断 • 1：发生过中断 **该寄存器置位表示完成一次加载带宽数据，读取带宽数据前，先查看该位是否置位，在周期模式和触发模式下均有效。**

4.4.6.5. 0x100+0x100*G+0x20*P AXI_WCNT

默认值：0x00000000			AXI 写计数 (AXI Write Counter)
位域	类型	默认值	描述
31:0	RO	0x0	AXI_WCNT AXI 写计数值 以字节为单位，每次中断更新最近写周期的吞吐量。

4.4.6.6. 0x104+0x100*G+0x20*P AXI_RCNT

默认值：0x00000000			AXI 读计数 (AXI Read Counter)
位域	类型	默认值	描述
31:0	RO	0x0	AXI_RCNT AXI 读计数值 以字节为单位，每次中断更新最近读周期的吞吐量。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.4.6.7. 0xFFC MTOP_VER

默认值：0x00000201			MTOP 版本 (MTOP Version)
位域	类型	默认值	描述
31:0	RO	0x00000201	MTOP_VER MTOP 版本，V2.1

4.5. Direct Memory Access (DMA)

Direction memory access (DMA) 模块提供一种高效的数据传输技术，能够在不受 CPU 干预的情况下进行设备间的数据传输，从而减少 CPU 负荷。CPU 使能 DMA 之后，由 DMA 独立自主控制数据传输。此外，DMA 提供的数据交换具有高带宽和低延迟的优点。

4.5.1. 特性说明

- 每通道有 128 个源端和 128 个终端可选。
- 采用任务链表配置方式，寄存器描述通道状态。
- 设备位宽支持 32/ 64/ 128 位，兼容 8/ 16 位，突发长度支持 1/ 4/ 8/ 16 个。
- DMA 源端、终端地址 bytes 对齐。
- 1 个 DMA 8 个通道

4.5.2. 功能描述

DMA 控制器通过任务链表管理多个数据传输任务，支持多种传输模式，并可以根据外设的 REQ/ ACK 信号进行数据传输。配置时需注意不同的外设支持不同的传输模式和数据宽度。

DMA 支持以下几种传输模式：

- 存储与储存传输。
- 外设到储存传输。
- 外设与外设的传输。

4.5.2.1. 设备类型及其 DMA 的交互机制

本节描述了下列设备类型与 DMA 的交互机制：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- **存储模块**：SRAM 或 PSRAM，与 DMA 交互时，无需单独的 REQ/ACK 机制。
- **非存储模块**：除 SRAM 与 PSRAM 之外的其它设备（外设），例如 UART 或 PSI，与 DMA 的交互采用 REQ/ACK 握手机制。

  当 DMA 模式选择为握手模式时，设备需主动发起请求（读或写），DMA 再接收到请求后才会开始数据传输。这种机制是为了防止外设处理速度慢长时间占用总线。

4.5.2.2. 任务链表配置

DMA 通过任务链表来管理多个传输任务。每个任务单元包含多个字段，如任务 ID、配置信息、源地址、目标地址、传输长度等。当`下一任务高 8bit 地址 + 下一任务低 32bit 地址 = 0xff_fffffffc`时，表示 DMA 任务链表结束。

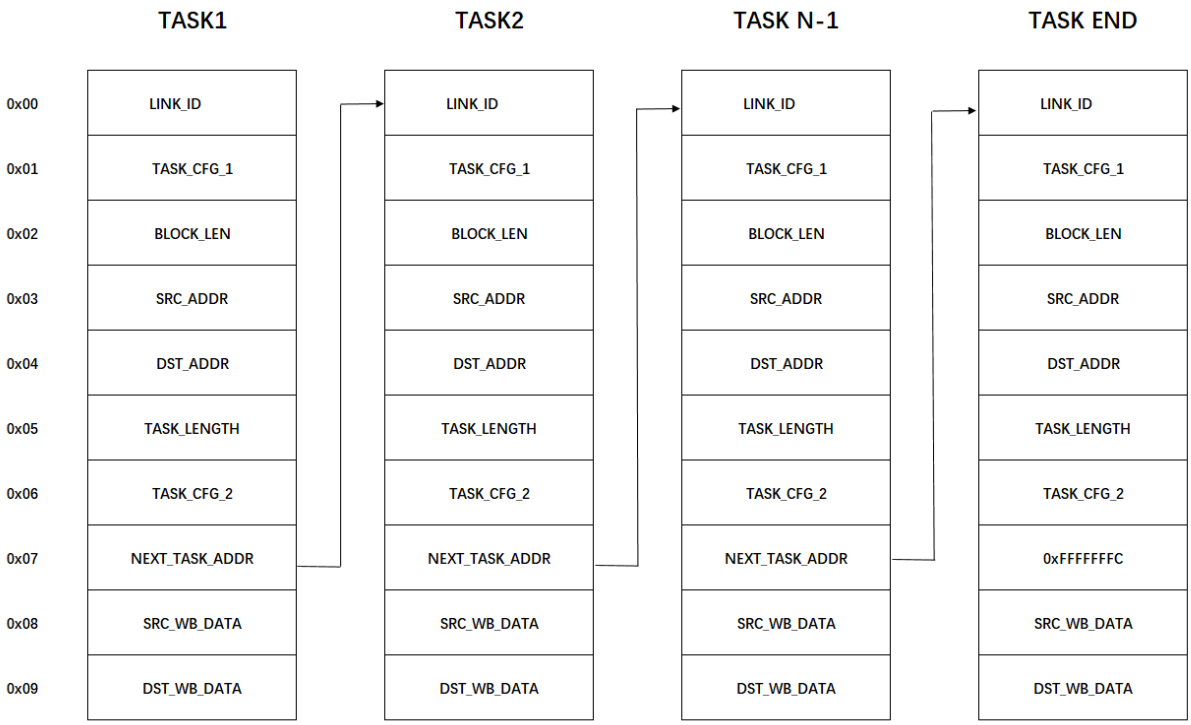


图 4–4 任务链表

多个任务组成任务链表，每个任务单元为 32 位，从低地址往高地址存放。DMA 在工作时会读出任务相关参数更新到对应寄存器中（软件可见）。

表 4–8 任务链表参数描述

参数	描述	备注
LINK ID	当前任务链表的 ID 号。	确保任务链表中的 LINK_ID 与 DMA_LINK_ID_SET 一致。
TASK_CFG_1	当前任务配置，包括源端和终端的 BURST 和 WIDTH 等。	外设模块的 WIDTH 需要与自身 FIFO 寄存器位宽对齐。
BLOCK_LEN	当前任务块长度设置。	–
SRC_ADDR	当前任务源端低 32bit 起始地址。	需要 4 byte 对齐。
DST_ADDR	当前任务终端低 32bit 起始地址。	需要 4 byte 对齐。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 4–8 任务链表参数描述 (续)

参数	描述	备注
TASK_LENGTH	当前任务传输字节数，最大可设置为 32M–1 字节。	外设模块的总传输长度需要与 WIDTH 对齐，回写使能。
TASK_CFG_2	当前任务访问总线 qos、终端高 8bit 起始地址、源端高 8bit 起始地址、下一任务高 8bit 地址。	下一任务高 8bit 地址 + 下一任务低 32bit 地址 =0xff_fffffffc，表示 DMA Link 结束。
NEXT_TASK_ADDR	下一任务低 32bit 地址。	下一任务高 8bit 地址 + 下一任务低 32bit 地址 =0xff_fffffffc，表示 DMA Link 结束。
SRC_WB_DATA	源端回写的数据。	–
DST_WB_DATA	终端回写的数据。	–

4.5.2.3. 设备源端和终端传输类型

本节介绍了设备的源端 (Source Type) 和终端 (Destination type) 传输类型配置及其工作机制。源端对象和终端对象均可以是储存或外设。

下表分别列出了存储设备和非存储设备的源端和终端传输类型配置：

表 4–9 存储设备源端和终端传输类型配置说明

DMA_TASK_CFG_1 寄存器	含义	是否握手	设备类型
0x0: io_single	DMA 以 transfer（AHB 协议）进行传输，每次握手进行一次 single transfer。	需要	非存储设备
0x1: io_burst	DMA 以 transfer（AHB 协议）进行传输，一次握手进行多次 single transfer。	需要	非存储设备
0x2: memory	存储传输类型	不需要	存储设备
0x3: memoryset	存储传输类型 使用 memoryset 时，task 中源端与终端参数需配置一致。	不需要	存储设备
0x4: io_fast	DMA 以 transfer（AHB 协议）进行传输，一次握手进行多次 burst transaction。 外设支持 IO_FAST 模式需满足下列条件： • FIFO 地址入口是一个空间。 • 空间需要大于等于 Block length。	需要	非存储设备

注：

SRAM 与 DRAM 等存储设备仅能使用 Memory 或 memoryset 类型。对于非存储设备（外设），需按照 spec 规格选择上述适用的其中一种传输类型。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.5.2.3.1. 数据传输长度非对齐与传输效率

对于非存储设备类型，IO_SINGLE、IO_BURST 和 IO_FAST 的传输效率为 IO_FAST > IO_BURST > IO_SINGLE：

- 当数据长度与 Block Length 非对齐时

  如图所示，ADDR = 0x30、Date Width = 32、Type = io_burst、Burst = 4 且 Block_length = 16，DMA 传输数据总量 28（16+3*4）：

  - 由于 DMA 传输数据总量 (28) ≥ Block_length (16)，则第一次数据传输使用 burst 类型。
  - 由于剩余的 DMA 传输数据量 (12) < Block_length (16)，不满足 burst 长度需求，尽管 Type=io_burst，硬件会自动拆分为三次 single 类型进行传输。

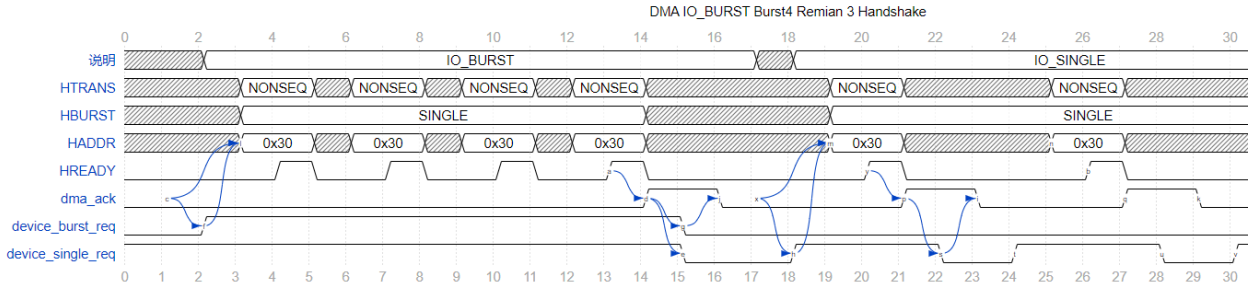


图 4–5 Type=IO_BURST 且数据长度与 Length 非对齐

- 当数据长度与 Block Length 非对齐，配置为 Type=IO_FAST 时

  如图所示，ADDR = 0x30、Date Width = 32、Type = io_fast、Burst = 4 且 Block_length = 16，DMA 传输数据总量 28（16+3*4）

  - 由于 DMA 传输数据总量 (28) ≥ Block_length (16)， 第一次数据传输使用 fast 类型。
  - 由于剩余的 DMA 传输数据量 (12) < Block_length (16)，不满足 fast 长度需求，尽管 Type=io_fast，硬件会自动拆分为三次 single 类型进行传输。

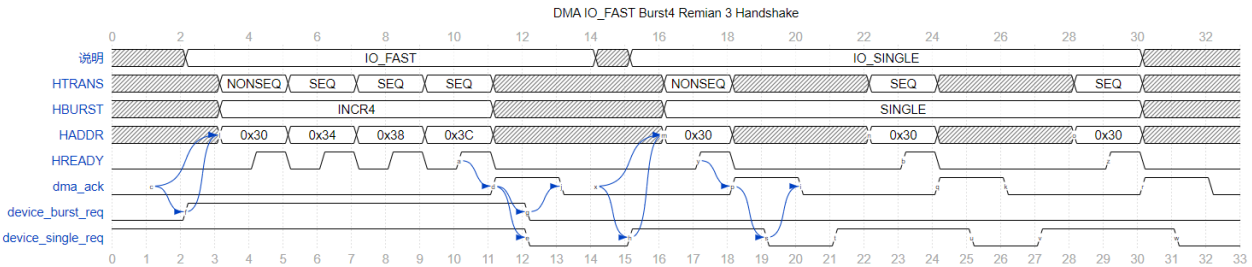


图 4–6 Type=IO_FAST 且数据长度与 Length 非对齐

4.5.2.4. 外设源端和终端传输模式

通过寄存器 DMA_CH_CTL_3 可以配置外设源端 (Source Mode Config) 和终端 (Destination Mode Config) 模式参数。

源端 (Source Mode Config) 和终端 (Destination Mode Config) 模式参数仅适用于外设，不适用于存储设备。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 0x0： 使用握手模式，默认值

  推荐使用默认值。

- 0x1： 使用等待模式

- 0x2： 握手 + 等待模式

4.5.2.4.1. 使用握手模式

表 4–10 握手模式下外设源端和终端模式配置

	Burst Domain	Single Domain
使用方式	DMA 剩余传输数据量大于等于 Block Length	DMA 剩余传输数据量小于 Block Length
DMA 行为	会检测 REQ。 • 当检测到 device_burst_req，DMA 发起 transaction。 • 检测到总线最后一个 device 返回 ready，拉高 ack。 • 检测到 req 为低，拉低 ack。	会检测 REQ。 • 当检测到 device_single_req，DMA 发起 transaction。 • 检测到总线 device 返回 ready，拉高 ack。 • 检测到 req 为低，拉低 ack。
外设 FIFO	• 当外设 FIFO 到达水位并且 dma_ack 为低时，拉高 req。 • 当外设 FIFO 只要有数据（读）或空间（写）并且 ack 为底时，拉高 req。	

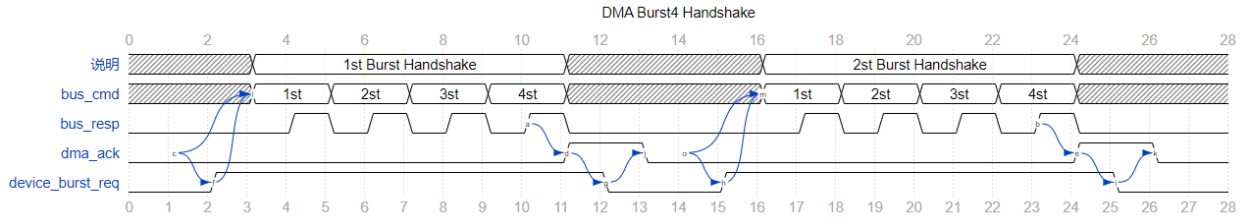


图 4–7 DMA Burst 4 Handshakes

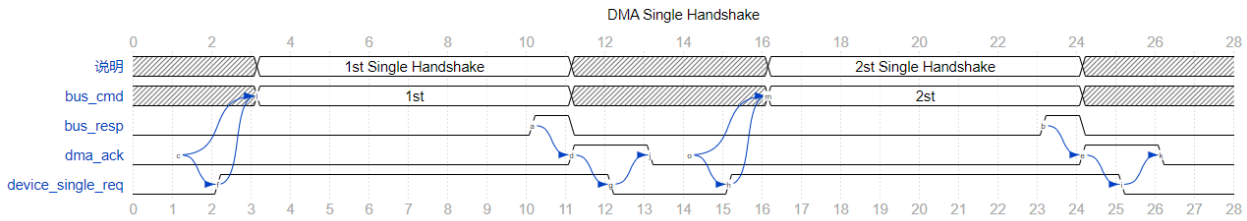


图 4–8 DMA Single Handshakes

4.5.2.4.2. 使用等待模式

表 4–11 等待模式下外设源端和终端模式配置

	Burst Domain	Single Domain
使用方式	DMA 剩余传输数据量大于等于 Block Length	DMA 剩余传输数据量小于 Block Length
DMA 行为	会检测 req。	会检测 req。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 4–11 等待模式下外设源端和终端模式配置 (续)

	Burst Domain	Single Domain
	• 当检测到 device_burst_req，DMA 发起 transaction。 • 检测到总线最后一个 device 返回 ready，拉高 ack。 • 延时 Wait*4 Cycle，拉低 ack。	• 当检测到 device_single_req，DMA 发起 transaction。 • 检测到总线 device 返回 ready，拉高 ack。 • 延时 Wait*4 Cycle，拉低 ack。
外设 FIFO	• 当外设 FIFO 到达水位并且 dma_ack 为低时，拉高 req。 • 当外设 FIFO 只要有数据（读）或空间（写）并且 ack 为低时，拉高 req。	

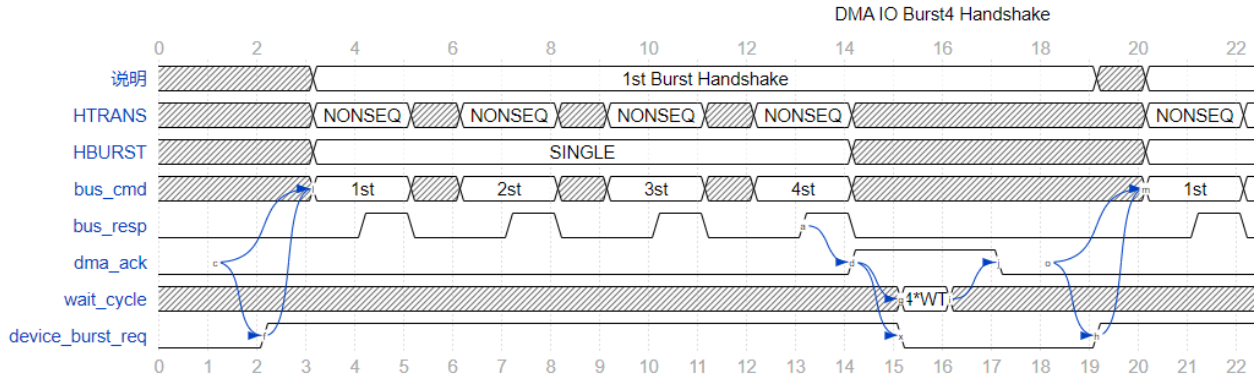


图 4–9 DMA Burst 4 Wait

4.5.2.4.3. 使用握手+等待模式

表 4–12 等待模式下外设源端和终端模式配置

	Burst Domain	Single Domain
使用方式	DMA 剩余传输数据量大于等于 Block Length	DMA 剩余传输数据量小于 Block Length
DMA 行为	会检测 req。 • 当检测到 device_burst_req，DMA 发起 transaction。 • 检测到总线最后一个 device 返回 ready，拉高 ack。 • 检测到 req 为低后，再延时 Wait*4 Cycle，拉低 ack。	会检测 req。 • 当检测到 device_single_req，DMA 发起 transaction。 • 检测到总线 device 返回 ready，拉高 ack。 • 检测到 req 为低之后，再延时 Wait*4 Cycle，拉低 ack。
外设 FIFO	• 当外设 FIFO 到达水位并且 dma_ack 为低时，拉高 req。 • 当外设 FIFO 只要有数据（读）或空间（写）并且 ack 为低时，拉高 req。	

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

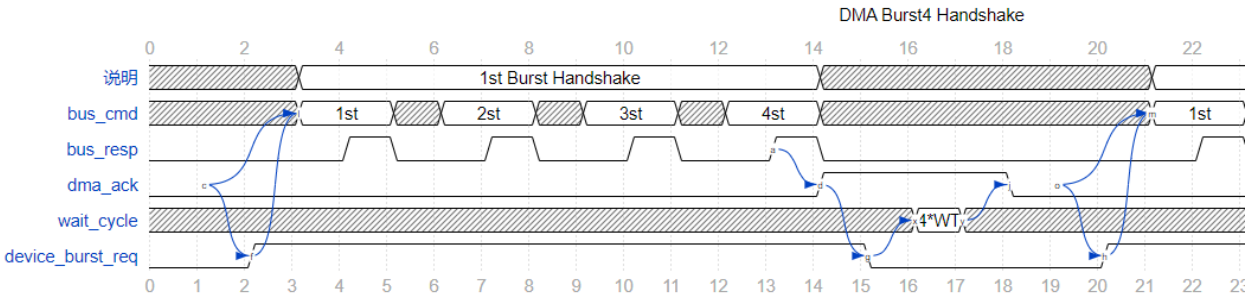


图 4–10 DMA Burst 4 Handshakes +Wait

4.5.2.5. 设备重要配置信息

本节描述了设备相关的重要配置信息，包括设备 ID、DMA 宽度以及 Type 类型。使用外设时，务必确保外设 ID 与地址设置正确，否则 DMA 通道可能卡住，从而无法产生错误状态。

设备	ID	DMA_Width(bit)	Burst
SRAM	0	64	支持
PSRAM	1	64	支持
XSPI	4	32	支持
UART0	8	8	支持
UART1	9	8	支持
UART2	10	8	支持
UART3	11	8	支持
UART4	12	8	支持
SPI0	16	8、32	支持
SPI1	17	8、32	–
SPI2	18	8、32	支持
SPI3	19	8、32	支持
SPI4	20	8、32	支持
SPI5	21	8、32	支持
EPWM0	24	32	支持

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

设备	ID	DMA_Width(bit)	Burst
EPWM1	25	32	支持
EPWM2	26	32	支持
ECAP0	27	32	支持
ECAP1	28	32	支持
CAN_FD	30	32	支持
I2S	34	32	支持
AUDIO	35	32	支持
XPWM0	40	32	支持
XPWM1	41	32	支持
XPWM2	42	32	支持
XPWM3	43	32	支持
XPWM4	44	32	支持
XPWM5	45	32	支持
XPWM6	46	32	支持
XPWM7	47	32	支持
RTP	49	32	支持
GPAI0	50	32	支持
GPAI1	51	32	支持
GPAI2	52	32	支持
GPAI3	53	32	支持
GPAI4	54	32	支持
GPAI5	55	32	支持
GPAI6	56	32	支持

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

设备	ID	DMA_Width(bit)	Burst
GPAI7	57	32	支持

4.5.3. 编程指南

注：

- data_width需与外设FIFO位宽对齐。
- task_len设置需要与data_width对齐。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

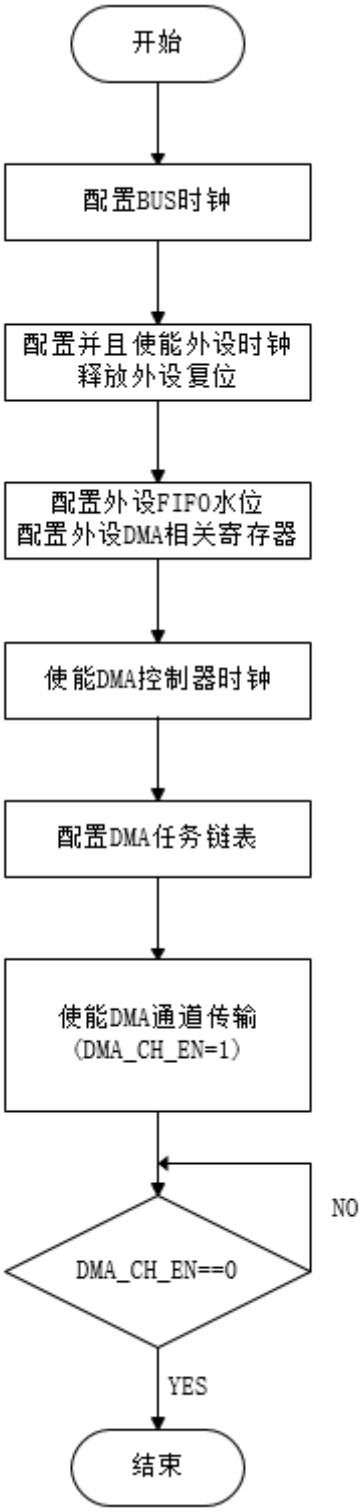


图 4–11 GPDMA 编程指南

4.5.3.1. 外设到外设传输

- **task_len、block_len**：必须与 max(src_width，dst_width)对齐。
- src_type=io_multi(或io_fast) 与 dst_type=io_multi(或io_fast)：
- 源端外设与终端外设，其GPDMA通路对应的FIFO水位配置需保持一致

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- block_len =外设GPDMA通路对应的FIFO水位
- 假设UART2SPI: UART的periph_fifo_level=8Bytes，SPI的periph_fifo_level=4Bytes，SPI_fifo_size=6Bytes,task_len=10Bytes,不满足源端外设periph_fifo_level必须等于终端外设periph_fifo_level的要求，会导致GPDMA工作异常。假设task_len=8Bytes,则会把SPI的FIFO写满，导致溢出。假设task_len=4，则GPDMA会等待UART的请求，但UART因数据量不足无法发出请求，最终导致GPDMA卡死，因为UART需要8个数据才能发出请求，但此时只有6Bytes数据，导致GPDMA卡死。
- 当src_type=io_multi(或io_fast) 与 dst_type=io_single: block_len 必须等于源端外设其GPDMA通路对应的FIFO水位
- 当src_type=io_single 与 dst_type=io_multi(或io_fast) : block_len 必须等于终端外设其GPDMA通路对应的FIFO水位
- 当src_type=io_single 与 dst_type=io_single : 推荐block_len =max(GPDMA的fifo_size,源端fifo_size/2,终端fifo_size/2)

以 SPI 为例，源端为 SPI0，终端为 SPI1。SPI 的 width 支持 8 或者 32。

表 4–13 外设与外设传输编程示例

对象	参数	配置值例 1	配置值例 2	配置值例 3	配置值例 4	配置值例 5	配置值例 6
源端 SPI0	src_SPI0						
	width	8	8	8	8	8	8
	type	io_single	io_single	io_single	io_single	io_multi (或 io_fast)	io_multi (或 io_fast)
终端 SPI1	dst_SPI1						
	width	32	8	32	8	32	8
	type	io_single	io_single	io_multi (或 io_fast)	io_multi (或 io_fast)	io_multi (或 io_fast)	io_multi (或 io_fast)
要求	task_len 与block_len 对齐要求	4Byte 对齐	1Byte 对齐	4Byte 对齐	1Byte 对齐	4Byte 对齐	1Byte 对齐
	src_SPI0水位	–	–	–	–	block_len	block_len
	dst_SPI1 水位	–	–	block_len	block_len	block_len	block_len

4.5.3.2. Task配置参数

当link_src_sel=0，GPDMA从task_addr与task_h8bits_addr对应地址空间读取Task配置参数。

操作流程如下：首先需要把Task配置参数，写到Memory空间。刷Cache。（由于是CPU写，GPDMA读，存在Cache一致性问题，需要刷一下Cache，让数据实际写到物理存储器中）。然后把Memory空间对应地址写到task_addr与task_h8bits_addr寄存器。然后启动GPDMA

当link_src_sel=1，GPDMA从GPDMA_LINK_ID 、GPDMA_TASK_CFG_1 、GPDMA_BLOCK_LEN 、GPDMA_SRC_ADDR 、GPDMA_DST_ADDR 、GPDMA_TASK与GPDMA_NEXT_TASK_ADDR 寄存器获取Task配置参数。对比link_src_sel=0，主要少了刷Cache的动作。

Task参数配置流程

GPDMA_LINK_ID =0xa1c8_6688

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

GPDMA_TASK_CFG_1 ： dst_data_width、dst_type与dst_id参考设备重要配置信息，dst_burst=3。src_data_width、src_type与src_id参考设备重要配置信息，src_burst=3

GPDMA_BLOCK_LEN :block_len=外设FIFO触发GPDMA水位(或 GPDMA_FIFO_SIZE) 。

GPDMA_SRC_ADDR: 根据需求填写源端地址

GPDMA_DST_ADDR: 根据需求填写终端地址

GPDMA_TASK_LEN ： 根据需求填写task_len

GPDMA_TASK_CFG_2 :当为最后一个Task:next_task_h8_addr设置为0xFF,否则为0x00

GPDMA_NEXT_TASK_ADDR :根据Link中下一个Task具体地址填写

4.5.3.3. GPDMA 编程说明

以下是以 SRAM 搬运数据到 SPI (SPI0) 为例的 GPDMA 配置步骤：

1. 初始化参数。

表 4–14 GPDMA 编程初始化参数示例

源端	终端
SRAM （假设 src _width=32 ） • `src_width = 32` • `src_type = memory`	SPI (SPI0, id=8) • `dst_width = 32` • `dst_type = io_multi`

2. 设置 block_len=16(Bytes)。
3. 初始化 SPI ， 并将 SPI 的FIFO水位设置为与block_len相等。此处设为 16
4. 使能 GPDMA 模块时钟、释放 GPDMA 复位并使能 GPDMA 中断。
5. 配置任务链表内容如下(链表存储器必须4Bytes对齐)：

表 4–15 GPDMA 任务链表编程示例

地址	参数描述	备注
0xa1c8_6688	GPDMA_LINK_ID	TASK_LINK_ID 需要与 SET 一致。
0x2288_2580	GPDMA_TASK_CFG_1	–
0x0000_0010	GPDMA_BLOCK_LEN	–
0x9004_7444	GPDMA_SRC_ADDR	源端地址：sram 首地址
0x913f_0200	GPDMA_DST_ADDR	终端：SPI0 TX_FIFO 地址
0x0000_00f4	GPDMA_TASK_LEN	–
0x55ff_0000	GPDMA_TASK_CFG_2	使用推荐值 0x55ff_0000。因为只有一个 task，故下一任务高 8bit 地址 =0xff
0xffff_fffc	GPDMA_NEXT_TASK_ADDR	因为只有一个 task，故下一任务低 32bit 地址 =0xffff_fffc。下一任务高 8bit 地址 + 下一任务低 32bit 地址 =0xff_fffffffc，表示 GPDMA Link 结束。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6. 把任务链表首地址（0x900406e0），写到 GPDMA 所对应通道的 GPDMA_CH_TASK_ADD_1 寄存器中。

7. 启动 GPDMA 传输，等待 GPDMA 传输完成中断。

4.5.4. DMA 基地址

表 4–16 DMA 基地址信息

模块名称	起始地址	结束地址	空间大小
DMA	0x10000000	0x1000FFFF	64 KB

4.5.5. 寄存器列表

表 4–17 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	GPDMA_IRQ_EN_SET_STATE_1	GPDMA中断使能与开启状态 1	0x000 GPDMA_IRQ_EN_SET_STATE_1
0x004	GPDMA_IRQ_EN_SET_STATE_2	GPDMA中断开启与开启状态 2	0x004 GPDMA_IRQ_EN_SET_STATE_2
0x020	GPDMA_IRQ_EN_CLR_1	GPDMA中断关闭 1	0x020 GPDMA_IRQ_EN_CLR_1
0x024	GPDMA_IRQ_EN_CLR_2	GPDMA中断关闭 2	0x024 GPDMA_IRQ_EN_CLR_2
0x040	GPDMA_IRQ_STA_1	GPDMA中断状态 1	0x040 GPDMA_IRQ_STA_1
0x044	GPDMA_IRQ_STA_2	GPDMA中断状态 2	0x044 GPDMA_IRQ_STA_2
0x080	GPDMA_BUS_CFG	GPDMA总线配置	0x080 GPDMA_BUS_CFG
0x088	GPDMA_LINK_ID_SET	GPDMA链表 ID 设置	0x088 GPDMA_LINK_ID_SET
0x090	GPDMA_FIFO_SIZE	GPDMAFIFO 大小	0x090 GPDMA_FIFO_SIZE
0x0A0	GPDMA_ALL_CH_STATE	GPDMA所有通道状态	0x0A0 GPDMA_ALL_CH_STATE
0x0FC	VERSION	版本号	0x0FC VERSION
0x100+N*0x80	GPDMA_CH_CTL_1	GPDMA通道控制 1	0x100+N*0x80 GPDMA_CH_CTL_1
0x104+N*0x80	GPDMA_CH_CTL_2	GPDMA通道控制 2	0x104+N*0x80 GPDMA_CH_CTL_2
0x108+N*0x80	GPDMA_TASK_ADDR_1	GPDMA通道任务地址 1	0x108+N*0x80 GPDMA_TASK_ADDR_1
0x10C+N*0x80	GPDMA_TASK_ADDR_2	GPDMA通道任务地址 2	0x10C+N*0x80 GPDMA_TASK_ADDR_2
0x110+N*0x80	GPDMA_CH_CTL_3	GPDMA通道控制 3 GPDMA通道控制 3	0x110+N*0x80 GPDMA_CH_CTL_3
0x118+N*0x80	GPDMA_MEM_SET_VAL	GPDMA内存设置值	0x118+N*0x80 GPDMA_MEM_SET_VAL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 4–17 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x11C+N*0x80	GPDMA_TASK_BCNT	GPDMA剩余传输字节数	0x11C+N*0x80 GPDMA_TASK_BCNT
0x120+N*0x80	GPDMA_LINK_ID	GPDMA链表 ID	0x120+N*0x80 GPDMA_LINK_ID
0x124+N*0x80	GPDMA_TASK_CFG_1	GPDMA任务配置 GPDMA任务配置	0x124+N*0x80 GPDMA_TASK_CFG_1
0x128+N*0x80	GPDMA_BLOCK_LEN	GPDMA块长度	0x128+N*0x80 GPDMA_BLOCK_LEN
0x12C+N*0x80	GPDMA_SRC_ADDR	GPDMA源端地址	0x12C+N*0x80 GPDMA_SRC_ADDR
0x130+N*0x80	GPDMA_DST_ADDR	GPDMA终端地址	0x130+N*0x80 GPDMA_DST_ADDR
0x134+N*0x80	GPDMA_TASK_LEN	GPDMA任务传输字节长度	0x134+N*0x80 GPDMA_TASK_LEN
0x138+N*0x80	GPDMA_TASK_CFG_2	GPDMA已传任务数量	0x138+N*0x80 GPDMA_TASK_CFG_2
0x13C+N*0x80	GPDMA_NEXT_TASK_ADDR	GPDMA下一任务地址	0x13C+N*0x80 GPDMA_NEXT_TASK_ADDR
0x150+N*0x80	GPDMA_TASK_CNT	GPDMA当前执行任务数 GPDMA任务数	0x150+N*0x80 GPDMA_TASK_CNT
0x154+N*0x80	GPDMA_CFG_SEL	GPDMA配置选择	0x154+N*0x80 GPDMA_CFG_SEL

4.5.6. 寄存器描述

注：

本节的变量 n=0~3。

本节的变量N为通道号（从0开始）。

4.5.6.1. 0x000 GPDMA_IRQ_EN_SET_STATE_1

重要：

对于本中断寄存器所有位域：

- 写 1 打开中断
- 写 0 忽略不作动作
- 关闭中断参考对应 GPDMA_IRQ_EN_CLR

默认值：0x00000000			GPDMA中断使能与开启状态 1 (GPDMAInterrupt Request Set State 1)
位域	类型	默认值	描述
5+8*n	R/W1S	0x0	ch(n)_cur_task_pause_irq_set

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPDMA中断使能与开启状态 1 (GPDMAInterrupt Request Set State 1)
位域	**类型**	**默认值**	**描述**
			当前任务暂停完成中断使能与标志
4+8*n	R/W1S	0x0	ch(n)_immed_pause_irq_set 通道立即暂停完成中断使能与标志
3+8*n	R/W1S	0x0	ch(n)_linkcfg_err_irq_set 通道 LINK配置 错误中断使能与标志 LINK配置错误包括link_id、src_type、src_data_width、dst_type、dst_data_width错误
2+8*n	R/W1S	0x0	ch(n)_link_finish_irq_set 通道 n 完成链表(所有任务)中断使能与标志
1+8*n	R/W1S	0x0	ch(n)_task_finish_irq_set 通道 n 完成一个任务中断使能与标志
0+8*n	R/W1S	0x0	ch(n)_task_half_irq_set 通道 n 完成半个任务中断使能与标志

4.5.6.2. 0x004 GPDMA_IRQ_EN_SET_STATE_2

重要：

对于本中断寄存器所有位域：

- 写 1 打开中断
- 写 0 忽略不作动作
- 关闭中断参考对应 GPDMA_IRQ_EN_CLR

默认值：0x00000000			GPDMA中断开启与开启状态 2(GPDMAInterrupt Request Set State 2)
位域	**类型**	**默认值**	**描述**
5+8*n	R/W1S	0x0	ch(n+4)_cur_task_pause_irq_set 当前任务暂停完成中断使能与标志
4+8*n	R/W1S	0x0	ch(n+4)_immed_pause_irq_set 通道立即暂停完成中断使能与标志
3+8*n	R/W1S	0x0	ch(n+4)_linkcfg_err_irq_set 通道 (n+4) LINK配置 错误中断使能与标志

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPDMA中断开启与开启状态 2(GPDMAInterrupt Request Set State 2)
位域	类型	默认值	描述
			LINK配置错误包括link_id、src_type、src_data_width、dst_type、dst_data_width错误
2+8*n	R/W1S	0x0	ch(n+4)_link_finish_irq_set 通道 (n+4) 完成链表(所有任务)中断使能与标志
1+8*n	R/W1S	0x0	ch(n+4)_task_finish_irq_set 通道 (n+4) 完成一个任务中断使能与标志
0+8*n	R/W1S	0x0	ch(n+4)_task_half_irq_set 通道 (n+4) 完成半个任务中断使能与标志

4.5.6.3. 0x020 GPDMA_IRQ_EN_CLR_1

重要：

对于本中断寄存器所有位域：

- 写 1 关闭中断
- 写 0 忽略不作动作
- 打开中断参考对应 GPDMA_IRQ_EN_SET_STATE

默认值：0x00000000			GPDMA中断关闭 1 (GPDMAInterrupt Request Clear 1)
位域	类型	默认值	描述
5+8*n	W1C	0x0	ch(n)_cur_task_pause_irq_clr 当前任务暂停完成中断关闭
4+8*n	W1C	0x0	ch(n)_immed_pause_irq_clr 通道立即暂停完成中断关闭
3+8*n	W1C	0x0	ch(n)_linkcfg_err_irq_clr 通道 LINK配置 错误中断关闭 LINK配置错误包括link_id、src_type、src_data_width、dst_type、dst_data_width错误
2+8*n	W1C	0x0	ch(n)_link_finish_irq_clr 通道 n 完成链表(所有任务)中断关闭
1+8*n	W1C	0x0	ch(n)_task_finish_irq_clr 通道 n 完成一个任务中断关闭

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPDMA中断关闭 1 (GPDMAInterrupt Request Clear 1)
位域	类型	默认值	描述
0+8*n	W1C	0x0	ch(n)_task_half_irq_clr 通道 n 完成半个任务中断关闭

4.5.6.4. 0x024 GPDMA_IRQ_EN_CLR_2

重要：

对于本中断寄存器所有位域：

- 写 1 关闭中断
- 写 0 忽略不作动作
- 打开中断参考对应 GPDMA_IRQ_EN_SET_STATE

默认值：0x00000000			GPDMA中断关闭 2(GPDMAInterrupt Request Clear 2)
位域	类型	默认值	描述
5+8*n	W1C	0x0	ch(n+4)_cur_task_pause_irq_clr 当前任务暂停完成中断关闭
4+8*n	W1C	0x0	ch(n+4)_immed_pause_irq_clr 通道立即暂停完成中断关闭
3+8*n	W1C	0x0	ch(n+4)_linkcfg_err_irq_clr 通道 (n+4) LINK配置 错误中断关闭 LINK配置错误包括link_id、src_type、src_data_width、dst_type、dst_data_width错误
2+8*n	W1C	0x0	ch(n+4)_link_finish_irq_clr 通道 (n+4) 完成链表(所有任务)中断关闭
1+8*n	W1C	0x0	ch(n+4)_task_finish_irq_clr 通道 (n+4) 完成一个任务中断关闭
0+8*n	W1C	0x0	ch(n+4)_task_half_irq_clr 通道 (n+4) 完成半个任务中断关闭

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.5.6.5. 0x040 GPDMA_IRQ_STA_1

默认值：0x00000000			GPDMA中断状态 1(GPDMAInterrupt States 1)
位域	类型	默认值	描述
5+8*n	R/W1C	0x0	ch(n)_cur_task_pause_STA 当前任务暂停完成中断状态 0: 无中断 1: 有中断
4+8*n	R/W1C	0x0	ch(n)_immed_pause_STA 通道立即暂停完成中断状态 0: 无中断 1: 有中断
3+8*n	R/W1C	0x0	ch(n)_linkcfg_err_sta 通道 LINK配置 错误中断状态 LINK配置错误包括link_id、src_type、src_data_width、dst_type、dst_data_width错误 0: 无中断 1: 有中断
2+8*n	R/W1C	0x0	ch(n)_link_finish_irq_sta 通道 n 完成链表(所有任务)中断状态 0: 无中断 1: 有中断 完成 LINK 中所有 Task 传输，则产生中断状态。
1+8*n	R/W1C	0x0	ch(n)_task_finish_irq_sta 通道 n 完成一个任务中断状态 0: 无中断 1: 有中断 每完成一个 Task 传输，则产生中断状态。
0+8*n	R/W1C	0x0	ch(n)_task_half_irq_sta 通道 n 完成半个任务中断状态 0: 无中断 1: 有中断 每完成半个 Task（传输剩余字节数 ≤1/2 task_len）传输，则产生中断状态（即每个 Task 期间只产生一次中断）。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.5.6.6. 0x044 GPDMA_IRQ_STA_2

默认值：0x00000000			GPDMA中断状态 2(GPDMAInterrupt States 2)
位域	类型	默认值	描述
5+8*n	R/W1C	0x0	ch(n+4)_cur_task_pause_sta 当前任务暂停完成中断状态 0: 无中断 1: 有中断
4+8*n	R/W1C	0x0	ch(n+4)_immed_pause_sta 通道立即暂停完成中断状态 0: 无中断 1: 有中断
3+8*n	R/W1C	0x0	ch(n+4)_linkcfg_err_sta 通道 (n+4) LINK配置 错误中断状态 LINK配置错误包括link_id、src_type、src_data_width、dst_type、dst_data_width错误 0: 无中断 1: 有中断
2+8*n	R/W1C	0x0	ch(n+4)_link_finish_sta 通道 (n+4) 完成链表(所有任务)中断状态 0: 无中断 1: 有中断
1+8*n	R/W1C	0x0	ch(n+4)_task_finish_sta 通道 (n+4) 完成一个任务中断状态 0: 无中断 1: 有中断
0+8*n	R/W1C	0x0	ch(n+4)_task_half_sta 通道 (n+4) 完成半个任务中断状态 0: 无中断 1: 有中断

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.5.6.7. 0x080 GPDMA_BUS_CFG

默认值：0x00000040			GPDMA总线配置 (GPDMABUS Config)
位域	类型	默认值	描述
31:7	–	–	–
4:0	–	–	_

4.5.6.8. 0x088 GPDMA_LINK_ID_SET

默认值：0xa1c86688			GPDMA链表 ID 设置 (GPDMALINK ID SET)
位域	类型	默认值	描述
31:0	R/W	0xa1c86688	link_id_set 链表中 ID 需与此处设置值一致 所有通道task 的LINK ID 需要与此处一致，否则会产生 linkcfg_err_sta,GPDMA无法正常工作

4.5.6.9. 0x090 GPDMA_FIFO_SIZE

默认值：0x80			GPDMAFIFO 大小 (GPDMAFIFO SIZE)
位域	类型	默认值	描述
31:0	R	0x80	fifo_size GPDMAFIFO 大小（每个通道独占FIFO 的大小）

4.5.6.10. 0x0A0 GPDMA_ALL_CH_STATE

默认值：0x00000000			GPDMA所有通道状态 (GPDMAAll Channel States)
位域	类型	默认值	描述
31:0	R	0x00000000	ch(n)_state （每个 bit 分别对应一个通道） 0: 空闲 1: 忙碌

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.5.6.11. 0x0FC VERSION

默认值：0x00000200			版本号 (VERSION)
位域	类型	默认值	描述
31:0	R	0x00000200	Version (模块版本号) 采用 BCD 码显示，V2.0

4.5.6.12. 0x100+N*0x80 GPDMA_CH_CTL_1

默认值：0x00000000			GPDMA通道控制 1(GPDMAChannel Control 1)
位域	类型	默认值	描述
31:5	–	–	–
4	R/WAC	0x0	ch_reen 通道重新使能 0：关闭 1：使能 当 GPDMA正在传输时，使能 ch_reen，控制器会立即丢弃当前正在传输的任务。重新获取Link，开始新的传输，传输完成会自动清 0（通过1个位域实现ch_abandon+ch_en 2个位域的功能，提高实时性，去掉了软件等待ch_abandon执行完成时间） **注：** ch_abandon=0、ch_cur_task_pause=0 且ch_immed_pause=0时，才能操作ch_reen置1
0	R/WAC	0x0	ch_en(Channel Enable) 通道使能 0: 关闭 1: 打开 注意 GPDMA传输完成后，该位会自动清零，可以通过读取该位表示 GPDMA当前状态 **注：** 硬件完成自动清0，不支持软件手动清0。软件手动对ch_en置0，会导致GPDMA工作异常

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.5.6.13. 0x104+N*0x80 GPDMA_CH_CTL_2

默认值：0x00000000			GPDMA通道控制 2(GPDMAChannel Control 2)
位域	类型	默认值	描述
31:7	–	–	–
6	RO	0x0	link_pause_flg 0：非暂停状态 1：处于LINK暂停状态
5	RO	0x0	src_pause_flg 0：非暂停状态 1：源端控制器处于暂停状态
4	RO	0x0	dst_pause_flg 0：非暂停状态 1：终端控制器处于暂停状态
3	RO	0x0	task_busy 0：空闲 1：忙碌
2	R/WAC	0x0	ch_abandon 通道链表丢弃 0:通道链表丢弃完成 1:通道链表丢弃使能 GPDMA立即停止（不需要等待 Task 完成），并且丢弃所有未完成 Task 传输 GPDMA丢弃完成之后，才能关闭其它外设。 **注：** 与ch_cur_task_pause、ch_immed_pause互斥（ch_cur_task_pause=0 且 ch_immed_pause=0时，才能操作ch_abandon置1）。硬件完成自动清0，不支持软件清0。软件手动对ch_abandon置0，会导致GPDMA工作异常
1	R/W	0x0	ch_cur_task_pause 通道当前任务暂停 0: 继续 1: 通道当前任务暂停使能 软件置1之后，GPDMA不会立即暂停。GPDMA完成当前 Task 之后，才会停下传输

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPDMA通道控制 2(GPDMAChannel Control 2)
位域	类型	默认值	描述
			注： 与ch_abandon、ch_immed_pause互斥（ch_abandon=0 且ch_immed_pause=0时，才能操作ch_cur_task_pause置1）。需软件手动清0
0	R/W	0x0	ch_immed_pause 通道立即暂停 0: 继续 1: 通道立即暂停使能 GPDMA立即暂停（不需要等待 Task 完成） 注： 与ch_cur_task_pause、ch_abandon互斥（ch_cur_task_pause=0 且ch_abandon=0时，才能操作ch_immed_pause置1）。需软件手动清0

4.5.6.14. 0x108+N*0x80 GPDMA_TASK_ADDR_1

默认值：0x00000000			GPDMA通道任务地址 1(GPDMAChannel Task Addr 1)
位域	类型	默认值	描述
31:0	R/W	0x0	task_addr(Task Address) 任务低 32bit 地址 task_addr_update_en=0：task_addr 与 task_h8bits_addr保持为软件设置的值 task_addr_update_en=1： task_addr 与 task_h8bits_addr 硬件会自动更新为当前正在执行 task 的地址 注： task_h8bits_addr 与task_addr拼接一个完整的40bit地址。 task_addr 必须4Bytes对齐

4.5.6.15. 0x10C+N*0x80 GPDMA_TASK_ADDR_2

默认值：0x00000000			GPDMA通道任务地址 2(GPDMAChannel Task Addr 2)
位域	类型	默认值	描述
7:0	R/W	0x0	task_h8bits_addr(Task High 8bits Address)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPDMA通道任务地址 2(GPDMAChannel Task Addr 2)
位域	类型	默认值	描述
			GPDMA任务高 8 位地址 与task_addr构成40bit地址

4.5.6.16. 0x110+N*0x80 GPDMA_CH_CTL_3

默认值：0x00000000			GPDMA通道控制 3(GPDMAChannel Control 3)
位域	类型	默认值	描述
31:24	–	–	–
15	–	–	–
14:13	R/W	0x0	task_rem_bytes_sel(Task Remain Byte Select) GPDMA剩余待传输字节数模式 0x0:task_rem_bytes=终端剩余待传输字节数 0x1:task_rem_bytes=源端剩余待传输字节数
11:10	–	–	–
4	–	–	–

4.5.6.17. 0x118+N*0x80 GPDMA_MEM_SET_VAL

默认值：0x76543210			GPDMA内存设置值 (GPDMAMemory Set Value)
位域	类型	默认值	描述
31:0	R/W	0x76543210	mem_set_val(Memory Set Value) 内置设置值 当 Type=memoryset，GPDMA会直接把该寄存器的值，写入到终端地址空间，而不需要从源端读取。

4.5.6.18. 0x11C+N*0x80 GPDMA_TASK_BCNT

默认值：0x00000000			GPDMA剩余传输字节数 (GPDMATask Byte Counter)
位域	类型	默认值	描述
31:25	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPDMA剩余传输字节数 (GPDMATask Byte Counter)
位域	类型	默认值	描述
24:0	R	0x0	task_rem_bytes（Task Remain Bytes） GPDMA任务的终端（或源端）剩余待传输字节数 终端或源端的选择由 task_rem_bytes_sel 进行决定 task_rem_bytes_sel =0:终端剩余待传输字节数 task_rem_bytes_sel =1:源端剩余待传输字节数

4.5.6.19. 0x120+N*0x80 GPDMA_LINK_ID

默认值：0x00000000			GPDMA链表 ID(GPDMALink ID)
位域	类型	默认值	描述
31:0	R/W	0x0	LINK ID 链表ID

4.5.6.20. 0x124+N*0x80 GPDMA_TASK_CFG_1

默认值：0x00000000			GPDMA任务配置 (GPDMATask Config 1)
位域	类型	默认值	描述
30:28	R/W	0x0	dst_data_width(Destination Data Width) GPDMA终端数据位宽 （总线上有效数据的位宽） • 0x0: 8 位 • 0x1: 16 位 • 0x2: 32 位 • 0x3: 64 位 • 0x4: 128 位 根据 设备重要配置信息进行选择。
27:25	R/W	0x0	dst_type(Destination Type) • 0x0: io_single (需要握手) • 0x1: io_multi (需要握手) • 0x2: memory (不需要握手) • 0x3:memoryset (不需要握手) • 0x4:io_fast (需要握手) 使用 memoryset 时，task 中源端任务链表参数描述必须配置与终端一样。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPDMA任务配置 (GPDMATask Config 1)
位域	**类型**	**默认值**	**描述**
			外设根据其 spec 规格来选择 io_single，io_multi 或 io_fast 关于不同设备的具体传输类型配置，可查看设备源端和终端传输类型。
24:23	R/W	0x0	dst_burst（Destination Burst） GPDMA终端突发数 • 0x0: 1 • 0x1: 4 • 0x2: 8 • 0x3: 16 Burst 推荐为 16
22:16	R/W	0x0	dst_id(Destination ID) GPDMA终端 ID 根据 设备重要配置信息进行选择。
14:12	R/W	0x0	src_data_width(Source Data Width) GPDMA源端数据位宽（总线上有效数据的位宽） 0x0: 8 位 0x1: 16 位 0x2: 32 位 0x3: 64 位 0x4: 128 位 根据 设备重要配置信息进行选择。
11:9	R/W	0x0	src_type(Source Type) 0x0:io_single (需要握手) 0x1:io_multi (需要握手) 0x2:memory (不需要握手) 0x3:memoryset (不需要握手) 0x4:io_fast(需要握手) 使用 memoryset 时，task 中源端任务链表参数描述必须配置与终端一样。 外设根据其 spec 规格来选择 io_single，io_multi 或 io_fast 关于不同设备的具体传输类型配置，可查看设备源端和终端传输类型。
8:7	R/W	0x0	src_burst(Source Burst) GPDMA源端突发数 0x0: 1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPDMA任务配置 (GPDMATask Config 1)
位域	类型	默认值	描述
			0x1: 4 0x2: 8 0x3: 16 Burst 推荐为 16
6:0	R/W	0x0	src_id(Source ID) GPDMA源端 ID 根据 设备重要配置信息进行选择。

4.5.6.21. 0x128+N*0x80 GPDMA_BLOCK_LEN

默认值：0x00000000			GPDMA块长度 (GPDMABlock Length)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	block_len(Block Length) 块长度，单位 Byte 1.常规传输阶段：当 FIFO 内数据量达到配置的 block_len 时，GPDMA启动将这批数据一次性写入终端。 2.最后传输阶段（当 task_len % block_len != 0 时）：由于剩余待传输数据量本身就不足一个 block_len，此时触发阈值会自动适配为剩余量：只要 FIFO 内攒完了这最后 task_len % block_len 字节的剩余数据，GPDMA就直接启动写传输，无需再等待凑满 block_len。（ 寄存器block_len的值保持软件设置的值，而非task_len % block_len ） • 当存储器到存储器传输时，推荐：`block_len = GPDMA_FIFO_SIZE` • 当存储器到外设或外设到存储器传输时: • 当 Type = io_multi 或io_fast 时，block_len = 外设GPDMA通路对应的FIFO水位 • 当 Type = io_single 时，必须为(外设data_width/8)的整数倍（推荐：`block_len = GPDMA_FIFO_SIZE`） Note:block_len 配置的值一定要小于等于 GPDMA_FIFO_SIZE（block_len<=GPDMA_FIFO_SIZE） Note:block_len 配置的值一定要为(外设data_width/8)的整数倍（block_len=INT *(外设data_width/8)） 当外设到外设传输时:外设与外设传输编程示例

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.5.6.22. 0x12C+N*0x80 GPDMA_SRC_ADDR

默认值：0x00000000			GPDMA源端地址 (GPDMASource Addr)
位域	类型	默认值	描述
31:0	R/W	0x0	src_addr(Source Address) 源端低 32bits地址 与src_h8_addr构成完整40bits地址

4.5.6.23. 0x130+N*0x80 GPDMA_DST_ADDR

默认值：0x00000000			GPDMA终端地址 (GPDMADestination Addr)
位域	类型	默认值	描述
31:0	R/W	0x0	dst_addr(Destination Address) 终端低32bits地址 与dst_h8_addr构成完整40bits地址

4.5.6.24. 0x134+N*0x80 GPDMA_TASK_LEN

默认值：0x00000000			GPDMA任务传输字节长度 (GPDMATASK LENGTH)
位域	类型	默认值	描述
30	–	–	–
24:0	R/W	0x0	task_len(Task Length) GPDMA当前 TASK 需要传输的数据长度单位 Bytes

4.5.6.25. 0x138+N*0x80 GPDMA_TASK_CFG_2

默认值：0x00000000			GPDMA已传任务数量 (GPDMATASK CONFIG 2)
位域	类型	默认值	描述
31:28	R/W	0x0	src_ahb_hprot 终端访问总线 HPROT,对应 AHB 接口 HPROT 信号 **注：** 仅Debug使用

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPDMA已传任务数量 (GPDMATASK CONFIG 2)
位域	类型	默认值	描述
27:24	R/W	0x0	dst_ahb_hprot 源端访问总线 HPROT,对应 AHB 接口 HPROT 信号 **注：** 仅Debug使用
23:16	R/W	0x0	next_task_h8_addr Next Task High 8 bits Address 下一任务高8bit地址 与next_task_addr 构成完整的40bits地址 **注：** 最后一个Task的next_task_h8_addr必须等于0xFF,GPDMA才会自动结束
15:8	R/W	0x0	dst_h8_addr Destination High 8 bits Address 终端高 8bits 起始地址 与dst_addr 构成完整的40bits地址
7:0	R/W	0x0	src_h8_addr Source High 8 bits Address 源端高 8bits 起始地址 与src_addr 构成完整的40bits地址

4.5.6.26. 0x13C+N*0x80 GPDMA_NEXT_TASK_ADDR

默认值：0x00000000			GPDMA下一任务地址 (Next Task Addr)
位域	类型	默认值	描述
31:0	R/W	0x0	next_task_addr(Next Task Address) 下一任务低 32 bits 地址 与next_task_h8_addr 构成完整的40bits地址 **注：** 必须4Bytes对齐

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.5.6.27. 0x150+N*0x80 GPDMA_TASK_CNT

默认值：0x00000000			GPDMA当前执行任务数 (GPDMATask Counter)
位域	类型	默认值	描述
31:10	–	–	–
9:0	R	0x0	task_cnt(Task Counter) GPDMA当前正在执行第几个任务 • Task 开始时刻，更新 Counter。即 GPDMA每开始一次 Task，Counter+1。 • 最大值为 1023，达到 1023 后，则保持不变。等下次通道重新使能，才变为 0。

4.5.6.28. 0x154+N*0x80 GPDMA_CFG_SEL

默认值：0x00000000			GPDMA配置选择 (GPDMACONFIG SELECT)
位域	类型	默认值	描述
31:5	–	–	–
4	R/W	0x0	task_addr_update_en 任务地址更新使能 0：关闭 （ TASK_ADDR_1 与 TASK_ADDR_2 保持初始值 ） 1：使能 （ TASK_ADDR_1 与 TASK_ADDR_2 更新为当前 正在执行task 的地址 ）
3:2	–	–	–
1	R/W	0x0	link_src_sel(Link Source Selection) LINK 来源选择 0：GPDMA根据 TASK_ADDR_1 与 TASK_ADDR_2 寄存器中配置的地址，去对应地址空间读取LINK 1：选择从 GPDMA_LINK_ID 、GPDMA_ TASK_CFG_1 、GPDMA_ BLOCK_LEN 、GPDMA_SRC_ADDR 、GPDMA_DST_ADDR 、GPDMA_TASK_LEN 、GPDMA_TASK 与GPDMA_NEXT_TASK_ADDR 寄存器获取LINK link_src_sel=1时：仅支持单个Task。设置GPDMA_NEXT_TASK_ADDR（寄存器）=GPDMA_LINK_ID （寄存器）的地址实现回环功能。
0	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5. 安全

5.1. Serial Peripheral Interface Encryption (SPI ENC)

Serial Peripheral Interface Encryption (SPI ENC) 模块用于对 SPI 总线上的数据进行在线加密和解密，实现对 CPU 透明的 SPI 数据加密存储。即 CPU 对 SPI 存储设备的读写数据是明文，但存储在 SPI 设备上的数据是密文，数据的加密和解密操作在数据传输过程中完成。

SPI ENC 用于 SPI 存储设备，即 SPI NOR/ SPI NAND，需要配合 SPI 控制器使用。

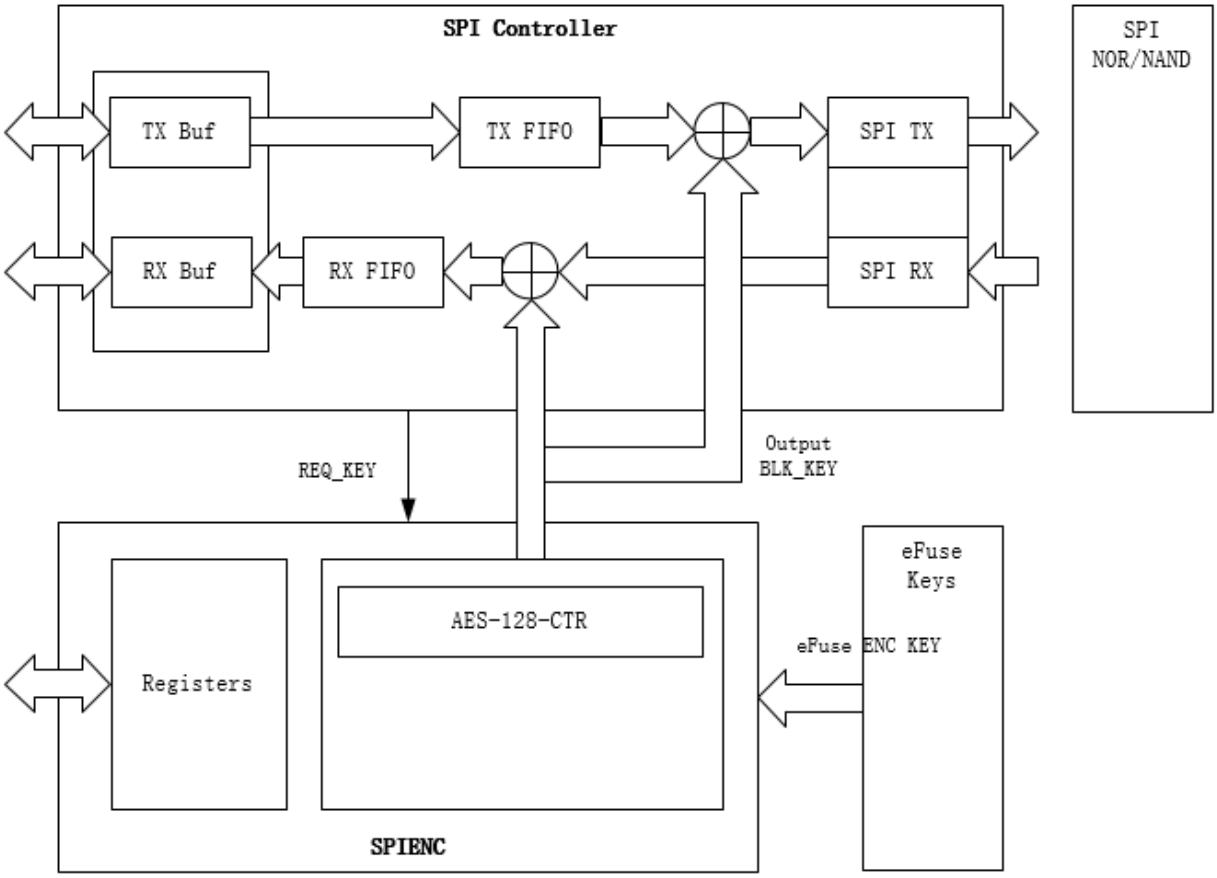
同时 SPI ENC 模块还具备对内存数据进行算法处理的功能。

5.1.1. 特性说明

- 支持 AES-128-CTR 加密和解密
- 通过 eFuse 配置密钥
- 支持明文和密文混合传输
- 不影响 SPI 总线传输带宽
- 不支持 SPI 全双工模式
- 内置 64 字节分组密钥 Buffer
- 支持全 0xFF 空页检测
- 支持对内存数据进行 AES-128-CTR 加解密
- 支持对内存数据计算 HMAC-SHA256

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.1.2. 原理框图



5.1.3. 功能描述

SPI 数据加密使用 AES-128-CTR 算法，加解密总体计算过程如下：

1. 以 16 字节为单位对数据进行分组，并且为每个数据分组产生对应的 Counter 值。

   关于详细的计算详细流程，可查看 计算分组密钥。

2. 使用一个 128-bit AES 密钥，对 Counter 值进行加密运算，产生数据分组的对应分组密钥。

   产生数据分组对应的 Counter 值，需要使用一个 Nonce，在 SPI ENC 使用过程中，Nonce 作为密钥数据的一部分提供。

3. 使用分组密钥与数据进行异或运算，得到密文。

   关于如何输出分组密钥的流程，可查看 输出分组密钥。

   关于异或运算的详细描述，可查看 数据加解密。

密钥数据的来源有两个：

- SPI 加密模块从 eFuse 中读取 AES KEY 和 Nonce。eFuse 中保存的密钥数据如下：

名称	长度	说明
SPI_ENC_KEY	128 bits	加密密钥，仅 SPI_ENC 模块可见。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

名称	长度	说明
SPI_ENC_NONCE	64 bits	生成 Counter，仅 SPI_ENC 模块可见。

- 用户通过相应的寄存器配置 AES KEY 和 Nonce，主要用于内部调试。

5.1.3.1. 计算分组密钥

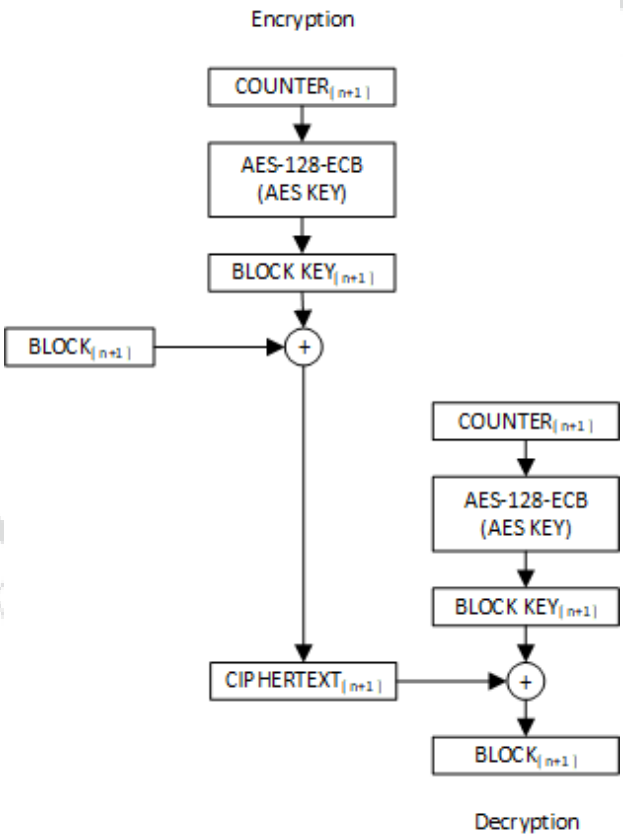


图 5–1 AES–128–CTR 算法原理

图 5–1 : AES–128–CTR 算法原理中，使用 AES–128–CTR 进行加密或者解密的过程分为三个步骤：

1. 生成数据分组的 Counter 值。

   Counter 值的产生方式如下：

   ```
   ID = (SPIE_ADDR & 0xFFFFFFF0) / 16
   Counter(ID) = (Nonce << 64) +(SPIE_TWEAK << 32) +  ID
   ```

2. 生成分组密钥。

   a. 使用数据地址寄存器 SPIE_ADDR 中的地址值，计算分组 ID。

   b. 分组 ID 与 Nonce 和 Tweak 值组成 Counter 值。

   c. 使用 AES–128–ECB 加密算法，用 AES KEY 对 Counter 值进行加密，得到分组密钥。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

SPI ENC 一次可产生 16 字节的分组密钥，输出到内部 Key buffer。

模块开始工作后，只要 Key buffer 有空间，计算分组密钥就会继续，并且总是按地址顺序自动计算下一组密钥，直到控制寄存器 SPIE_CTL[0] 被设置为 0。

注：

如图 5–1 : AES–128–CTR 算法原理所示，数据的加密和解密的分组密钥计算流程完全一致。

3. 使用分组密钥对数据进行异或运算，产生加密数据。详细流程可查看 输出分组密钥。

5.1.3.2. 输出分组密钥

SPI ENC 模块仅计算 AES–128–CTR 的分组密钥，最后一步使用分组密钥对数据进行异或运算由 SPI 控制器完成。因此在启用 SPI ENC 的情况下，SPI 控制器需要为发送到总线或者从总线接收到的每一字节数据读取分组密钥。

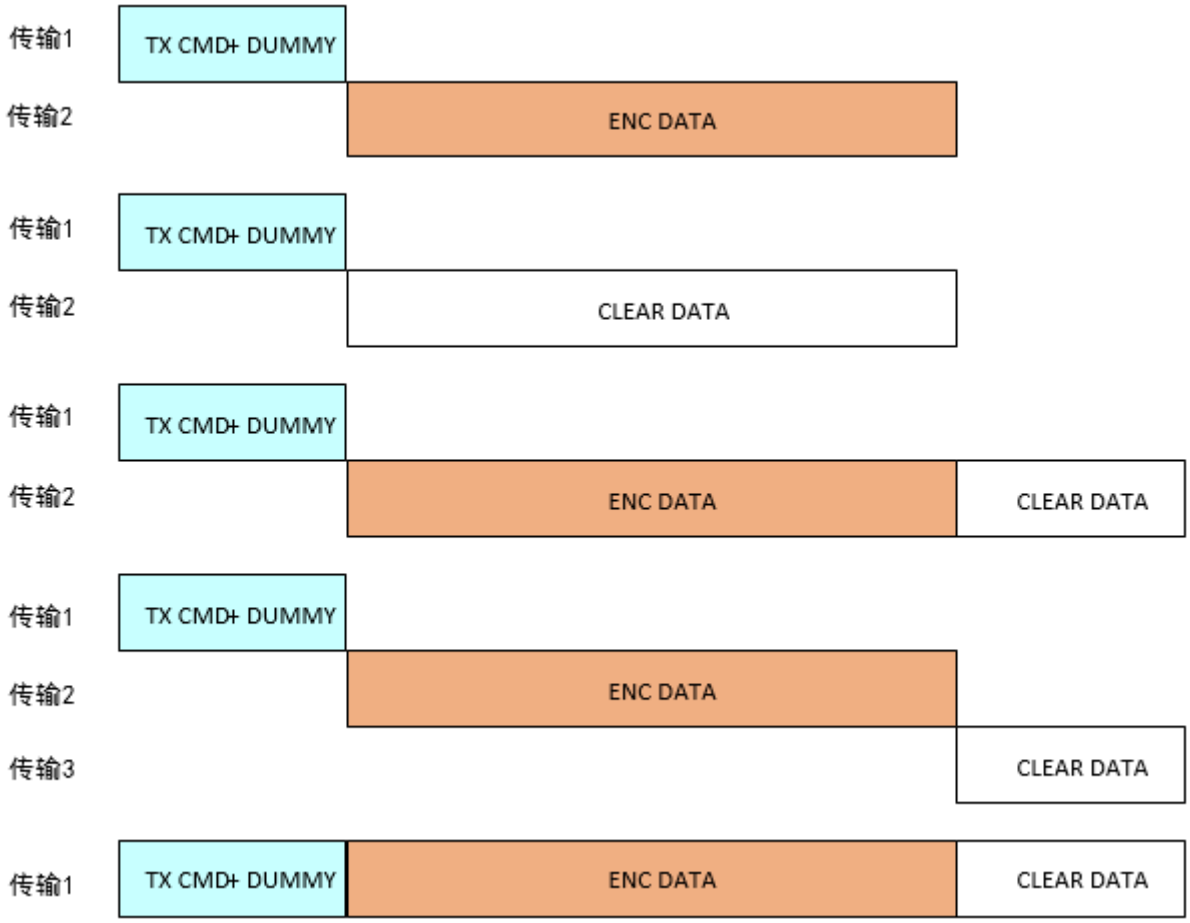


图 5–2 SPI 数据传输模式

如 图 5–2 : SPI 数据传输模式所示，在与 SPI NOR/ NAND 通信过程中，传输的数据可能出现明文和密文混合传输的情形。

SPI ENC 输出分组密钥的规则如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- SPI 控制器每收发一个字节数据，都要读取一个字节的分组密钥
- 明文数据位置对应的分组密钥，总是读取到 0；
- 密文数据位置对应的分组密钥，总是计算得到的分组密钥；

分组密钥的计算总是以 16 字节为单位，但用户访问的地址可能并不是 16 字节对齐，如从 0x0000_0005 地址开始读取数据。 这种情况下，SPI ENC 计算的第一个分组密钥仍然为 16 字节，只是对应的数据地址为 0x0000_0000 ~ 0x0000_000F；SPI ENC 输出数据分组密钥时，应输出 0x05~0x0F 数据对应的分组密钥值。

注：

SPI ENC 模块要准确的计算和输出分组密钥，依赖于用户开始传输前配置的数据地址、长度、加密数据的起始地址和长度等信息。

5.1.3.3. 数据加解密

使用分组密钥与对应的数据分组进行异或运算，即可完成数据的加密或者解密。

注：

由于 SPI ENC 输出的密钥，只能应用于接收的数据，或者发送的数据，不可以同时应用于两组数据，因此使能 SPI ENC 时，不支持 SPI 全双工模式，

- 对于发送数据，数据会先被写入 TXFIFO，SPI 控制器在将数据发送到 SPI 总线上之前执行：
  1. 读取一个字节的分组密钥数据。
  2. 将分组密钥数据与要发送的一个字节数据进行异或运算。
  3. 将结果发送到 SPI 总线。
- 对于接收数据：
  1. 从 SPI 总线读取到一个字节数据的同时，读取一个字节的分组密钥。
  2. 将分组密钥数据与接收的数据进行异或运算。
  3. 将解密后的数据，写入 RXFIFO。

5.1.4. 编程指南

开始配置之前，确保 SPI ENC 模块已经初始化。初始化步骤如下：

1. 根据系统配置，将 SPI ENC 模块连接到正确的 SPI 控制器。

   通过设置 SPIE_CTL[13:12] 选择连接的 SPI 控制器。
2. 设置密钥。默认使用 eFuse 中的密钥数据。
3. 通过设置 SPIE_ICR 寄存器使能相应中断。

SPI_ENC 模块的配置步骤如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

1. 读写 SPI 存储，传输时确保 SPIE_CTL[0] = 0 (KEY_START = 0)。
   读写 SPI 存储时，不需要对命令和 SPI 器件的 OTP 读写操作进行加解密。
2. 设置以下参数进行 SPI 存储的加密数据传输。
   - SPIE_ADDR：当前访问的数据地址
   - SPIE_TWEAK：用于调整 Counter 值
   - SPIE_CPOS, SPIE_CLEN：当前传输的密文数据位置
3. 设置 SPIE_CTL[0] = 1 (KEY_START = 1) 值，开始计算分组密钥。
   产生密钥 (SPIE_ISR[0])。
   确保密钥已经产生。如密钥产生，则 SPI 控制器开始传输数据。
4. 通过 SPIE_ISR 检查加解密是否完成，并查看读取的数据是否为空数据（全为 0xFF）。

5.1.5. SPI_ENC 基地址

表 5–1 SPI_ENC 基地址信息

模块名称	起始地址	结束地址	空间大小
SPI_ENC	0x1040F000	0x1040FFFF	4 KB

5.1.6. 寄存器列表

表 5–2 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	SPIE_CTL	控制寄存器（Control Register）	0x000 SPIE_CTL
0x004	SPIE_ICR	中断控制寄存器（Interrupt Control Register）	0x004 SPIE_ICR
0x008	SPIE_ISR	中断状态寄存器（Interrupt Status Register）	0x008 SPIE_ISR
0x00C	SPIE_KCNT	密钥计数寄存器（Key Counter Register）	0x00C SPIE_KCNT
0x010	SPIE_OCNT	输出计数寄存器（Output Counter Register）	0x010 SPIE_OCNT
0x014	SPIE_ADDR	数据地址寄存器（Data Address Register）	0x014 SPIE_ADDR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–2 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x018	SPIE_TWEAK	计数调整寄存器（Tweak Register）	0x018 SPIE_TWEAK
0x01C	SPIE_CPOS	密文位置寄存器（Ciphertext Position Register）	0x01C SPIE_CPOS
0x020	SPIE_CLEN	密文长度寄存器（Ciphertext Length Register）	0x020 SPIE_CLEN
0x100	ALG_CTL	算法控制寄存器（Algorithm Control Register）	0x100 ALG_CTL
0x104	ALG_KEY_ADDR	密钥地址寄存器（Key Address Register）	0x104 ALG_KEY_ADDR
0x108	ALG_AHM_CTL	AHB Master 寄存器（AHB Master Register）	0x108 ALG_AHM_CTL
0x10C	ALG_DI_ADDR	输入数据地址寄存器（Data Input Address Register）	0x10C ALG_DI_ADDR
0x110	ALG_DI_LEN	输入数据长度寄存器（Data Input Length Register）	0x110 ALG_DI_LEN
0x114	ALG_DO_ADDR	输出数据地址寄存器（Data Output Address Register）	0x114 ALG_DO_ADDR
0x118	ALG_DO_LEN	输出数据长度寄存器（Data Output Length Register）	0x118 ALG_DO_LEN
0x120	ALG_IV_DATA0	输入 IV 数据寄存器 0（IV Data Input Register 0）	0x120 ALG_IV_DATA0
0x124	ALG_IV_DATA1	输入 IV 数据寄存器 1（IV Data Input Register 1）	0x124 ALG_IV_DATA1
0x128	ALG_IV_DATA2	输入 IV 数据寄存器 2（IV Data Input Register 2）	0x128 ALG_IV_DATA2
0x12C	ALG_IV_DATA3	输入 IV 数据寄存器 3（IV Data Input Register 3）	0x12C ALG_IV_DATA3

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–2 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0xFFC	SPIE_VER	SPIENC 版本 （Version Register）	0xFFC SPIE_VER

5.1.7. 寄存器描述

5.1.7.1. 0x000 SPIE_CTL

默认值：0x00000000			控制寄存器 （Control Register）
位域	**类型**	**默认值**	**描述**
31:18	–	–	–
17	R/W	0x0	WORK_MODE 工作模式选择 0: SPI bus encrypt SPI 总线在线加解密工作模式 1: Independent work mode 独立算法运算工作模式
16	R/W	0x0	XIP_EN SPI XIP 的总线数据加密使能 使能后，硬件自动连接 SPI 控制器。
15:14	–	–	–
13:12	R/W	0x0	SPI_SEL SPI 控制器选择 选择连接的总线，加密器对所选总线上的数据进行加解密。 • 0x0：BYPASS，不连接任何总线 • 0x1：连接 SPI0 • 0x2：连接 SPI1 XIP_EN 时，本字段设置无效。
11:1	–	–	–
0	R/W	0x0	KEY_START 开始计算分组密钥 数据加解密开始之前或者同时，必须先计算分组密钥，否则加解密单元会一直等待密钥生成，导致传输失败。传输完成，需要清零以停止密钥计算。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			控制寄存器（Control Register）
位域	类型	默认值	描述
			• 0：停止计算分组密钥 • 1：开始计算分组密钥 XIP_EN 时，本字段设置无效。

5.1.7.2. 0x004 SPIE_ICR

默认值：0x00000000			中断控制寄存器（Interrupt Control Register）
位域	类型	默认值	描述
31:19	–	–	–
18	R/W	0x0	ALG_CALC_ERR_EN 运算出错中断使能
17	R/W	0x0	CFG_ERR_EN 配置错误中断使能
16	R/W	0x0	ALG_FINISH_EN 运算完成中断使能
15:6	–	–	–
5	R/W	0x0	KEY_OVF 分组密钥 FIFO 上溢中断使能
4	R/W	0x0	KEY_UDF 分组密钥 FIFO 下溢中断使能
3	R/W	0x0	READ_HALF_EMPTY 读过半空数据中断使能
2	R/W	0x0	READ_EMPTY_DATA 读空数据中断使能
1	R/W	0x0	ENC_DEC_FINISHED 加解密完成中断使能
0	R/W	0x0	KEY_GEN 第一组分组密钥生成中断使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.1.7.3. 0x008 SPIE_ISR

默认值：0x00000000			中断状态寄存器（Interrupt Status Register）
位域	类型	默认值	描述
31:19	–	–	–
18	R/W	0x0	ALG_CALC_ERR 运算出错中断
17	R/W	0x0	CFG_ERR 配置错误中断
16	R/W	0x0	ALG_FINISH 运算完成中断
15:6	–	–	–
5	W1C	0x0	KEY_OVF 分组密钥 FIFO Overflow 中断状态。 • 0：分组密钥 FIFO 未发生上溢 • 1：分组密钥 FIFO 发生上溢
4	W1C	0x0	KEY_UDF 分组密钥 FIFO Underflow 中断状态。 • 0：分组密钥 FIFO 未发生上溢 • 1：分组密钥 FIFO 发生上溢
3	W1C	0x0	READ_HALF_EMPTY 读过半空数据中断，即读取的密文位置的数据，过半都是 0xFF。 • 0：中断未发生 • 1：当前读取的密文数据，超过一半都是 0xFF
2	W1C	0x0	READ_EMPTY_DATA 读空数据中断，即读取的密文位置的数据全部为 0xFF，即 Flash 擦除后的状态。 • 0：中断未发生 • 1：当前读取的密文数据，全部为 0xFF 软件可以根据该中断判断当前读取的 Page，是否为擦除后的数据。
1	W1C	0x0	ENC_DEC_FINISHED 加解密完成中断。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			中断状态寄存器（Interrupt Status Register）
位域	类型	默认值	描述
			• 0：中断未发生 • 1：对密文位置的数据加密或者解密完成 若当前传输的密文长度为 0 时，该中断不会产生。
0	W1C	0x0	KEY_GEN 第一组分组密钥生成的中断状态。 • 0：中断未发生 • 1：第一组分组密钥已经产生 SPI 控制器可以开始传输数据。 在数据传输前，应确保该中断状态位为 1。 由于 ENC 模块产生密钥的速度比 SPI 数据传输的速度快，因此可以保证传输过程中，密钥总是能跟上数据传输的速度。

5.1.7.4. 0x00C SPIE_KCNT

默认值：0x00000000			密钥计数寄存器（Key Counter Register）
位域	类型	默认值	描述
31:0	RO	0x0	KEY_CNTSPI ENC 输出对应密文区域的分组密钥个数，单位为字节。

5.1.7.5. 0x010 SPIE_OCNT

默认值：0x00000000			输出计数寄存器（Output Counter Register）
位域	类型	默认值	描述
31:0	RO	0x0	OUTPUT_CNT SPI ENC 输出的分组密钥个数，以字节为单位计数。 SPI ENC 为每一个传输的 SPI 数据输出分组密钥，但是如果对应输出的位置是明文，SPI ENC 输出的分组密钥为 0。所以此处计数是输出的 0 的个数和密文对应的分组密钥个数之和。

5.1.7.6. 0x014 SPIE_ADDR

默认值：0x00000000			数据地址寄存器（Data Address Register）
位域	类型	默认值	描述
31:0	R/W	0x0	DATA_ADDR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			数据地址寄存器（Data Address Register）
位域	类型	默认值	描述
			本次访问的 Flash 数据地址。从 0 开始，是相对 Flash 开始位置的访问偏移值，单位为字节。 该地址信息有两个用途： 1. 计算数据分组对应的 Counter 值 2. 输出分组密钥数据 XIP_EN 时，本字段设置无效。

5.1.7.7. 0x018 SPIE_TWEAK

默认值：0x00000000			计数调整寄存器（Tweak Register）
位域	类型	默认值	描述
31:0	R/W	0x0	CTR_TWEAK 用于产生数据分组的 Counter 值。数据分组的 Counter 值由 eFuse 中的 SPI_ENC_NONCE、SPIE_ADDR 以及 TWEAK 值共同产生，其中 NONCE 与数据的分组地址是固定的，TWEAK 值软件可调。 通过配置 TWEAK 值，软件可以根据实际情况调整 Counter 值，以免每次产生的分组密钥相同。

5.1.7.8. 0x01C SPIE_CPOS

默认值：0x00000000			密文位置寄存器（Ciphertext Position Register）
位域	类型	默认值	描述
31:0	R/W	0x0	CIPHERTEXT_POS 本次传输的密文数据开始位置 用于指示本次传输的数据中密文数据所在的偏移位置。如果当前传输包含了发送和接收，则位置总是从发送开始计算。 值 M：表示本次传输的数据，从第 M 个字节开始是密文 XIP_EN 时，本字段设置无效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.1.7.9. 0x020 SPIE_CLEN

默认值：0x00000000			密文长度寄存器（Ciphertext Length Register）
位域	类型	默认值	描述
31:0	R/W	0x0	CIPHERTEXT _LEN 本次传输的密文数据长度。 值 N：表示本次传输的密文数据为 N 字节 XIP_EN 时，本字段设置无效。

5.1.7.10. 0x100 ALG_CTL

默认值：0x00000000			算法控制寄存器（Algorithm Control Register）
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x0	KEY_SEL 算法运算的密钥选择 0: eFuse 密钥，固定使用 eFuse SSK 的值作为运算密钥 当选择 AES-128-CTR 算法时，可以选择使用 eFuse SSK；当选择 HMAC-SHA256 算法时，选择 eFuse SSK 无效。 1: 使用 ALG_KEY_ADDR 所提供的值作为运算密钥 当选择 HMAC-SHA256 算法时，只能使用外部配置的密钥。
1	R/W	0x0	ALG_SELECT 算法类型选择。 0: AES-128-CTR 使用该算法时，需要通过 ALG_IV_ADDR 提供 128 位的 IV 值。 当 KEY_SEL=0 时，算法密钥从 eFuse SSK 读取； 当 KEY_SEL=1 时，算法密钥从 ALG_KEY_ADDR 读取； 1: HMAC-SHA256 仅支持一次对全部数据计算 HMAC-SHA256，不支持分段计算。 使用该算法时，需要通过 ALG_KEY_ADDR 提供 64 字节的密钥值
0	R/W	0x0	ALG_START 0: 算法执行单元空闲 1：算法执行单元开始工作，完成后自动清零 注意，本寄存器仅在 SPIE_CTL.WORK_MODE=1 的情况下才有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.1.7.11. 0x104 ALG_KEY_ADDR

默认值：0x00000000			密钥地址寄存器（Key Address Register）
位域	类型	默认值	描述
31:0	R/W	0x0	KEY ADDRESS 要求地址 4 字节对齐。 当选择 AES-128-CTR 算法时，需要提供 128bit 的密钥；当选择 HMAC-SHA256 算法时，需要提供 512bit 的密钥。

5.1.7.12. 0x108 ALG_AHM_CTL

默认值：0x00000003			AHB Master 寄存器（AHB Master Register）
位域	类型	默认值	描述
31:5	R/W	0x0	–
4	R/W	0x0	AHM_BUFFERABLE_AUTO 自动 bufferable 使能。 0: 禁用 1: 使能 使能后最后一笔数据不使用 bufferable，其它数据使用 bufferable。
3	R/W	0x0	HPROT[3] Cacheable 0: Non-cacheable 1: Cacheable
2	R/W	0x0	HPROT[2] Bufferable 0: Non-bufferable 1: Bufferable 使能后全部写数据使用 bufferable。注意，本寄存器仅在 AHM_BUFFERABLE_AUTO=0 的情况下才有效。
1	R/W	0x1	HPROT[1] Privileged 0: User access 1: Privileged access
0	R/W	0x1	HPROT[0] Data/Opcode 0: Opcode fetch 1: Data access

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.1.7.13. 0x10C ALG_DI_ADDR

默认值：0x00000000			输入数据地址寄存器（Data Input Address Register）
位域	类型	默认值	描述
31:0	R/W	0x0	输入数据地址 要求地址 4 字节对齐

5.1.7.14. 0x110 ALG_DI_LEN

默认值：0x00000000			输入数据长度寄存器（Data Input Length Register）
位域	类型	默认值	描述
31:0	R/W	0x0	输入数据长度 对于 AES-128-CTR 算法，要求长度 4 字节对齐 对于 HMAC-SHA256 算法，要求长度大于 64 字节。

5.1.7.15. 0x114 ALG_DO_ADDR

默认值：0x00000000			输出数据地址寄存器（Data Output Address Register）
位域	类型	默认值	描述
31:0	R/W	0x0	输出数据地址 要求地址 4 字节对齐

5.1.7.16. 0x118 ALG_DO_LEN

默认值：0x00000000			输出数据长度寄存器（Data Output Length Register）
位域	类型	默认值	描述
31:0	R	0x0	输出数据长度

5.1.7.17. 0x120 ALG_IV_DATA0

默认值：0x00000000			输入 IV 数据寄存器 0（IV Data Input Register 0）
位域	类型	默认值	描述
31:0	R/W	0x0	IV_DATA0 IV 寄存器。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输入 IV 数据寄存器 0（IV Data Input Register 0）
位域	类型	默认值	描述
			四个寄存器的值组成 128–bit IV 密钥，比特位分布为 IV_DATAn << (n * 32)。

5.1.7.18. 0x124 ALG_IV_DATA1

默认值：0x00000000			输入 IV 数据寄存器 1（IV Data Input Register 1）
位域	类型	默认值	描述
31:0	R/W	0x0	IV_DATA1 IV 寄存器。 四个寄存器的值组成 128–bit IV 密钥，比特位分布为 IV_DATAn << (n * 32)。

5.1.7.19. 0x128 ALG_IV_DATA2

默认值：0x00000000			输入 IV 数据寄存器 2（IV Data Input Register 2）
位域	类型	默认值	描述
31:0	R/W	0x0	IV_DATA2 IV 寄存器。 四个寄存器的值组成 128–bit IV 密钥，比特位分布为 IV_DATAn << (n * 32)。

5.1.7.20. 0x12C ALG_IV_DATA3

默认值：0x00000000			输入 IV 数据寄存器 3（IV Data Input Register 3）
位域	类型	默认值	描述
31:0	R/W	0x0	IV_DATA3 IV 寄存器。 四个寄存器的值组成 128–bit IV 密钥，比特位分布为 IV_DATAn << (n * 32)。

5.1.7.21. 0xFFC SPIE_VER

默认值：0x00000200			SPIENC 版本 （Version Register）
位域	类型	默认值	描述
31:0	RO	0x00000200	Version（模块版本号）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000200			SPIENC 版本（Version Register）
位域	类型	默认值	描述
			采用 BCD 码显示，V2.0

5.2. Secure ID (SID)

Secure ID (SID) 模块主要用于读写 eFuse，包括每颗芯片独立 ID、每颗芯片量产校准以及安全管理用到的 KEY 和 HASH 码等信息。

5.2.1. 特性说明

- 1Kbit eFuse 双备份实现 512bit 空间，软件读写按照1Kbit 空间，以 32 bits 为单位
- 512bit eFuse Buffer，上电复位放开后读取 eFuse Cell 到 eFuse Buffer
- 512bit 空间，以 32 bits 为单位，可烧写禁止读操作或写操作
- 提供 SPI_ENC 烧录的 KEY
- 支持烧写关闭 JTAG 功能，并可通过安全认证再打开 JTAG
- 提供 128-bit Chip ID，每颗芯片唯一
- 提供量产测试电阻电压校准值
- 每次烧写之间需要延迟至少 3 us 以上

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.2.2. 原理框图

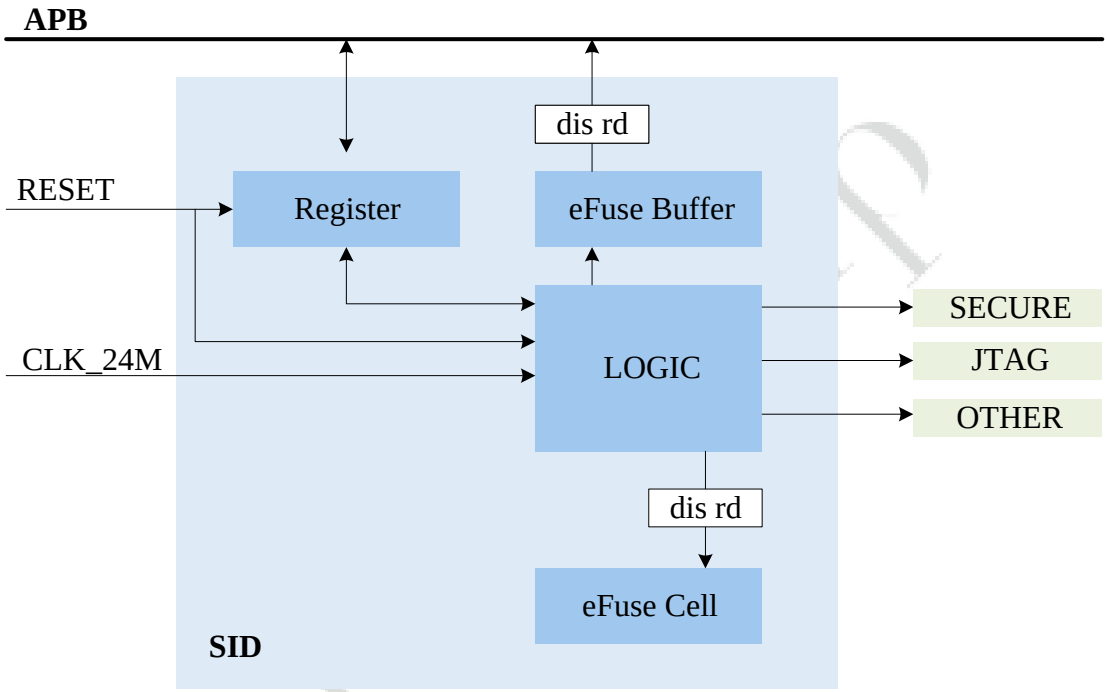


图 5–3 SID 原理框图

5.2.3. 功能描述

5.2.3.1. eFuse 和 SRAM 空间映射

软件读写 eFuse 空间，在 1Kbit 范围内以 32 bits 为单位读写。

为提升可靠性，采用双备份方案，在对 eFuse 进行烧写时，建议先后往 eFuse word[n] 和 word[64+n] 写入相同的值。

开机时，硬件自动读取 eFuse Cell 到 eFuse Buffer 空间，针对两个 word 空间进行按位或操作， 任意一位为 1 则 eFuse Buffer 对应位结果为 1，起到双备份的目的， 如 图 5–4 : eFuse Cell 和 eFuse Buffer 空间映射所示。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

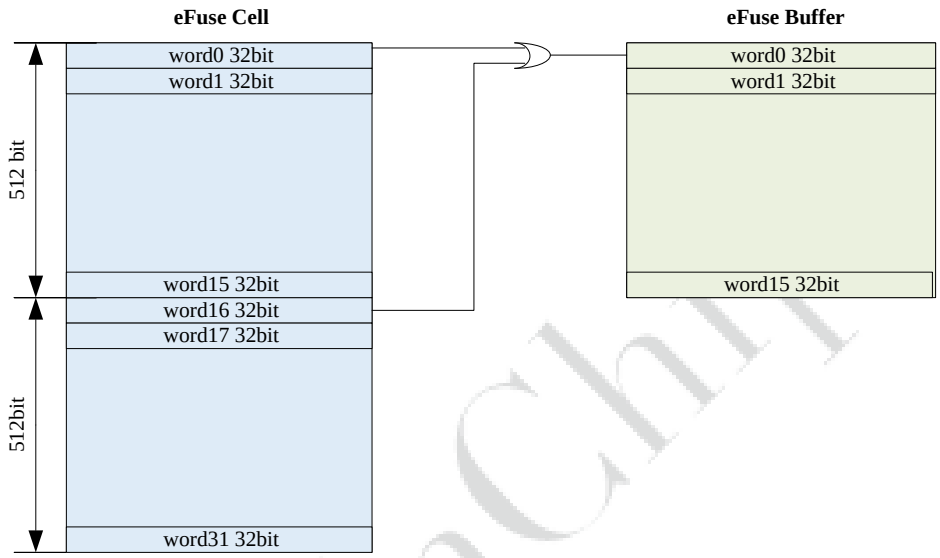


图 5–4 eFuse Cell 和 eFuse Buffer 空间映射

5.2.3.2. 512bit 空间映射定义

地址	用途	位数	禁止位	可禁读	归属	备注
0~3	DIS	32	0	–	用户自定义	15:00 eFuse 读禁止配置 31:16 eFuse 写禁止配置每位对应 1 个 32bits 空间
4~7	BROM_SECURE	32	1	–	用户自定义	BROM 参数配置区域
8~F	CALI	64	2~3	–	原厂设定	模拟校准使用
10~1F	CHIP ID	128	4~7	–	原厂设定	芯片编号
20~2F	SPI_ENC KEY	128	8~11	Y	用户自定义	安全，连接到 SPI_ENC，对称密钥 SPI_ENC NONCE 固定为全 0
30~3F	Reserved	128	12~15	–	用户自定义	OEM 可自定义使用

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.2.3.3. CALI 区域定义

表 5–3 偏移地址: 0x08

比特位	名称	描述	备注
31:24	USB0_RES_VAL	USB0 电阻校准值	BROM 读取该值配置到0x048 USB0_REXTRES_CAL_VAL
23:0	–	–	–

表 5–4 偏移地址: 0x0C

比特位	名称	描述	备注
31:24	THS_ENV_TEMP	THS 环境温度	–
23:16	AVCC_BG_CTRL	AVCC BG 校准值	配置到0x020 LDO25_CFGBG_CTRL
15:12	–	–	–
11:0	THS0_ADC_VAL	THS ADC0 采样值	–

5.2.3.4. 规格锁定区域定义

偏移地址: 0x04

比特位	名称	描述
31	DIS_MIPI	1: 禁用 MIPI_DSI 模块
30	DIS_CANFD	1: 禁用 CANFD 功能，只能使用 CAN 功能
29	DIS_PWMCS	1: 禁用 PWMCS 模块
28	DIS_JTAG	1: 禁用 JTAG 连接
27:0	BROM_SECURE	见 启动 BROM 章节定义

5.2.3.5. JTAG 安全保护

JTAG 使能受 SID 控制，用于对芯片做安全保护。图 5–5 : JTAG 安全保护硬件逻辑及使用场景如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

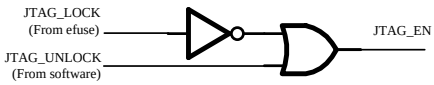


图 5-5 JTAG 安全保护硬件逻辑及使用场景

对于关闭 JTAG 的安全芯片方案，用户可以使用安全密钥进行认证，认证成功后由 BROM 开启 JTAG_UNLOCK 位来打开 JTAG。

注：

JTAG_UNLOCK 位只在 BROM 中进行读写。BROM 退出时，会配置 BROM_PRIVILEGE_LOCK 为 1，此时对 JTAG_UNLOCK 进行写操作无效。。

5.2.4. 编程指南

5.2.4.1. 初始化流程

每次系统上电复位后，SID 自动读取所有 eFuse Cell 值到 eFuse Buffer，软件只需读取 eFuse Buffer 对应地址值即可。

注：

第一次烧写后，在不断电的情况下，eFuse Buffer 值不会自动更新，需通过软件读操作将对应地址的值读到寄存器。

5.2.4.2. eFuse 烧写流程

1. 检查 eFuse 控制寄存器 0x000 EFUSE_CTL 状态位，若为非空闲则等待，若都为空闲则继续第 2 步。状态位包括：
   - EFUSE_WRITE_START
   - EFUSE_READ_START
   - EFUSE_AUTO_STATUS
2. 配置要烧写的 eFuse 地址到 eFuse 地址寄存器 0x004 EFUSE_ADDR。
3. 配置要烧写的 eFuse 数据到 eFuse 写数据寄存器 0x008 EFUSE_WDATA。
4. 在 eFuse 控制寄存器 0x000 EFUSE_CTL 中，配置 EFUSE_WRITE_START 为 1 且在 EFUSE_OP_CODE 位写入 0xA1C，启动烧写流程。
5. 等待 EFUSE_WRITE_START 自动清零，硬件自动关闭 LDO。

为达到双备份目的，要求针对备份地址，即偏移 512bit 地址，重复步骤 1~步骤 5 完成烧写。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.2.4.3. eFuse 读取流程

1. 检查 eFuse 控制寄存器 0x000 EFUSE_CTL 状态位，若为非空闲则等待，若都为空闲则继续第 2 步。状态位包括：
   - EFUSE_WRITE_START
   - EFUSE_READ_START
   - EFUSE_AUTO_STATUS
2. 配置要读取的 eFuse_cell 地址到 eFuse 地址寄存器 0x004 EFUSE_ADDR 。
3. 在 eFuse 控制寄存器 0x000 EFUSE_CTL 中，配置 EFUSE_READ_START 为 1 且在 EFUSE_OP_CODE 位写入 0xA1C，启动读取流程。
4. 等待 EFUSE_READ_START 自动清零，即可读取 eFuse 读数据寄存器 (0x00C EFUSE_RDATA) 并获得 eFuse 的值。

5.2.5. SID 基地址

表 5–5 SID 基地址信息

模块名称	起始地址	结束地址	空间大小
SID	0x19010000	0x19010FFF	4 KB

5.2.6. 寄存器列表

表 5–6 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	EFUSE_CTL	eFuse 控制 （eFuse Control）	0x000 EFUSE_CTL
0x004	EFUSE_ADDR	eFuse 地址 （eFuse Address）	0x004 EFUSE_ADDR
0x008	EFUSE_WDATA	eFuse 写数据 （eFuse Write Data）	0x008 EFUSE_WDATA
0x00C	EFUSE_RDATA	eFuse 读数据 （eFuse Read Data）	0x00C EFUSE_RDATA
0x010	EFUSE_TIMING_LOW	eFuse 时序低位 （eFuse Timing）	0x010 EFUSE_TIMING_LOW
0x020	EFUSE_TIMING_HIGH	eFuse 时序高位 （eFuse Timing）	0x020 EFUSE_TIMING_HIGH

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–6 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0FC	SID_VER	SID 版本 （SID Version）	0x0FC SID_VER
0x200~0x23F	EFUSE_BUFFER	eFuse 数据 （EFUSE DATA）	0x200~0x23F EFUSE_BUFFER

5.2.7. 寄存器描述

5.2.7.1. 0x000 EFUSE_CTL

默认值：0x00000200			eFuse 控制 （eFuse Control）
位域	**类型**	**默认值**	**描述**
31:30	–	–	–
29	W1C	0x0	SID_ERROR SID 错误 • 0：正常 • 1：出现过 Busy 时启动读写
28	R/W	0x0	BROM_PRIV_LOCK BROM 特权锁 • 0：BROM 特权可用，软件可以使用相关特权功能。 • 1：BROM 特权关闭，软件无法使用相关特权功能。写 1 后在下次 POR 之前无法清零。 **注：** BROM 特权锁特权包括： • JTAG 解锁功能可使能。 BROM 中会配置该位为 1，确保相关特权功能仅在 BROM 中可用，其它软件无法更改；
27:16	WO	0x0	EFUSE_OP_CODE eFuse 操作码 为防止误操作，设置为写入 0xA1C 后允许 eFuse 进行读写操作。
15:14	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000200			eFuse 控制 （eFuse Control）
位域	**类型**	**默认值**	**描述**
13	RO	0x1	EFUSE_DATA_READY eFuse 数据就绪 • 0：eFuse 数据读取中 • 1：eFuse 数据准备就绪
12:8	RO	0x2	EFUSE_STATUS eFuse 状态机状态 • 1：开机自动读取中 • 2：空闲中 • 4：烧录中 • 8：读取中 • 空闲状态建议同步查询 EFUSE_DATA_READY。 • 写结束状态建议查询 EFUSE_WRITE_START。 • 读结束状态建议查询 EFUSE_READ_START。
7:5	–	–	–
4	R/WAC	0x0	EFUSE_READ_START eFuse 读启动寄存器 • 0：无操作 • 1：启动 eFuse 读操作 写该位时与 EFUSE_OP_CODE = 0xA1C 同时写入。写 1 启动 eFuse 读取，读取完该位自动清零。
3:1	–	–	–
0	R/WAC	0x0	EFUSE_WRITE_START eFuse 写启动寄存器： • 0：无操作 • 1：启动 eFuse 写操作 写该位时与 EFUSE_OP_CODE = 0xA1C 同时写入。 写 1 启动 eFuse 烧写，烧写完该位自动清零。期间会自动开关 LDO，无需配置开关 LDO。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.2.7.2. 0x004 EFUSE_ADDR

默认值：0x00000000			eFuse 地址（eFuse Address）
位域	类型	默认值	描述
31:9	–	–	–
6:0	R/W	0x0	EFUSE_ADDR eFuse 读写地址寄存器 全空间读写，以 byte 为单位，由于读写操作按照 32 位进行，低两位需配置为 0。

5.2.7.3. 0x008 EFUSE_WDATA

默认值：0x00000000			eFuse 写数据（eFuse Write Data）
位域	类型	默认值	描述
31:0	R/W	0x0	EFUSE_WDATA eFuse 写数据寄存器 **注：** eFuse 为单次烧写，默认未烧写时为 0，烧写为 1，后无法再变回为 0。该字段对应的 bit 为 1，则对应进行烧写，对应的 bit 为 0 即不进行烧写， 32 bits 可以分多次针对不同 bits 进行烧写。

5.2.7.4. 0x00C EFUSE_RDATA

默认值：0x00000000			eFuse 读数据（eFuse Read Data）
位域	类型	默认值	描述
31:0	RO	0x0	EFUSE_RDATA eFuse 读数据寄存器

5.2.7.5. 0x010 EFUSE_TIMING_LOW

默认值：0x04021FF1			eFuse 时序低位（eFuse Timing）
位域	类型	默认值	描述
31:24	R/W	0x04	TAEN_RD 单次读数据处理时间所占的时钟周期数

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x04021FF1			eFuse 时序低位（eFuse Timing）
位域	类型	默认值	描述
23:16	R/W	0x02	TRD 单次读数据时高电平所占的时钟周期数
15:8	R/W	0x1F	TAEN_PGM 单次写数据处理时间所占的时钟周期数
7:0	R/W	0xF1	TPGM 单次写数据时高电平所占的时钟周期数

5.2.7.6. 0x020 EFUSE_TIMING_HIGH

默认值：0x00000100			eFuse 时序高位（eFuse Timing）
位域	类型	默认值	描述
31:16	–	–	–
9:8	R/W	0x1	TAEN_PGM 单次写数据处理时间所占的时钟周期数。以 EFUSE_TIMING_LOW 寄存器的 [15]–[8] 位为低位与该值进行拼接得到正确值，例如 TAEN_PGM 正确默认值为 0x11f。
7:2	–	–	–
1:0	R/W	0x0	TPGM 单次写数据时高电平所占的时钟周期数。以 EFUSE_TIMING_LOW 寄存器的 [7]–[0] 位为低位与该值进行拼接得到正确值，例如 TPGM 正确默认值为 0x0f1。

5.2.7.7. 0x080 BROM_PRIV

默认值：0x00000000			BROM 特权（BROM Privilege）
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0	JTAG_UNLOCK JTAG 解锁 • 0：未启动 JTAG 解锁 • 1：启动 JTAG 解锁 仅在 JTAG_LOCK = 1 时有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			BROM 特权（BROM Privilege）
位域	类型	默认值	描述
			优先级高于 JTAG_LOCK（来自 eFuse），解锁功能仅在 BROM_PRIVILEGE_LOCK 为 0 时才有效。 **若 BROM_PRIVILEGE_LOCK 为 1，即使 JTAG_UNLOCK 设置为 1，也不会启动 JTAG 解锁。**

5.2.7.8. 0x0FC SID_VER

默认值：0x00000107			SID 版本（SID Version）
位域	类型	默认值	描述
31:0	RO	0x00000107	VERSION 模块版本。 V1.7

5.2.7.9. 0x200~0x23F EFUSE_BUFFER

默认值：0x00000000			eFuse 数据（EFUSE DATA）
位域	类型	默认值	描述
31:0	RO	0x0	EFUSE_BUFFER eFuse 数据 **芯片上电复位，会将 eFuse Cell 值同步到该区域。** **配置寄存器发起读操作，也会将 eFuse 值同步到该区域。**

5.3. Data Check Engine (DCE)

Data Check Engine (DCE) 模块是一种用于数据校验的硬件加速器，主要支持 CRC 校验和 SUM 校验功能。

5.3.1. 特性说明

- 可单独作为 AHB master 取数，支持最大 256M 数据进行计算
- 使用 CRC-32 多项式：0x4C11DB7

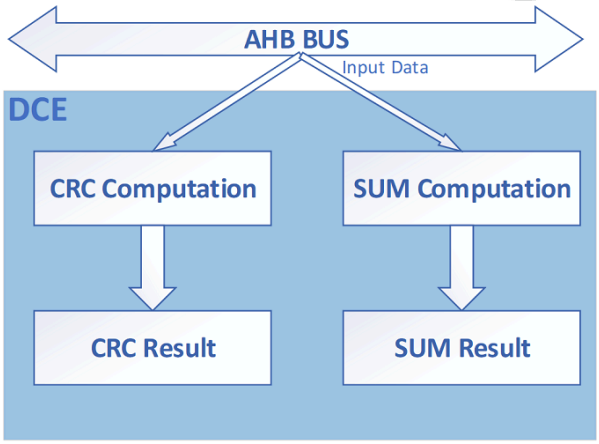
$$X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$$

- 支持可配置的 CRC 初始值

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 支持可配置的 CRC 结果异或值
- 支持 CRC 输入输出数据反转可配置
- SUM 校验输出为累加结果保留低 32 位
- 起始地址需 4 byte 对齐，数据长度以 byte 为单位

5.3.2. 原理框图



5.3.3. 功能描述

5.3.3.1. CRC 校验算法配置

CRC 校验算法的配置流程如下：

1. 通过 CRC _INIT 寄存器配置 CRC 初始值。
2. 通过 CRC _XOROUT 寄存器配置 CRC 结果异或值，输出结果前会与该值进行异或。
3. 选择硬件取数的方式处理数据。

   硬件取数以 Word 为单位进行取数，当尾端数据长度不足一个 Word 时，硬件会自动补零。
4. 通过寄存器配置是否反转输入数据，反转方式选择如下：

   - Byte In Word 每个 Word 里的 Byte 进行逆序处理。由于硬件以 Word 为单位取数，高位在前低位在后。所以使用需要注意，如需以 Byte 从低到高顺序运算，需要配置该反转。
   - Bit In Word 每个 Word 里的 Bit 进行逆序处理。
   - Bit In Byte 每个 Byte 里的 Bit 进行逆序处理，

   三种反转方式的优先级为 Byte In Word > Bit In Word > Bit In Byte。
5. 通过寄存器配置是否反转输出数据，反转方式选择如下：

   - Bit In Word 每个 Word 里的 Bit 进行逆序处理。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

关于输入输出反转运算的详细说明，可查看 CRC 算法的反转运算说明。

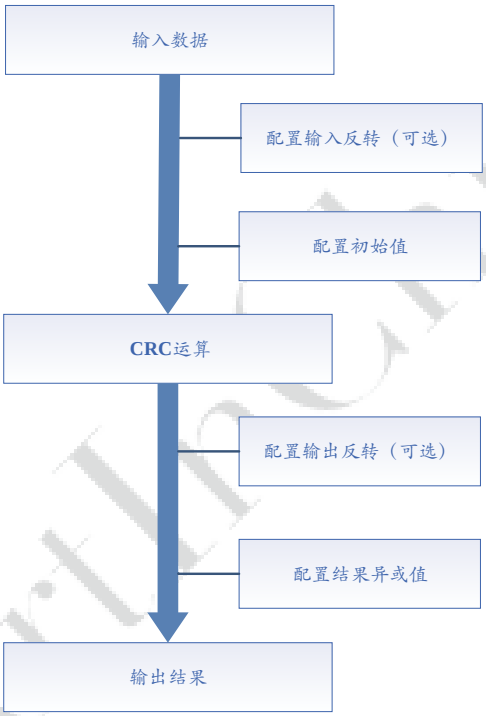


图 5–6 CRC 使用流程

5.3.3.2. CRC 算法的反转运算说明

CRC 算法涉及的反转运算的详细说明如下图所示：

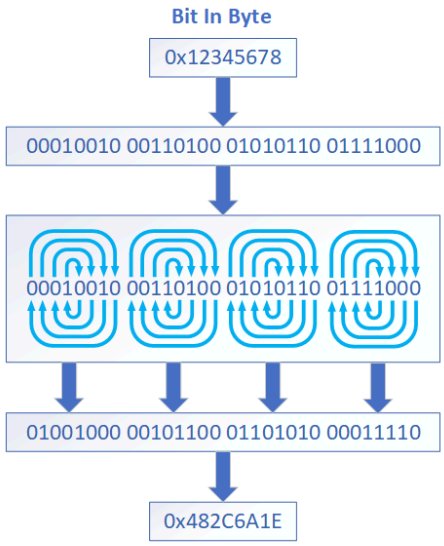


图 5–7 Bit In Byte 反转

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

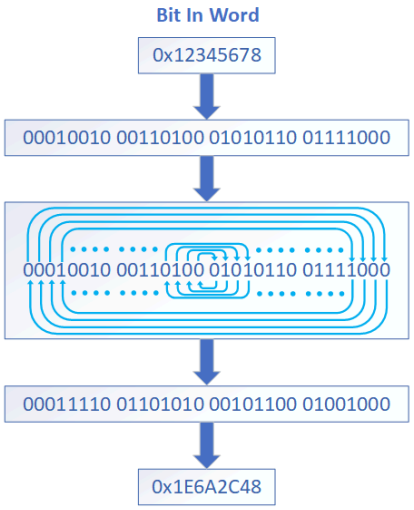


图 5–8 Bit In Word 反转

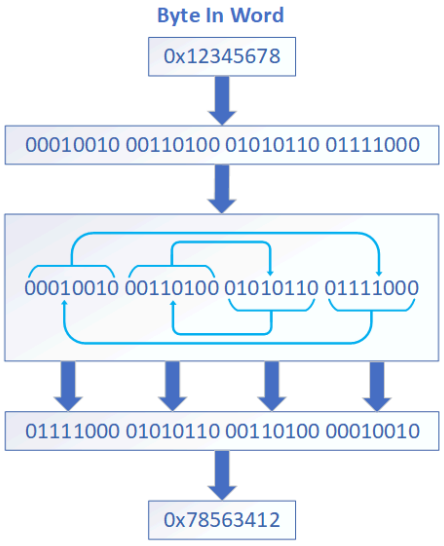


图 5–9 Byte In Word 反转

5.3.3.3. CRC 硬件运算流程

CRC 硬件运算流程如下所示：

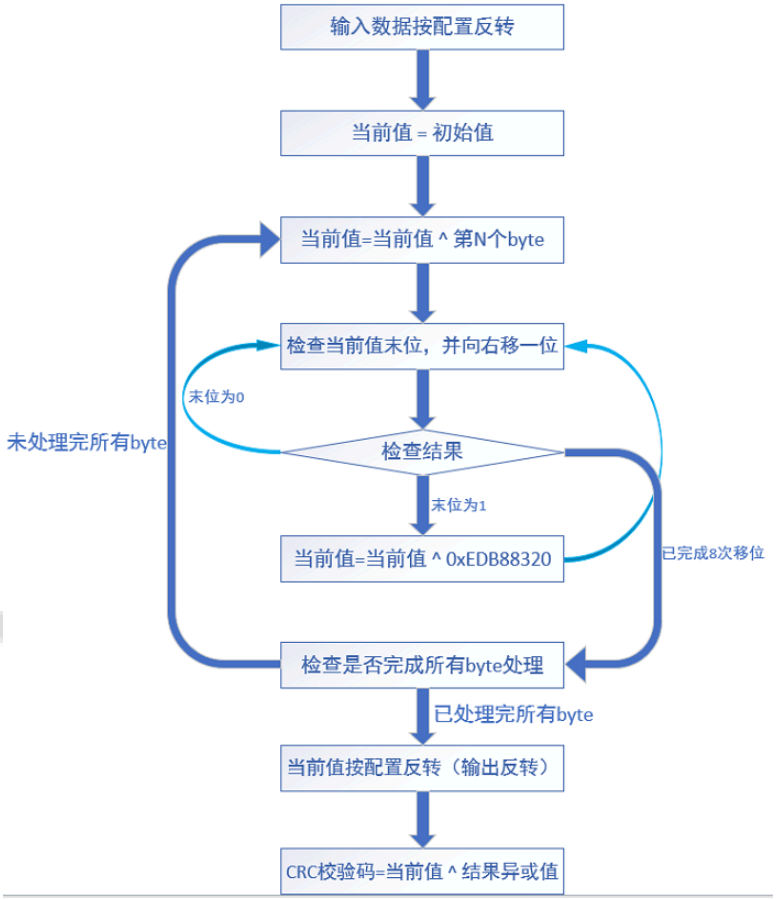
1. 按照配置，选择对输入数据进行输入反转或不反转。
2. 设置 CRC 初始值。

   CRC 初始值为当前值，当前值长度固定为 32 bit。
3. 将输入数据的第 n 个 Byte 与当前值进行异或，从第一个 Byte 开始。
4. 检查当前值最低 bit 是否为 1，并将该值向右移一位，末位丢弃，高位补零。
5. 如果最低 bit 为 0，重复 4 步；否则，将当前值与 0xEDB88320 进行异或。
6. 重复 4 到 5 步，直到总共完成了 8 次移位。至此，输入数据的第一个 Byte 处理完毕。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7. 重复 4 – 6 步，对输入数据的下一个 Byte 进行相同的处理，直至所有数据全部处理完毕。
8. 所有数据处理完毕后，当前值按照配置进行输出反转或不反转。
9. 将经过上面所有步骤处理后的当前值与结果异或值进行异或运算得出的即为最终的 CRC 校验码。

   图示如下：



5.3.3.4. SUM 校验

SUM 校验指的是把所需校验的数据段以 32 bits 为单位进行累加运算，并将累加结果保留低 32 位输出。尾端数据如不足 32 bits 则进行高位补零。

SUM 算法描述：

1. 以 32 bits 为单位按顺序依次对数据进行累加和。
2. 如第 32 bits 遇到需要进位的情况时，该次累加结束后丢弃进位得来的第 33 bits，下次加法运算依旧以 32 bits 进行。
3. 最终运算结果即为保留低 32 位的累加结果。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.3.4. DCE 基地址

表 5–7 DCE 基地址信息

模块名称	起始地址	结束地址	空间大小
DCE	0x10010000	0x10010FFF	4 KB

5.3.5. 寄存器列表

表 5–8 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	DCE_CTL	DCE 控制 （DCE_CTL）	0x000 DCE_CTL
0x004	DCE_CFG	DCE 配置 （DCE_CFG）	0x004 DCE_CFG
0x008	IRQ_EN	中断控制寄存器（IRQ_EN）	0x008 IRQ_EN
0x00C	IRQ_STA	中断状态寄存器（IRQ_STA）	0x00C IRQ_STA
0x0010	DATA_ADDR	地址配置寄存器（DATA_ADDR）	0x0010 DATA_ADDR
0x0014	DATA_LEN	数据长度配置寄存器（DATA_LEN）	0x0014 DATA_LEN
0x0040	DCE_RESULT	结果存储寄存器（DCE_RESULT）	0x0040 DCE_RESULT
0x080	CRC_CFG	CRC 配置寄存器（CRC_CFG）	0x080 CRC_CFG
0x0084	CRC_INIT	初始值配置寄存器（CRC_INIT）	0x0084 CRC_INIT
0x0088	CRC_XOROUT	结果异或值配置寄存器（CRC_XOROUT）	0x0088 CRC_XOROUT
0x00C0	CRC_RESULT	结果存储寄存器（CRC_RESULT）	0x00C0 CRC_RESULT
0x0140	SUM_RESULT	结果存储寄存器（SUM_RESULT）	0x0140 SUM_RESULT
0x0FFC	VERSION	DCE 版本号 （VERSION）	0x0FFC VERSION

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.3.6. 寄存器描述

5.3.6.1. 0x000 DCE_CTL

默认值：0x00000000			DCE 控制（DCE_CTL）
位域	类型	默认值	描述
31:1	–	–	–
0	R/WAC	0x0	CAL_ENABLE 计算使能 • 0：关闭 • 1：计算使能 当计算完成并将结果存到 Result 寄存器后，该位自动清零。可以通过读取该位表示 DCE 模块当前状态。

5.3.6.2. 0x004 DCE_CFG

默认值：0x00000000			DCE 配置（DCE_CFG）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R/W	0x0	MODE_SEL 算法选择 • 0x01：CRC • 0x02：SUM

5.3.6.3. 0x008 IRQ_EN

默认值：0x0			中断控制寄存器（IRQ_EN）
位域	类型	默认值	描述
31:27	–	–	–
26	R/W	0x0	DATA_LEN_ERR_EN 数据长度错误中断使能 • 0: 关闭中断 • 1: 打开中断

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0			中断控制寄存器（IRQ_EN）
位域	**类型**	**默认值**	**描述**
25	R/W	0x0	ADDR_ALIG_ERR_EN 地址非对齐错误中断使能 • 0: 关闭中断 • 1: 打开中断
24	R/W	0x0	ADDR_REQ_ERR_EN 请求地址错误中断使能 • 0: 关闭中断 • 1: 打开中断
23:2	–	–	–
1	R/W	0x0	SUM_FINISH_EN SUM 运算完成中断使能 • 0: 关闭中断 • 1: 打开中断
0	R/W	0x0	CRC_FINISH_ENCRC 运算完成中断使能 • 0: 关闭中断 • 1: 打开中断

5.3.6.4. 0x00C IRQ_STA

默认值：0x0			中断状态寄存器（IRQ_STA）
位域	**类型**	**默认值**	**描述**
31:27	–	–	–
26	R/W	0x0	DATA_LEN_ERR_STA 数据长度错误中断状态 • 0: 无中断 • 1: 有中断，表示数据长度过长或者跨界到非法地址 **注：** 若使能输入数据源为 DATA_INPUT 寄存器，则此位无效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0			中断状态寄存器（IRQ_STA）
位域	类型	默认值	描述
25	R/W	0x0	ADDR_ALIG_ERR_STA 地址非对齐错误中断状态 • 0: 无中断 • 1: 有中断，表示请求的地址为非 4 byte 对齐
24	R/W	0x0	ADDR_REQ_ERR_STA 请求地址错误中断状态 • 0: 无中断 • 1: 有中断，表示请求的地址为非法地址
23:2	–	–	–
1	R/W1C	0x0	SUM_FINISH_STA SUM 运算完成中断状态 • 0: 无中断 • 1: 有中断，表示运算完成
0	R/W1C	0x0	CRC_FINISH_STA CRC 运算完成中断状态 • 0: 无中断 • 1: 有中断，表示运算完成

5.3.6.5. 0x0010 DATA_ADDR

默认值：0x0			地址配置寄存器（DATA_ADDR）
位域	类型	默认值	描述
31:0	R/W	0x0	从存储空间获取数据的起始地址，需要 4 byte 对齐，即最低两位需要为 0

5.3.6.6. 0x0014 DATA_LEN

默认值：0x0			数据长度配置寄存器（DATA_LEN）
位域	类型	默认值	描述
31:29	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0			数据长度配置寄存器（DATA_LEN）
位域	类型	默认值	描述
28:0	R/W	0x0	从存储空间获取数据的长度，最长支持 256 MByte

5.3.6.7. 0x0040 DCE_RESULT

默认值：0x0			结果存储寄存器（DCE_RESULT）
位域	类型	默认值	描述
31:0	RO	0x0	运算结果（如果两种算法同时使能，此处存储 CRC 算法的结果）

5.3.6.8. 0x080 CRC_CFG

默认值：0x0000000b			CRC 配置寄存器（CRC_CFG）
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x1	INPUT_BYTE_IN_WORD_REV 输入数据反转，指输入数据每个 Word 里的 Byte 进行逆序处理。由于硬件以 Word 为单位取数，高位在前低位在后。如需按数据的 Byte 从低到高顺序运算，需要配置该反转 • 0：禁用 • 1：使能 输入数据三种反转的优先级为 Byte In Word > Bit In Word > Bit In Byte
2	R/W	0x0	INPUT_BIT_IN_WORD_REV 输入数据反转，指输入数据每个 Word 里的 Bit 进行逆序处理 • 0：禁用 • 1：使能 输入数据三种反转的优先级为 Byte In Word > Bit In Word > Bit In Byte
1	R/W	0x1	INPUT_BIT_IN_BYTE_REV 输入数据反转，指输入数据每个 Byte 里的 Bit 进行逆序处理 • 0：禁用 • 1：使能 输入数据三种反转的优先级为 Byte In Word > Bit In Word > Bit In Byte
0	R/W	0x1	OUTPUT_BIT_IN_WORD_REV

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000000b			CRC 配置寄存器（CRC_CFG）
位域	类型	默认值	描述
			输出数据反转，指输出数据每个 Word 里的 Bit 进行逆序处理 • 0：禁用 • 1：使能

5.3.6.9. 0x0084 CRC_INIT

默认值：0xFFFFFFFF			初始值配置寄存器（CRC_INIT）
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	CRC 初始值

5.3.6.10. 0x0088 CRC_XOROUT

默认值：0xFFFFFFFF			结果异或值配置寄存器（CRC_XOROUT）
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	CRC 结果异或值

5.3.6.11. 0x00C0 CRC_RESULT

默认值：0x0			结果存储寄存器（CRC_RESULT）
位域	类型	默认值	描述
31:0	RO	0x0	CRC 运算结果

5.3.6.12. 0x0140 SUM_RESULT

默认值：0x0			结果存储寄存器（SUM_RESULT）
位域	类型	默认值	描述
31:0	RO	0x0	SUM 运算结果

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.3.6.13. 0x0FFC VERSION

默认值：0x00000100			DCE 版本号（VERSION）
位域	类型	默认值	描述
31:0	RO	0x00000100	Version 模块版本号，采用 BCD 码显示，V1.0

ArtInChip

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6. 启动

6.1. 模块概述

BROM 程序的位置从地址 0x3000_0000 处开始，大小 64 KB。芯片在上电复位 (POR) 时即从地址 0x3000_0000 处按照选择的启动类型和启动介质开始执行启动指令。

BROM 程序支持下列启动相关功能：

启动介质选择	• eMMC • SD Card • SD Card FAT32/exFAT • SPI NAND • SPI NOR
eFuse 中的 BROM 配置区域	可通过 eFuse 选择启动介质，在没有设置相关选择 eFuse 的情况下，则按照固定顺序逐个介质尝试启动。 若设置有相关选择 eFuse， 启动失败时会直接进入升级模式。
烧录和升级模式	• 通过 UART 烧录 • 通过 SD 卡升级

6.2. 选择启动类型

BROM 支持以下启动类型：

- 正常启动模式，即 BROM 从启动介质中读取并且执行镜像文件进行启动。

  正常启动支持多种启动介质，用户可以通 过 eFuse 烧录选择固定的启动介质。如果用户未设置固定启动介质，BROM 则按照 图 6–1 : BROM 默认的启动介质顺序 执行启动。关于如何设置固定启动介质，请查看使用 eFuse 配置启动介质。

- 启动进入升级模式，即 BROM 在所有启动介质中均未读取到合法的启动镜像则进入升级模式。

  满足下列任意条件，可直接启动进入升级模式：

  - 从所有的启动介质，都没有读取到合法的启动镜像
  - 检测到 Bootpin 或 WRI 配置进入升级模式

  在升级模式下，用户可通过以下方式烧录升级镜像：

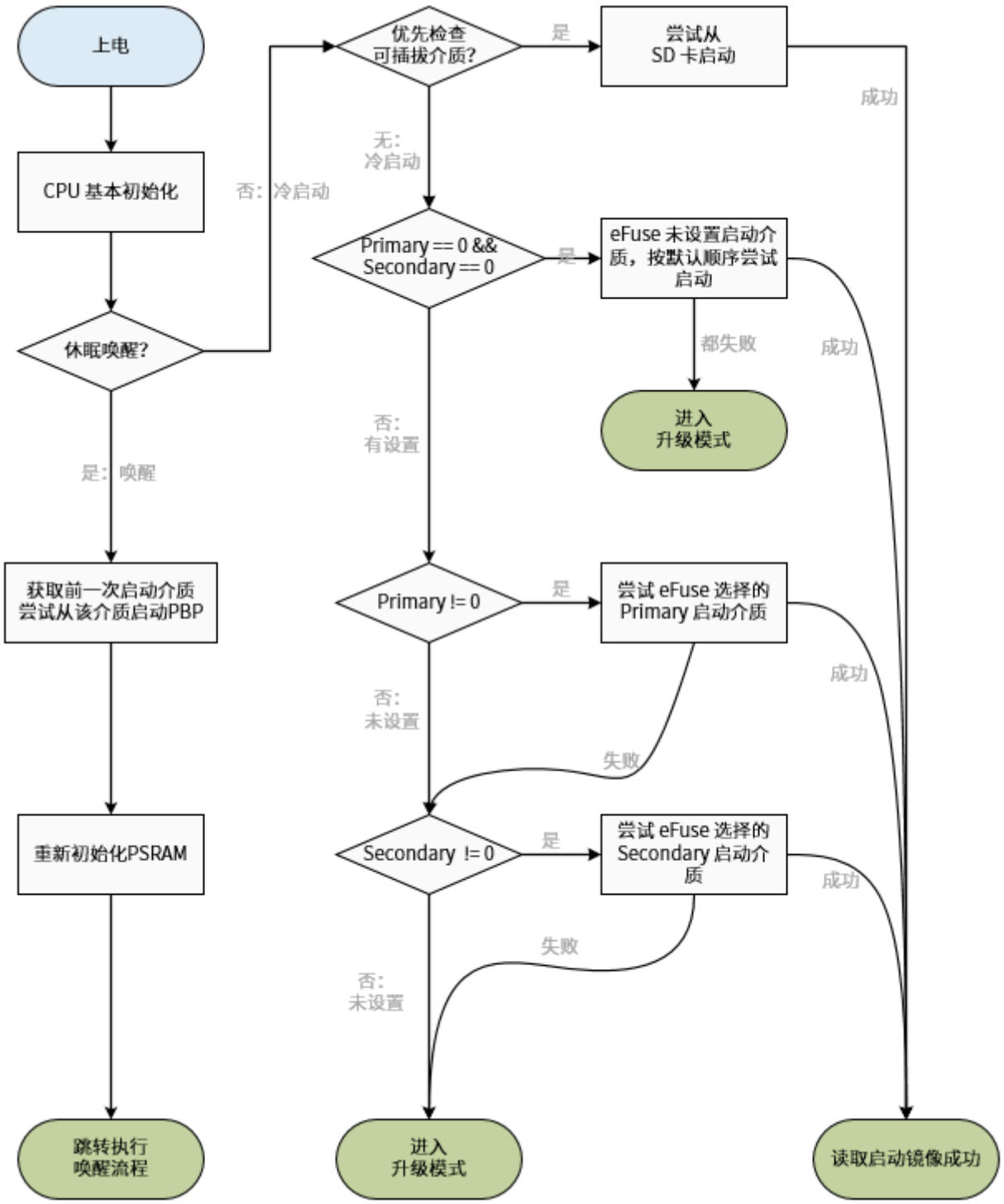
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- USB 升级
- SiP Flash 烧录：

  直接读写 SiP SPI Flash，仅对合封了 SPI Flash 的芯片有效。在此种模式下，芯片将合封在内部的 SPI Flash 引脚映射到外部，使用特制的板卡，可以使用烧录器对内部的 SPI Flash 进行直接读写。

- 唤醒

6.2.1. 启动流程



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6.3. 正常启动模式

6.3.1. 启动介质选择

BROM 程序支持多种启动介质。在上电复位之后，BROM 需要确定从哪种启动介质开始启动：

1. 通过 eFuse 配置固定的启动介质

   用户可以 正常启动模式选择固定的启动介质。启动过程中，BROM 会读取对应的配置， 尝试从选择的启动介质进行启动。

   如果从指定的 primary boot device & secondary boot device 启动失败，则不再从其他介质尝试启动，直接进入升级模式。

2. 默认的启动介质顺序

   如用户未通过 eFuse 配置固定的启动介质，BROM 则按照以下默认的启动介质顺序逐一尝试启动：

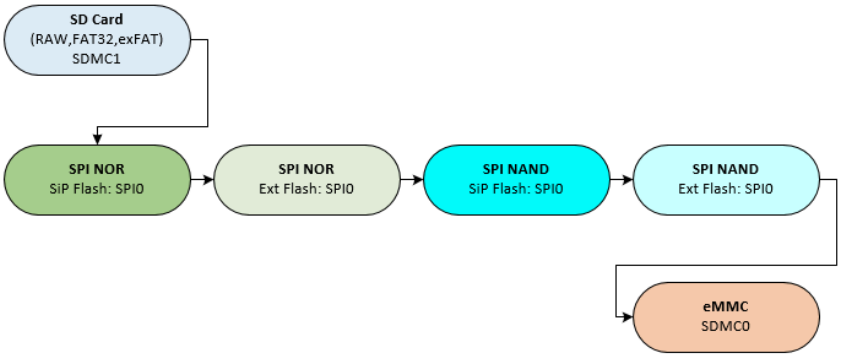


图 6–1 BROM 默认的启动介质顺序

> **注：**
>
> 如果 BROM 通过上述启动介质顺序执行启动时均未成功，则需要进入烧录和升级模式。

6.3.2. 使用 eFuse 配置启动介质

用户可以通过配置 eFuse 中的以下三个字段选择固定的启动介质：

1. **可插拔介质优先检查阶段**：BROM 跳过可插拔介质。

   BROM 在启动过程中首先执行 SD 卡 检查，检查是否有插入可启动的 SD 量产卡，如有，则优先运行 SD 卡中的固件。

   该阶段可以通过设置 eFuse 中的 **Skip SD/UDISK Phase** 跳过。如跳过该阶段，可加快启动速度。

2. **Primary boot device**：通过 eFuse 烧录首选启动介质。如果用户烧录了 “Primary boot device” 字段且值有效，BROM 直接尝试从该字段指定的介质读取固件。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

3. **Secondary boot device**：通过 eFuse 烧录次选启动介质。

   如果用户没有烧录有效的 **Primary boot device** 值，或者 BROM 从 **Primary boot device** 读取固件失败且 **Secondary boot device** 值有效，则尝试从 **Secondary boot device** 指定的介质读取固件。

关于 eFuse 中的启动配置，可查看 正常启动模式。

BROM 在执行启动的过程中，对相同的启动介质只会尝试一次启动。

如果 **Primary boot device** 和 **Secondary boot device** 都设为 SD 卡启动且未设置跳过前置的 SD 卡启动阶段，按照流程，BROM 会尝试从 SD 卡启动三次，但是 BROM 会记录是否已经尝试过通过该介质启动，如果尝试过则不再尝试。因此实际上 BROM 只会尝试一次，后续两次直接被跳过。启动介质的有效值如下表所示：

表 6–1 启动介质索引值

eFuse 启动介质索引值	描述
0x0	默认值，没有配置启动介质，按照固定顺序尝试
0x1	SPI NAND（仅支持 SPI0 启动）
0x2	SPI NOR（仅支持 SPI0 启动）
0x3	SDMC0 eMMC
0x4	SDMC1 SD Card
其它	无效值，等同 0x0

6.3.3. eFuse 中的 BROM 配置区域

下表列出了 eFuse 中的 64 位 BROM 配置位域及其详情：

位域	字段	默认值	功能描述
31:26	–	–	–
25:	Secure enc enable	0	0: 安全加密功能未使能 1: 安全加密功能使能
24:	Secure sign enable	0	0: 安全签名功能未使能 1: 安全签名功能使能
23:	SPI_ENC_EN	0	0: SPI ENC 不使能 1: SPI ENC 使能
22	USB speed	0	0: Hign speed 1: Full speed
21	Jtag lock	0	0: JTAG 可用

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

位域	字段	默认值	功能描述
			1: 硬件关闭 JTAG
20	SDMC ext_mux_div	0	设置 SDMC 外部时钟选择 • 0: Ext DIV 为 1 • 1: Ext DIV 为 2
19:18	SDMC sample phase	0	设置 SDMC 采样时钟的相位 • 0: 0 度 • 1：90 度 • 2：180 度 • 3：270 度
17:16	SDMC drive phase	0	设置 SDMC 驱动时钟的相位 • 0: 180 度 • 1：270 度 • 2：0 度 • 3：90 度
15	CPU High speed enable	0	0: BROM CPU 24 MHz，AXI/AHB 60 MHz (待定) 1: BROM 设置 CPU 216 MHz，AXI/AHB 200 MHz （待定）
14	Checksum disable	0	0: BROM 校验所读取镜像的 32 位累加校验和。 1: BROM 不校验所读取镜像的 32 位累加校验和。
13	PLL_FRA0 disable	0	0: PLL_FRA0 使能，默认输出频率 792 MHz 1: PLL_FRA0 关闭
12	PLL_INT0 disable	0	0: PLL_INT1 使能，默认输出频率 960 MHz（待定） 1: PLL_INT1 关闭
11	SPI DMA disable	0	0: SPI NOR/SPI NAND 读取数据时，使用 DMA 1: SPI NOR/SPI NAND 读取数据时，不使用 DMA
10	HWChecksum disable	0	0: BROM 启动时，使用 DCE 来校验启动镜像 1: BROM 启动时，不使用 DCE 来校验启动镜像
9	SD/eMMC DMA disable	0	0: SD/eMMC 读取数据时，使用 DMA 1: SD/eMMC 读取数据时，不使用 DMA
8	Skip SD Phase	0	0: 启动时，总是先尝试从 SD Card 启动。用于量产或开发调试 1: 启动时，直接按照选定的启动介质进行启动

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

位域	字段	默认值	功能描述
7:4	Secondary boot device	0	次选启动介质，具体值参考 `ref_to_efuse_boot_device_val_1805`
3:0	Primary boot device	0	首选启动介质，具体值参考 `ref_to_efuse_boot_device_val_1805`

6.3.4. SD/eMMC 启动

芯片包含下列 SDMC 控制器：

介质	描述
eMMC	• 支持 eMMC1.2 ~eMMC 5.1 • 默认使用 26 MHz 和 线模式读取数据，如果读取数据过程失败，则尝试 6 MHz 和 1 线模式 • 从 UDA 分区启动，不支持从 eMMC 的两个 Boot partition 分区启动
SD Card	• 支持 SD 1.0 以及以后的版本 • 工作电压 3.3 V • 默认使用 25 MHz 和 线模式启动，如果读取数据过程失败，则尝试 6 MHz 和 1 线模式 • 主要用于开发者调试、工厂量产和升级

注：

此处标记的接口频率（25 MHz、26 MHz）为协议中指明的 Legacy 模式的频率，实际工作频率以除频结果为准，通常在 24 MHz 附近。

6.3.4.1. 分区和启动流程

固件在 SD/eMMC 中统一使用 GPT (GUID Partition Table) 的方式进行分区存储，默认的存储分区排列如下表。

本节只讨论 BROM 涉及的前两个分区，其中保存了第一级引导程序及其备份程序，大小固定为每个分区 KB。后续分区及内容可以根据不同的应用进行规划 。

区域	大小/位置	备注
GPT Header	17 KB (LBA0 ~ LBA33)	–
…	…	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

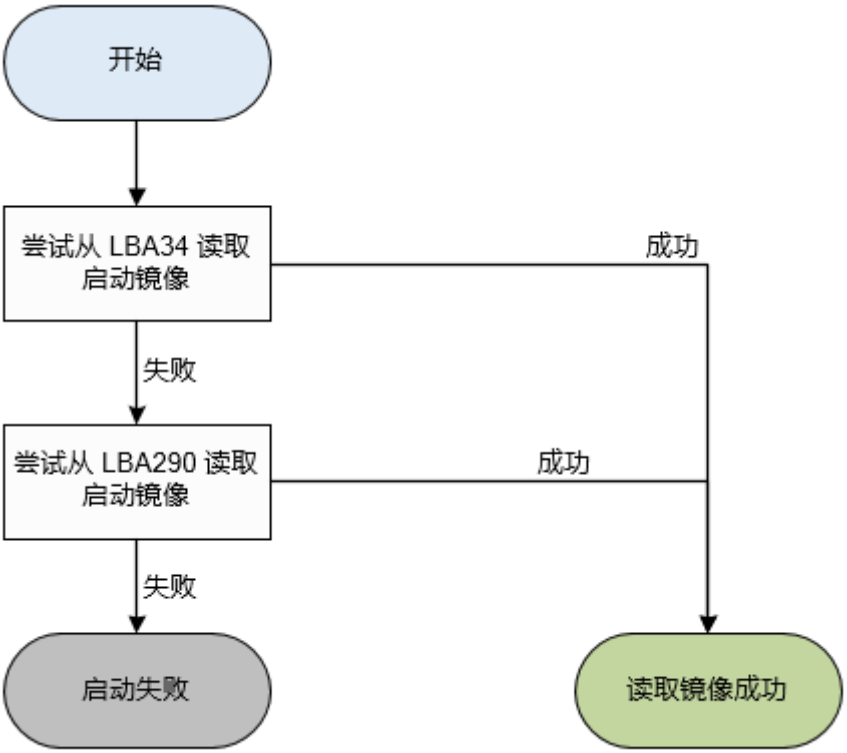


图 6–2 SD/eMMC 读取启动固件

6.3.4.2. SDMC 控制器初始化

在 SD/eMMC 启动的过程中，首先要对控制器进行初始化，主要几个步骤：

1. Pinmux 配置
2. SDMC 时钟频率初始化
3. SDMC 内部 DMA 初始化
4. Reset SDMC（FIFO/DMA）
5. 清除 SDMC 内部中断，配置 DMA trigger threshold

6.3.4.3. SD/eMMC 类型识别

在进行数据读取前，首先要识别当前插入的卡的类型。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

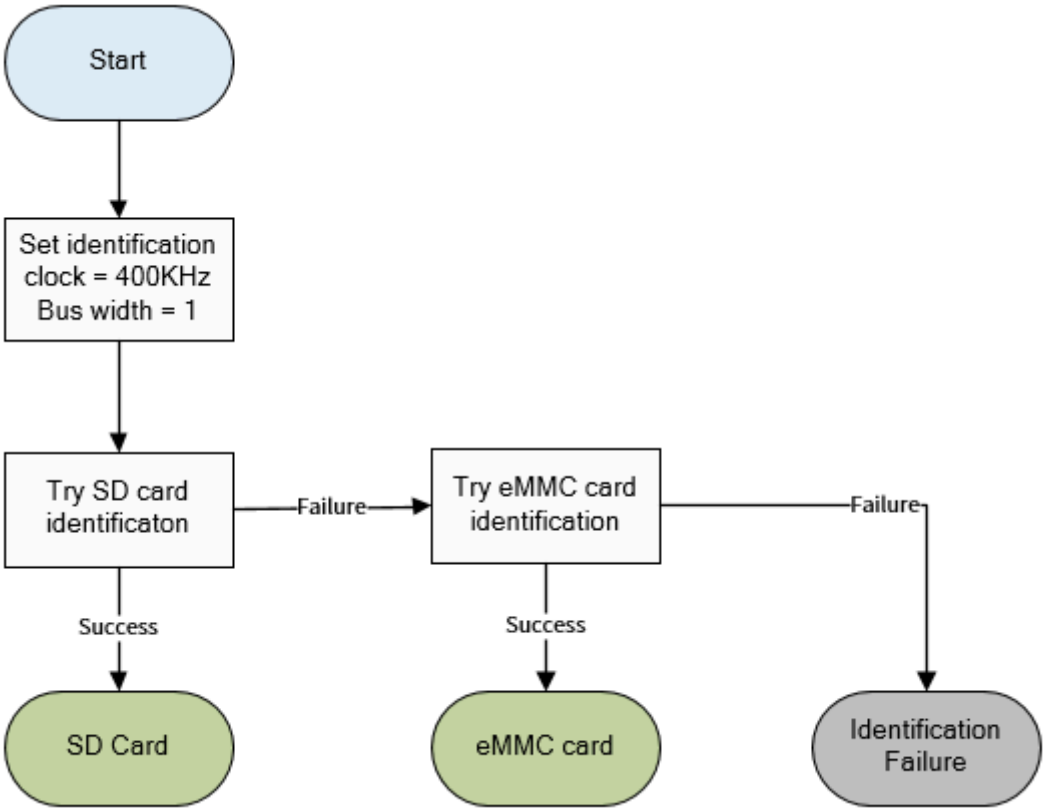


图 6–3 SD/eMMC 的类型识别

在卡识别阶段，设置频率为 400KHz，1–bit 模式。

区分 SD 卡和 eMMC 时，可以在 IDLE 状态下，通过发送 CMD8 的方式进行测试。从 SD v2.0 开始， SD 卡都支持 CMD8（SD_CMD_SEND_IF_COND），而在 IDLE 状态下 eMMC 是不响应该命令的，因此通过测试则表明该卡为 SD。

对于 eMMC，在上电后进入 IDLE 状态（由于没有启用 Boot partition，直接进入 IDLE 状态）， 在该状态下卡响应 CMD1（MMC_CMD_SEND_OP_COND），而 SD 卡是不响应该命令的。

因此通过在 IDLE 状态发送不同命令，可以区分具体是什么类型的卡。

6.3.4.4. SD 卡版本的识别

SD 卡识别需要获取的信息包括：

- 卡的版本类型
- 卡的容量类型 High Capacity or Standard Capacity
- 支持的工作电压

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

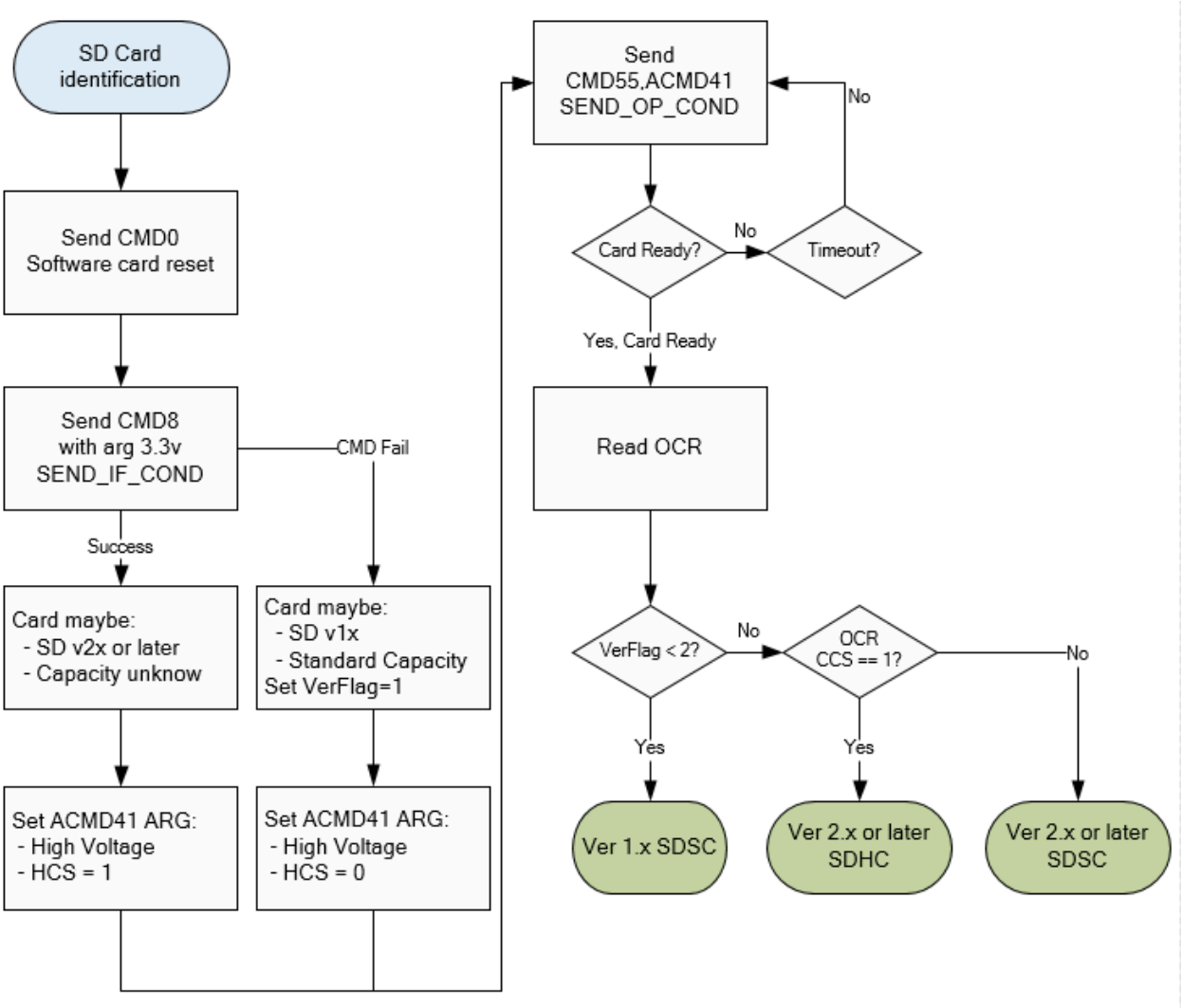


图 6–4 SD 卡能力的识别

ACMD41 (APP_SEND_OP_COND) 是 SD 卡开始初始化的命令，通过该命令让 SD 开始初始化， 并且读取关于 SD 卡的 OCR(Operation Conditions Register)信息。

发送 ACMD41 命令时，需要将参数中的 HCS(Host Capacity Support) 比特设置为 1， 表示 Host 支持 SDHC 或 SDXC。

ACMD41 命令需要重复发送，轮询 SD 卡是否初始化完成。通过读取 Response 中的 OCR 寄存器 Busy 比特位判断是否完成初始化，值为 1 表示已经完成初始化。

最后通过 OCR 寄存器的 CCS(Card Capacity Status) 比特位来判断该卡是否为 SDHC 或 SDXC.

由于 BROM 不会使用 UHS–1 的模式进行工作，因此不需要关心其它信息。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6.3.4.5. SD 卡的配置

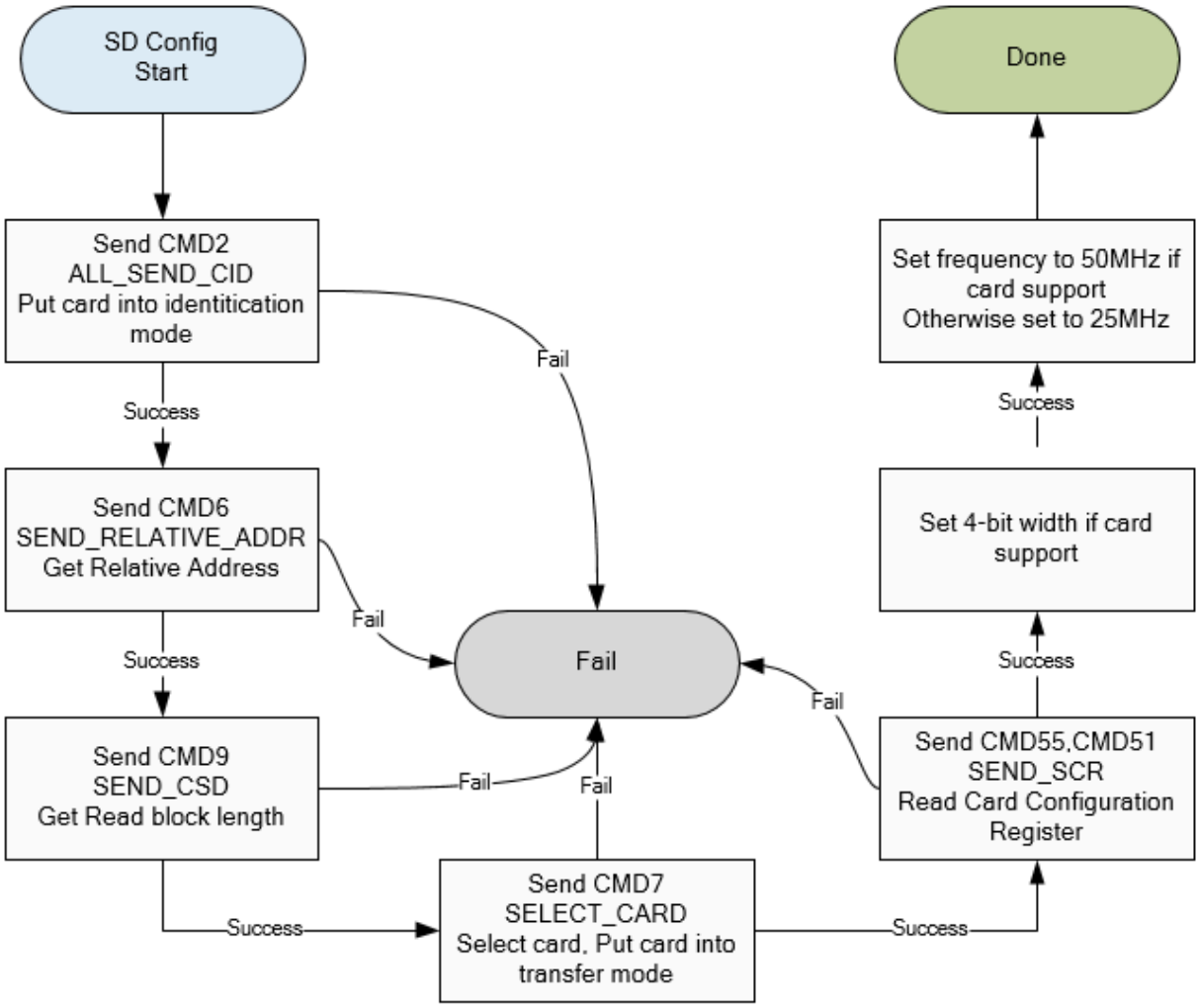


图 6–5 SD 卡配置流程

在进行卡的配置时，主机首先需要发送 CMD2(ALL_SEND_CID)，读取卡的唯一 ID， 并且让卡进入 Identification 状态。

然后主机发送 CMD3(SEND_RELATIVE_ADDR) 命令，询问卡的地址 RCA(Relative Card Address)， 该地址在后续的传输模式中需要使用，用来寻址要进行操作的卡。

发送 CMD9 (SEND_CSD)，让卡发送 CSD(Card Specific Data)。CSD 提供了如何访问 SD 卡的信息， 可以读取到关于 Read block length 相关的信息。

发送 CMD7(SELECT_CARD) 命令，通过指定 RCA 来选中具体的 SD 卡，并且让 SD 卡进入传输模式。

发送 CMD51(APP_SEND_SCR) 命令，读取卡的 SCR(SD Configuration Register) 。 SCR 包含卡实现的 Spec 版本，数据总线位宽等信息。

通过上述配置和命令读取的信息，可以确定当前 SD 卡的确切版本，以及数据位宽信息。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6.3.4.6. eMMC 的版本识别和配置

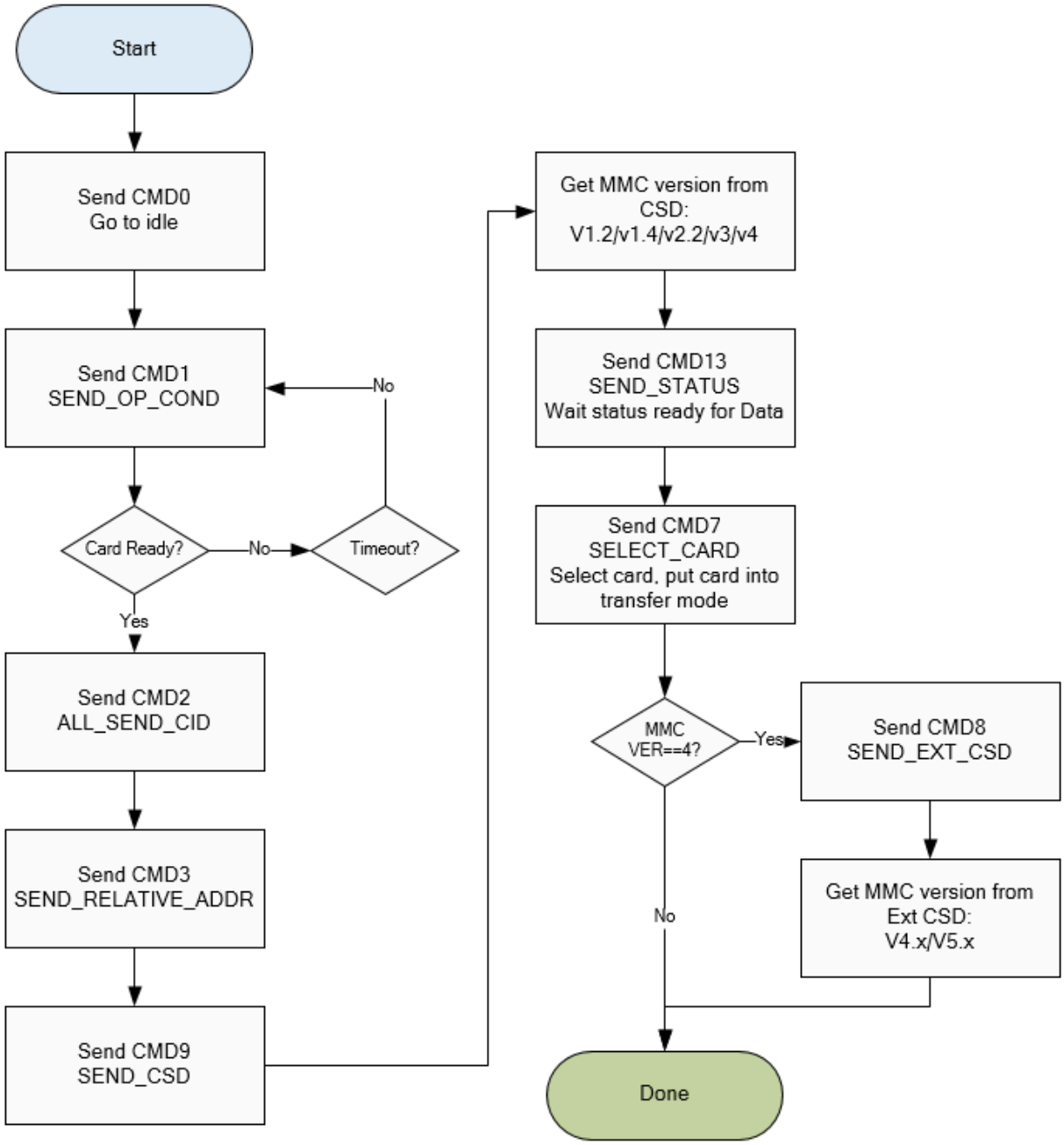


图 6–6 eMMC 的版本识别和配置

上述流程中，获取 eMMC 相关信息的地方有两个，分别是发送 CMD9 读取 CSD 和 CMD8 读取 ext CSD。 通过读取的 CSD 数据，可以获取关于 eMMC 的详细版本信息，以及其它参数。

经过上述流程，eMMC 进行了初始化，并且进入传输模式，可以进行数据传输。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6.3.4.7. SD/eMMC 数据的读取

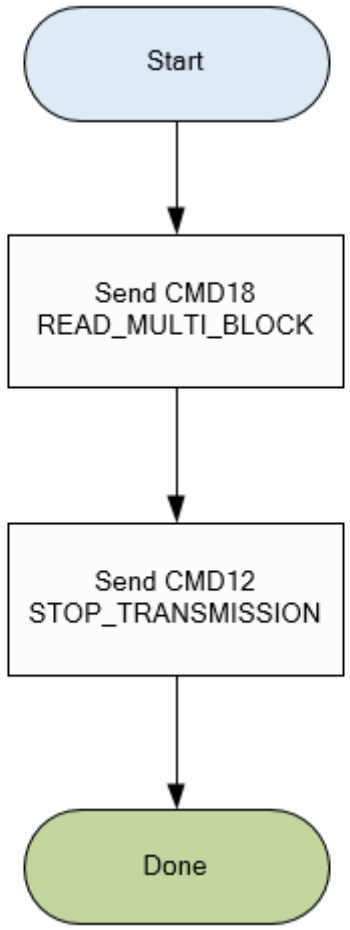


图 6–7 SD/eMMC 数据读取流程

BROM 在读取 SD/eMMC 数据时，以 Block 为单位，统一使用 READ_MULTI_BLOCK 命令进行读取。 读取完毕后发送 STOP_TRANSMISSION 结束读取动作。

在读取数据的策略上，采取兼容性较好的方式进行。

对于 SD 卡，首先通过 400 KHz 和 1 线模式进行识别和配置。数据传输时首先使用 SD Legacy 的方式， 25MHz 和 4 线模式尝试读取。如果读取失败，则转为 6 MHz 和 1 线模式进行读取。如果都失败则放弃。

对于 eMMC，首先通过 400 KHz 和 1 线模式进行识别和配置。数据传输时首先使用 MMC HS 的方式， 26 MHz 和 4 线模式尝试读取。如果读取失败，则转为 6 MHz 和 1 线模式进行读取。如果都失败则放弃。

为了实现的简单和兼容性上的考虑，其它更快的模式并没有使用。

6.3.4.8. eMMC 启动的烧录配置

eMMC 烧录时需要确认下列 CSD 配置。 PARTITION_CONFIG(Ext CSD[179) 应该保持默认配置：

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Reserved	BOOT_ACK	BOOT_PARTITION_ENABLE			PARTITION_ACCESS		
	R/W/E	R/W/E			R/W/E_P		

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

其中：

- BOOT_ACK: 0x0, No boot acknowledge send(Default)
- BOOT_PARTITION_ENABLE: 0x0, Device not boot enabled(Default)
- PARTITION_ACCESS: 0x0, No access to boot partition(Default)

6.3.5. SPI NAND 启动

在常见的方案中，通常划出前面 4 个 Block 作为保存第一级引导程序的保存分区，并且在每个 Block 中保存一份启动镜像。本芯片的实现方案有一些不同。

6.3.5.1. 候选启动块

本方案中同样划出前面 4 个 Block 作为第一级引导程序的保存区域，这个区域称为显式的第一级引导程序保存区域，进行 MTD 分区时，应该将其预留为启动分区。

除此之外，本方案还另外定义了 14 个索引号为偶数的 Block 作为保存第一级引导程序的候选块，这 14 个块从 NAND 的前 1024 个块中随机选取。对于块大小为 128 K 的 NAND，候选块分布在前 128 MB，对于块大小为 256 KB 的 NAND，候选块分布在前 256 MB。

如下表，总共有 18 个 Block 作为候选启动块。这些启动块的使用规则是：

1. 按照优先顺序，逐个检查是否为好块
2. 按顺序选出 4 个好块作为启动块，分别写入启动镜像
3. 对于后 14 个候选块，如果被选中作为启动块，则在烧录启动镜像时将其标记为坏块，以及启动块的特殊标记。标记为坏块的目的是防止其它应用再次使用该块而导致启动镜像被破坏
4. 如果表中所列候选块都是坏块，该 SPI NAND 无法作为启动器件使用

表 6–2 候选启动块列表

优先顺序	Block ID	说明
1	0	启动分区内，优先使用，保存启动镜像备份 1
2	1	启动分区内，优先使用，保存启动镜像备份 1
3	2	启动分区内，优先使用，保存启动镜像备份 1
4	3	启动分区内，优先使用，保存启动镜像备份 1
5	202	如果是好块，则作为启动块。写入启动镜像后标记为坏块
6	32	如果是好块，则作为启动块。写入启动镜像后标记为坏块
7	312	如果是好块，则作为启动块。写入启动镜像后标记为坏块
8	296	如果是好块，则作为启动块。写入启动镜像后标记为坏块

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–2 候选启动块列表 (续)

优先顺序	Block ID	说明
9	142	如果是好块，则作为启动块。写入启动镜像后标记为坏块
10	136	如果是好块，则作为启动块。写入启动镜像后标记为坏块
11	392	如果是好块，则作为启动块。写入启动镜像后标记为坏块
12	526	如果是好块，则作为启动块。写入启动镜像后标记为坏块
13	452	如果是好块，则作为启动块。写入启动镜像后标记为坏块
14	708	如果是好块，则作为启动块。写入启动镜像后标记为坏块
15	810	如果是好块，则作为启动块。写入启动镜像后标记为坏块
16	552	如果是好块，则作为启动块。写入启动镜像后标记为坏块
17	906	如果是好块，则作为启动块。写入启动镜像后标记为坏块
18	674	如果是好块，则作为启动块。写入启动镜像后标记为坏块

准备这些候选块的目的是为了增强 BROM 对各种品质 SPI NAND 的适应性。 虽然每个厂商都宣称 NAND 的前面几个块质量较好的，但是在实际应用中，不可避免会遇到前面 4 个候选块为坏块的场景。 并且 NAND 出现坏块时，通常会出现连续坏块。因此这里设计 18 个候选块时， 后 14 个块是随机选取的。这样既兼容传统用法，方便理解和使用，又在坏块较多的情况下，提高可启动的概率。

注：

在正常情况下，烧录的 SPI NAND 前面四个块为好块，则仅有前面四个块被用作启动块， 后面的 14 个候选块不需要保留，可以作为其它用途。

6.3.5.2. Page table

烧录在启动块上的数据并不仅仅是启动镜像，还包括一个页索引表 (Page Table)。Page Table 的目的是构建一个全局的索引表，通过该索引表，可以找到所有保存备份镜像的 Page 的地址 (PA)。 这样 BROM 一旦读取到正确的 Page Table，就可以直接读取到所有备份镜像，减少尝试的时间。

Page Table 总是保存在启动块的 Page0 中。启动块中数据的分布如下。

表 6–3 启动块中的 Page 数据

页号	内容
Page 0	保存 Page Table (2 KB) 的数据，仅使用前 2 KB

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–3 启动块中的 Page 数据 (续)

页号	内容
Page 1	启动镜像的第 1 个 2 KB/ 4 KB 数据
Page 2	启动镜像的第 2 个 2 KB/ 4 KB 数据
Page 3	启动镜像的第 3 个 2 KB/ 4 KB 数据
Page 4	启动镜像的第 4 个 2 KB/ 4 KB 数据
……	……

⚠ 警告



- 本方案只支持 Page 大小为 2KB 和 4KB 的 SPI NAND。
-

Page Table 中包括一个头信息，以及所有备份镜像所在的页地址。其格式如下表所示。

区域	名字	类型	字节	备注
Head	Magic	CHAR	4	“AICP” 标记
	Entry Count	U16	2	启动镜像占用的 Page 数量
	Page Size	U16	2	当前 SPI NAND 的 Page Size
	Page per block	U8	1	当前 SPI NAND 中，一个块的页数量
	Blocks	U8	1	当前 SPI NAND 的块数量 = Blocks * 512
	Planes	U8	1	当前 SPI NAND 的 Plane 数量
	Padding	U8	1	
Data 0	Image0 Data 0 Address	U32	4	启动镜像第 0 个 Page 数据保存在 Block0/Block1 中的 Page 地址
	Image1 Data 0 Address	U32	4	启动镜像第 0 个 Page 数据保存在 Block2/Block3 中的 Page 地址
	Data 0 Checksum	U32	4	启动镜像第 0 个 Page 数据的 32 位校验和
Data 1	Image0 Data 1 Address	U32	4	启动镜像第 1 个 Page 数据保存在 Block0/Block1 中的 Page 地址
	Image1 Data 1 Address	U32	4	启动镜像第 1 个 Page 数据保存在 Block2/Block3 中的 Page 地址
	Data 1 Checksum	U32	4	启动镜像第 1 个 Page 数据的 32 位校验和
…	…	…	…	…

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

此处中的 Block0、Block1、Block2、Block3 是指选定的四个候选块。

使用 Page Table，除了可以快速定位启动备份镜像在 SPI NAND 中的位置，还可以提高启动成功的概率。 在极端情况下，可能出现四个启动块都在使用过程中变成坏块的情况，BROM 无法从单个块中读取完整启动镜像。 借助 Page Table 的信息，只要不出现同一块镜像数据在 4 个启动块中都出现损坏的情况， 此时 BROM 还可以通过组织分布在不同启动块中没有损坏的 Page 数据，重建出一个完整的启动镜像。

6.3.5.3. SPI NAND 的启动流程

SPI NAND 启动时，首先按照上述的候选块顺序，逐个尝试从候选启动块读取 Page Table。一旦找到可以用的 Page Table，就可以找到备份镜像保存的页地址 (PA)。 接下来尝试从单个启动块中读取完整的备份镜像。所有备份镜像，逐个尝试。 如果 4 个启动块中的备份镜像都出现读取错误，这时可以尝试将 4 个启动块中没有出错的 Page 数据进行组合的方式，重建完整的启动镜像。 如果都失败，则从 SPI NAND 启动失败。

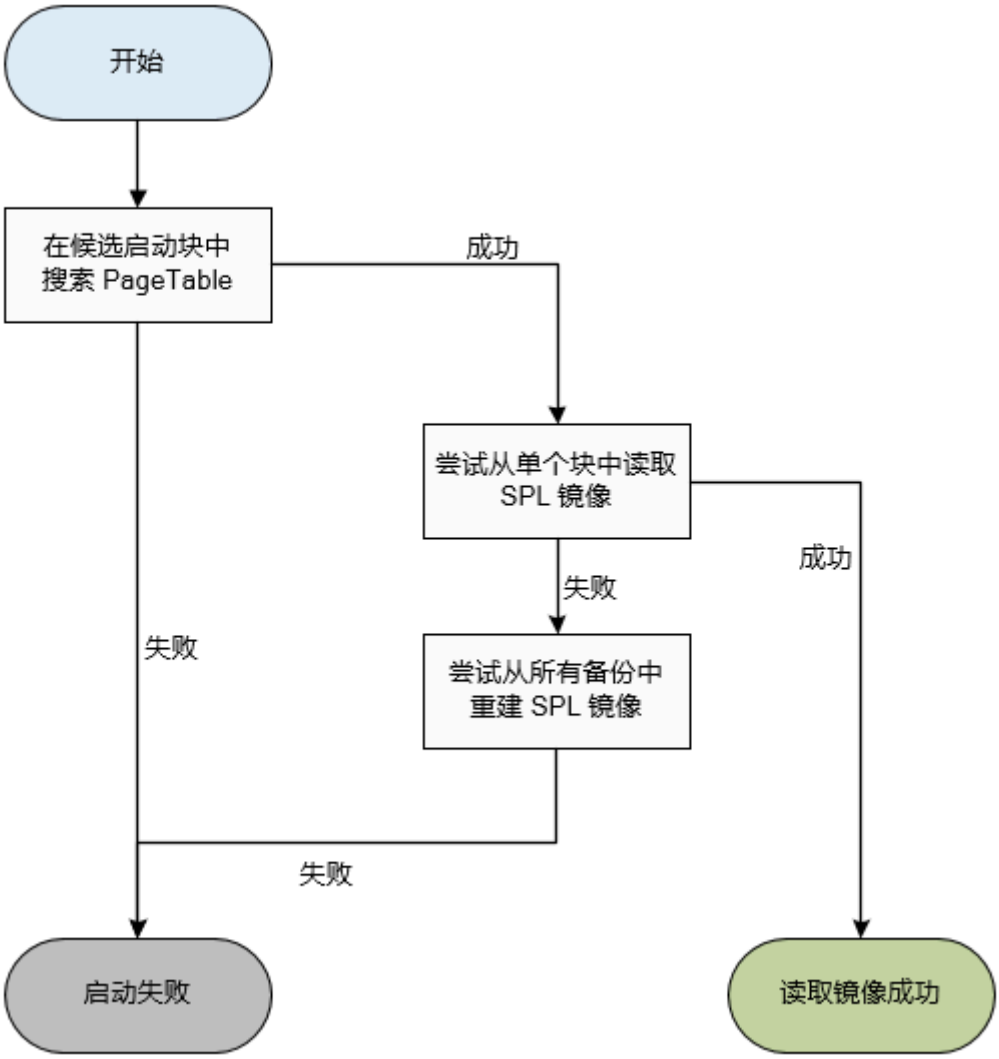


图 6–8 SPI NAND 启动流程

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6.3.5.4. 兼容性处理

BROM 阶段，从 SPI NAND 启动时，使用下列参数：

线宽	1 线	QUAD SPI 的读命令，各家要求不尽相同
Page Read 命令	13h	所有厂家都支持的命令
Read Cache 命令	03h	所有厂家都支持的命令
Plane	1	总是假设为 1，由于 Page Table 总是保存在 Block ID 为偶数的块上，因此总是可以访问
频率	24 MHz	为了稳定可靠

6.3.6. SPI NOR 启动

对于 SPI NOR 设备，预留两个的启动分区，用于保存第一级引导程序，每个分区大小 128 KB。 启动时， BROM 首先尝试从第一个分区读取启动镜像，如果检验失败则尝试从第二个分区读取启动镜像。如果都失败，则从该设备启动失败。

区域	大小位置
Partition0	256 KB (0~256 KB)
Partition1	256 KB (256 KB~512 KB)
……	……

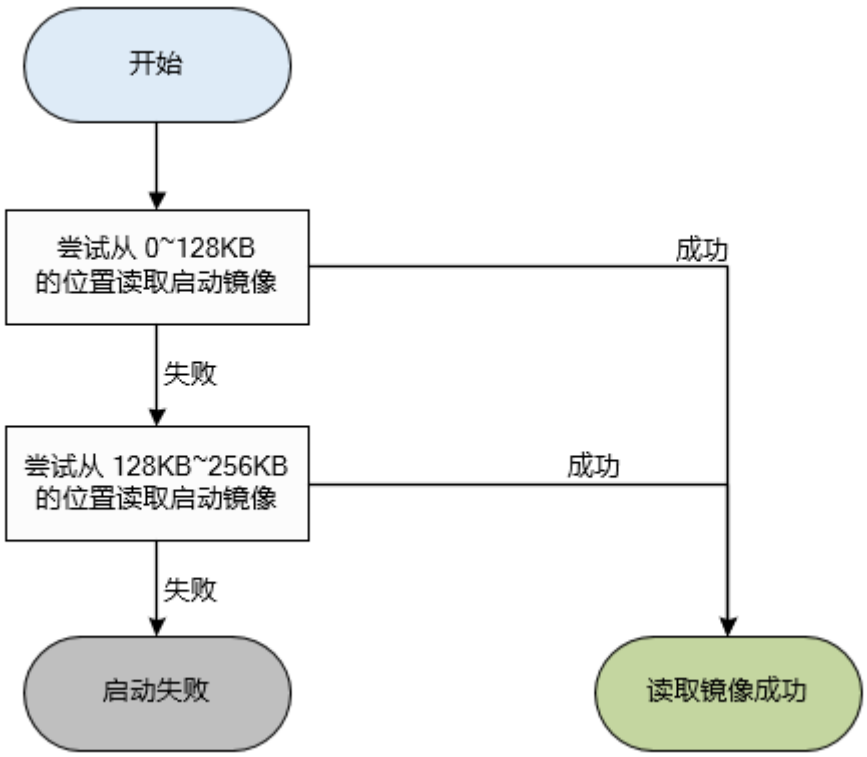


图 6–9 SPI NOR 启动流程

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

Partition1 并不是必须的，方案可根据实际情况安排该区域的用途。

6.3.6.1. 兼容性处理

BROM 阶段，从 SPI NOR 启动时，使用下列参数：

线宽	1 线	QUAD SPI 的读命令，各家要求不尽相同
读命令	03h	03h 命令是所有厂家都支持的命令
频率	24 MHz	为了稳定可靠

4-Byte-Address Mode 的支持

对于容量大小为 16 MB 及以下的 SPI NOR，访问时通常使用 3-Byte-Address Mode，但对于 16 MB 以上的 Flash 需要使用 4-Byte-Address Mode 才可以访问到 16 MB 以上的存储空间。SPI NOR 可以设置上电即进入 4-Byte-Address Mode, 如果 SPINOR 颗粒做了上述设置，BROM 需要按照该模式访问数据，才可以正确读取。

对于 BROM 而言，4-Byte-Address Mode 的挑战在于不同品牌的 SPI NOR 在如何进入、退出 4-Byte-Address Mode 上的做法不一致，有些是可以设置进入 4-Byte-Address Mode，并且断电后保持，即上电即为 4-Byte-Address Mode， 但是判断当前是否在 4-Byte-Address Mode 的方法又不统一，因此无法通过 SPI NOR 的相关命令判断当前是否在 4-Byte-Address Mode。

当前的处理方法为：

> “
>
> 1. 首先按照 3-Byte-Address Mode 尝试读取启动镜像
> 2. 如果失败，则按照 4-Byte-Address Mode 尝试读取启动镜像
>
> ”

本芯片 BROM 不支持 Dataflash 启动。Dataflash 是一种特殊的 SPI NOR Flash， 其每个 Page 的大小为 264 或者 528，并且 Page 之间的地址不连续，常用于保存数据。

注：

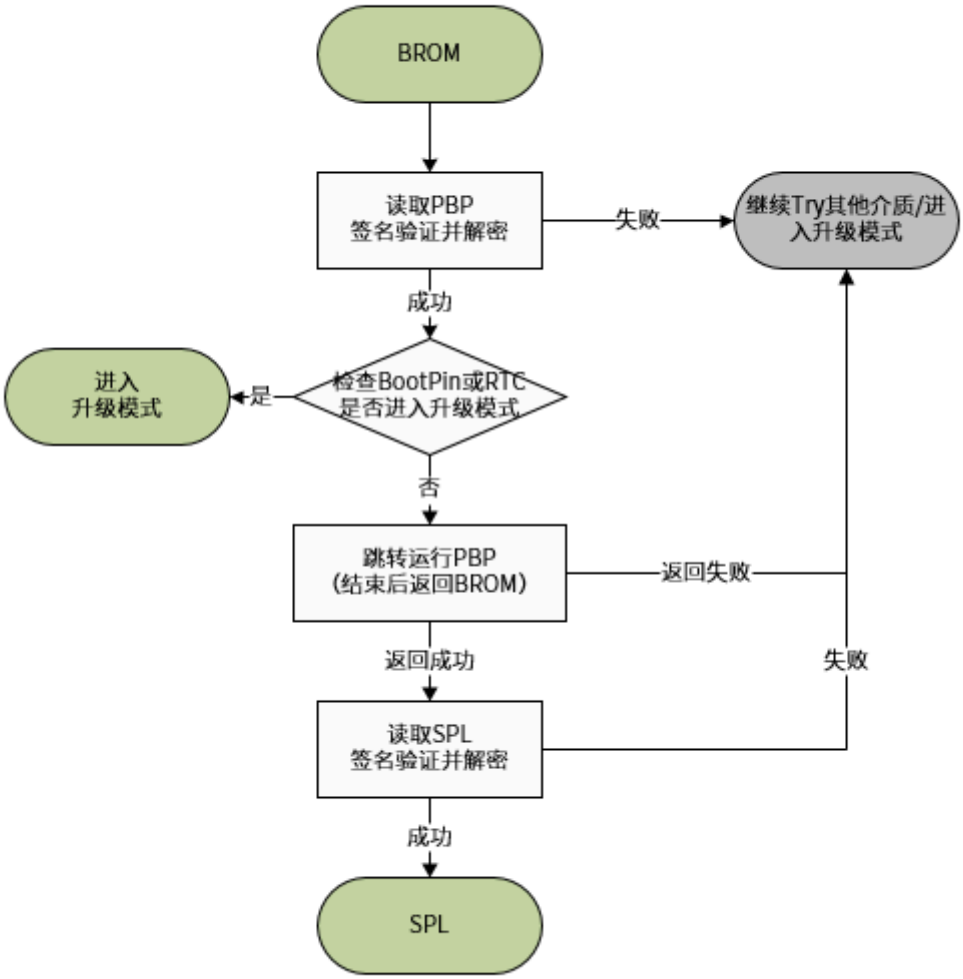
BROM 阶段，从 SPI NOR 启动过程中，没有使用 XIP 功能。

6.4. 烧录和升级模式

BROM 阶段使用升级模式的具体步骤如下：

1. 选择升级模式启动。使用以下任意方式均可进入升级模式启动：
   - BROM 从所有的启动介质，都没有读取到合法的启动镜像。
   - 检测到 BOOTPIN 或 RTC 配置进入升级模式。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



6.4.1. SiP Flash 烧录

对于量产场景，本芯片可以通过设置 SiP 在芯片内部的 SPI Flash 引脚映射，使得外部可访问，用于量产烧录。在量产场景下，由于没有启动镜像，BROM 会按照默认顺序尝试从所有的启动介质。当所有启动介质都尝试启动失败时，可通过设置引脚映射，使用此功能。以下为详细步骤：

1. 设置以下引脚映射：

   量产场景下，由于没有启动镜像，BROM 会按照默认顺序尝试从所有的启动介质。在所有的启动介质都尝试启动失败时，可以设置引脚映射。

   注：

   Hold 和 WP 引脚未做映射，内部为上拉状态。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚	功能
PB6	CS
PB7	MISO
PB8	MOSI
PB9	CLK

2. 引脚设置完成之后，BROM 即进入升级模式。

   如果在升级模式下，成功进行 USB 连接， 此时引脚映射会被取消。

3. 如果启动失败，则打开所有可能的烧录方式，包括引脚映射到外部。

   引脚映射只是 SiP Flash 烧录的一种方式，其它烧录方式仍然适用于 SiP Flash。

4. 固件烧录。使用引脚映射的方式进行烧录量产时，需要将芯片插到特制的板卡，然后使用烧录器进行烧录。

6.4.2. 在线升级模式

6.4.2.1. 数据通信协议

升级通信协议以 USB 升级为基础，扩展支持 UART。通信协议分为三层结构：

- 应用层
- 传输层
- 物理层

其中应用层为物理传输无关的命令通信，传输层将具体的命令和数据进行封装，物理层处理具体物理连接相关的通信操作。

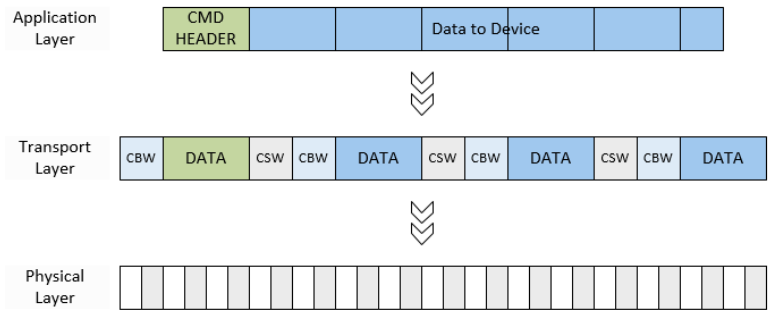


图 6–10 发送数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

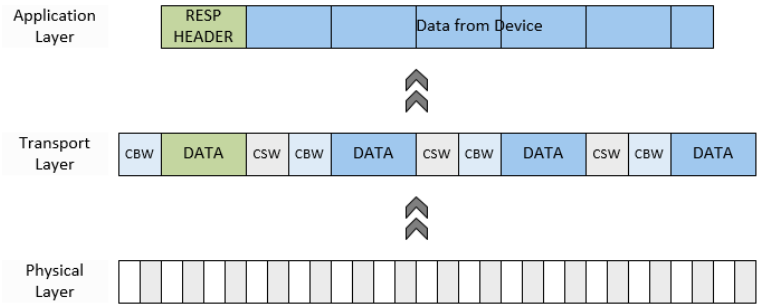


图 6–11 接收数据

6.4.2.2. USB 升级

完整的固件升级流程分为两个阶段：

1. BROM 阶段：完成系统运行环境的初始化， 包括初始化 DDR，下载并运行下一级升级程序。
2. U–Boot 阶段：实现固件下载和烧录等功能。

USB 升级功能通过实现基于 USB Bulk 传输的自定义设备来完成的，设备端与主机端通过自定义的 USB 升级协议进行通信。

6.4.2.2.1. 自定义传输设备

端点 (End Point) 是设备与主机之间进行数据传输的逻辑接口。自定义的 USB Bulk 传输设备包含下面几个端点：

1. EP0

   EP0 属于控制端点，数据传输为双向传输，用于对设备进行枚举和基本的控制。在设备完成配置之前， 只有 EP0 端点可用，主机通过 EP0 来发送命令，获取设备的信息，并通过它来配置设备。 EP0 端点没有专门的描述符，只需要在设备描述符中定义它的最大包长度。

2. EP Bulk–in

   EP Bulk–in 端点，用来从设备端传输数据和状态给主机端，对设备端而言，是一个数据发送端点。该端点采用 Bulk 传输模式。

3. EP Bulk–out

   EP Bulk–out 端点，用来从主机端传输命令和数据给设备端，对设备端而言，是一个数据接收端点。该端点使用 Bulk 传输模式。

初始化过程中，传输设备需要提供下列描述符。

- 设备描述符 (Device Descriptor)
  - 必须提供 idVendor 和 idProduct 信息。
  - Vendor ID 需要向 USB–IF 购买，Product ID 由厂商自定义。

    AIC 购买的 Vendor ID 为 0x33C3，USB 升级所用的 Product ID 为 0x6677 (”fw” 的 ASCII 码值，表示用于 firmware upgrade) 。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

Offset	Field	Size	Value	Description
0	*bLength*	Byte	12h	Size of this descriptor in bytes.
1	*bDescriptorType*	Byte	01h	DEVICE descriptor type.
2	*bcdUSB*	Word	????h	*USB Specification* Release Number in Binary-Coded Decimal (i.e. 2.10 = 210h). This field identifies the release of the *USB Specification* with which the device and is descriptors are compliant.
4	*bDeviceClass*	Byte	00h	**Class is specified in the interface descriptor.**
5	*bDeviceSubClass*	Byte	00h	**Subclass is specified in the interface descriptor.**
6	*bDeviceProtocol*	Byte	00h	**Protocol is specified in the interface descriptor.**
7	*bMaxPacketSize0*	Byte	??h	Maximum packet size for endpoint zero. (only 8, 16, 32, or 64 are valid **(08h, 10h, 20h, 40h)**).
8	*idVendor*	Word	????h	Vendor ID (assigned by the USB-**IF**).
10	*idProduct*	Word	????h	Product ID (assigned by the manufacturer).
12	*bcdDevice*	Word	????h	Device release number in binary-coded decimal.
14	*iManufacturer*	Byte	??h	Index of string descriptor describing the manufacturer.
15	*iProduct*	Byte	??h	Index of string descriptor describing this product.
16	*iSerialNumber*	Byte	??h	Index of string descriptor describing the device's serial number. **(Details in 4.1.1 below)**
17	*bNumConfigurations*	Byte	??h	Number of possible configurations.

• 配置描述符 (Configuration Descriptor)

bNumInterfaces 设置为 1，仅支持一个 Bulk-Only 接口。bmAttributes 设置为 0x80。

Offset	Field	Size	Value	Description
0	*bLength*	Byte	09h	Size of this descriptor in bytes.
1	*bDescriptorType*	Byte	02h	CONFIGURATION Descriptor Type.
2	*wTotalLength*	Word	????h	Total length of data returned for this configuration. Includes the combined length of all descriptors (configuration, interface, endpoint, and class- or vendor-specific) returned for this configuration.
4	*bNumInterfaces*	Byte	??h	Number of interfaces supported by this configuration. **The device shall support at least the Bulk-Only Data Interface.**
5	*bConfigurationValue*	Byte	??h	Value to use as an argument to the *SetConfiguration()* request to select this configuration.
6	*iConfiguration*	Byte	??h	Index of string descriptor describing this configuration.
7	*bmAttributes*	Byte	?0h	Configuration characteristics: **Bit** **Description** 7 Reserved (set to one) 6 Self-powered 5 Remote Wakeup 4..0 Reserved (reset to zero) **Bit** 7 is reserved and must be set to one for historical reasons. **For a full description of this *bmAttributes* bitmap, see the *USB 1.1 Specification*.**
8	*MaxPower*	Byte	??h	Maximum power consumption of the USB device from the bus in this specific configuration when the device is fully operational. Expressed in 2mA units (i.e. 50 = 100mA)

• 接口描述符 (Interface Descriptor)

bNumEndpoints 设置为 0，包含 Bulk-in, Bulk-out 两个端点。 bInterfaceClass，bInterfaceSubClass 和 bInterfaceProtocol 设置为 0xff ，表示自定义类型。

Offset	Field	Size	Value	Description
0	*bLength*	Byte	09h	Size of this descriptor in bytes.
1	*bDescriptorType*	Byte	04h	INTERFACE Descriptor Type.
2	*bInterfaceNumber*	Byte	0?h	Number of interface. Zero-based value identifying the index in the array of concurrent interfaces supported by this configuration.
3	*bAlternateSetting*	Byte	??h	Value used to select alternate setting for the interface identified in the prior field.
4	*bNumEndpoints*	Byte	??h	Number of endpoints used by this interface (excluding endpoint zero). **This value shall be at least 2.**
5	*bInterfaceClass*	Byte	08h	**MASS STORAGE Class.**
6	*bInterfaceSubClass*	Byte	0?h	Subclass code (assigned by the USB-**IF**). **Indicates which industry standard command block definition to use. Does not specify a type of storage device such as a floppy disk or CD-ROM drive.** (See *USB Mass Storage Overview Specification*)
7	*bInterfaceProtocol*	Byte	50h	**BULK-ONLY TRANSPORT.** (See *USB Mass Storage Overview Specification*)
8	*iInterface*	Byte	??h	Index to string descriptor describing this interface.

• Bulk-in 端点描述符 (Bulk-in Endpoint Descriptor)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

Offset	Field	Size	Value	Description
0	*bLength*	Byte	07h	Size of this descriptor in bytes.
1	*bDescriptorType*	Byte	05h	ENDPOINT Descriptor Type.
2	*bEndpointAddress*	Byte	8?h	The address of this endpoint on the USB device. The address is encoded as follows. Bit — Description 3..0 — The endpoint number 6..4 — Reserved, set to 0 7 — 1 = In
3	*bmAttributes*	Byte	02h	This is a Bulk endpoint.
4	*wMaxPacketSize*	Word	00??h	Maximum packet size. Shall be 8, 16, 32 or 64 bytes (08h, 10h, 20h, 40h).
6	*bInterval*	Byte	00h	Does not apply to Bulk endpoints.

- Bulk-out 端点描述符 (Bulk-out Endpoint Descriptor)

Offset	Field	Size	Value	Description
0	*bLength*	Byte	07h	Size of this descriptor in bytes.
1	*bDescriptorType*	Byte	05h	ENDPOINT descriptor type.
2	*bEndpointAddress*	Byte	0?h	The address of this endpoint on the USB device. This address is encoded as follows: Bit — Description 3..0 — Endpoint number 6..4 — Reserved, set to 0 7 — 0 = Out
3	*bmAttributes*	Byte	02h	This is a Bulk endpoint.
4	*wMaxPacketSize*	Word	00??h	Maximum packet size. Shall be 8, 16, 32 or 64 bytes (08h, 10h, 20h, or 40h).
6	*bInterval*	Byte	00h	Does not apply to Bulk endpoints.

具体的细节可以参考《Universal Serial Bus Mass Storage Class Bulk-Only Transfer》。

6.4.2.3. 升级流程

在进行固件升级的流程中，BROM 阶段需要完成下列任务：

1. 下载 SPL 并且执行，完成 DDR 的初始化
2. 下载 U-Boot 环境变量到指定位置
3. 下载用于升级的 U-Boot 程序，并且执行，进入 U-Boot 阶段

升级过程中，每一个参与升级的部分都视为升级固件的组件。制作升级固件时，每一个组件都有一个对应的组件描述信息。通过抽象化组件描述信息，可以形成一个统一的升级任务处理流程。具体的组件处理流程如下：

1. SET_FWC_META

   工具将对应的组件描述信息发送给设备端。设备端的升级程序依据描述信息，准备接收数据。

2. GET_BLOCK_SIZE

   工具获取本次组件传输的数据块大小，以数据块大小为单位发送组件数据。

3. SEND_FWC_DATA

   工具发送组件数据给设备端。设备端在接收数据的同时，对接收到的数据进行 CRC 校验。 接收完成之后，设备端依据接收的组件描述信息，对数据执行相应操作。例如，在 BROM 阶段， 如果组件是一个可执行程序，则在接收完成之后，运行组件。

4. GET_FWC_CRC

   工具获取设备端计算的 CRC 校验值，判断组件的传输是否正确。

5. GET_FWC_BURN_RESULT

   工具获取设备端对组件数据的烧录是否正确。此步是一个统一的流程，但 BROM 不支持烧录组件，因此直接回复成功。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6. GET_FWC_RUN_RESULT

   工具获取组件运行的返回值。对于可执行组件，则将组件运行返回值传给工具端。 对于不可执行组件，则统一返回 0.

固件升级时，主机从固件包中顺序读取上述组件，按照流程逐个组件发送给设备端，即可完成 BROM 阶段的任务。

6.4.2.4. 通信和调试命令

BROM 阶段的升级模式支持以下命令：

1. 应用命令：

命令	值	功能
GET_HWINFO	0x00	获取硬件相关信息
GET_TRACEINFO	0x01	获取 BROM 的一些调试跟踪信息，AIC 内部命令
WRITE	0x02	写数据到 CPU 可访问的地址空间
READ	0x03	从 CPU 可访问的地址空间读取数据
EXEC	0x04	指定位置开始运行程序
JTAG_UNLOCK	0x06	解锁 JTAG
BOOT_CONTINUE	0x07	跳出升级模式的循环，重新从存储设备启动
SET_FWC_META	0x10	发送固件组件 (Firmware Component)的描述信息
GET_BLOCK_SIZE	0x11	获取传输的数据块大小，发送的有效数据须以该块大小为单位
SEND_FWC_DATA	0x12	发送固件组件数据
GET_FWC_CRC	0x13	获取设备端对所接收数据计算的 CRC 值，以确认传输是否出错
GET_FWC_BURN_RESULT	0x14	获取组件烧录后，设备端的校验结果
GET_FWC_RUN_RESULT	0x15	获取组件在运行之后的返回结果

2. 调试命令：

   BROM 阶段的升级协议支持下列调试命令，用于芯片验证等调试场景，可以完成诸如读写内存，读写寄存器，以及下载一段程序并执行等操作。

   - WRITE
   - READ
   - EXEC

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6.5. 时钟配置

BROM 阶段使用的总线和模块，以及各模块的时钟配置如下表所示。

表 6–4 BROM 阶段模块时钟配置

名字	量产工作频率(多选时为 eFuse 可配)	量产时钟来源	时钟源频率	时钟除频
AXI/AHB	196 MHz	PLL_INT1	588 MHz	3
APB0	24 MHz	OSC24M	24 MHz	-
APB1	24 MHz	OSC24M	24 MHz	-
CPU	24 MHz	OSC24M	24 MHz	-
SRAM	196 MHz	PLL_INT1	588 MHz	3
SID	24 MHz	OSC24M	24 MHz	-
UART	24 MHz	OSC24M(APB1)	24 MHz	-
TIMER	24 MHz	OSC24M(APB1)	24 MHz	-
DMA	196 MHz	PLL_INT1(AHB)	588 MHz	3
SDMC	25 MHz	PLL_FRA0	396 MHz	4
SPI	24 MHz	PLL_FRA0	396 MHz	4
SPIENC	196 MHz	PLL_INT1(AHB)	588 MHz	3

注：

SDMC/ SPI 模块输入的频率为 99 MHz，通过内部分频设置最大工作频率约为 24.75 MHz。

6.6. 休眠唤醒

本芯片支持休眠唤醒。休眠时 CPU 以及不必要的硬件模块都会掉电。

注：

休眠模式需外接 LDO1V8，用于 pad hold 功能供电；EN 管脚为 OD 类型，外部接上拉。

要进入休眠时，主核 CPU 发起休眠流程，在对所有相关模块执行完休眠准备后，主核 CPU 在 SRAM 空间中准备好唤醒代码，并且设置唤醒地址到 PRCM 唤醒。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

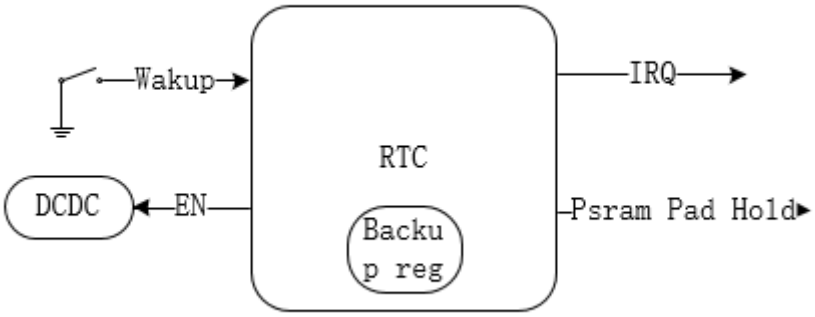


图 6–12 RTC 休眠唤醒工作原理

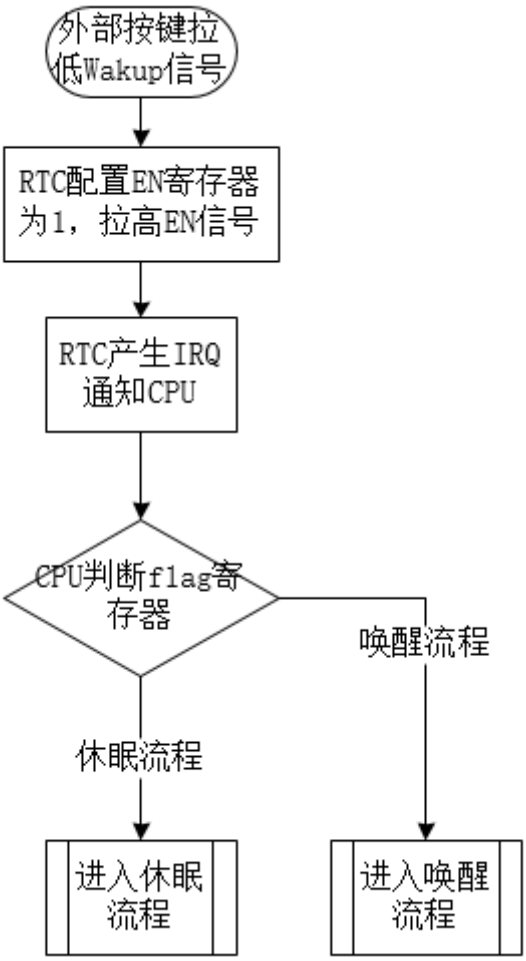


图 6–13 RTC 唤醒工作流程

6.6.1. 休眠流程

1. 软件收到休眠事件，执行系统休眠流程。
2. CPU 保存现场，配置 RTC backup 寄存器（自定义休眠唤醒 flag）。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

3. CPU 使能 psram pad hold。
4. CPU 拉低 EN 断电。

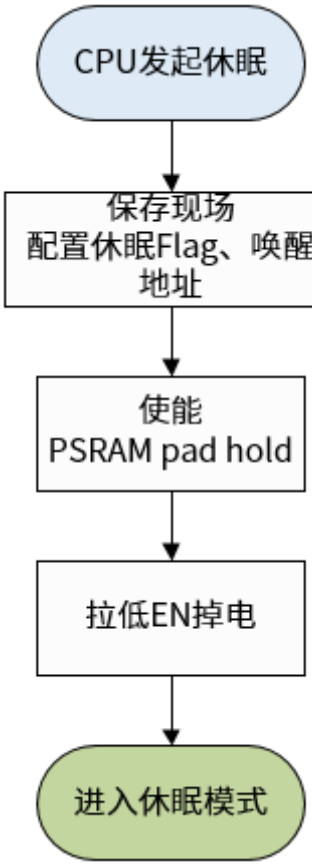


图 6–14 BROM 休眠流程

6.6.2. 唤醒流程

1. 外部按键拉低 Wakup 信号。
2. RTC 配置 EN 寄存器为 1，拉高 EN 信号,系统上电。
3. BROM 判断 RTC 休眠唤醒 flag 寄存器，进入唤醒流程。
4. CPU 关闭 psram pad hold。
5. CPU 恢复现场。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

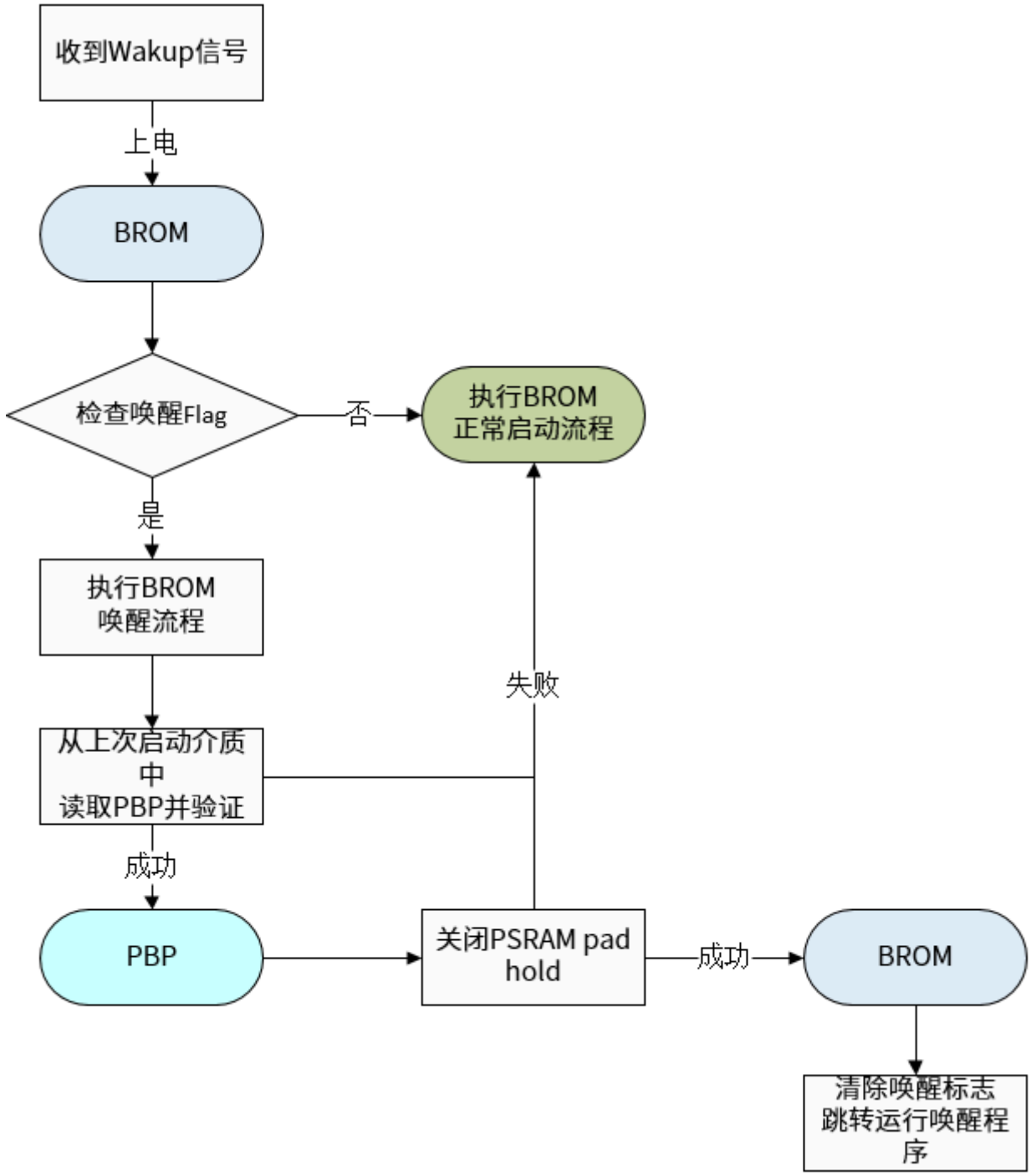


图 6–15 BROM 唤醒流程

6.7. 安全启动

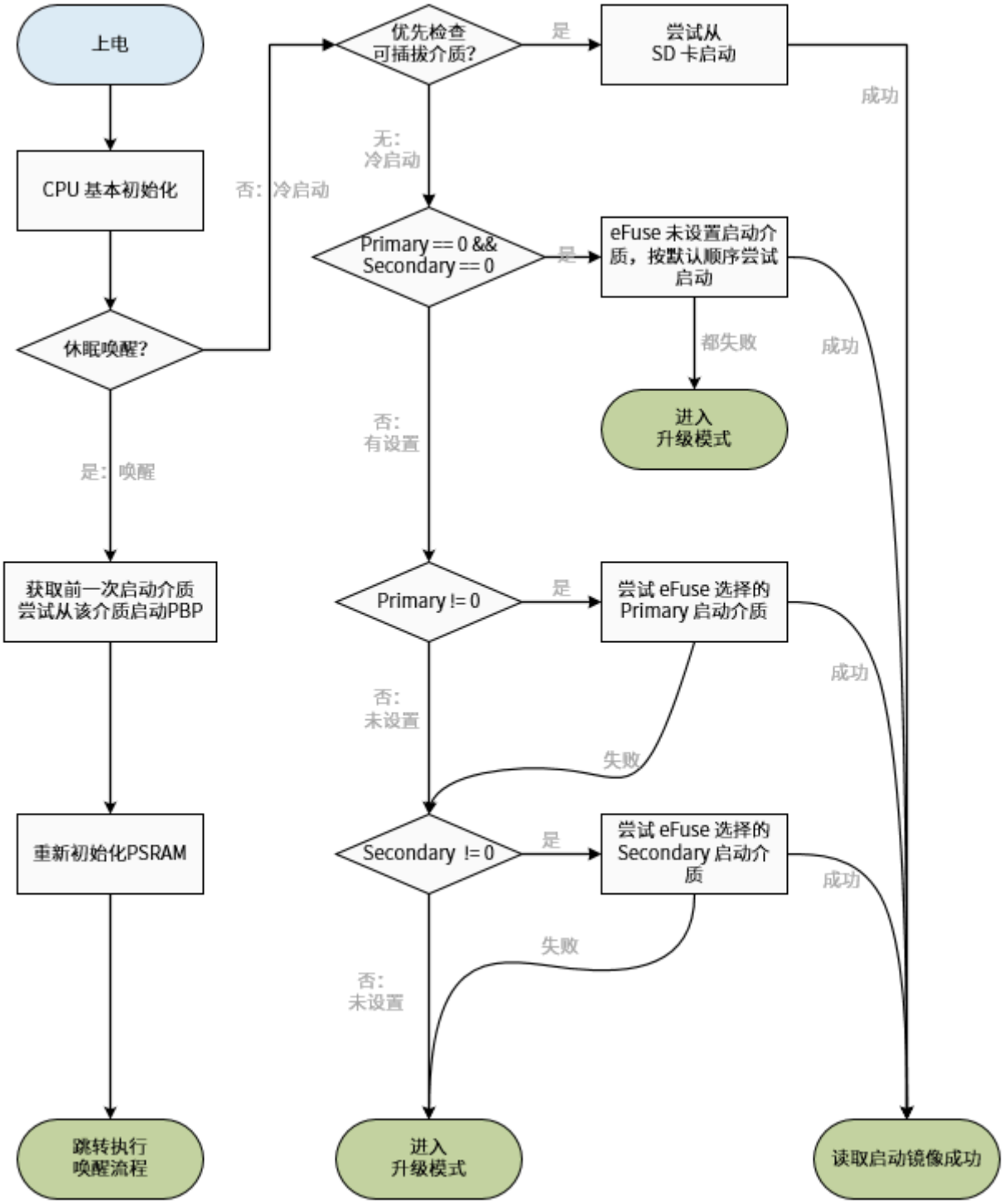
安全启动功能可以帮助用户实现以下安全目标：

防止篡改	只有合法的固件才能在安全设备上运行，保护平台和数据。
防止抄板	固件只能在已授权的平台上运行，防止被复制到其它非授权平台。保护固件。

BROM 一般启动流程包括以下两个步骤：

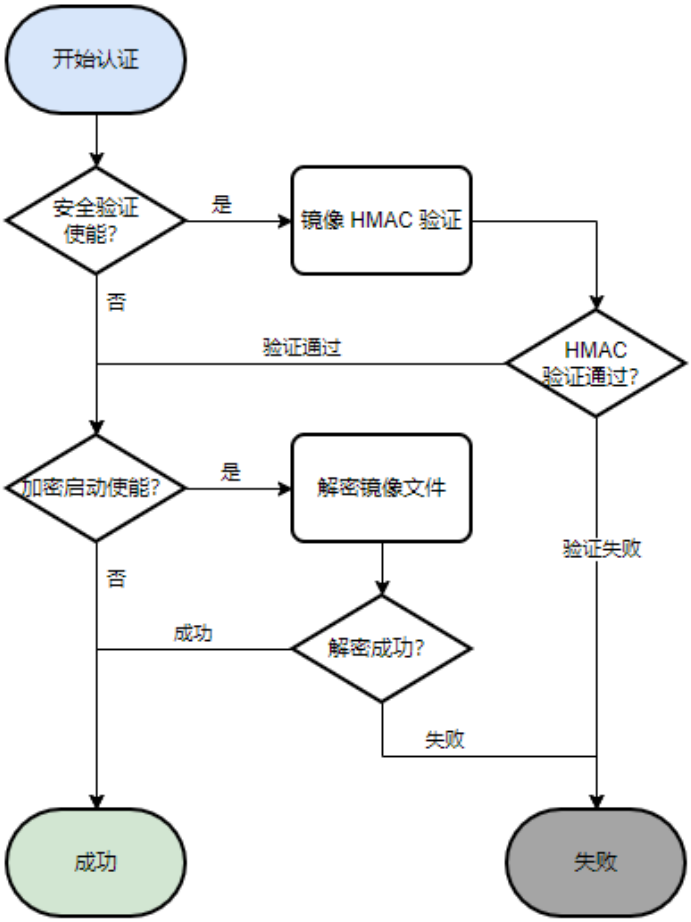
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

1. 通过启动介质读取镜像。如图所示：



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

2. 验证镜像文件，即实现安全启动功能。



6.7.1. 安全启动配置

1. **密钥管理**

   本芯片的安全校验和固件加密都使用 SSK 密钥，该密钥烧录在 eFuse 相关区域中，并且会被设置为仅 SPI ENC 模块可见，CPU 无法读取。

2. **安全验证**

   固件的安全验证使用 HMAC–SHA256 算法进行，验证流程如下：

   a. 将启动镜像加载到芯片内部 RAM 中。

   b. 配置 SPI ENC 模块，使用 SSK 对启动镜像计算 HMAC–SHA256 认证码。

   c. 如果算出来的认证码与保存在启动固件中的认证码一致，则安全验证通过。

3. **固件解密**

   固件解密流程如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

a. 配置硬件加解密模块 (SPI ENC)，使用 SSK 对代码区域进行 AES-128-CTR 解密。

b. 解密是原地进行的，直接覆盖原来的加密数据区域。

制作固件时，如果同时打开了安全认证和加密功能，则总是先对固件进行加密，再对加密后的结果进行安全认证。

6.7.2. 镜像格式要求

BROM 在启动过程中解析专有的启动镜像，第一级引导程序的镜像格式必须符合下表的要求。

表 6-5 启动镜像格式

数据区域	数据分块	字段	字节	描述
Signed Area	HEAD1 (8B)	Magic	4	特征字符串，固定为 ” AIC ”
		Checksum	4	32 bit 累加和校验的校验值。安全启动方案设为 0.
	HEAD2 (248B)	Header version	4	本文件头结构的版本号，当前版本为 v1.0: 0x00010001
		Image length	4	从文件开头到结束的总数据长度
		Firmware version	4	固件版本号，不同版本之间应单调递增
		Loader length	4	第一级引导程序的有效数据的长度，不包括填充数据
		Load address	4	镜像数据加载到内存的目标地址
		Entry point	4	第一级引导程序的可执行代码入口地址
		Signature algorithm	4	0：没有签名，仅计算 Checksum。1：RSA-2048。
		Encryption algorithm	4	0：固件不加密。1：AES-128-CBC 加密
		Signature result offset	4	数字签名数据区域的偏移，从文件头开始计算
		Signature result length	4	数字签名的长度
		Signature key offset	4	RSA 公钥数据区域的偏移
		Signature key length	4	RSA 公钥数据的长度
		IV data offset	4	AES-CBC IV 数据区域的偏移
		IV data length	4	IV 的长度
		Private data offset	4	第一级引导程序私有数据区域的偏移

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 6–5 启动镜像格式 (续)

数据区域	数据分块	字段	字节	描述
		Private data length	4	第一级引导程序私有数据区域的长度
		PBP offset	4	PBP 数据区域的偏移
		PBP length	4	PBP 数据的长度
		Padding	176	填充，使得头部刚好 256 字节
	DATA1	Loader binary data	X	第一级引导程序的保存区域
		Padding	X	增加填充，使得 256 字节对齐
	DATA2	Private data area	X	存放镜像代码中可能使用的私有数据。
		Signature key area	X	存放 RSA 公钥，DER 格式的密钥文件。应 4 字节对齐。
		IV data area	16	存放 AES IV 数据，16 字节。应 4 字节对齐。
		PBP area	X	存放 PBP 程序。应 16 字节对齐。
		Padding	X	填充，使得 256 byte 对齐，方便计算数字签名
–	SIGN	Signature result area	256	前面所有内容的 HMAC 校验码

这里所描述的启动镜像是 BROM 读取的第一级引导程序（First Stage Boot Loader）。 BROM 需要启动镜像提供必要的信息，以帮助 BROM 做初始化，并且找到正确的引导代码运行。在打开安全启动的情况下， 还需要提供必要的信息以帮助 BROM 对镜像进行签名认证，甚至对相关数据段进行解密。 这里的安全镜像格式固定前面 256 字节保存相关的信息，第一级引导程序的内容固定存放在 DATA1 区域中。

在安全启动的应用中，如果方案中需要对第一级引导程序进行加密，则只需要加密 DATA1 的内容。 安全启动的应用中，总是需要对 HEAD1/ HEAD2/ DATA1/ DATA2 的数据进行签名。 在签名和加密都使能的情况下，主机工具总是先对 DATA1 进行加密，再对 HEAD1/ HEAD2/ DATA1/ DATA2 进行签名。

注：

1. 当使用 RSA 签名时，使用的签名方案为 RSASSA–PKCS1–v1_5。具体格式参考《RFC 3447》第 9.2 章节。
2. 本芯片仅支持 AES–128–CBC/SM4–CBC 加密。

6.7.2.1. 校验值的计算

- Checksum

  在不使能安全启动的情况下，BROM 可以使用 Checksum 对读取的固件数据进行校验，Checksum 的计算和校验方法如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

◦ 计算的方法：

1. 将固件的 check sum 字段置为 0。
2. 按照 32 bit 的方式计算整个固件的累加和。
3. 将累加和的值按位取反后填写到 check sum 字段中。

◦ 校验的方法：

1. 将固件按照 32 bit 的方式，计算整个固件的累加和。
2. 累加和的结果应该是 0xFFFFFFFF， 或者加 1 应该是 0。
3. 如果不是，则校验失败。

6.7.2.2. Load Address 和 Entry Point

制作启动镜像时，可以根据实际需要，指定 load_address。

如果 load_address 和 entry_point 设置为 0，则表示当前固件应在当前位置运行，并且 entry_point 就在 DATA1 区域的开始位置。

注：

SRAM 的前 16 KB 由 BROM 使用，因此在指定 load address 时，需要避开相应的地址空间。

6.7.2.3. 版本号信息

固件的版本号格式为 Major.Minor.Revision，与版本号相对应的还有一个防回滚版本计数值 (Anti-Rollback Version Counter)。每一次版本变更，该计数值都应该累加 1。 在使能固件防回滚功能时，BROM 会检查该值。

上述版本信息在镜像格式头（Firmware version）中的存放顺序如下：

名字	字节	说明
Reserved	1	第一字节，保留
Revision	1	第二字节，修改编号
Minor	1	第三字节，小版本号
Major	1	第四字节，主版本号

注：

固件版本号由用户填写，用来进行固件版本管理。BROM 程序不会对固件版本号的 Major.Minor.Revision 值进行检查。本芯片不支持防回滚版本计数。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6.7.3. JTAG 解锁

在安全方案中，芯片使能安全启动之后，可通过 eFuse 关闭 JTAG， 防止攻击者通过 JTAG 控制芯片和窃取芯片中的敏感信息。在实际需要使用 JTAG 调试的场景中，需要先关闭 JTAG，在重新打开。

JTAG 安全解锁让合法用户重新打开芯片的 JTAG 接口，而不影响芯片的安全等级。

6.7.3.1. JTAG 关闭和打开

芯片内部的 JTAG 调试模块与外部调试器的通信，由以下主要 JTAG 信号连接实现。



图 6–16 JTAG 信号

JTAG 信号包括：

1. TMS
2. TRST
3. TDI
4. TDO

- TDO 关闭时，可以关闭外部调试器的 JTAG 调试功能。本芯片通过烧录 eFuse 的安全配置区域 JTAG_DIS 位进行关闭 TDO 信号。

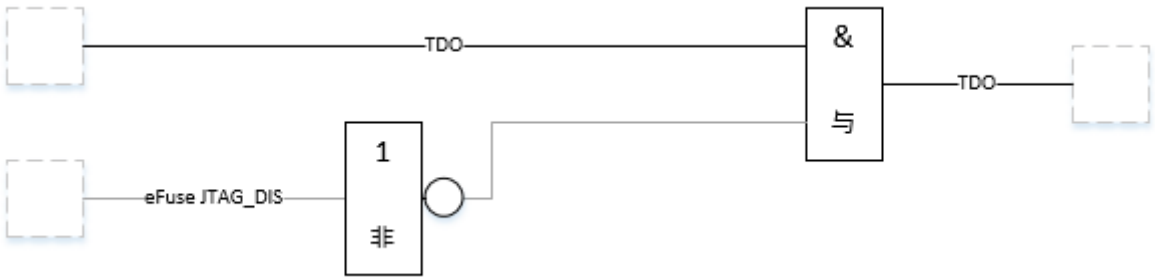


图 6–17 关闭 TDO 信号

- 如需重新打开 JTAG，可通过另外一个来自寄存器的设置信号来重新使能 TDO 信号。具体如图 6–18 : 重新打开 TDO 信号 所示。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

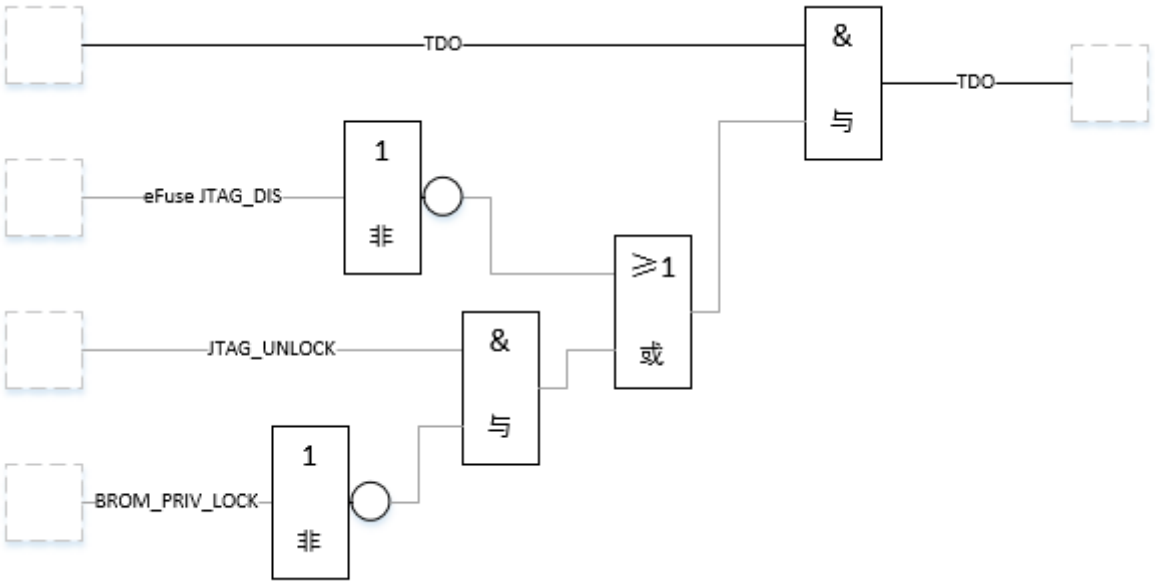


图 6–18 重新打开 TDO 信号

当设置 JTAG_UNLOCK 为 1 时，即保证 TDO 有效，此时 eFuse 中 JTAG DIS 的值不会影响 TDO。

6.7.3.2. 开关的安全性

设置 eFuse JTAG DIS 为 1 后，JTAG 立刻关闭。此时 eFuse 比特无法被重新设置为 0，JTAG_DIS 信号一直生效，即每次重新上电，JTAG 总是默认关闭。

如需重新打开 JTAG，需要设置 JTAG_UNLOCK 信号控制。JTAG_UNLOCK 信号由 SID 模块的 JTAG_UNLOCK 寄存器比特位控制。因此重新打开 JTAG 的安全性，取决于 JTAG_UNLOCK 比特位的安全性。

解锁 JTAG 需要正确配置 BROM_PRIV_LOCK 和 JTAG_UNLOCK 比特位，详细设置规则如下：

- JTAG_UNLOCK 设置为 1，且 SID 模块寄存器中 BROM_PRIV_LOCK 设置为 0，可以解锁 JTAG。
- JTAG_UNLOCK 设置为 1，但 SID 模块寄存器中 BROM_PRIV_LOCK 设置为 1，无法解锁 JTAG。

BROM_PRIV_LOCK 设置为 1 时，无法清零，只有执行系统复位才能清零。 系统复位时，会运行 BROM。在 BROM 跳出之前，系统会主动设置 BROM_PRIV_LOCK=1，来保证只有 BROM 程序可以设置 BROM_PRIV_LOCK 和 JTAG_UNLOCK 位。在升级模式下，BROM 通过 USB 命令， 对外部的解锁 JTAG 命令进行安全性校验。如校验通过，则设置 JTAG_UNLOCK 对 JTAG 进行解锁。

使能安全启动，BROM 会采取以下行为，保证 BROM 阶段其它程序无法打开 JTAG：

1. 不能通过 USB READ/ WRITE 命令读写寄存器。
2. 所有 BROM 执行的程序，都需要经过安全校验，包括 PBP 程序。如果使能了安全启动，PBP 必须加密。
3. BROM 在跳转到任何其它程序之前，必须先设置 BROM_PRIV_LOCK 特权位。

6.7.3.3. 解锁的安全验证

在 USB 升级模式下，BROM 通过 USB 命令执行 JTAG 解锁。JTAG 解锁的具体流程如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

1. BROM 通过 USB 命令读取芯片中包含 CHIP ID 等信息的 CHIP DATA，并将其保存为二进制文件。
2. 主机端使用 RSA 私钥，对读取的 CHIP DATA 二进制文件进行签名，并生成签名后的 JTAG 解锁文件。文件格式如图所示。



图 6–19 解锁消息格式

3. 通过 USB JTAG_UNLOCK 命令，发送 JTAG 解锁文件给 BROM。
4. BROM 验证通过后，执行 JTAG 解锁。

6.8. BROM 基地址

表 6–6 BROM 基地址信息

模块名称	起始地址	结束地址	空间大小
BROM	0x30000000	0x30007FFF	32 KB

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7. 时钟和电源

7.1. Clock Manage Unit (CMU)

Clock Management Unit (CMU) 是一个关键的系统组件，用于配置系统时钟，包括 PLL 频率和展频、AXI/ AHB/ APB 总线时钟、各模块输入时钟、以及 IO 输出时钟。通过对系统时钟的精确控制和管理，包括时钟信号的频率与分配，CMU 确保了系统运行的效率与稳定性。

7.1.1. 特性说明

- 两种锁相环共五个 PLL
- 两个 PLL_INT，无小数分频和展频功能，可旁路直接输出 CLK_24M 时钟
- 三个 PLL_FRA，带小数分频和展频功能，可旁路直接输出 CLK_24M 时钟
- CPU 时钟可选 CLK_24M 或PLL_INT0 进行 1~16 分频
- AXI/ AHB 时钟为 CPU 时钟的 2 分频
- APB0 时钟为 AHB 的二分频，APB1 时钟为 CLK24M 时钟
- 每个模块固定时钟如图所示，模块时钟可选 1~16 除频
- 每个模块总线时钟、模块时钟和复位三个开关可独立配置

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.2. 原理框图

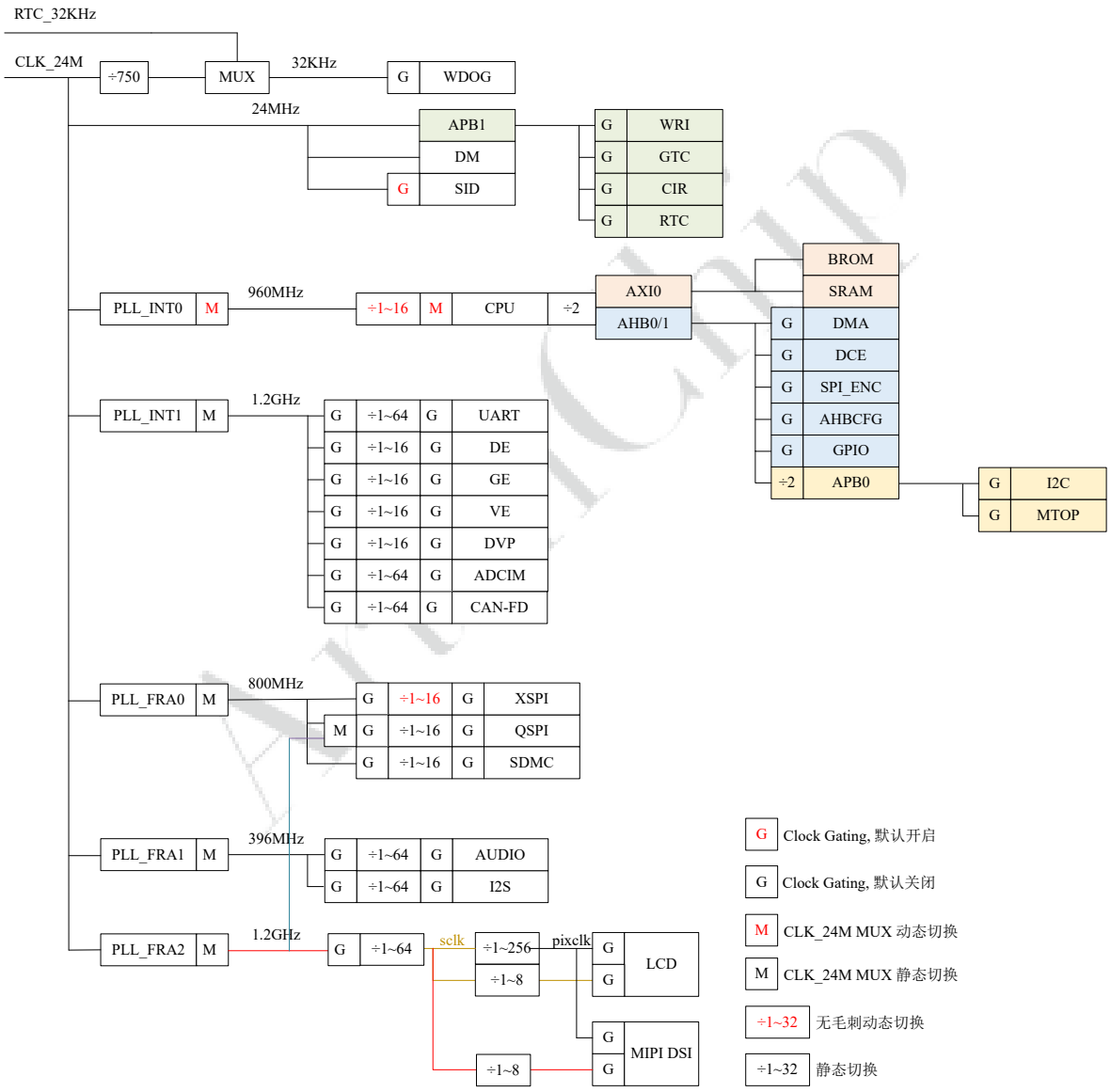


图 7–1 CMU 原理框图

7.1.3. 功能描述

7.1.3.1. PLL

模拟电路 PLL 用于产生时钟供给整个芯片。

下表列出了各个 PLL 的用途及特性。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

为保证 PLL 性能要求，PLL_VCO = 24 MHz ÷ (P + 1) × (N + 1) 频率建议在 720 MHz~1584 MHz 之间。

表 7–1 CMU PLL 用途及特性

名称	用途	典型频率	展频
PLL_INT0	CPU	480 MHz	不支持
PLL_INT1	DE/ GE/ VE/ UART/ DVP/ PWMCS/ ADCIM/ XPWM	1200 MHz	不支持
PLL_FRA0	XSPI/ SPI/ SDMC	396 MHz	展频
PLL_FRA1	AUDIO/ I2S	396 MHz	展频
PLL_FRA2	LCD/ DSI	–	展频

PLL 内部结构如下图所示， PLL 频率计算公式为：PLL_OUT = 24 MHz × (N + 1 + F ÷ 0x1FFFF)/(P+1)/(M+1)。其中，F 为 FRA_IN 小数分频系数，当不使用小数分频时，F=0，频率计算公式简化为：PLL_OUT = 24 MHz × (N + 1)/(P + 1) ÷ (M+1)

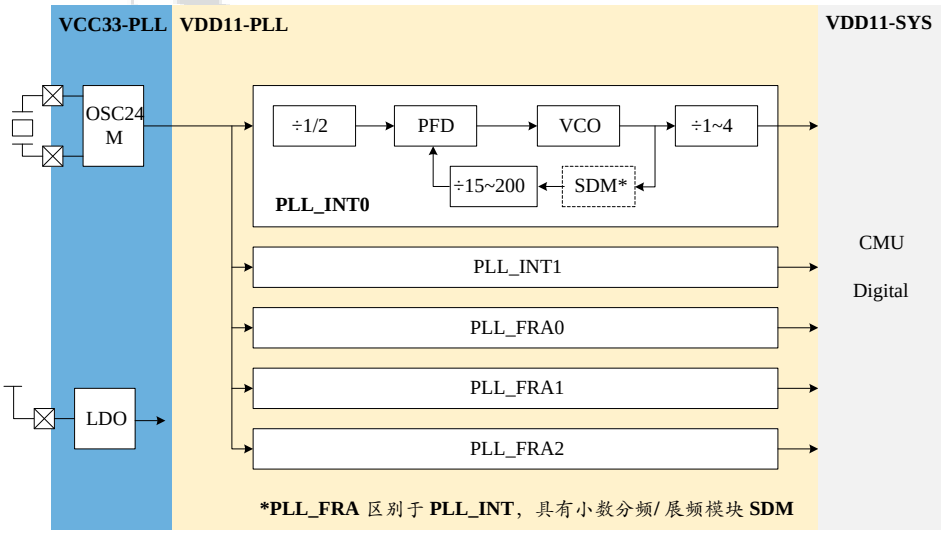


图 7–2 CMU PLL 内部框图

PLL 配置流程

为保证 PLL 正常开启，需要遵循以下的配置流程：

- PLL 输出配置旁路为 24 MHz， PLL_FRAn_GEN.PLL_OUT_MUX = 0，选择为 24M 时钟
- PLL 电路关闭， PLL_FRAn_GEN.PLL_EN = 0
- PLL 频率系数配置，
  PLL_FRAn_GEN.FACTOR_P，PLL_FRAn_GEN.FACTOR_N，PLL_FRAn_GEN.FACTOR_M，PLL_FRAn_GEN.FACTOR_M_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- PLL 展频/小数分频配置， PLL_FRAn_CFG PLL_FRAn_SDM
- PLL 电路打开， PLL_FRAn_GEN.PLL_EN = 1，延迟 200 us
- PLL 输出使能， PLL_FRAn_GEN.PLL_OUT_EN = 1
- PLL 输出配置切换为高频时钟， PLL_FRAn_GEN.PLL_OUT_MUX = 1

展频配置

展频相关参数如下：

- 展频幅度：寄存器为 PLL_FRAn_SDM.SDM_BOT，对应幅度为 24 MHz / (P + 1) × (0x1FFFF − SDM_BOT) ÷ 0x1FFFF
- 展频频率：寄存器为 PLL_FRAn_SDM.SDM_FREQ，建议设置为 3 (33 KHz)
- 展频模式：寄存器为 PLL_FRAn_SDM.SDM_MODE，建议设置为 2 (三角波)

展频配置公式如下：

- 根据展频幅度需求，求得 SDM_BOT = 0x1FFFF − SDM_AMP*0x1FFFF × (P+1) / 24 MHz
- 根据展频频率需求，求得 STEP_NUM = 24 MHz ÷ (P + 1) ÷ (SDM_FREQ ÷ 2) = 24000000 ÷ (P+1) ÷ (33000/2)
- 根据展频幅度和展频步数，求得 SDM_STEP = (0x1FFFF− SDM_BOT) ÷ STEP_NUM

注：

- PLL_FRAn_SDM.SDM_STEP 设置值需要和展频幅度和展频频率匹配，以产生正常的展频波形
- 当 P=0 时，最大展频幅度为 24 MHz，如果 N=32，则 PLL 频率为 792 MHz，展频深度为 24/792 ≈ 3.0%
- 当 P=1 时，最大展频幅度为 12 MHz，如果 N=65，则 PLL 频率为 792 MHz，展频深度为 12/792 ≈ 1.5%

7.1.3.2. 模块时钟

模块名称	总线时钟	模块时钟源	除频器	模块时钟极限频率	备注
E907 CORE	–	PLL_INT0	1~16	480 MHz	PLL_INT0 480 MHz
E907 CLIC	–	PLL_INT0 ÷ 2	–	240 MHz	PLL_INT0 480 MHz
E907 CLINT	–	PLL_INT0 ÷ 2	–	240 MHz	PLL_INT0 480 MHz
E907 DM	–	CLK_24M	–	24 MHz	–
AXI	AXI	CPU	2	240 MHz	CPU 480 MHz
AHB0/1	AHB0/1	CPU	2	240 MHz	CPU 480 MHz
APB0	APB0	AHB	2	120 MHz	AHB 480 MHz
APB1	APB1	CLK_24M	–	24 MHz	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

模块名称	总线时钟	模块时钟源	除频器	模块时钟极限频率	备注
BROM	AXI	–	–	–	–
SRAM	AXI	–	–	–	–
AHB Matrix	AHB	–	–	–	–
DMA	AHB0	–	–	–	–
DCE	AHB0	–	–	–	–
USB DEV	AHB0	–	–	–	–
USB HOST	AHB0	–	–	–	–
USB PHY	–	CLK_24M	–	–	–
CAN_FD	AHB0	PLL_INT1	1~64	80 MHz	PLL_INT1 1200 MHz
XSPI	AHB0	PLL_FRA0	1~16	400 MHz	PLL _FRA0 400MHz
SPI0	AHB0	PLL_FRA0	1~16	100 MHz	PLL _FRA0 400MHz
SPI1	AHB0	PLL_FRA0	1~16	100 MHz	PLL _FRA0 400MHz
SPI2	AHB0	PLL_FRA0	1~16	100 MHz	PLL _FRA0 400MHz
SPI3	AHB0	PLL_FRA0	1~16	100 MHz	PLL _FRA0 400MHz
SPI4	AHB0	PLL_FRA0	1~16	100 MHz	PLL _FRA0 400MHz
SPI5	AHB0	PLL_FRA0	1~16	100 MHz	PLL _FRA0 400MHz
SPI_ENC	AHB0	–	–	240 MHz	–
SDMC0	AHB0	PLL_FRA0	1~16	200 MHz	PLL _FRA0 400MHz
SDMC1	AHB0	PLL_FRA0	1~16	200 MHz	PLL _FRA0 400MHz
AHBCFG	AHB0	–	–	240 MHz	–
GPIO	AHB0	–	–	240 MHz	–
PWMCS	AHB1	–	–	240 MHz	–
ADCIM	AHB1	PLL_INT1	1~64	100 MHz	PLL _INT1 1200MHz

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

模块名称	总线时钟	模块时钟源	除频器	模块时钟极限频率	备注
GPAI	AHB1	–	–	240 MHz	–
THS	AHB1	–	–	240 MHz	–
RTP	AHB1	–	–	240 MHz	–
XPWM0	AHB1	–	–	240 MHz	–
XPWM1	AHB1	–	–	240 MHz	–
XPWM2	AHB1	–	–	240 MHz	–
XPWM3	AHB1	–	–	240 MHz	–
XPWM4	AHB1	–	–	240 MHz	–
XPWM5	AHB1	–	–	240 MHz	–
XPWM6	AHB1	–	–	240 MHz	–
XPWM7	AHB1	–	–	240 MHz	–
SYSCFG	APB0	CLK_24M	–	24 MHz	–
CMU	APB0	–	–	–	–
AXICFG	APB0	–	–	–	–
MTOP	APB0	–	–	–	–
I2S	APB0	PLL_FRA1	1~64	24.75 MHz	PLL_FRA1 396 MHz
AUDIO	APB0	PLL_FRA1	1~64	24.75 MHz	PLL_FRA1 396 MHz
UART0	APB0	PLL_INT1	1~64	100 MHz	PLL_INT1 1200 MHz
UART1	APB0	PLL_INT1	1~64	100 MHz	PLL_INT1 1200 MHz
UART2	APB0	PLL_INT1	1~64	100 MHz	PLL_INT1 1200 MHz
UART3	APB0	PLL_INT1	1~64	100 MHz	PLL_INT1 1200 MHz
UART4	APB0	PLL_INT1	1~64	100 MHz	PLL_INT1 1200 MHz
I2C0	APB0	–		–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

模块名称	总线时钟	模块时钟源	除频器	模块时钟极限频率	备注
I2C1	APB0	–		–	–
LCD	APB0	PLL_FRA2	1~8	200 MHz	PLL_FRA2 1200 MHz
DSI	APB0	PLL_FRA2	1~8	200 MHz	PLL_FRA2 1200 MHz
DVP	APB0	PLL_INT1	1~16	150 MHz	PLL_INT1 1200 MHz
DE	APB0	PLL_INT1	1~16	150 MHz	PLL_INT1 1200 MHz
GE	APB0	PLL_INT1	1~16	150 MHz	PLL_INT1 1200 MHz
VE	APB0	PLL_INT1	1~16	200 MHz	PLL_INT1 1200 MHz
WDOG	APB1	CLK_32K		32 KHz	–
WRI	APB1	CLK_24M		24 MHz	–
SID	APB1	CLK_24M		24 MHz	–
GTC	APB1	–		–	–
RTC	APB1	–		–	–
CIR	APB1	–		–	–

7.1.3.3. 模块开关控制和时序

模块一般有三个控制位：

- MOD_RSTN（模块复位控制）：同时复位模块和模块总线。
- MOD_BUS_EN（模块总线时钟开关）：控制模块的所有总线时钟，包括 AX、AHB 和 APB，如果模块使用到多个总线，由于只有一个控制位，该控制位同时控制多个总线时钟。
- MOD_CLK_EN（模块时钟开关）： 控制除了总线时钟以外的模块时钟，如果模块用到多个时钟，由于只有一个控制位，该控制位同时控制多个模块时钟。

模块开启和关闭具有一定的时序要求，其中 SP_USBD 时序要求较为特殊，其它模块统一开关时序，具体描述如下：

表 7-2 模块开关时序描述

模块	打开时序	关闭时序
标准模块	• 设置模块时钟除频系数 • 打开模块时钟预使能 • 打开模块时钟使能	• 使能复位控制 • 关闭 AXI 总线时钟 • 关闭 AHB 总线时钟

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 7–2 模块开关时序描述 (续)

模块	打开时序	关闭时序
	• 打开 APB 总线时钟 • 打开 AHB 总线时钟 • 打开 AXI 总线时钟 • 放开复位控制 注： 模块无对应控制位即不进行设置	• 关闭 APB 总线时钟 • 关闭模块时钟使能 • 关闭模块时钟预使能 注： 模块无对应控制位即不进行设置

7.1.4. CMU 基地址

表 7–3 CMU 基地址信息

模块名称	起始地址	结束地址	空间大小
CMU	0x18020000	0x18020FFF	64 KB

7.1.5. 寄存器列表

表 7–4 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	PLL_INT0_GEN	PLL_INT0 通用	0x000 PLL_INT0_GEN
0x004	PLL_INT1_GEN	PLL_INT1 通用	0x004 PLL_INT1_GEN
0x020	PLL_FRA0_GEN	PLL_FRA0 通用	0x020 PLL_FRA0_GEN
0x024	PLL_FRA1_GEN	PLL_FRA1 通用	0x024 PLL_FRA1_GEN
0x028	PLL_FRA2_GEN	PLL_FRA2 通用	0x028 PLL_FRA2_GEN
0x040	PLL_INT0_CFG	PLL_INT0 配置	0x040 PLL_INT0_CFG
0x044	PLL_INT1_CFG	PLL_INT1 配置	0x044 PLL_INT1_CFG
0x060	PLL_FRA0_CFG	PLL_FRA0 配置	0x060 PLL_FRA0_CFG
0x064	PLL_FRA1_CFG	PLL_FRA1 配置	0x064 PLL_FRA1_CFG
0x068	PLL_FRA2_CFG	PLL_FRA2 配置	0x068 PLL_FRA2_CFG
0x080	PLL_FRA0_SDM	PLL_FRA0 展频	0x080 PLL_FRA0_SDM
0x084	PLL_FRA1_SDM	PLL_FRA1 展频	0x084 PLL_FRA1_SDM
0x088	PLL_FRA2_SDM	PLL_FRA2 展频	0x088 PLL_FRA2_SDM

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 7–4 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0A0	PLL_COM	PLL 公共	0x0A0 PLL_COM
0x0A4	PLL_IN	PLL 输入	0x0A4 PLL_IN
0x0E0	CLK_OUT0	CLK0 输出	0x0E0 CLK_OUT0
0x180	CLK_CPU	CPU 时钟	0x180 CLK_CPU
0x184	RST_ENTRY_CPU	CPU 复位入口	0x184 RST_ENTRY_CPU
0x18C	DBG_CPU	CPU 调试（CPU Debug）	0x18C DBG_CPU
0x20C	CLK_WDOG	WDOG 时钟	0x20C CLK_WDOG
0x220	CLK_DISP_SCLK	DISP_SCLK 时钟	0x220 CLK_DISP_SCLK
0x224	CLK_DISP_PIXCLK	DISP_PIXCLK 时钟	0x224 CLK_DISP_PIXCLK
0x400	CLK_DMA	DMA 时钟	0x400 CLK_DMA
0x414	CLK_DCE	DCE 时钟	0x414 CLK_DCE
0x41C	CLK_USB_DEV	USB_DEV 时钟	0x41C CLK_USB_DEV
0x420	CLK_USB_HOST	USB_HOST 时钟	0x420 CLK_USB_HOST
0x430	CLK_USB_PHY	USB_PHY0 时钟	0x430 CLK_USB_PHY
0x450	CLK_CANFD	CANFD 时钟	0x450 CLK_CAN
0x45C	CLK_XSPI	XSPI 时钟	0x45C CLK_XSPI
0x460	CLK_QSPI0	QSPI0 时钟	0x460 CLK_QSPI0
0x464	CLK_QSPI1	QSPI1 时钟	0x464 CLK_QSPI1
0x468	CLK_QSPI2	QSPI2 时钟	0x468 CLK_QSPI2
0x46C	CLK_QSPI3	QSPI3 时钟	0x46C CLK_QSPI3
0x470	CLK_QSPI4	QSPI4 时钟	0x470 CLK_QSPI4
0x474	CLK_QSPI5	QSPI5 时钟	0x474 CLK_QSPI5
0x480	CLK_SDMC0	SDMC0 时钟	0x480 CLK_SDMC0
0x484	CLK_SDMC1	SDMC1 时钟	0x484 CLK_SDMC1
0x800	CLK_SYSCFG	SYSCFG 时钟	0x800 CLK_SYSCFG
0x810	CLK_SPI_ENC	SPI_ENC 时钟	0x810 CLK_SPI_ENC
0x814	CLK_PWMCS	PWMCS 时钟	0x814 CLK_PWMCS
0x81C	CLK_MTOP	MTOP 时钟	0x81C CLK_MTOP
0x820	CLK_I2S	I2S 时钟	0x820 CLK_I2S

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 7–4 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x830	CLK_AUDIO	AUDIO 时钟	0x830 CLK_AUDIO
0x83C	CLK_GPIO	GPIO 时钟	0x83C CLK_GPIO
0x840	CLK_UART0	UART0 时钟	0x840 CLK_UART0
0x844	CLK_UART1	UART1 时钟	0x844 CLK_UART1
0x848	CLK_UART2	UART2 时钟	0x848 CLK_UART2
0x84C	CLK_UART3	UART3 时钟	0x84C CLK_UART3
0x850	CLK_UART4	UART4 时钟	0x850 CLK_UART4
0x880	CLK_LCD	LCD 时钟	0x880 CLK_LCD
0x888	CLK_MIPI_DSI	MIPIDSI 时钟	0x888 CLK_MIPI_DSI
0x890	CLK_DVP	DVP 时钟	0x890 CLK_DVP
0x8C0	CLK_DE	DE 时钟	0x8C0 CLK_DE
0x8C4	CLK_GE	GE 时钟	0x8C4 CLK_GE
0x8C8	CLK_VE	VE 时钟	0x8C8 CLK_VE
0x904	CLK_SID	SID 时钟	0x904 CLK_SID
0x908	CLK_RTC	RTC 时钟	0x908 CLK_RTC
0x90C	CLK_GTC	GTC 时钟	0x90C CLK_GTC
0x960	CLK_I2C0	I2C0 时钟	0x960 CLK_I2C0
0x964	CLK_I2C1	I2C1 时钟	0x964 CLK_I2C1
0x990	CLK_XPWM0	XPWM0 时钟	0x990 CLK_XPWM0
0x994	CLK_XPWM1	XPWM1 时钟	0x994 CLK_XPWM1
0x998	CLK_XPWM2	XPWM2 时钟	0x998 CLK_XPWM2
0x99C	CLK_XPWM3	XPWM3 时钟	0x99C CLK_XPWM3
0x9A0	CLK_ADCIM	ADCIM 时钟	0x9A0 CLK_ADCIM
0x9A4	CLK_GPAI	GPAI 时钟	0x9A4 CLK_GPAI
0x9A8	CLK_RTP	RTP 时钟	0x9A8 CLK_RTP
0x9AC	CLK_THS	THS 时钟	0x9AC CLK_THS
0x9B0	CLK_CIR	CIR 时钟	0x9B0 CLK_CIR
0x9C0	CLK_XPWM4	XPWM4 时钟	0x9C0 CLK_XPWM4
0x9C4	CLK_XPWM5	XPWM5 时钟	0x9C4 CLK_XPWM5

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 7–4 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x9C8	CLK_XPWM6	XPWM6 时钟	0x9C8 CLK_XPWM6
0x9CC	CLK_XPWM7	XPWM7 时钟	0x9CC CLK_XPWM7
0xDE0	FORCE_RST	强行复位	0xDE0 FORCE_RST
0xFE8	REG_WR_CFG	寄存器写配置	0xFE8 REG_WR_CFG
0xFEC	REG_WR_DIS_STS	寄存器写失效状态	0xFEC REG_WR_DIS_STS
0xFFC	CMU_MOD_VER	CMU 模块版本	0xFFC CMU_MOD_VER

7.1.6. 寄存器描述

7.1.6.1. 0x000 PLL_INT0_GEN

默认值：0x08002710			PLL_INT0 通用 (PLL_INT0 General)
位域	类型	默认值	描述
31:29	–	–	–
28:24	R/W	0x8	PLL_ICP 锁相环环路带宽调节 数值越小带宽越低
23:21	–	–	–
20	R/W	0x0	PLL_OUT_MUX 锁相环输出选择 • 0： XTAL_24M 输出 • 1： PLL 时钟输出 该选择不受其它寄存器影响，PLL 损坏不工作时，时钟可旁路为 XTAL_24M 时钟使用。在启动和休眠场景也可使用 XTAL_24M 时钟。
19	R/W	0x0	FACTOR_M_EN 锁相环输出除频系数使能 • 0：关闭 • 1：打开
18	R/W	0x0	PLL_OUT_SYS 锁相环输出到系统使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x08002710			PLL_INT0 通用 (PLL_INT0 General)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
17	–	–	–
16	R/W	0x0	PLL_EN 锁相环电路使能 • 0：关闭锁相环电路 • 1：打开锁相环电路 锁相环输出频率 PLL_O = 24 / (P + 1) × (N + 1) / (M + 1) MHz，P、N、M 分别为 FACTOR_P、FACTOR_N、FACTOR_M。
15:8	R/W	0x27	FACTOR_N 锁相环倍频系数在应用中，N 配置范围为 14 到 199。
7:6	–	–	–
5:4	R/W	0x1	FACTOR_M 锁相环输出除频系数 FACTOR_M ≠0 时，需要配置 FACTOR_M_EN = 1 锁相环才有输出。
3:1	–	–	–
0	R/W	0	FACTOR_P 锁相环输入除频系数

7.1.6.2. 0x004 PLL_INT1_GEN

默认值：0x08003100			PLL_INT1 通用 (PLL_INT1 General)
位域	类型	默认值	描述
31:29	–	–	–
28:24	R/W	0x8	PLL_ICP 锁相环环路带宽调节 数值越小带宽越低
23:21	–	–	–
20	R/W	0x0	PLL_OUT_MUX 锁相环输出选择

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x08003100			PLL_INT1 通用 (PLL_INT1 General)
位域	类型	默认值	描述
			• 0： XTAL_24M 输出 • 1： PLL 时钟输出 该选择不受其它寄存器影响，PLL 损坏不工作时，时钟可旁路为 XTAL_24M 时钟使用。在启动和休眠场景也可使用 XTAL_24M 时钟。
19	R/W	0x0	FACTOR_M_EN 锁相环输出除频系数使能 • 0：关闭 • 1：打开
18	R/W	0x0	PLL_OUT_SYS 锁相环输出到系统使能 • 0：关闭 • 1：打开
17	–	–	–
16	R/W	0x0	PLL_EN 锁相环电路使能 • 0：关闭锁相环电路 • 1：打开锁相环电路 锁相环输出频率 PLL_O = 24 / (P + 1) × (N + 1) / (M + 1) MHz，P、N、M 分别为 FACTOR_P、FACTOR_N、FACTOR_M。
15:8	R/W	0x31	FACTOR_N 锁相环倍频系数在应用中，N 配置范围为 14 到 199。
7:6	–	–	–
5:4	R/W	0x0	FACTOR_M 锁相环输出除频系数 FACTOR_M ≠0 时，需要配置 FACTOR_M_EN = 1 锁相环才有输出。
3:1	–	–	–
0	R/W	0	FACTOR_P 锁相环输入除频系数

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.3. 0x020 PLL_FRA0_GEN

默认值：0x08002010			PLL_FRA0 通用 (PLL_FRA0 General)
位域	类型	默认值	描述
31:29	–	–	–
28:24	R/W	0x8	PLL_ICP 锁相环环路带宽调节 数值越小带宽越低
23:21	–	–	–
20	R/W	0x0	PLL_OUT_MUX 锁相环输出选择 • 0： XTAL_24M 输出 • 1： PLL 时钟输出 该选择不受其它寄存器影响，PLL 损坏不工作时，时钟可旁路为 XTAL_24M 时钟使用。在启动和休眠场景也可使用 XTAL_24M 时钟。
19	R/W	0x0	FACTOR_M_EN 锁相环输出除频系数使能 • 0：关闭 • 1：打开
18	R/W	0x0	PLL_OUT_SYS 锁相环输出到系统使能 • 0：关闭 • 1：打开
17	–	–	–
16	R/W	0x0	PLL_EN 锁相环电路使能 • 0：关闭锁相环电路 • 1：打开锁相环电路 锁相环输出频率 PLL_O = 24 / (P+1) × (N+1) / (M+1) MHz，P、N、M 分别为 FACTOR_P、FACTOR_N、FACTOR_M。
15:8	R/W	0x20	FACTOR_N 锁相环倍频系数在应用中，N 配置范围为 14 到 199。
7:6	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x08002010			PLL_FRA0 通用 (PLL_FRA0 General)
位域	类型	默认值	描述
5:4	R/W	0x1	FACTOR_M 锁相环输出除频系数 FACTOR_M ≠ 0 时，需要配置 FACTOR_M_EN = 1 锁相环才有输出。
3:1	–	–	–
0	R/W	0	FACTOR_P 锁相环输入除频系数

7.1.6.4. 0x024 PLL_FRA1_GEN

默认值：0x08002010			PLL_FRA1 通用 (PLL_FRA1 General)
位域	类型	默认值	描述
31:29	–	–	–
28:24	R/W	0x8	PLL_ICP 锁相环环路带宽调节 数值越小带宽越低
23:21	–	–	–
20	R/W	0x0	PLL_OUT_MUX 锁相环输出选择 • 0： XTAL_24M 输出 • 1： PLL 时钟输出 该选择不受其它寄存器影响，PLL 损坏不工作时，时钟可旁路为 XTAL_24M 时钟使用。在启动和休眠场景也可使用 XTAL_24M 时钟。
19	R/W	0x0	FACTOR_M_EN 锁相环输出除频系数使能 • 0：关闭 • 1：打开
18	R/W	0x0	PLL_OUT_SYS 锁相环输出到系统使能 • 0：关闭 • 1：打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x08002010			PLL_FRA1 通用 (PLL_FRA1 General)
位域	类型	默认值	描述
17	–	–	–
16	R/W	0x0	PLL_EN 锁相环电路使能 • 0：关闭锁相环电路 • 1：打开锁相环电路 锁相环输出频率 PLL_O = 24 / (P+1) × (N+1) / (M+1) MHz，P、N、M 分别为 FACTOR_P、FACTOR_N、FACTOR_M。
15:8	R/W	0x20	FACTOR_N 锁相环倍频系数在应用中，N 配置范围为 14 到 199。
7:6	–	–	–
5:4	R/W	0x1	FACTOR_M 锁相环输出除频系数 FACTOR_M ≠ 0 时，需要配置 FACTOR_M_EN = 1 锁相环才有输出。
3:1	–	–	–
0	R/W	0	FACTOR_P 锁相环输入除频系数

7.1.6.5. 0x028 PLL_FRA2_GEN

默认值：0x08002010			PLL_FRA2 通用 (PLL_FRA2 General)
位域	类型	默认值	描述
31:29	–	–	–
28:24	R/W	0x8	PLL_ICP 锁相环环路带宽调节 数值越小带宽越低
23:21	–	–	–
20	R/W	0x0	PLL_OUT_MUX 锁相环输出选择 • 0： XTAL_24M 输出 • 1： PLL 时钟输出

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x08002010			PLL_FRA2 通用 (PLL_FRA2 General)
位域	类型	默认值	描述
			该选择不受其它寄存器影响，PLL 损坏不工作时，时钟可旁路为 XTAL_24M 时钟使用。在启动和休眠场景也可使用 XTAL_24M 时钟。
19	R/W	0x0	FACTOR_M_EN 锁相环输出除频系数使能 • 0：关闭 • 1：打开
18	R/W	0x0	PLL_OUT_SYS 锁相环输出到系统使能 • 0：关闭 • 1：打开
17	–	–	–
16	R/W	0x0	PLL_EN 锁相环电路使能 • 0：关闭锁相环电路 • 1：打开锁相环电路 锁相环输出频率 PLL_O = 24 / (P+1) × (N+1) / (M+1) MHz，P、N、M 分别为 FACTOR_P、FACTOR_N、FACTOR_M。
15:8	R/W	0x20	FACTOR_N 锁相环倍频系数在应用中，N 配置范围为 14 到 199。
7:6	–	–	–
5:4	R/W	0x1	FACTOR_M 锁相环输出除频系数 FACTOR_M ≠ 0 时，需要配置 FACTOR_M_EN = 1 锁相环才有输出。
3:1	–	–	–
0	R/W	0	FACTOR_P 锁相环输入除频系数

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.6. 0x040 PLL_INT0_CFG

默认值：0x240C4040			PLL_INT0 配置 (PLL_INT0 Configuration)
位域	类型	默认值	描述
31	–	–	–
30:28	R/W	0x2	PLL_LOCK_TIME
27	–	–	–
26:24	R/W	0x4	PLL_IVCO
23:22	–	–	–
21:20	R/W	0x0	PLL_VCO_SEL
19	R/W	0x1	PLL_VCO_RST
18:16	R/W	0x4	PLL_VCO_GAIN
15	–	–	–
14:8	R/W	0x40	PLL_BINT
7	–	–	–
6:0	R/W	0x40	PLL_CINT PLL 初始振荡频率

7.1.6.7. 0x044 PLL_INT1_CFG

默认值：0x240C4040			PLL_INT1 配置 (PLL_INT1 Configuration)
位域	类型	默认值	描述
31	–	–	–
30:28	R/W	0x2	PLL_LOCK_TIME
27	–	–	–
26:24	R/W	0x4	PLL_IVCO
23:22	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x240C4040			PLL_INT1 配置 (PLL_INT1 Configuration)
位域	类型	默认值	描述
21:20	R/W	0x0	PLL_VCO_SEL
19	R/W	0x1	PLL_VCO_RST
18:16	R/W	0x4	PLL_VCO_GAIN
15	–	–	–
14:8	R/W	0x40	PLL_BINT
7	–	–	–
6:0	R/W	0x40	PLL_CINT PLL 初始振荡频率

7.1.6.8. 0x060 PLL_FRA0_CFG

默认值：0x00000000			PLL_FRA0 配置 (PLL_FRA0 Configuration)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	DITHER_EN 抖动使能 • 0：关闭 • 1：打开
23:21	–	–	–
20	R/W	0x0	FRA_EN 小数分频使能 • 0：关闭 • 1：打开
19:17	–	–	–
16:0	R/W	0x0	FRA_IN 小数分频系数

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.9. 0x064 PLL_FRA1_CFG

默认值：0x00000000			PLL_FRA1 配置 (PLL_FRA1 Configuration)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	DITHER_EN 抖动使能 • 0：关闭 • 1：打开
23:21	–	–	–
20	R/W	0x0	FRA_EN 小数分频使能 • 0：关闭 • 1：打开
19:17	–	–	–
16:0	R/W	0x0	FRA_IN 小数分频系数

7.1.6.10. 0x068 PLL_FRA2_CFG

默认值：0x00000000			PLL_FRA2 配置 (PLL_FRA2 Configuration)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	DITHER_EN 抖动使能 • 0：关闭 • 1：打开
23:21	–	–	–
20	R/W	0x0	FRA_EN 小数分频使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PLL_FRA2 配置 (PLL_FRA2 Configuration)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
19:17	–	–	–
16:0	R/W	0x0	FRA_IN 小数分频系数

7.1.6.11. 0x080 PLL_FRA0_SDM

默认值：0x00000000			PLL_FRA0 展频 (PLL_FRA0 Spread Spectrum)
位域	类型	默认值	描述
31	R/W	0x0	SDM_EN 展频使能 • 0：关闭 • 1：打开
30:29	R/W	0x0	SDM_MODE 展频模式 • 0： DC=0 • 1： DC=1 • 2：三角波 • 3：预留
28:20	R/W	0x0	SDM_STEP 展频步进
19	–	–	–
18:17	R/W	0x0	SDM_FREQ 展频频率 • 0: 31.5 KHz • 1: 32.0 KHz • 2: 32.5 KHz • 3: 33.0 KHz

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PLL_FRA0 展频 (PLL_FRA0 Spread Spectrum)
位域	类型	默认值	描述
16:0	R/W	0x0	SDM_BOT 展频底线 该位域越小表示幅度越大

7.1.6.12. 0x084 PLL_FRA1_SDM

默认值：0x00000000			PLL_FRA1 展频 (PLL_FRA1 Spread Spectrum)
位域	类型	默认值	描述
31	R/W	0x0	SDM_EN 展频使能 • 0：关闭 • 1：打开
30:29	R/W	0x0	SDM_MODE 展频模式 • 0： DC=0 • 1： DC=1 • 2：三角波 • 3：预留
28:20	R/W	0x0	SDM_STEP 展频步进
19	–	–	–
18:17	R/W	0x0	SDM_FREQ 展频频率 • 0: 31.5 KHz • 1: 32.0 KHz • 2: 32.5 KHz • 3: 33.0 KHz
16:0	R/W	0x0	SDM_BOT 展频底线 该位域越小表示幅度越大

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.13. 0x088 PLL_FRA2_SDM

默认值：0x00000000			PLL_FRA2 展频 (PLL_FRA2 Spread Spectrum)
位域	类型	默认值	描述
31	R/W	0x0	SDM_EN 展频使能 • 0：关闭 • 1：打开
30:29	R/W	0x0	SDM_MODE 展频模式 • 0： DC=0 • 1： DC=1 • 2：三角波 • 3：预留
28:20	R/W	0x0	SDM_STEP 展频步进
19	–	–	–
18:17	R/W	0x0	SDM_FREQ 展频频率 • 0: 31.5 KHz • 1: 32.0 KHz • 2: 32.5 KHz • 3: 33.0 KHz
16:0	R/W	0x0	SDM_BOT 展频底线 该位域越小表示幅度越大

7.1.6.14. 0x0A0 PLL_COM

默认值：0x00000009			PLL 公共 (PLL Common)
位域	类型	默认值	描述
31:28	R/W	0x0	RSV

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000009			PLL 公共 (PLL Common)
位域	**类型**	**默认值**	**描述**
27:24	R/W	0x0	PLL_LDO_IBIAS_TUNING
23:21	–	–	–
20:16	R/W	0x0	PLL_ATB_SEL PLL ATB 选择
15:13	–	–	–
12	R/W	0x0	CK_TEST_SEL PLL 输入测试时钟选择 • 0： 选择内部时钟 • 1： 选择外部时钟
11:8	R/W	0x0	TEST_CLK_SEL 测试时钟选择，测试使用 • 0: PLL_INT0 • 1: PLL_INT1 • 2: PLL_FRA0 • 3: PLL_FRA1 • 4: PLL_FRA2 • 5: CK24M_DIG • 6: CK24M_ANA • 其它: 接地 **该功能为测试及调试使用，实际应用不打开。**
7:6	R/W	0x0	TEST_CLK_DIV 测试时钟分频，测试使用 • 0：2 分频 • 1：4 分频 • 2：8 分频 • 3：16 分频 **该功能为测试及调试使用，实际应用不打开。**
5	R/W	0x0	TEST_CLK_OUT 测试时钟输出

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000009			PLL 公共 (PLL Common)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开 **该功能为测试及调试使用，实际应用不打开。**
4	R/W	0x0	LDO_VREF_SEL LDO 参考电压选择 • 0：使用内部电阻分压作为参考电压 • 1：使用 bandgap 1.1V 参考电压 **该功能为测试及调试使用，实际应用不打开。**
3:1	R/W	0x4	LDO_VSET LDO 电压设置 • 0: 0.90 V • 1: 0.95 V • 2: 1.00 V • 3: 1.05 V • 4: 1.10 V • 5: 1.15 V • 6: 1.20 V • 7: 1.25 V
0	R/W	0x1	LDO_EN LDO 使能 • 0：关闭 • 1：打开

7.1.6.15. 0x0A4 PLL_IN

默认值：0xF0000000			PLL 输入 (PLL Input)
位域	类型	默认值	描述
31:30	R/W	0x3	XTAL_GM24M 晶体驱动调节值 越大表示驱动越强
29	R/W	0x1	XTAL_START24M

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0xF0000000			PLL 输入 (PLL Input)
位域	**类型**	**默认值**	**描述**
			晶体启动 • 0：关闭 • 1：打开 该寄存器在晶体起振后可以关闭，节省功耗
28	R/W	0x1	XTAL_EN 振荡使能 • 0：关闭 • 1：打开
27:21	–	–	–
20:16	RO	0x0	PLL_LOCK_FLAG PLL Lock 检测标志 • BIT16：如果此位为 1，则 INT0 PLL 检测已锁定 • BIT17：如果此位为 1，则 INT1 PLL 检测已锁定 • BIT18：如果此位为 1，则 FRA0 PLL 检测已锁定 • BIT19：如果此位为 1，则 FRA1 PLL 检测已锁定 • BIT20：如果此位为 1，则 FRA2 PLL 检测已锁定
15:6	–	–	–
5	R/W	0x0	PLL_LOCK_TUNE PLL Lock 时间调节 • 0：较快锁定 • 1：较慢锁定
4:0	R/W	0x1f	PLL_LOCK_DER_EN PLL Lock 检测使能 • BIT0：INT0 PLL 检测使能 • BIT1：INT1 PLL 检测使能 • BIT2：FRA0 PLL 检测使能 • BIT3：FRA1 PLL 检测使能 • BIT4：FRA2 PLL 检测使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.16. 0x0E0 CLK_OUT0

默认值：0x00000031			CLK0 输出 (CLK0 Output)
位域	类型	默认值	描述
31:18	–	–	–
17	R/W	0x0	PRE_CLK_EN 前级时钟使能 • 0： 关闭 • 1： 打开
16	R/W	0x0	CLK_OUT_EN 时钟输出使能 • 0： 时钟输出关闭 • 1： 时钟输出打开 时钟输出频率 CLK_OUT = CLK_SRC / (DIV_N + 1)。 除频系数为 1~256，时钟输出为 50% 占空比。
15:14	–	–	–
13:12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_INT1 • 1：PLL_FRA1 • 2：PLL_FRA2 • 3：预留
11:8	–	–	–
7:0	R/W	0x31	CLK_DIV 时钟输出除频因子

7.1.6.17. 0x180 CLK_CPU

默认值：0x00000000			CPU 时钟 (CPU Clock)
位域	类型	默认值	描述
31:14	–	–	–
13:12	R/W	0x0	CPU_CLK_SEL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CPU 时钟 (CPU Clock)
位域	类型	默认值	描述
			CPU 时钟源选择 • 0：CLK_24M • 1：PLL_INT0/(DIV+1) • 其它：预留 **50% 占空比，支持动态调频。**
11:4	–	–	–
3:0	R/W	0x0	CPU_CLK_DIV 输入时钟除频系数

7.1.6.18. 0x184 RST_ENTRY_CPU

默认值：0x30000000			CPU 复位入口 (CPU Reset Entry)
位域	类型	默认值	描述
31:0	R/W	0x3000_0000	RST_ENTRY 复位入口地址

7.1.6.19. 0x18C DBG_CPU

默认值：0x00000000			CPU 调试（CPU Debug）
位域	类型	默认值	描述
31:29	–	–	–
28	RO	0x0	DFS_DONE 动态调频完成 **注：** CPU_DFS_BYPASS AHB_DFS_BYPASS AXI_DFS_BYPASS 任一位设为 0 时，启动 CPU_DFS 功能，如果发生 CPU 频率变更，完成频率变更后此位置 1。当下一次再有变更时，此位自动清零，直到完成变更后重新置 1
27	–	–	–
26	R/W	0x0	CPU_CLK_SEL_DFS_BYPASS

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CPU 调试（CPU Debug）
位域	类型	默认值	描述
			此位设 0 打开 AXI _DFS 功能， 变更 BUS _CLK_SEL 会有一个握手机制
25	R/W	0x0	CPU_CLK_SRC_DFS_BYPASS 此位设 0 打开 AXI _DFS 功能， 变更 CLK _SRC_SEL 会有一个握手机制
24	R/W	0x0	CPU_CLK_DIV_DFS_BYPASS 此位设 0 打开 AXI _DFS 功能， 变更 BUS _CLK_DIV 会有一个握手机制
23:0	–	–	–

7.1.6.20. 0x20C CLK_WDOG

注：

对该寄存器写操作需要先配置 REG_WR_CFG 进行写授权申请。

默认值：0x00000000			WDOG 时钟 (WDOG Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位无效
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:17	–	–	–
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			WDOG 时钟 (WDOG Clock)
位域	类型	默认值	描述
15:13	–	–	–
12	R/W	0x0	MOD_CLK_SRC_SEL 模块时钟源选择 • 0：XTAL24M 750 分频 • 1：RTC_32K
11:0	–	–	–

7.1.6.21. 0x220 CLK_DISP_SCLK

默认值：0x00000000			DISP_SCLK 时钟 (Display Source Clock)
位域	类型	默认值	描述
31:18	–	–	–
17	R/W	0x0	CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16:6	–	–	–
5:0	R/W	0x0	CLK_DIV 时钟除频系数，除频系数为 DIV + 1，非 50% 占空比。

7.1.6.22. 0x224 CLK_DISP_PIXCLK

默认值：0x00000000			DISP_PIXCLK 时钟 (Display Pixel Clock)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	CLK_DIV 时钟除频系数，除频系数为 DIV + 1，非 50% 占空比。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.23. 0x400 CLK_DMA

默认值：0x00000000			DMA 时钟 (DMA Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23	–	–	–
22	R/W	0x0	AXI_CLK_EN AXI 时钟使能 • 0：关闭 • 1：打开
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.24. 0x414 CLK_DCE

默认值：0x00000000			DCE 时钟 (DCE Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DCE 时钟 (DCE Clock)
位域	类型	默认值	描述
			注： 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.25. 0x41C CLK_USB_DEV

默认值：0x00000000			USB_DEV 时钟 (USB_DEV Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 注： 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.26. 0x420 CLK_USB_HOST

默认值：0x00000000			USB_HOST 时钟 (USB_HOST Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.27. 0x430 CLK_USB_PHY

默认值：0x00000000			USB_PHY0 时钟 (USB_PHY0 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:17	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			USB_PHY0 时钟 (USB_PHY0 Clock)
位域	类型	默认值	描述
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:0	–	–	–

7.1.6.28. 0x450 CLK_CAN

默认值：0x0000000E			CAN 时钟 (CAN Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000000E			CAN 时钟 (CAN Clock)
位域	类型	默认值	描述
			模块时钟使能 • 0：关闭 • 1：打开
15:6	–	–	–
5:0	R/W	0xE	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.29. 0x45C CLK_XSPI

默认值：0x00000000			XSPI 时钟 (XSPI Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23	–	–	–
22	R/W	0x0	AXI_CLK_EN AXI 时钟使能 • 0：关闭 • 1：打开
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:18	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XSPI 时钟 (XSPI Clock)
位域	类型	默认值	描述
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:4	–	–	–
3:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.30. 0x460 CLK_QSPI0

默认值：0x00000001			QSPI0 时钟 (QSPI0 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23	–	–	–
22	R/W	0x0	AXI_CLK_EN AXI 时钟使能 • 0：关闭 • 1：打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			QSPI0 时钟 (QSPI0 Clock)
位域	类型	默认值	描述
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:13	–	–	–
12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_FRA0 • 1：PLL_FRA2
11:4	–	–	–
3:0	R/W	0x1	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.31. 0x464 CLK_QSPI1

默认值：0x00000001			QSPI1 时钟 (QSPI1 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			QSPI1 时钟 (QSPI1 Clock)
位域	**类型**	**默认值**	**描述**
			• 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:13	–	–	–
12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_FRA0 • 1：PLL_FRA2
11:4	–	–	–
3:0	R/W	0x1	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.32. 0x468 CLK_QSPI2

默认值：0x00000001			QSPI2 时钟 (QSPI2 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:13	–	–	–
12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_FRA0 • 1：PLL_FRA2
11:4	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			QSPI2 时钟 (QSPI2 Clock)
位域	类型	默认值	描述
3:0	R/W	0x1	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.33. 0x46C CLK_QSPI3

默认值：0x00000001			QSPI3 时钟 (QSPI3 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			QSPI3 时钟 (QSPI3 Clock)
位域	类型	默认值	描述
15:13	–	–	–
12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_FRA0 • 1：PLL_FRA2
11:4	–	–	–
3:0	R/W	0x1	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.34. 0x470 CLK_QSPI4

默认值：0x00000001			QSPI4 时钟 (QSPI4 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			QSPI4 时钟 (QSPI4 Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:13	–	–	–
12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_FRA0 • 1：PLL_FRA2
11:4	–	–	–
3:0	R/W	0x1	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.35. 0x474 CLK_QSPI5

默认值：0x00000001			QSPI5 时钟 (QSPI5 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			QSPI5 时钟 (QSPI5 Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
20:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:13	–	–	–
12	R/W	0x0	CLK_SRC_SEL 时钟源选择 • 0：PLL_FRA0 • 1：PLL_FRA2
11:4	–	–	–
3:0	R/W	0x1	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.36. 0x480 CLK_SDMC0

默认值：0x00000001			SDMC0 时钟 (SDMC0 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			SDMC0 时钟 (SDMC0 Clock)
位域	类型	默认值	描述
			注： 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:4	–	–	–
3:0	R/W	0x1	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.37. 0x484 CLK_SDMC1

默认值：0x00000001			SDMC1 时钟 (SDMC1 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			SDMC1 时钟 (SDMC1 Clock)
位域	类型	默认值	描述
			• 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:4	–	–	–
3:0	R/W	0x1	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.38. 0x800 CLK_SYSCFG

默认值：0x00100000			SYSCFG 时钟 (SYSCFG Clock)
位域	类型	默认值	描述
31:21	–	–	–
20	R/W	0x1	APB_CLK_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00100000			SYSCFG 时钟 (SYSCFG Clock)
位域	类型	默认值	描述
			APB 时钟使能 • 0：关闭 • 1：打开
19:0	–	–	–

7.1.6.39. 0x810 CLK_SPI_ENC

默认值：0x00000000			SPI_ENC 时钟 (SPI_ENC Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.40. 0x814 CLK_PWMCS

默认值：0x00000000			PWMCS 时钟 (PWMCS Clock)
位域	类型	默认值	描述
31:25	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PWMCS 时钟 (PWMCS Clock)
位域	类型	默认值	描述
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.41. 0x81C CLK_MTOP

默认值：0x00000000			MTOP 时钟 (MTOP Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23	–	–	–
22	R/W	0x0	AXI_CLK_EN AXI 时钟使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			MTOP 时钟 (MTOP Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:0	–	–	–

7.1.6.42. 0x820 CLK_I2S

默认值：0x0000000f			I2S 时钟 (I2S Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000000f			I2S 时钟 (I2S Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:6	–	–	–
5:0	R/W	0xf	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.43. 0x830 CLK_AUDIO

默认值：0x0000000f			AUDIO 时钟 (AUDIO Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000000f			AUDIO 时钟 (AUDIO Clock)
位域	**类型**	**默认值**	**描述**
			模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:6	–	–	–
5:0	R/W	0xf	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.44. 0x83C CLK_GPIO

默认值：0x01200000			GPIO 时钟 (GPIO Clock)
位域	**类型**	**默认值**	**描述**
31:25	–	–	–
24	R/W	0x1	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0x1	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.45. 0x840 CLK_UART0

默认值：0x0000000b			UART0 时钟 (UART0 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:6	–	–	–
5:0	R/W	0xb	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.46. 0x844 CLK_UART1

默认值：0x0000000b			UART1 时钟 (UART1 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:6	–	–	–
5:0	R/W	0xb	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.47. 0x848 CLK_UART2

默认值：0x0000000b			UART2 时钟 (UART2 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:6	–	–	–
5:0	R/W	0xb	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.48. 0x84C CLK_UART3

默认值：0x0000000b			UART3 时钟 (UART3 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:6	–	–	–
5:0	R/W	0xb	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.49. 0x850 CLK_UART4

默认值：0x0000000b			UART4 时钟 (UART4 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:6	–	–	–
5:0	R/W	0xb	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.50. 0x880 CLK_LCD

默认值：0x00000000			LCD 时钟 (LCD Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **此信号同时复位模块和寄存器总线。**
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:3	–	–	–
2:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。 **注：** 该除频器使用时候保持为 0，不需要配置

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.51. 0x888 CLK_MIPI_DSI

默认值：0x00000000			MIPIDSI 时钟 (MIPI_DSI Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **此信号同时复位模块和寄存器总线。**
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:3	–	–	–
2:0	R/W	0x0	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。 **注：** 该除频器使用时候保持为 0，不需要配置

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.52. 0x890 CLK_DVP

默认值：0x00000003			DVP 时钟 (DVP Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23	–	–	–
22	R/W	0x0	AXI_CLK_EN AXI 时钟使能 • 0：关闭 • 1：打开
21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000003			DVP 时钟 (DVP Clock)
位域	类型	默认值	描述
15:4	–	–	–
3:0	R/W	0x3	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.53. 0x8C0 CLK_DE

默认值：0x00000005			DE 时钟 (DE Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23	–	–	–
22	R/W	0x0	AXI_CLK_EN AXI 时钟使能 • 0：关闭 • 1：打开
21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000005			DE 时钟 (DE Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:4	–	–	–
3:0	R/W	0x5	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.54. 0x8C4 CLK_GE

默认值：0x00000005			GE 时钟 (GE Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23	–	–	–
22	R/W	0x0	AXI_CLK_EN AXI 时钟使能 • 0：关闭 • 1：打开
21	–	–	–
20	R/W	0x0	APB_CLK_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000005			GE 时钟 (GE Clock)
位域	类型	默认值	描述
			APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:12	–	–	–
7:4	–	–	–
3:0	R/W	0x5	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.55. 0x8C8 CLK_VE

默认值：0x00000005			VE 时钟 (VE Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000005			VE 时钟 (VE Clock)
位域	类型	默认值	描述
23	–	–	–
22	R/W	0x0	AXI_CLK_EN AXI 时钟使能 • 0：关闭 • 1：打开
21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
7:4	–	–	–
3:0	R/W	0x5	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.56. 0x904 CLK_SID

默认值：0x00110000			SID 时钟 (SID Clock)
位域	类型	默认值	描述
31:21	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00110000			SID 时钟 (SID Clock)
位域	类型	默认值	描述
20	R/W	0x1	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:17	–	–	–
16	R/W	0x1	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:0	–	–	–

7.1.6.57. 0x908 CLK_RTC

默认值：0x00100000			RTC 时钟 (RTC Clock)
位域	类型	默认值	描述
31:21	–	–	–
20	R/W	0x1	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
19:0	–	–	–

7.1.6.58. 0x90C CLK_GTC

默认值：0x01100000			GTC 时钟 (GTC Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x1	MOD_RSTN 模块复位控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x01100000			GTC 时钟 (GTC Clock)
位域	**类型**	**默认值**	**描述**
			• 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x1	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:0	–	–	–

7.1.6.59. 0x960 CLK_I2C0

默认值：0x00000000			I2C0 时钟 (I2C0 Clock)
位域	**类型**	**默认值**	**描述**
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C0 时钟 (I2C0 Clock)
位域	类型	默认值	描述
19:0	–	–	–

7.1.6.60. 0x964 CLK_I2C1

默认值：0x00000000			I2C1 时钟 (I2C1 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:0	–	–	–

7.1.6.61. 0x990 CLK_XPWM0

默认值：0x00000000			XPWM0 时钟 (XPWM0 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XPWM0 时钟 (XPWM0 Clock)
位域	类型	默认值	描述
			• 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.62. 0x994 CLK_XPWM1

默认值：0x00000000			XPWM1 时钟 (XPWM1 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XPWM1 时钟 (XPWM1 Clock)
位域	类型	默认值	描述
20:0	–	–	–

7.1.6.63. 0x998 CLK_XPWM2

默认值：0x00000000			XPWM2 时钟 (XPWM2 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.64. 0x99C CLK_XPWM3

默认值：0x00000000			XPWM3 时钟 (XPWM3 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XPWM3 时钟 (XPWM3 Clock)
位域	类型	默认值	描述
			• 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.65. 0x9A0 CLK_ADCIM

默认值：0x0000000b			ADCIM 时钟 (ADCIM Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000000b			ADCIM 时钟 (ADCIM Clock)
位域	类型	默认值	描述
19:18	–	–	–
17	R/W	0x0	MOD_CLK_PRE_EN 模块时钟预使能 • 0：关闭 • 1：打开
16	R/W	0x0	MOD_CLK_EN 模块时钟使能 • 0：关闭 • 1：打开
15:6	–	–	–
5:0	R/W	0xb	MOD_CLK_DIV 模块时钟除频系数，除频系数为 DIV + 1，50% 占空比。

7.1.6.66. 0x9A4 CLK_GPAI

默认值：0x00000000			GPAI 时钟 (GPAI Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPAI 时钟 (GPAI Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
19:0	–	–	–

7.1.6.67. 0x9A8 CLK_RTP

默认值：0x00000000			RTP 时钟 (RTP Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:0	–	–	–

7.1.6.68. 0x9AC CLK_THS

默认值：0x00000000			THS 时钟 (THS Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 时钟 (THS Clock)
位域	类型	默认值	描述
			模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能 • 0：关闭 • 1：打开
19:0	–	–	–

7.1.6.69. 0x9B0 CLK_CIR

默认值：0x00000000			CIR 时钟 (CIR Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:21	–	–	–
20	R/W	0x0	APB_CLK_EN APB 时钟使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CIR 时钟 (CIR Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
19:0	–	–	–

7.1.6.70. 0x9C0 CLK_XPWM4

默认值：0x00000000			XPWM4 时钟 (XPWM4 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.71. 0x9C4 CLK_XPWM5

默认值：0x00000000			XPWM5 时钟 (XPWM5 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XPWM5 时钟 (XPWM5 Clock)
位域	类型	默认值	描述
			模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.72. 0x9C8 CLK_XPWM6

默认值：0x00000000			XPWM6 时钟 (XPWM6 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0	AHB_CLK_EN AHB 时钟使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XPWM6 时钟 (XPWM6 Clock)
位域	类型	默认值	描述
			• 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.73. 0x9CC CLK_XPWM7

默认值：0x00000000			XPWM7 时钟 (XPWM7 Clock)
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	MOD_RSTN 模块复位控制 • 0：复位有效 • 1：复位放开 **注：** 此信号同时复位模块和寄存器总线。
23:22	–	–	–
21	R/W	0	AHB_CLK_EN AHB 时钟使能 • 0：关闭 • 1：打开
20:0	–	–	–

7.1.6.74. 0xDE0 FORCE_RST

默认值：0x00000000			强制复位 (Force Reset)
位域	类型	默认值	描述
31:0	WO	0	Force Reset 0xFEDCBA98：强制复位整个芯片 其它：Reserved

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.1.6.75. 0xFE8 REG_WR_CFG

默认值：0x00000000			寄存器写配置 (Register Write Configuration)
位域	类型	默认值	描述
31:20	WO	0x0	AUTH_KEY 授权秘钥 • 0xA1C：申请写授权 • 0xD15：申请写失效 • Others：无效 需要写授权寄存器： • 0x000 PLL_INT0_GEN • 0x004 PLL_INT1_GEN • 0x020 PLL_FRA0_GEN • 0x024 PLL_FRA1_GEN • 0x028 PLL_FRA2_GEN • 0x040 PLL_INT0_CFG • 0x044 PLL_INT1_CFG • 0x060 PLL_FRA0_CFG • 0x064 PLL_FRA1_CFG • 0x068 PLL_FRA2_CFG • 0x080 PLL_FRA0_SDM • 0x084 PLL_FRA1_SDM • 0x088 PLL_FRA2_SDM • 0x0A0 PLL_COM • 0x0A4 PLL_IN • 0x0E0 CLK_OUT0 • 0x180 CLK_CPU • 0x20C CLK_WDOG • 0x45C CLK_XSPI 写授权操作流程： • 同时对 REG_ADDR_OFF 写入偏移地址和对 AUTH _KEY 写入 0xA1C • STS_WR_AUTH 置位表示申请成功 • 对 CMU 任何写操作都会将 STS _WR_AUTH 清除 支持写失效的寄存器： • 0x20C CLK_WDOG

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			寄存器写配置 (Register Write Configuration)
位域	类型	默认值	描述
			写失效操作流程： • 同时对 REG_ADDR_OFF 写入偏移地址和对 AUTH _KEY 写入 0xD15 • STS_WR_DIS 对应位置位表示失效生效，即无法对对应的寄存器进行写操作，注意复位是可以清除写失效
19:17	–	–	–
16	RO	0x0	STS_WR_AUTH 写授权状态 • 0：未获得授权 • 1：REG_ADDR_OFF 获得授权
15:0	R/W	0x0	REG_ADDR_OFF 寄存器地址偏移

7.1.6.76. 0xFEC REG_WR_DIS_STS

默认值：0x00000000			寄存器写失效状态 (Register Write Disable Status)
位域	类型	默认值	描述
31:0	RO	0x0	STS_WR_DIS 写失效状态 • 0：寄存器可写 • 1：寄存器写失效 每位对应一个寄存器： • BIT0：CLK_WDOG • BIT31:1 预留

7.1.6.77. 0xFFC CMU_MOD_VER

默认值：0x00000302			CMU 模块版本 (CMU Module Version)
位域	类型	默认值	描述
31:0	RO	0x00000302	VERSION 版本 V3.2

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.2. System Configuration (SYSCFG)

System Config (SYSCFG) 模块为系统域以及模块顶层提供丰富的基础配置选项，包括但不限于配置 LDO 的工作模式或电压范围、SRAM 的大小或速度、PRS 的频率或周期、以及 USB 工作模式选择等。

7.2.1. 特性说明

- 内置 LDO25，用于系统模拟及 GPADC/ eFuse 供电
- 内置 LDO18，用于 XSPI IO 和合封 PSRAM 颗粒供电
- 内置 LDO1x，用于 CORE 供电或外挂设备供电
- 提供 PRS 用于检测当前芯片的速度
- 提供参数配置到 SRAM，包含 CPU/ DE/ GE/ VE 等模块
- 调试信息输出配置

7.2.2. 原理框图

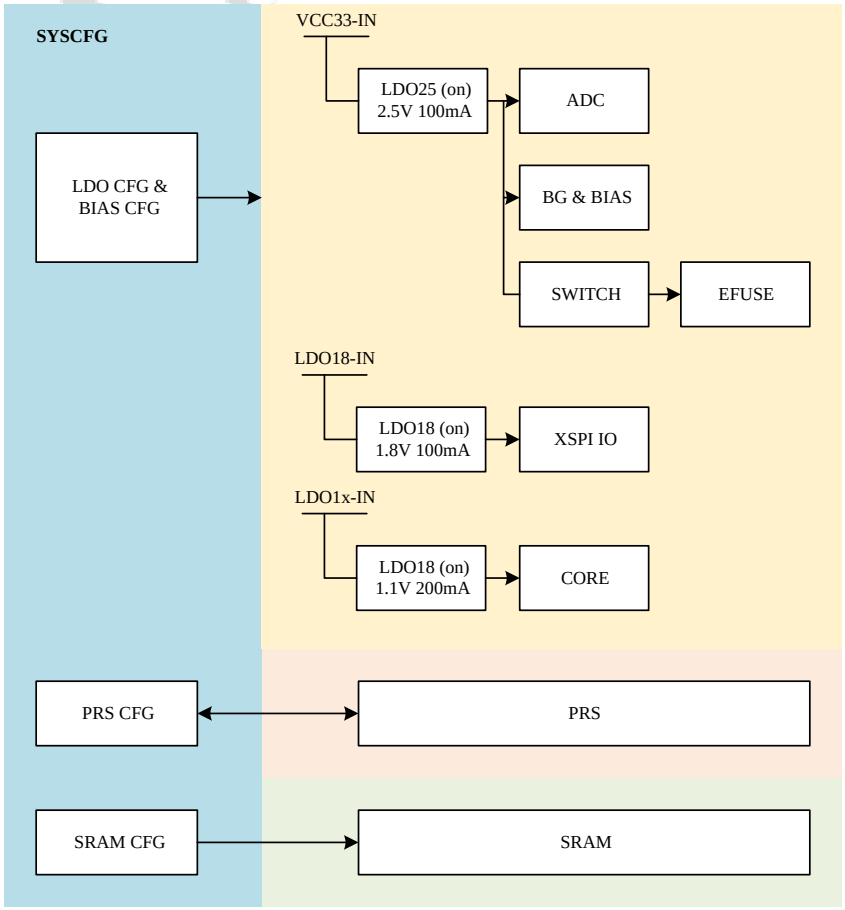


图 7–3 SYSCFG 原理框图

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.2.3. 功能描述

7.2.3.1. PSEN

Process Sensor (PSEN)，即工艺传感器，特定温度及供电电压情况下，其振荡频率可一定程度上表征芯片的制造工艺偏差。

图 7–4 : PSEN 工作流程：

1. 在软件中配置测试参数 (RO_SEL, CNT_TIME) 后，打开测试 (PSEN_EN=1)。
2. 打开测试后，PSEN 触发数字电路打开 RO_EN，模拟电路 RO 开始振荡工作，并产生一个经过 16 分频的低频时钟信号供数字电路计数使用。
3. 数字电路打开 RO_EN 后延迟打开 CNT_EN。此时 CNT 开始计数，直到预设的 CNT_TIME 时间结束，系统会自动关闭 CNT_EN 并延时关闭 RO_EN，最后将 PSEN_EN 清零表示测试完成。
4. 软件检测到 PSEN_EN 清零后，读取 CNT_VAL 值，作为当前 PSEN 的速度。
5. 重复此测试可以获取更多 RO 的数据，剔除异常数据取平均，可进一步提高数据的可信度。

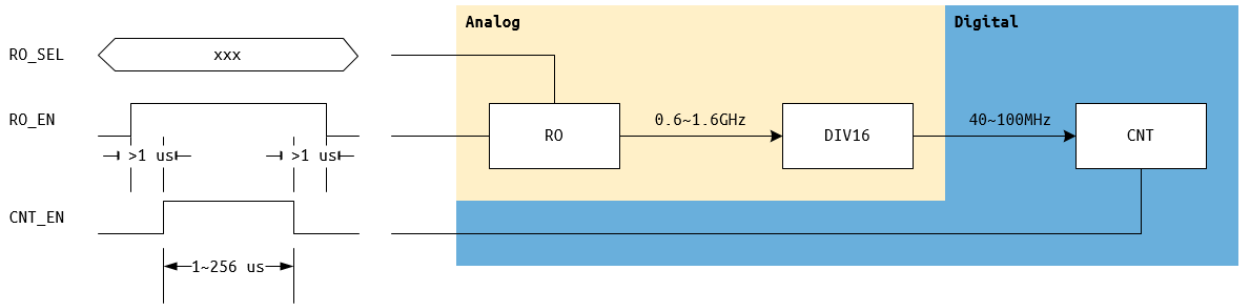


图 7–4 PSEN 工作流程

7.2.4. SYSCFG 基地址

表 7–5 SYSCFG 基地址信息

模块名称	起始地址	结束地址	空间大小
SYSCFG	0x18000000	0x18000FFF	4 KB

7.2.5. 寄存器列表

表 7–6 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x020	LDO25_CFG	LDO25 配置	0x020 LDO25_CFG
0x024	LDO18_CFG	LDO18 配置	0x024 LDO18_CFG

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 7–6 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x028	LDO1x_CFG	LDO1x 配置 LDO1 配置 LDO1x 配置	0x028 LDO1x_CFG
0x048	USB0_REXT	USB0 外部电阻	0x048 USB0_REXT
0x0C0	PSEN_CFG	PSEN 配置	0x0C0 PSEN_CFG
0x0C4	PSEN_CNT_VAL	PSEN 计数值	0x0C4 PSEN_CNT_VAL
0x100	SYS_SRAM_PAR	SYS SRAM 参数 SYS SRAM 参数	0x100 SYS_SRAM_PAR
0x104	CPU_SRAM_PAR	CPU SRAM 参数	0x104 CPU_SRAM_PAR
0x108	USB_SRAM_PAR	USB SRAM 参数	0x108 USB_SRAM_PAR
0x10C	VE_SRAM_PAR	VE SRAM 参数	0x10C VE_SRAM_PAR
0x110	GE_SRAM_PAR	GE SRAM 参数	0x110 GE_SRAM_PAR
0x114	DE_SRAM_PAR	DE SRAM 参数	0x114 DE_SRAM_PAR
0x140	SRAM_CLK_CFG	SRAM 时钟配置	0x140 SRAM_CLK_CFG
0x164	VE_SRAM_MAP	VE_SRAM 映射配置	0x164 VE_SRAM_MAP
0x1F0	FLASH_CFG	FLASH 配置	0x1F0 FLASH_CFG
0x400	USB_PLL_GEN	USB PLL 通用	0x400 USB_PLL_GEN
0x404	USB_PLL_CFG	USB_PLL 配置	0x404 USB_PLL_CFG
0x40C	USB0_CFG	USB0 配置	0x40C USB0_CFG
0xFFC	SYSCFG_VER	SYSCFG 版本	0xFFC SYSCFG_VER

7.2.6. 寄存器描述

7.2.6.1. 0x020 LDO25_CFG

默认值：0x00000011			LDO25 配置 (LDO25 Configuration)
位域	类型	默认值	描述
	–	–	–
31:20	–	–	–
17	R/W	0x0	XSPI_DLLC1_IBIAS_EN XSPI DLLC1 参考电流使用

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000011			LDO25 配置 (LDO25 Configuration)
位域	类型	默认值	描述
			• 0: 关闭 • 1: 使能
16	R/W	0x0	XSPI_DLLC0_IBIAS_EN XSPI DLLC0 参考电流使用 • 0: 关闭 • 1: 使能
15:8	R/W	0x0	BG_CTRL BG 电压控制
7:5	–	–	–
4	R/W	0x1	LDO25_EN LDO25 使能 • 0: LDO 关闭 • 1: LDO 打开
3	–	–	–
2:0	R/W	0x1	LDO25_VAL LDO25 电压设置，为了避免影响 EFUSE 的烧写，此处配置为 2.50V。 • 0: 2.40 V • 1: 2.50 V • 2: 2.60 V • 3: 2.70 V • 4: 2.80 V • 5: 2.90 V • 6: 3.00 V • 7: 3.10 V

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.2.6.2. 0x024 LDO18_CFG

默认值：0x00030007			LDO18 配置 (dLDO18 Configuration)
位域	类型	默认值	描述
31:19	–	–	–
18:16	R/W	0x3	LDO18_OSC24M_VAL 振荡器频率选择输出 • 0： 18 MHz • 1： 20 MHz • 2：22 MHz • 3：24 MHz • 4：26 MHz • 5：28 MHz • 6：30 MHz • 7：32 MHz
15:8	R/W	0x0	LDO18_RESERVED
7:6	–	–	–
5	R/W	0x0	LDO18_PD_FAST LDO18 快速掉电 • 0: 正常掉电 • 1: 快速掉电
4	R/W	0x0	LDO18_EN LDO18 使能 • 0: LDO 关闭 • 1: LDO 打开
3:0	R/W	0x7	LDO18_VAL LDO18 电压设置 • 0: 1.71 V • 1: 1.74 V • 2: 1.77 V • 3: 1.80 V • 4: 1.83 V

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00030007			LDO18 配置 (dLDO18 Configuration)
位域	类型	默认值	描述
			• 5: 1.86 V • 6: 1.89 V • 7: 1.92 V • 8: 1.95 V • 9: 1.98 V • 10: 1.01 V • 11: 2.04 V • 12: 2.07 V • 13: 2.10 V • 14: 2.13 V • 15: 2.16 V

7.2.6.3. 0x028 LDO1x_CFG

默认值：0x00000028			LDO1x 配置 (LDO1x Configuration)
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	BOR_EN BOR 模块使能
11:8	R/W	0x0	BOR_HYSVAL_SEL BOR 阈值选择 • 0: 2.7 V • 1: 2.8 V • 2: 2.9 V • 3: 3.0 V • 8: 2.16 V • 9: 2.24 V • 10: 2.32 V • 11: 2.4 V • others: 无效
7	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000028			LDO1x 配置 (LDO1x Configuration)
位域	**类型**	**默认值**	**描述**
6	R/W	0x0	LDO1x_SOFT_EN LDO1x 软件模式使能 • 0：硬件模式，根据封装打线确定 LDO 打开还是关闭 硬件模式下，默认为 LDO 打开。 • 1：软件模式，根据寄存器 BIT4 确定 LDO 打开还是关闭
5	R/W	0x1	LDO1_PD_FAST LDO1 快速掉电 • 0: 正常掉电 • 1: 快速掉电
4	R/W	0x0	LDO1x_EN LDO1x 使能 **注：** 仅在 LDO1x_SOFT_EN 配置为 1 时此位才有效。 • 0: LDO 关闭 • 1: LDO 打开
3:0	R/W	0x8	LDO1x_VAL LDO1x 电压设置 • 0: 1.0 V • 1: 1.025 V • 2: 1.05 V • 3: 1.075 V • 4: 1.1 V • 5: 1.125 V • 6: 1.15 V • 7: 1.175 V • 8: 1.2 V • 9: 1.225 V • 10: 1.25 V • 11: 1.275 V • 12: 1.3 V • 13: 1.325 V

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000028			LDO1x 配置 (LDO1x Configuration)
位域	类型	默认值	描述
			• 14: 1.35 V • 15: 1.375 V

7.2.6.4. 0x048 USB0_REXT

默认值：0x00000160			USB0 外部电阻 (USB0 External Register)
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x1	RES_CAL_EN 电阻校准使能 • 0: 关闭 • 1: 打开
7:0	R/W	0x60	RES_CAL_VAL 电阻校准值 调整该值使得校准后阻值为目标值 USB: 200 欧姆

7.2.6.5. 0x0C0 PSEN_CFG

默认值：0x00000000			PSEN 配置 (Process Sensor Configuration)
位域	类型	默认值	描述
31:16	R/W	0x0	CNT_TIME 计数时间 单位为 APB 总线时钟周期
15:4	–	–	–
3:1	R/W	0x0	RO_SEL PSEN 选择 • 0: 无效 • 1: RVT_40 CELL • 2: LVT_40 CELL • 4: 无效

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PSEN 配置 (Process Sensor Configuration)
位域	类型	默认值	描述
			• 5: RVT_50 CELL • 6: LVT_50 CELL • 其他: 无效
0	R/W	0x0	PSEN_START PSEN 开启 • 0: 关闭 • 1: 开启 **注：** PSEN 测试结束后，该位自动清零表示测试结束。

7.2.6.6. 0x0C4 PSEN_CNT_VAL

默认值：0x00000000			PSEN 计数值 (Process Sensor Counter Value)
位域	类型	默认值	描述
31:16	–	–	–
15:0	RO	0x0	CNT_VAL 计数值

7.2.6.7. 0x100 SYS_SRAM_PAR

默认值：0x22022202			SYS SRAM 参数 (System SRAM Parameter)
位域	类型	默认值	描述
31:0	R/W	0x22022202	SRAM_PAR SRAM 参数

7.2.6.8. 0x104 CPU_SRAM_PAR

			CPU SRAM 参数 (CPU SRAM Parameter)
位域	类型	默认值	描述
31:0	R/W	0x55555555	SRAM_PAR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

			CPU SRAM 参数 (CPU SRAM Parameter)
位域	类型	默认值	描述
			SRAM 参数

7.2.6.9. 0x108 USB_SRAM_PAR

默认值：0x22022202			USB SRAM 参数 (USB SRAM Parameter)
位域	类型	默认值	描述
31:0	R/W	0x22022202	SRAM_PAR SRAM 参数

7.2.6.10. 0x10C VE_SRAM_PAR

默认值：0x22022202			VE SRAM 参数 (VE SRAM Parameter)
位域	类型	默认值	描述
31:0	R/W	0x22022202	SRAM_PARS RAM 参数

7.2.6.11. 0x110 GE_SRAM_PAR

默认值：0x22022202			GE SRAM 参数 (GE SRAM Parameter)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x22022202	SRAM_PAR SRAM 参数

7.2.6.12. 0x114 DE_SRAM_PAR

默认值：0x22022202			DE SRAM 参数 (DE SRAM Parameter)
位域	类型	默认值	描述
31:0	R/W	0x22022202	SRAM_PAR SRAM 参数

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.2.6.13. 0x140 SRAM_CLK_CFG

默认值：0x00000000			SRAM 时钟配置 (SRAM Clock Configuration)
位域	类型	默认值	描述
	–	–	–
17:0	R/W	0x0	SRAM_CLK_UNGATE SRAM 时钟不自动关闭 • 0: 自动关闭 • 1: 不自动关闭 每位对应一个模块，定义如下– • BIT17: XSPI • BIT15: CANFD • BIT14: I2S • BIT13: MIPI • BIT12: SPI • BIT11: USB • BIT9: SD • BIT10: UART • BIT7: DE • BIT6: GE • BIT5: VE • BIT4: DVP • BIT2: DMA • BIT0: SYS

7.2.6.14. 0x164 VE_SRAM_MAP

默认值：0x00000000			VE_SRAM 映射配置 (VE SRAM Mapping Configuration)
位域	类型	默认值	描述
31:20	R/W	0x0	SRAM MAP_KEY 此位域写 0xA1C 时，bit[0] 配置才生效
19:1	–	–	–
0	R/W	0x0	SRAM MAP

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			VE_SRAM 映射配置 (VE SRAM Mapping Configuration)
位域	类型	默认值	描述
			• 0: 提供给系统使用 • 1：提供给 VE 使用

7.2.6.15. 0x1F0 FLASH_CFG

默认值：0x00000000			FLASH 配置 (FLASH Configuration)
位域	类型	默认值	描述
31:15	–	–	–
14:12	R/W	0x0	FLASH_IOMAP_012 FLASH_IO[0:2] 映射 • 0: WP – SO – CS • 1: WP – CS – SO • 2: SO – WP – CS • 3: SO – CS – WP • 4: CS – WP – SO • 5: CS – SO – WP • 6~7: 预留 **注：** BROM 启动后需要从 EFUSE 获取 FLASH_IOMAP 信息配置到该位域。
11	–	–	–
10:8	R/W	0x0	FLASH_IOMAP_345 FLASH_IO[3:5] 映射 • 0: HOLD – SCLK – SI • 1: HOLD – SI – SCLK • 2: SCLK – HOLD – SI • 3: SCLK – SI – HOLD • 4: SI – HOLD – SCLK • 5: SI – SCLK – HOLD • 6~7: 预留

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			FLASH 配置 (FLASH Configuration)
位域	类型	默认值	描述
			注： BROM 启动后需要从 eFuse 获取 FLASH_IOMAP 信息配置到该位域。
7:2	–	–	–
1:0	R/W	0x0	FLASH_SRC_SEL Flash 访问接口选择 • 0: NONE，SiP Flash 接口关闭，无法访问 • 1: PIN，SiP Flash 接口通过 PIN 映射的方式进行访问，可被外部设备访问 • 2: SPI0，SiP Flash 通过 SPI0 控制器访问 • 3: NONE，SiP Flash 接口关闭，无法访问

7.2.6.16. 0x400 USB_PLL_GEN

默认值：0x08041200			USB PLL 通用 (USB PLL 通用)
位域	类型	默认值	描述
31:29	–	–	–
28:24	R/W	0x8	PLL_ICP 锁相环环路带宽调节 数值越小带宽越低
23:20	–	–	–
19	R/W	0x0	PLL_TEST_EN 锁相环输出测试使能 • 0：关闭 • 1：打开
18	R/W	0x1	PLL_OUT_GATE 锁相环输出到系统使能 • 0：关闭 • 1：打开
17	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x08041200			USB PLL 通用 (USB PLL 通用)
位域	类型	默认值	描述
16	R/W	0x0	PLL_EN 锁相环电路使能 • 0：关闭锁相环电路 • 1：打开锁相环电路 锁相环输出频率 PLL_O = 24 ÷ (P + 1) × (N + 2) ÷ (M + 1) MHz，P、N、M 分别为 FACTOR_P、FACTOR_N、FACTOR_M。
15:8	R/W	0x12	FACTOR_N 锁相环倍频系数，实际倍频系数为 N+2
7:6	–	–	–
5:4	R/W	0	FACTOR_M 锁相环输出除频系数 • 0：不除频 • 1：二分频 • 2：三分频 • 3：四分频
3:1	–	–	–
0	R/W	0	FACTOR_P 锁相环输入除频系数 • 0：不除频 • 1：二分频

7.2.6.17. 0x404 USB_PLL_CFG

默认值：0x240C0A0A			USB_PLL 配置 (USB PLL Configuration)
位域	类型	默认值	描述
31	–	–	–
30:28	R/W	0x2	PLL_LOCK_TIME PLL Lock 时间调节 • 0：较快锁定 • 3：较慢锁定

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x240C0A0A			USB_PLL 配置 (USB PLL Configuration)
位域	类型	默认值	描述
27	–	–	–
26:24	R/W	0x4	PLL_IVCO
23:22	–	–	–
21:20	R/W	0x0	PLL_VCO_SEL • 0：PLL frequency tuning select • 3：PLL VCO reset bit select
19	R/W	0x1	PLL_VCO_RST
18:16	R/W	0x4	PLL_VCO_GAIN
15	–	–	–
14:8	R/W	0x0A	PLL_B
7	–	–	–
6:0	R/W	0xA	PLL_CINT PLL 初始振荡频率

7.2.6.18. 0x40C USB0_CFG

默认值：0x00000001			USB0 配置 (USB0 Configuration)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x1	DRD_MODE DRD 模式选择 • 0: HOST • 1: DEVICE

7.2.6.19. 0xFFC SYSCFG_VER

默认值：0x00000106			SYSCFG 版本 (SYSCFG Version)
位域	类型	默认值	描述
31:0	RO	0x00000106	VERSION 版本

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000106			SYSCFG 版本 (SYSCFG Version)
位域	类型	默认值	描述
			V1.6

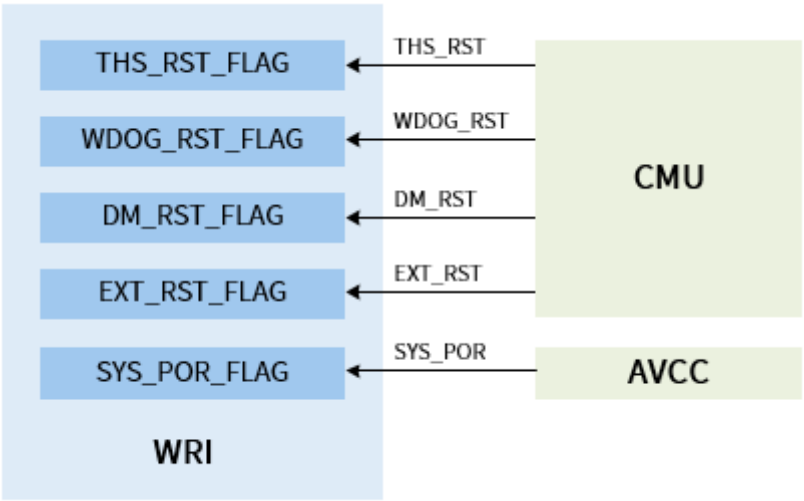
7.3. Warm Reset Information (WRI)

Warm Reset Info (WRI) 可以记录暖复位发生的状态信息， 提供引起死机重启的原因分析。暖复位包括有记录触发硬件复位的复位源等。

7.3.1. 特性说明

记录触发硬件复位的复位源。

7.3.2. 原理框图



7.3.3. 功能描述

暖复位，也称热复位 (Hot Reset)，相对于冷复位 (Cold Reset)，是指系统不做掉电直接复位。

WRI 模块可用于记录暖复位信息，在暖复位期间稳定工作，使用到的系统资源不受复位影响：

- WRI 模块复位源于 SYS_POR，不受其它复位源影响。
- 时钟来源于 CLK_24M，不受 CMU 时钟选择影响。

WRI 提供复位源记录功能，即每个复位源信号经过去抖后，使用其低电平置位对应标志位。对应标志位的值可进行写 1 清 0。每次启动后，建议检查复位源信息并进行清除，方便记录下次复位源信息。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.3.4. WRI 基地址

表 7–7 WRI 基地址信息

模块名称	起始地址	结束地址	空间大小
WRI	0x1900F000	0x1900FFFF	4 KB

7.3.5. 寄存器列表

表 7–8 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x100	BOOT_INFO	启动信息	0x100 BOOT_INFO
0x104~13F	SYS_BAK	系统备份	0x104~0x13F SYS_BAK
0xFFC	WRI_VER	WRI 版本	0xFFC WRI_VER

7.3.6. 寄存器描述

7.3.6.1. 0x000 RST_FLAG

默认值：0x00000001			复位标志 (Reset Flag)
位域	类型	默认值	描述
31:15	–	–	–
14	R/W1C	0x0	CMU_FS_RST_FLAG CMU 立即复位标志 • 0: 没发生过复位 • 1: 发生过复位
13	R/W1C	0x0	BOR_RST_FLAG 欠压复位标志 • 0: 没发生过复位 • 1: 发生过复位
12	R/W1C	0x0	THS_RST_FLAG 温度过高复位标志

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			复位标志 (Reset Flag)
位域	**类型**	**默认值**	**描述**
			• 0: 没发生过复位 • 1: 发生过复位
11	R/W1C	0x0	WDOG_FS_RST_FLAG 看门狗立即复位标志 • 0: 没发生过复位 • 1: 发生过复位
10	R/W1C	0x0	WDOG_RST_FLAG 看门狗复位标志 • 0: 没发生过复位 • 1: 发生过复位
9	R/W1C	0x0	CPU_DM_RST_FLAG 处理器调试模块复位标志 • 0: 没发生过复位 • 1: 发生过复位
8	R/W1C	0x0	PIN_RST_FLAG 引脚输入复位标志 • 0: 没发生过复位 • 1: 发生过复位
7:2	–	–	–
1	R/W1C	0x0	RTC_POR_FLAG RTC 上电复位标志 • 0: 没发生过复位 • 1: 发生过复位 **注：** RTC_POR 只复位 RTC 模块
0	R/W1C	0x1	SYS_POR_FLAG 系统上电复位标志 • 0: 没发生过复位 • 1: 发生过复位

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7.3.6.2. 0x100 BOOT_INFO

默认值：0x00000000			启动信息 (Boot Info)
位域	类型	默认值	描述
31:8	R/W	0x0	保留位
7:4	R/W	0x0	REBOOT_REASON 启动/ 重启的原因记录寄存器
3:0	R/W	0x0	BOOT_DEV 启动介质记录寄存器，该信息由 BROM 设置。

7.3.6.3. 0x104 SYS_BAK

默认值：0x00000000			系统备份 (System Backup)
位域	类型	默认值	描述
31:0	R/W	0x0	SYS_BAK

7.3.6.4. 0x104~0x13F SYS_BAK

默认值：0x00000000			系统备份 (System Backup)
位域	类型	默认值	描述
31:0	R/W	0x0	SYS_BAK

7.3.6.5. 0xFFC WRI_VER

默认值：0x00000106			WRI 版本 (WRI Version)
位域	类型	默认值	描述
31:0	RO	0x00000106	VERSION 版本，V1.6

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8. 存储

8.1. Secure Digital Host Controller (SDMC)

SoC 包含多套 SD/ MMC 控制器，简称 SDMC。以下控制器均支持访问 SD 卡/ eMMC/ SDIO 设备，每套控制器常用的访问介质如下：

- SDMC0 用于访问 SD 卡和 eMMC 设备。
- SDMC1 用于访问 SD 卡或 SDIO 设备。

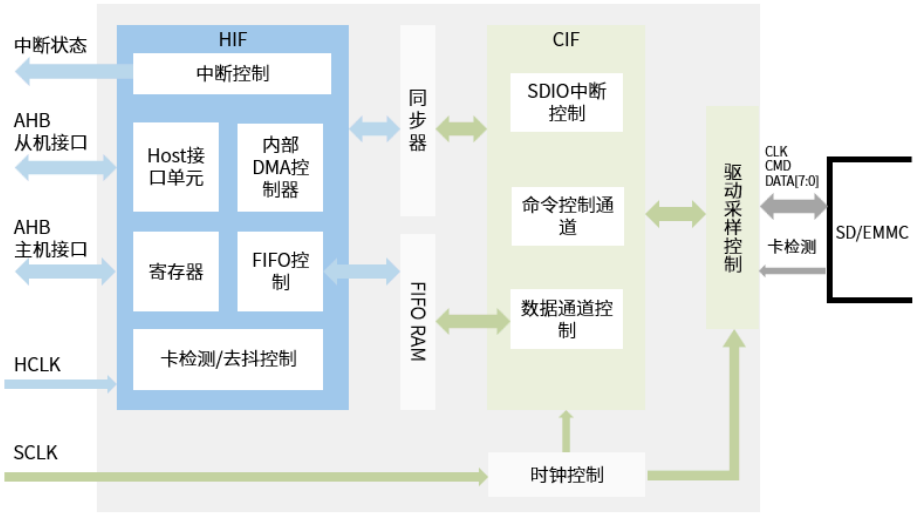
SDMC 支持的最大接口时钟频率为 50 MHz ，支持 1/ 4 线数据总线模式，支持 eMMC 标准协议和 SD/ SDIO 接口协议。

8.1.1. 功能特性

- 支持 eMMC 4.41，SD 2.0 和 SDIO 2.0，向下兼容。
- 支持 eMMC HS-SDR/ HS-DDR模式，接口最大传输速率100 Mbps 。
- 支持 3.3 V 工作电压。
- 支持 DDR 4 线模式。
- 支持内部 DMA 模式，且具备以下特性：
  - 支持单通道传输
  - 支持双缓存和描述符链表模式，描述符链表模式下每个描述符最大传输 4 KB 数据，双缓存模式下每个描述符最大传输 8 KB 数据
  - 支持可编程的突发传输数据长度和中断
- 支持的 FIFO 大小为 128 * 32 bits。
- 支持 CRC 生成和错误检测。
- 支持可编程的时钟分频系数，内部包含时钟分频器。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.2. 原理框图



8.1.3. 功能描述

SDMC 控制器由主机接口模块 (HIF)、卡接口模块 (CIF)、时钟控制器和驱动采样控制器组成，主要的工作流程如下：

- Host 主机通过 AHB 总线访问 HIF 模块和 HIF 寄存器，与 FIFO 进行收发数据。
- HIF 根据寄存器的配置信息，通过 FIFO 控制单元来控制数据传输，并将传输过程中产生的中断信号发送给 CPU 进行中断处理。
- HIF 通过卡检测单元，通知 Host 有卡插入或拔出。
- CIF 模块从 FIFO 中接收或写入数据，通过命令通道发送命令给外部设备，通过数据通道发送 FIFO 数据给外部设备，或从外部设备接收数据写入 FIFO。
- 时钟控制器根据外设的需求，提供适当的工作时钟频率。
- 驱动采样控制器，用于调整驱动时钟或采样时钟与数据之间的相位关系，来解决传输路径的延时问题。

8.1.3.1. 主机接口模块 (HIF)

8.1.3.1.1. 寄存器单元

通过 AHB 接口访问 SDMC 控制器，控制器内部使用 AHB 从机接口连接 AHB 主机。以下为主机接口模块相关单元的具体描述：

寄存器单元提供了寄存器的读写访问功能，寄存器位宽为 32 位。所有的寄存器都属于 HIF 时钟域。

1. 当一个命令发送到 Card 时，设置 0x00C SDMC_CMD 寄存器的 START_CMD 位为 1。

   所有需要 CIF 操作的相关寄存器均发送到 CIF 模块。

2. 一旦 START_CMD 置 1，在没有硬件清零之前，从 HIF 到 CIF 的下列寄存器不能被写入。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

> **注：**
>
> 寄存器单元具有硬件锁功能，防止非法写入寄存器。

- CMD
- CMDARG
- CLKCTRL
- TTMC
- HCTRL2

3. 等待硬件清零 START_CMD 位，即可写入上述寄存器。

8.1.3.1.2. 中断控制单元

中断控制单元用于产生中断信号。中断信号的产生必须满足以下条件：

- 中断使能寄存器 0x03C SDMC_INTEN 相应的中断位置 1。
- 使能全局中断使能位。

一旦中断控制单元检测到某个中断条件，初始中断状态寄存器 0x040 SDMC_INTST 对应的中断状态位会置 1。初始中断状态位保持，直到通过软件写 1 清零。

8.1.3.1.3. FIFO 控制单元

FIFO 控制单元连接内部 FIFO 到 Host 接口以及卡接口模块。FIFO 深度为 128，FIFO 位宽为 32 位。由于读和写传输不会同时发生， 使用共享 FIFO 用于读写传输，以节省芯片面积。

8.1.3.1.4. 卡检测单元

卡检测单元用于检测 SD 卡插入和拔出时信号电平变化。上电后，控制器读取卡检测端口的状态值并将其存储到内存里，每次检测的状态值都与之前的状态值进行异或比较并更新到 0x054 SDMC_CDET 中的 CDET_STAT 位。

> **注：**
>
> 仅 SDMC1 控制器支持硬件卡检测单元，其它控制器可以通过 GPIO 进行卡检测。

卡检测信号连接到卡座上，需要外部上拉：

- 当没有卡插入时，检测到高电平，CDET_STAT 位为 1。
- 当检测到卡插入时，卡检测引脚通过卡座连接到地，检测到低电平，CDET_STAT 位为 0。

通过一个去抖计时器来延迟检测时间，避免由于机械插拔造成的信号抖动，并产生一个中断信号发送给 CPU。用户可以通过编程 DEBC_CNT 位域设置去抖时间。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.3.2. 内部 DMA 控制器 (IDMAC)

SDMC 控制器内部包含一套 DMA 控制器（简称 IDMAC），IDMAC 由控制寄存器、状态寄存器和单向的发送/ 接收引擎组成。IDMAC 使用一个有效的描述符将数据从源地址搬移到目标地址，用于发送和接收数据，使 CPU 干预最小化。IDMAC 包含以下特性：

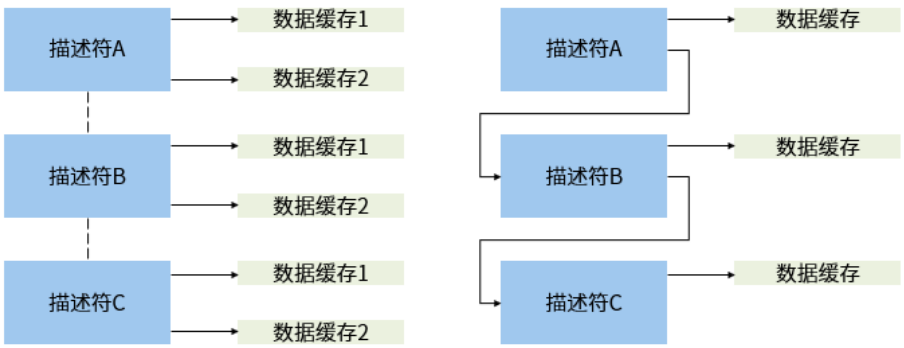
- IDMAC 从 Card 接收数据存储到内存中，并从内存中读取数据发送到 FIFO。
- IDMAC 的描述符存储在内存中，控制器通过内存的指针来获取描述符内容。
- Host 的数据缓存存储在内存中，由完整的数据或部分数据组成，描述符通过指针指向数据缓存：
  - 数据缓存中仅包含数据。
  - 数据缓存的状态包含在描述符中。

8.1.3.2.1. 描述符

IDMAC 使用两种描述符结构：

- 双缓存结构：每个描述符指向两个数据缓存，两个描述符的间隔，通过 PBUSCFG 寄存器的 DSL 位域进行编程。
- 链式结构：每个描述符指向唯一的缓存和下一个描述符地址。多个描述符可以组成描述符链表，包含以下特性：
  - 链表的基址写入描述符链表基址寄存器 IDMAINTEN。
  - 描述符链表向前连接，最后一个描述符可以指回到第一个描述符，形成一个环状结构。
  - 描述符链表存储在内存中。
  - 每个描述符可以指向两个数据缓存中容量最大的一个。

两种描述符结构见下图：



描述符地址必须按照 32 位对齐，每个描述符包含 16 字节的控制和状态信息，以及数据缓存的指针和容量。每个描述符由四个 DES 结构体组成，每个 DES 都存储 32 位数据。

- DES0 用于配置控制信息
- DES1 用于配置每个描述符的数据长度
- DES2 用于配置第一个数据缓存的起始地址
- DES3 用于配置第二个数据缓存的起始地址，或第二个描述符的起始地址

关于四个描述符结构体的详细配置说明，可查看 DES 结构体。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.3.2.2. IDMA 控制器初始化

1. 配置 HCTRL1 寄存器的 bit25，使用 IDMAC 访问 FIFO。
2. 写 IDMAC 总线模式寄存器 (PBUSCFG) 。
   a. 配置突发传输的数据长度。
   b. 使能 IDMAC。
   c. 复位 IDMAC 内部寄存器。
   d. 此步骤可选。如果使用双缓存结构的描述符，配置描述符之间跳过的数据长度。
3. 写 IDMAC 中断使能寄存器 (IDMAINTEN)，屏蔽掉不需要的中断。
4. 配置 IDMAC 描述符链表基址寄存器 (IDMASADDR)。

   驱动软件在内存中创建发送或接收的描述符链表，并写入 IDMAC 描述符链表基址寄存器 (IDMASADDR)，为 IDMAC 提供描述符的起始地址。
5. IDMAC 模块从描述符链表获取描述符。

8.1.3.2.3. DES 结构体

描述符地址必须按照 32 位对齐，每个描述符包含 16 字节的控制和状态信息，以及数据缓存的指针和容量。每个描述符由四个 DES 结构体组成，每个 DES 都存储 32 位数据。

DES0 用于配置控制信息，说明如下：

位域	位域名称	说明
31	OWN	• 1，表示描述符由 IDMAC 控制。 • 0，表示描述符由 Host 控制。当数据传输完成时，IDMAC 控制器对该位域清零。
30	CES (Card Error Summary)	错误位 • 表示发送到 Card 或来自 Card 的错误状态。 • 也存在于 OINTST 寄存器，与以下位域为逻辑或的关系： ◦ BE：结束位错误 ◦ TO：响应超时 ◦ CRC：响应数据 CRC 错误 ◦ RTO：数据读超时 ◦ CRC：数据接收 CRC 错误 ◦ RE：响应错误
29:6	RESET	–
5	ER (End of Ring)	置 1，表示描述符链表到达最后一个描述符。IDMAC 返回链表的基址，创建一个描述符环。仅在双缓存描述符结构时有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

位域	位域名称	说明
4	CH (Second Address Chained)	置 1，表示描述符的第二个地址是下一个描述符的地址，不是第二个缓存的地址。该位域置 1 时，DES1[25:13] 应该清零。
3	FS (Fist Descriptor)	置 1，表示描述符包含第一个缓存的数据。如果第一个缓存的容量为 0，下一个描述符包含起始数据。
2	LD (Last Descriptor)	与一次 IDMAC 传输的最后一个 block 有关。 • 置 1，表示缓存指向该描述符的最后一个缓存数据。 • 描述符结束后，剩余的字节数为 0。即描述符完成后且该位域置 1 时，剩余的字节数为 0。
1	DIC (Disable Interrupt on Completion)	置 1，防止 IDMAC 状态寄存器的 bit0/ 1 置位。
0	RES	–

DES1 用于配置每个描述符的数据长度，说明如下：

位域	位域名称	说明
31:26	RES	–
25:13	BS2 (Buffer 2 Size)	缓存 2 容量，表示第二个数据缓存的字节容量。 • 缓存容量必须按 32 位对齐。 • 置 0，DMA 忽略该缓存，跳到下一个双缓存结构的缓存。 • 对于链式结构，该位域无效。此时 DES0[4] 置 1。 • 如果在任意的描述符里该位被置 0，剩下的描述符不能为非零值，直到最后一个描述符。
12:0	BS1 (Buffer 1 Size)	缓存 1 容量，表示第一个数据缓存的字节容量。 • 缓存容量必须按 32 位对齐。 • 该位域不能为 0。 **注：** 如果仅有一个缓存被编程，必须使用缓存 1，而不是缓存 2。

DES2 用于配置第一个描述符的起始地址，说明如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

位域	位域名称	说明
31:0	缓存地址指针 1	• 使用双缓存结构时，表示第一个数据缓存的物理地址。 • 对于链式结构，表示数据缓存的物理地址。

DES3 用于配置下一个描述符的起始地址，说明如下：

位域	位域名称	说明
31:0	缓存地址指针 2	使用双缓存结构时，表示第二个缓存的物理地址。如果 DES0[4] 置 1，该地址指向下一个描述符的地址。如果不是最后一个描述符，下一个描述符的地址必须按 32 位对齐，即 bit[1:0] 为 0，内部最低有效位被忽略。

8.1.3.3. 卡接口模块 (CIF)

卡接口模块连接 HIF 和 外部 SD/ MMC Card/ SDIO 设备。卡接口模块参与的工作流程如下：

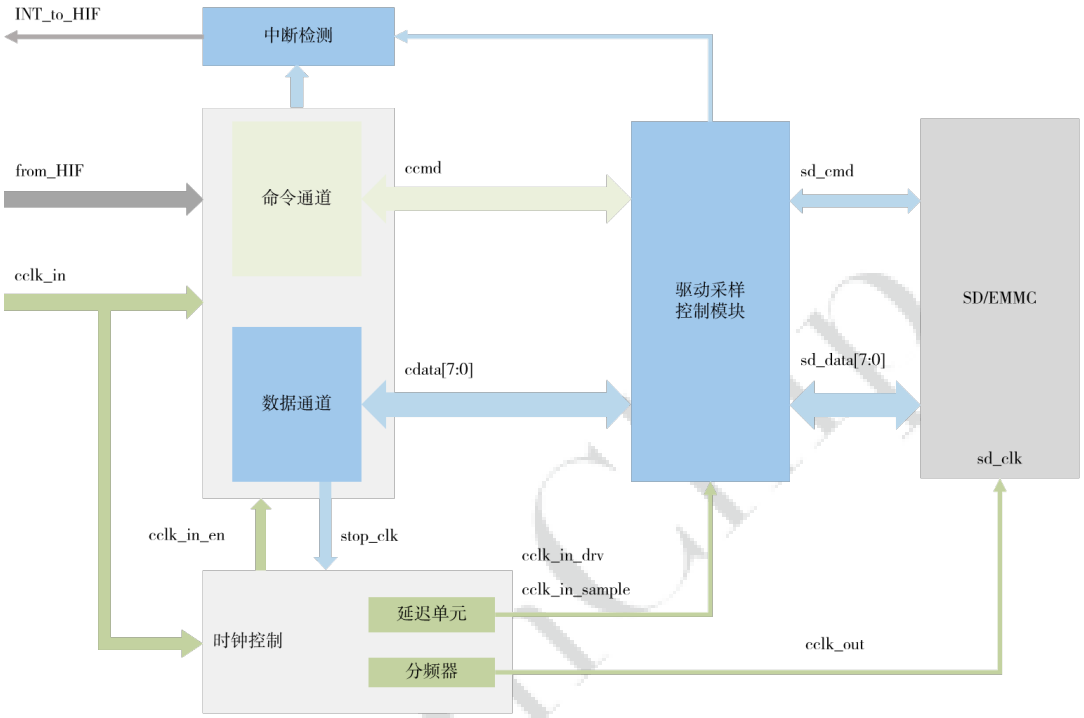
- CPU 向 HIF 的控制寄存器写入命令参数。
- 控制器将命令参数发送至 CIF。
- CIF 根据控制寄存器的值，生成命令和数据。命令和数据会根据不同的设备协议，在对应的通道进行传输。

为了使 CIF 正确的工作，软件必须满足如下要求：

- 同一时间仅能发送一个命令。
- 对于开放式的写数据，如果因为 FIFO 为空造成 Card 时钟停止了，软件必须向 FIFO 填满数据，才能再次启动时钟。
- 对于读数据，如果 Card 时钟因为 FIFO 满而停止，软件应该继续读至少两个 FIFO 地址，再启动 Card 时钟。
- 当 Card 正在处理数据传输时，发送卡复位命令（CMD0、CMD15 或 CMD52），软件必须设置命令寄存器的 STOP_ABORT_CMD 位，确保发送复位命令之前先停止数据传输。
- 对于 SDIO 传输，如果 SDIO 设备挂起，软件想要恢复挂起的传输，在发送新的数据传输命令时，必须复位 FIFO 并发送恢复命令。
- 当 OINTST 寄存器的 EBE 置位，控制器不能及时处理 SDIO 中断。软件应该忽略 SDIO 中断，发送停止或丢弃命令给 SDIO 设备，确保 SDIO 设备停止发送读数据。

CIF 模块主要包括命令通路、数据通路、中断检测单元、时钟控制单元和驱动采样控制单元，框图如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



8.1.3.3.1. 命令通道

命令通道主要功能如下：

- 加载时钟参数
- 加载 Card 命令参数
- 发送命令到 Card 总线
- 从 Card 总线接收设备响应
- 发送响应到 HIF

命令通道的工作流程如下：

1. 通过对 HIF 寄存器编程发送一个新的命令，将命令寄存器的 STAT_CMD 位置 1。
2. HIF 的 STAT_CMD 位有效，表示有新的命令被发送。
3. 命令通路加载新的命令，并发送一个应答信号给 HIF。
4. 命令加载后，命令通路的状态机发送命令给 SD/ MMC 总线，包括内部产生的 CRC7 校验码，并接收 Device 返回的响应数据。
5. 状态机发送接收的响应数据和命令完成信号给 HIF，并等待八个时钟周期，再加载新的命令。

8.1.3.3.2. 数据通道

数据通路模块加载新的数据参数，包括是否传输数据、读或写数据传输方向、流传输或块传输方式、数据块容量、字节数量、Card 类型和超时时间。

数据通路在发送和接收数据时的行为如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 在发送数据时，从 FIFO 中取出数据通过 cdata 发送数据。
- 在接收数据时，通过 cdata 将接收到的数据送入 FIFO。

如果命令寄存器的 DATA_EXP 位置 1，新的传输命令会根据如下情况在数据通道执行：

- 如果 TRANS_DIR 位为 1，发送数据。
- 如果 TRANS_DIR 位为 0，接收数据。

8.1.3.3.3. SDIO 中断检测

所有来自卡的中断请求报告给 HIF，中断信号的有效时间需要维持两个时钟周期。对于 SDIO 设备，在中断周期内通过保持 Data[1] 引脚为低电平来产生中断信号。

通过中断控制状态机决定被选中的设备工作在中断周期内。

- 对于未选中的设备，或被选中的设备工作在 1 线模式下，中断周期总是有效的。
- 对于被选中的设备，且工作在 4 线模式下，需要满足以下条件之一，中断周期才是有效的：
  - 设备空闲时产生中断。
  - 没有正在处理的数据传输命令时产生中断。
  - 在两个数据块之间的结束位之后的第三个时钟产生中断。
  - 上一笔数据结束位之后的两个时钟到下一笔数据命令的结束位期间产生中断。

SDIO 中断为电平触发，需要在一个中断周期内进行采样，控制器才不会丢失该中断。当 SDIO 设备工作在 4 线模式时，在以下任意情况下，控制器不会采样被选中卡的 SDIO 中断：

- 读或写恢复：CIF 将恢复命令当作正常的数据传输命令处理。SDIO 中断在恢复命令处理时，与其它数据命令类似。根据 SDIO 协议：
  - 对于正常的数据命令，在命令结束位之后中断周期结束。
  - 对于恢复命令，在响应结束位之后中断周期结束。在恢复命令的结束位之后，停止中断采样。
- 读数据期间挂起：如果读数据传输被控制器挂起，CPU 将 ABORT_RDATA 位域置 1 并复位数据状态机。
  - 在 CIF 中，从恢复命令响应到 ABORT_RDATA 位域置 1 期间，SDIO 中断不会被采样。
  - 在 Host 将 ABORT_RDATA 位域置 1 后，SDIO 中断被处理，启动中断采样。

8.1.3.3.4. 时钟控制单元

时钟控制单元提供了不同的时钟频率来满足 SD/ MMC 不同速度模式下的频率要求。cclk_in 信号是源时钟（频率大于等于 Card 最大工作时钟频率），由 PLL 分频而来，再通过 SDMC 控制器内部的时钟分频器分频后作为输出时钟 cclk_out 发送给 Card。

时钟控制单元包括以下功能：

- 打开和关闭时钟。
- 控制器进入低功耗模式，在传输空闲时，自动关闭时钟。
- 内部包含延时单元和移相器，提供驱动时钟和采样时钟，参考时钟和延时控制的详细描述。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.3.3.5. 错误检测

SDMC 控制器可检测以下错误类型：

表 8–1 错误检测

错误分类	错误详情
响应错误	
响应超时	计时器到达超时寄存器配置的超时时间后，未接收到响应的起始位。
响应 CRC 错误	收到期望的响应并检查响应数据的 CRC 校验码，响应数据中的 CRC7 校验码与内部生成的校验码不匹配。
响应错误	响应的传输位不为 0，命令序列与发送的命令序列不匹配，或响应的结束位不为 1。
数据发送错误	
无 CRC 状态信号	在一次写数据期间，如果在数据块发出之后的两个时钟周期后，CRC 状态信号的起始位没有接收到，产生无 CRC 状态的错误。
无效的 CRC	如果在写数据块发送之后产生无效的 CRC 状态（非 010），数据 CRC 错误信号会发送到 HIF，数据传输继续进行。
由于 FIFO 为空造成的 Data Starvation 错误	如果在写数据时 FIFO 为空，或 Card 时钟停止且数据超时后 FIFO 剩余的数据为空，data–starvation 错误信号会发送到 HIF 单元，数据通道继续等待数据写入 FIFO。
数据接收错误	
数据超时	在读数据时，如果计时器到达超时时间后，没有接收到数据的起始位，会发生数据超时错误。
数据起始位错误	在 4 位或 8 位模式读数据时，如果发生起始位错误，应用程序必须发送 CMD12 或 CMD52 结束错误状态。在命令接收完成后，应用程序必须复位 IDMAC 和 CIF，并清除错误状态。发送任何数据传输命令之前都必须复位 FIFO。
数据 CRC 错误	在读数据块传输期间，如果接受到的 CRC16 校验码与内部产生的 CRC16 校验码不匹配，数据通道发送数据 CRC 错误的信号给 HIF，继续传输数据。
数据结束位错误	在读数据期间，如果接收到的数据结束位不为 1，数据通道发送结束位错误信号给 HIF，并终止数据传输，该信号发送 HIF 则数据传输完成。
由于 FIFO 满造成的 Data Starvation 错误	在读数据传输期间，当 FIFO 为满，Card 时钟停止。如果 FIFO 满并且数据超时，data–starvation 错误信号发送到 HIF（此时 OINTST 寄存器的 bit10 为 1），数据通道继续等待 FIFO 为空。
Host 控制器不能正确的采样到数据	如果在读操作时 Card 时钟因为 FIFO 满而停止，Host 控制器不能正确的采样到数据。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

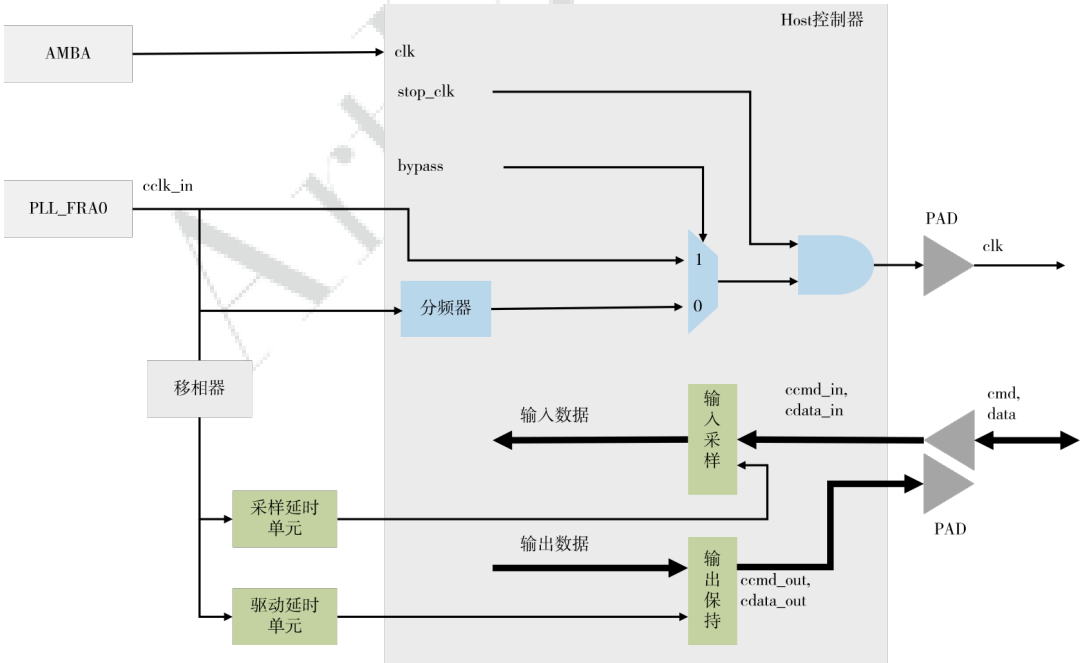
8.1.3.4. 时钟和延时控制

8.1.3.4.1. 时钟域

控制器内部有多种不同的时钟域，各个时钟域之间的关系描述如下：

- clk：HIF 模块工作时钟和 AHB 总线时钟，所有的配置寄存器使用该时钟。
- cclk_in：输入时钟，CIF 模块大部分模块和寄存器工作在该时钟。
- cclk_in_drv：驱动时钟，输入时钟经过移相器和延迟单元输出的驱动时钟，用于数据和命令的输出驱动。该时钟用来满足不同速度模式下保持时间的要求。
- cclk_in_sample：采样时钟，输入时钟经过移相器和延迟单元输出的采样时钟，用于数据和命令接收采样。
- cclk_out：输出时钟，由 cclk_in 分频后输出给 Device 的工作时钟。

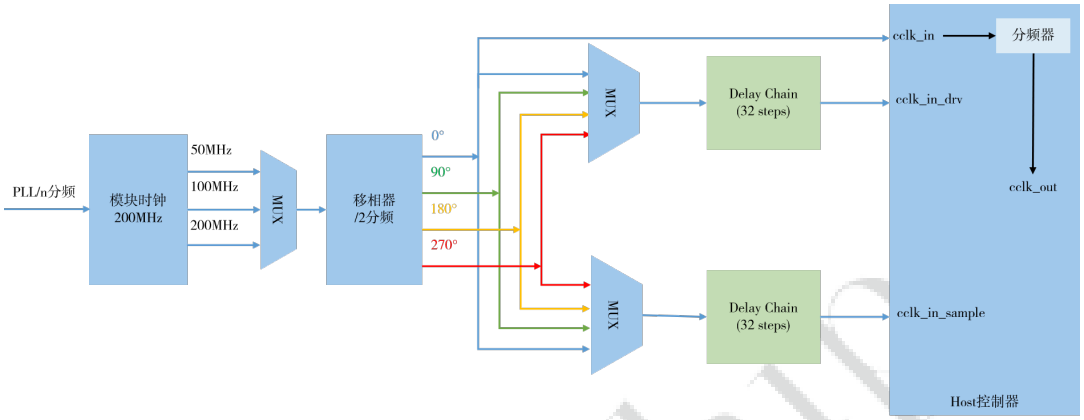
控制器时钟域框图如下：



8.1.3.4.2. 延时控制

由于控制器内部由多种不同的时钟组成，输出驱动时钟和采样时钟需要经过一个相移器和延迟单元进行延迟，以满足不同速度等级的 SD/ MMC 设备稳定的工作时序要求。 因此，需要在 SDMC 控制器外部实现相移和延迟电路。结构框图如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



延时控制单元的工作流程如下：

1. CMU 模块对 PLL 进行分频，输入到 SDMC 控制器的模块时钟频率最大为200 MHz 。
2. 配置时钟选择复用器 EXT_CLK_MUX 位域，选择控制器输入时钟。

   为满足不同的速度等级要求，共有以下几种模式选择：

   - 2b'00：25 MHz，对应速度模式：DS，HS–SDR，HS–DDR
   - 2b'01：50 MHz，对应速度模式：HS，HS–SDR，HS–DDR
   - 2b'10：100 MHz，对应速度模式：HS–DDR

   速度模式等级的说明如下：

   - DS：SD 卡默认速度模式，工作电平 3.3 V，工作频率 0~25 MHz，最大传输速率 25 Mbps。
   - HS：SD 卡高速模式，工作电平 3.3 V，工作频率 0~50 MHz，最大传输速率 50 Mbps。
   - HS–SDR：eMMC 高速 SDR 模式，工作电平 3.3 V，工作频率 0~50 MHz，最大传输速率 50 Mbps。
   - HS–DDR：eMMC 高速 DDR 模式，工作电平 3.3 V，工作频 率 0~50 MHz，最大传输速率 100 Mbps。
3. 经过时钟复用器选择后，时钟进入移相器，通过 2 分频产生四个不同相位的时钟。通过 SDMC_DLYCTRL 寄存器对时钟相位编程选择，共有四种相位可编程：

   - 0° ，相位与输入时钟相同
   - 90° ，延时四分之一个时钟周期
   - 180° ，延时二分之一个时钟周期
   - 270° ，延时四分之三个时钟周期
4. 每个相位之后再经过 Delay Chain 进行 32 级的延迟。

   Delay Chain 内部由若干个延时单元组成，每个延时单元的延时时间相同。通过 SDMC_DLYCTRL 寄存器对 Delay Chain 进行编程选择。

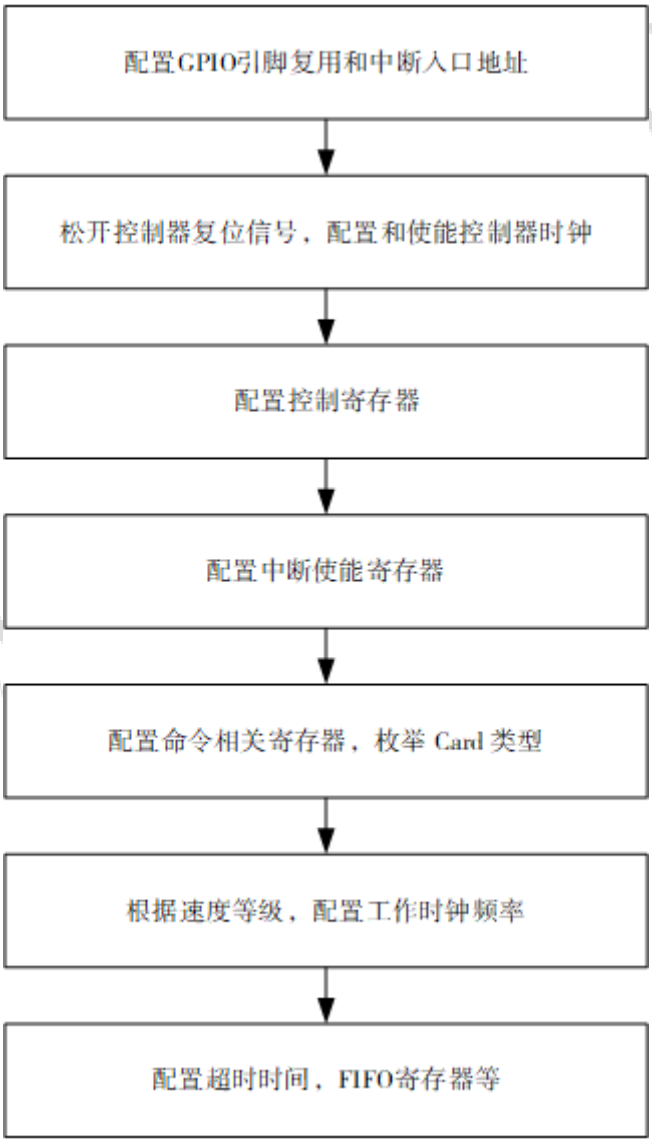
   - 未经过相位延迟和 Delay Chain 的时钟作为控制器的输入时钟 cclk_in。
   - 经过控制器内部的分频器分频输出 cclk_out，作为外设的接口时钟。
5. 经过内部时钟分频器进行分频（通过配置 CLK_DIV 位域设置分配系数）后输出符合需求的接口工作时钟。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.4. 编程指南

8.1.4.1. 初始化流程

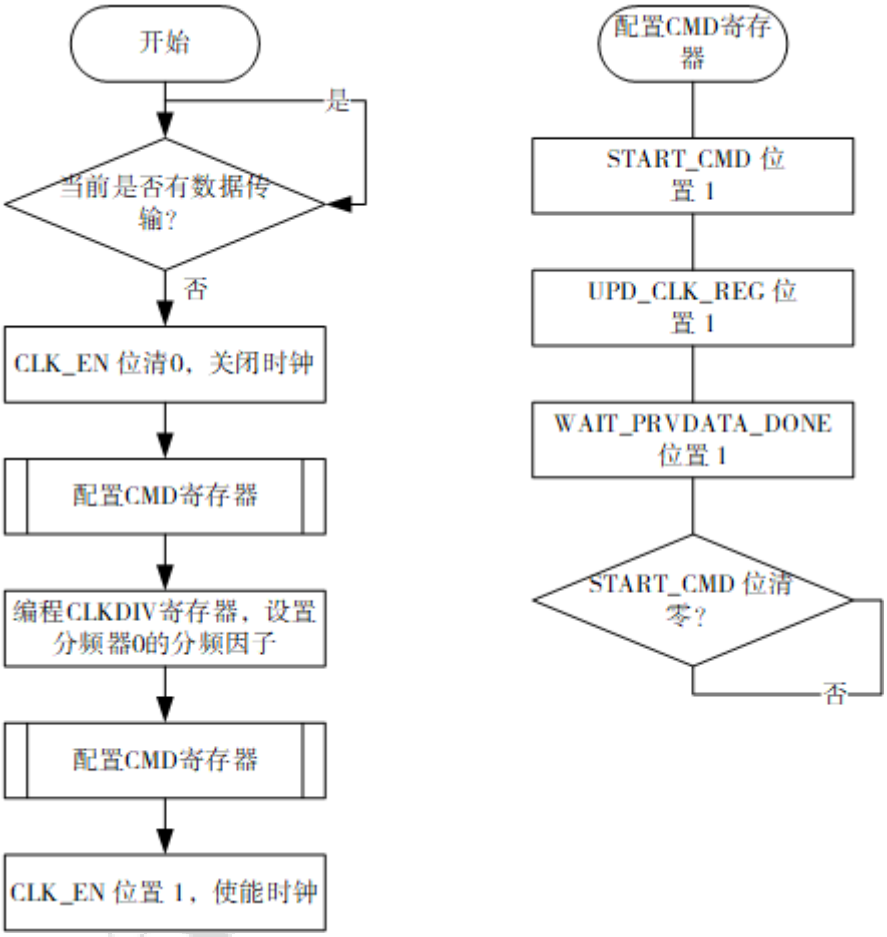
在进行数据传输之前，需要初始化控制器，初始化流程图如下：



8.1.4.2. 时钟配置流程

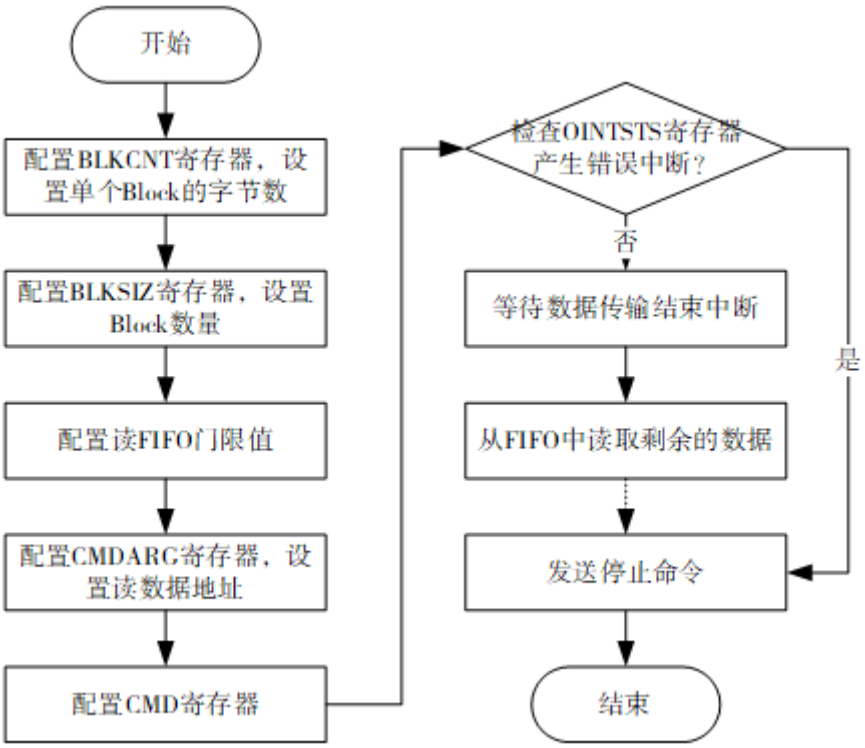
建议按照以下流程进行时钟配置：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



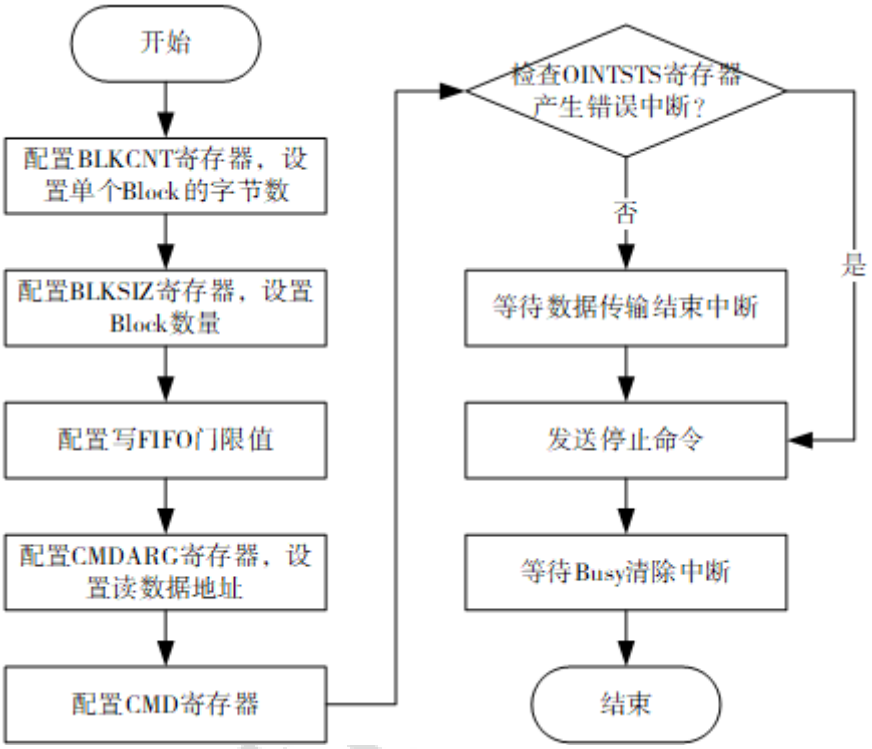
8.1.4.3. 数据传输

读数据流程图



写数据流程图

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



CMD 寄存器配置表如下：

表 8–2 CMD 寄存器配置

位域	值	说明
START_CMD	1	发送命令完成后自动清零
USE_HOLD_REG	1 或 0	基于速度模式选择是否使能保持寄存器
UPD_CLK_REG	–	非时钟参数刷新命令
SEND_INIT	–	非初始化序列
STOP_ABORT_CMD	–	非停止或丢弃命令
AUTO_STOP	0 或 1	根据需要选择是否自动发送停止命令
TRANS_MODE	–	Block 传输
TRANS_DIR	0 或 1	• 0：从 Card 读数据 • 1：写数据到 Card
DATA_EXP	1	数据命令
RESP_LEN	–	响应长度
RESP_EXP	1	命令有响应返回则置 1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–2 CMD 寄存器配置 (续)

位域	值	说明
CMD_INDEX	命令序列	读或写命令序列
WAIT_PRVDATA_DONE	1	• 0：立即发送命令 • 1：等待之前的数据传输结束后再发送命令
CHECK_RESP_CRC	1	• 0：不检查响应的 CRC 校验值 • 1：检查响应的 CRC 校验值

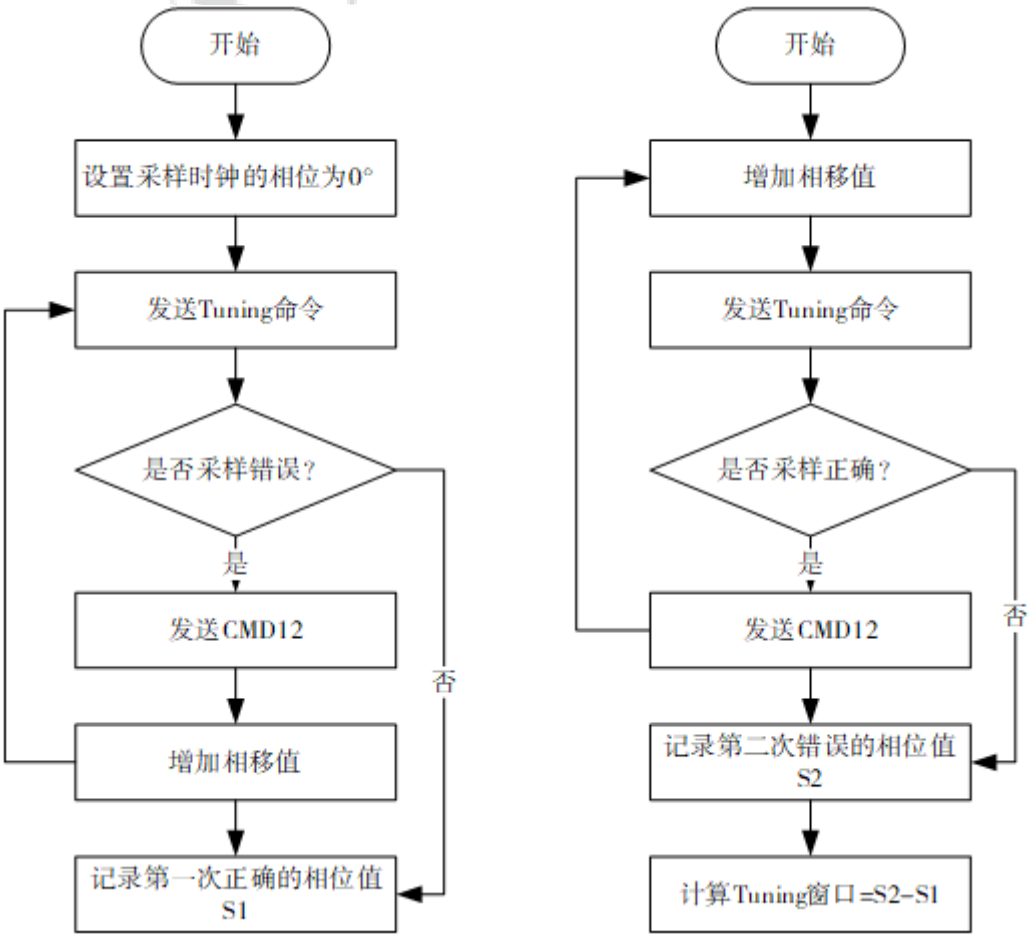
8.1.4.4. 软件 Tuning 采样点

Tuning 用于 Host 纠正读数据时的采样点，利用移相器或 Delay Chain 来寻找最佳的采样点，补偿时序偏差。

时序偏差主要由工艺偏差、PCB 走线、电压和温度变化因素引起。

在 DDR50 模式下，即使此时来自 Card 的输出延迟小于一个时钟周期，但是在 Host 控制器内部输入 PAD 的延迟足够大， 使整体的读延时大于一个时钟周期，所以需要进行软件 tuning。

Tuning 最佳采样点，计算 tuning 窗口的流程如下：



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.4.5. DDR 模式编程

对于 eMMC 设备，控制器支持 DDR 模式，支持 4 线 模式。

使用 DDR 模式时需要将时钟控制寄存器的 CLK_DIV 位配置为 0，通过调整采样相位和 Delay Chain 找到最佳的采样点。此时，时钟频率配置有两种方式：

- 通过 CMU 模块分频配置外部 PLL 输入到 SDMC 模块的时钟，最大支持 32 分频。
- 通过外部时钟输入选择控制寄存器，配置输入到 SDMC 模块的时钟，仅支持 1/ 2/ 4 分频。

DDR 模式 tuning 最佳采样点工作流程如下：

1. 初始化 SDMC 控制器和 eMMC，在 SDR 模式下正确读写多个 block 数据。
2. 配置 CLK_DIV 位分频系数为 0，配置工作时钟为 50 MHz。
3. 配置 eMMC 工作模式为 HS-DDR 模式，控制器总线配置为 DDR 模式。
4. 先 tuning 读数据，遍历配置采样相位和 Delay Chain，采样并比较数据，选择窗口最大的一组连续正确的采样点，并计算中间值作为最佳采样点。
5. 配置最佳采样点的相位值和 Delay Chain 值，tuning 写操作，选择窗口最大的一组连续正确的驱动值，并计算中间值作为最佳的驱动值。
6. 配置最佳的驱动值，再次进行读写测试。

8.1.5. SDMC 基地址

表 8-3 SDMC 基地址信息

模块名称	起始地址	结束地址	空间大小
SDMC0	0x10440000	0x1044FFFF	64 KB
SDMC1	0x10450000	0x1045FFFF	64 KB

8.1.6. 寄存器列表

表 8-4 SDMC 寄存器列表

偏移	缩写	寄存器名称	章节
0x000	SDMC_BLKCNT	传输块数量	0x000 SDMC_BLKCNT
0x004	SDMC_BLKSIZE	传输块大小	0x004 SDMC_BLKSIZ
0x008	SDMC_CMDARG	命令参数	0x008 SDMC_CMDARG
0x00C	SDMC_CMD	命令配置	0x00C SDMC_CMD

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–4 SDMC 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x010	SDMC_RESP0	响应数据 0	0x010 SDMC_RESP0
0x014	SDMC_RESP1	响应数据 1	0x014 SDMC_RESP1
0x018	SDMC_RESP2	响应数据 2	0x018 SDMC_RESP2
0x01C	SDMC_RESP3	响应数据 3	0x01C SDMC_RESP3
0x020	SDMC_TTMC	传输超时时间控制	0x020 SDMC_TTMC
0x024	SDMC_TCBC	发送到 Card 的字节数	0x024 SDMC_TCBC
0x028	SDMC_TFBC	发送到 FIFO 的字节数	0x028 SDMC_TFBC
0x02C	SDMC_CTRST	控制器状态	0x02C SDMC_CTRST
0x030	SDMC_HCTRL1	主机控制配置 1	0x030 SDMC_HCTRL1
0x034	SDMC_CLKCTRL	时钟控制配置	0x034 SDMC_CLKCTRL
0x038	SDMC_HCTRL2	主机控制配置 2	0x038 SDMC_HCTRL2
0x03C	SDMC_INTEN	中断使能	0x03C SDMC_INTEN
0x040	SDMC_INTST	已使能中断状态	0x040 SDMC_INTST
0x044	SDMC_OINTST	初始中断状态	0x044 SDMC_OINTST
0x048	SDMC_FIFOCFG	FIFO 配置	0x048 SDMC_FIFOCFG
0x054	SDMC_CDET	卡检测配置	0x054 SDMC_CDET
0x080	SDMC_PBUSCFG	外设总线配置	0x080 SDMC_PBUSCFG
0x084	SDMC_IDMARCAP	IDMAC 恢复获取描述符	0x084 SDMC_IDMARCAP
0x088	SDMC_IDMASADDR	IDMAC 描述符起始地址	0x088 SDMC_IDMASADDR
0x08C	SDMC_IDMAST	IDMAC 状态	0x08C SDMC_IDMAST
0x090	SDMC_IDMAINTEN	IDMAC 中断使能	0x090 SDMC_IDMAINTEN
0x094	SDMC_IDMACDA	IDMAC 描述符地址指针	0x094 SDMC_IDMACDA

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–4 SDMC 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x098	SDMC_IDMACBA	IDMAC 缓存地址指针	0x098 SDMC_IDMACBA
0x100	SDMC_CTC	卡门限值配置	0x100 SDMC_CTC
0x104	SDMC_DLYCTRL	延时链和相位控制	0x104 SDMC_DLYCTRL
0x108	SDMC_EMCR	EMMC 配置	0x108 SDMC_EMCR
0x118	SDMC_VERID	控制器版本号	0x118 SDMC_VERID
0x200	SDMC_FIFO	数据 FIFO 缓存地址	0x200 SDMC_FIFO

8.1.7. 寄存器描述

8.1.7.1. 0x000 SDMC_BLKCNT

默认值：0x00000001			传输块数量 (Block Count)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x1	BLK_CNT 传输块数量 (Block Count) 对于开放式的传输模式，控制器会连续的传输数据，此时该位应该设置为 0。当该位设置为 0 时，需要软件配置发送停止命令，终止当前数据传输。

8.1.7.2. 0x004 SDMC_BLKSIZ

默认值：0x00000200			传输块大小 (Block Size)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x200	BLK_SIZE 传输块大小 (Block Size) 配置单个传输块的字节数量，默认值为 512 个字节。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.7.3. 0x008 SDMC_CMDARG

默认值：0x00000000			命令参数 (Command Argument)
位域	类型	默认值	描述
31:0	R/W	0x0	CMD_ARG 发送给 Card 的命令参数 (Command Argument)

8.1.7.4. 0x00C SDMC_CMD

默认值：0x20000000			命令配置 (Command Configure)
位域	类型	默认值	描述
31	R/W	0x0	START_CMD 开始发送命令 (Start Send Command) • 一旦命令被 CIF 获取，该位自动清零。 • 当该位置 1，Host 不能再写任何命令到寄存器。如果此时试图写新的命令，硬件锁定错误中断被置 1。 • 一旦命令发出并接收到响应，命令完成中断被置 1。
30	–	–	–
29	R/W	0x1	USE_HOLD_REG 使用保持寄存器 (Use Hold Register) • 0：命令和数据直接发送到卡，保持时间没有附加延时。 • 1：命令和数据通过保持寄存器发送到卡，保持时间增加 0.8 ns 延时。
28	–	–	–
27	R/W	0x0	BOOT_MODE 启动引导模式选择 (Boot Mode Select) • 0：执行默认的引导操作 • 1：执行替代的引导操作
26	R/W	0x0	BOOT_DIS 禁止启动引导操作 (Boot Mode Disable) • 不能与 BOOT_EN 位同时置 1。 • 与 START_CMD 同时置 1 时，CIF 会终止引导操作。
25	R/W	0x0	BOOT_ACK_EXP 接收引导操作应答信号 (Boot Ack Expect)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x20000000			命令配置 (Command Configure)
位域	类型	默认值	描述
			• 与 BOOT_EN 位同时置 1 时，CIF 接收来自卡的引导操作应答信号 0–1–0。
24	R/W	0x0	BOOT_EN 使能启动引导操作 (Boot Mode Enable) • BOOT_MODE = 0，即执行默认引导模式时，必须置 1。 • 不能与 BOOT_DIS 位同时置 1。 • 与 START_CMD 位同时置 1 时，CIF 开始发送引导序列，对应卡的命令线为低电平。
23:22	–	–	–
21	R/W	0x0	UPD_CLK_REG 仅更新时钟寄存器 (Update Clock Registers Only) • 0：正常命令序列 • 1：不发送命令，仅更新时钟寄存器的值到相关的时钟域
20:16	–	–	–
15	R/W	0x0	SEND_INIT 发送初始化序列 (Send Initialization Sequence) • 0：发送命令之前不发送初始化序列 • 1：发送命令之前发送初始化序列 上电后，发送第一个命令之前，必须发送 80 个时钟，等待 Card 内部初始化完成。在 Boot 模式下，该位不用置 1。
14	R/W	0x0	STOP_ABORT_CMD 发送停止或丢弃命令 (Send Stop or Abort Command) • 0：在数据传输时，不使用停止或丢弃命令终止当前传输。 • 1：在数据传输时，使用停止或丢弃命令终止当前传输。 当工作在开放或者预定义数据传输模式时，Host 需要发送停止或丢弃命令来终止数据传输。该位应该置 1，确保 CIF 的命令、数据状态机正确的返回到空闲状态。
13	R/W	0x0	WAIT_PRVDATA_DONE 等待之前的数据传输完成 (Wait Previous Data Done) • 0：即使之前的数据传输未完成，也可以再次发送命令 • 1：必须等待之前的数据传输完成，再发送命令 通常，在数据传输期间或者终止当前传输时，如果想要查询外部设备当前的状态，可以将该位清零。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x20000000			命令配置 (Command Configure)
位域	类型	默认值	描述
12	R/W	0x0	AUTO_STOP 自动发送停止命令 (Auto Send Stop Command) • 0：数据传输结束时，控制器不自动发送停止命令 • 1：数据传输结束时，控制器自动发送停止命令
11	R/W	0x0	TRANS_MODE 传输模式 (Transfer Mode) • 0：基于块的数据传输命令 • 1：基于字节流的数据传输命令
10	R/W	0x0	TRANS_DIR 传输方向 (Transfer Direction) • 0：从卡读数据 • 1：写数据到卡
9	R/W	0x0	DATA_EXP 有期望数据的传输 (Data Expected) • 0：无数据的命令传输 (read/write) • 1：有期望数据的命令传输 (read/write)
8	R/W	0x0	CHECK_RESP_CRC 检查响应信号的 CRC (Check Response CRC) • 0：不检查响应的 CRC 对于不返回有效 CRC 数据的命令，应禁止 CRC 检查。 • 1：检查响应的 CRC
7	R/W	0x0	RESP_LEN 响应信号长度 (Response Length) • 0：从卡获取短响应数据 (48–bit) • 1：从卡获取长响应数据 (136–bit)
6	R/W	0x0	RESP_EXP 获取响应信号 (Response Expect) • 0：不从卡获取响应信号 • 1：从卡获取响应信号
5:0	R/W	0x0	CMD_INDEX

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x20000000			命令配置 (Command Configure)
位域	类型	默认值	描述
			命令序号 (Command Index)

8.1.7.5. 0x010 SDMC_RESP0

默认值：0x00000000			响应数据 0 (Response 0)
位域	类型	默认值	描述
31：0	R	0x0	RESP0 响应数据的 bit[31:0]

8.1.7.6. 0x014 SDMC_RESP1

默认值：0x00000000			响应数据 1 (Response 1)
位域	类型	默认值	描述
31:0	R	0x0	RESP1 响应数据的 bit[63:32]

8.1.7.7. 0x018 SDMC_RESP2

默认值：0x00000000			响应数据 2 (Response 2)
位域	类型	默认值	描述
31:0	R	0x0	RESP2 响应数据的 bit[95:64]

8.1.7.8. 0x01C SDMC_RESP3

默认值：0x00000000			响应数据 3 (Response 3)
位域	类型	默认值	描述
31:0	R	0x0	RESP3 响应数据的 bit[127:96]

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.7.9. 0x020 SDMC_TTMC

默认值：0xffffff40			传输超时时间控制 (Transfer Timeout Control)
位域	类型	默认值	描述
31:8	R/W	0xffffff	DATA_TMO 读数据传输超时时间 (Data Timeout) 超时计数器仅在 Card 时钟停止后启动。 单位：输出时钟的时钟周期 **注：** 如果超时值接近 100 ms，需要使用软件配置 GTC 计时器用于超时检测。在这种情况下，应该屏蔽读数据超时中断（SDMC_INTEN 寄存器的 bit9 清 0）。
7:0	R/W	0x40	RESP_TMO 响应超时时间 (Response Timeout) 单位：输出时钟的时钟周期

8.1.7.10. 0x024 SDMC_TCBC

默认值：0x00000000			发送到卡的字节数 (Transferred Card Byte Count)
位域	类型	默认值	描述
31:0	R	0x0	CBC 传输到卡的字节数 (Transferred Card Byte Count) 表示经过 CIF 模块已传输到 Card 的字节数。

8.1.7.11. 0x028 SDMC_TFBC

默认值：0x00000000			发送到缓存的字节数 (Transferred FIFO Byte Count)
位域	类型	默认值	描述
31:0	R	0x0	FBC 传输到 FIFO 的字节数 (Transferred FIFO Byte Count) 表示 Host 或 DMA 在内存和 HIF FIFO 之间已传输的字节数

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.7.12. 0x02C SDMC_CTRST

默认值：0x00000206			控制器状态 (Controller Status)
位域	类型	默认值	描述
31	R	0x0	DMA_REQ DMA 请求信号状态 (DMA Request Status)
30	R	0x0	DMA_ACK DMA 应答信号状态 (DMA Acknowledge Status)
29:17	R	0x0	FIFO_CNT FIFO 数量 (FIFO Count) 当前 FIFO 中的字节数
16:11	R	0x0	RESP_INDEX 前一个响应的索引值 (Previous Response Index)
10	R	0x0	DATA_MC_BUSY 数据发送或接收状态机忙碌 (Data State Machine Busy)
9	R	0x1 or 0x0	DATA0_BUSY 根据 data[0] 的电平状态判断是否忙碌 • 0：卡数据传输处于非忙碌状态 • 1：卡数据传输处于忙碌状态 **注：** 默认值取决于 data[0] 的初始电平。
8	R	0x1 or 0x0	DATA3_STATUS 根据 data[3] 的电平状态检查是否有卡插入 • 0：没有 SD 卡插入 • 1：有 SD 卡插入 **注：** 卡检测仅支持 SDC1，默认值取决于 data[3] 的初始电平。
7:4	R	0x0	CMD_STAT 命令状态机状态 (Command FSM States) • 0：空闲 • 1：发送初始化序列

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000206			控制器状态 (Controller Status)
位域	类型	默认值	描述
			• 2：Tx 命令开始位 • 3：Tx 命令 tx 位 • 4：Tx 命令索引值 + 参数 • 5：Tx 命令 CRC7 校验 • 6：Tx 命令结束位 • 7：Rx 响应起始位 • 8：Rx 响应中断请求响应 • 9：Rx 响应 tx 位 • 10：Rx 响应命令索引值 • 11：Rx 响应数据 • 12：Rx 响应 CRC7 校验 • 13：Rx 响应结束位 • 14：命令通路等待 NCC • 15：等待状态
3	R	0x0	FIFO_FULL FIFO 为满
2	R	0x1	FIFO_EMPTY FIFO 为空
1	R	0x1	FIFO_TX_WMARK FIFO 发送数据的水位 (FIFO TX Watermark) FIFO 水位达到发送数据门限值，不允许数据传输
0	R	0x0	FIFO_RX_WMARK FIFO 接收数据的水位 (FIFO RX Watermark) FIFO 水位达到接收数据门限值，不允许数据传输

8.1.7.13. 0x030 SDMC_HCTRL1

默认值：0x00000008			主机控制配置 1 (Host Control 1)
位域	类型	默认值	描述
31:26	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000008			主机控制配置 1 (Host Control 1)
位域	类型	默认值	描述
25	R/W	0x0	USE_IDMAC 使用内部 DMA 控制器 (Use Inside DMA Controller) • 0：Host 通过 AHB 从机接口进行数据传输 • 1：仅使用内部 DMA 传输数据
24	R/W	0x0	OD_PUP_EN 外部开漏上拉使能 (Enable Open Drain Pull-up) • 0：禁止 • 1：使能。置 1，命令信号的输出为开漏模式，命令信号驱动为低电平或者高阻态，不能驱动为高电平。
23:11	–	–	–
10:9	–	–	–
8	R/W	0x0	ABORT_RDATA 丢弃读数据 (Abort Read Data)，用于 SDIO 的暂停操作。 • 0：不改变 • 1：在读数据时，发送暂停命令之后，软件循环查询 SDIO 设备是否进入暂停状态。当暂停操作发生时，软件将该位置 1 用于复位数据状态机，等待下一笔数据传输。 一旦数据状态机复位到空闲状态，该位会自动清零。
7	R/W	0x0	SEND_IRQ_RESP 发送中断请求响应 (Send IRQ Response) • 0：不改变 • 1：自动发送中断请求并接收响应 一旦响应被发送该位自动清零。 为了等待 MMC 卡中断，Host 发送 CMD40 命令，控制器等待来自 MMC 卡的中断响应。 如果用户想要控制器退出中断状态等待，可以将该位置 1，此时控制器命令状态机自动发送 CMD40，等待总线获取到响应后返回到空闲状态。
6	R/W	0x0	READ_WAIT 读等待 (Read Wait) • 0：清除读等待 • 1：使能读等待 用于 SDIO 卡设备读等待功能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000008			主机控制配置 1 (Host Control 1)
位域	类型	默认值	描述
			该位置 1，控制器将 Data[2] 引脚拉低暂时中止读数据，允许发送 CMD52 等其它 I/O 命令。
5	–	–	–
4	R/W	0x0	INT_EN 全局中断使能 (Global Interrupt Enable) • 0：禁止中断 • 1：使能中断 仅当该位置 1，且对应的中断位置 1 时，对应的中断端口才为 1。
3	R/W	0x1	HW_RSTN 硬件 Reset 控制 (Hardware Reset Control) • 0：复位信号有效。Device 进入 pre-idle 状态，需要重新初始化 device。 • 1：复位信号无效
2	R/W	0x0	DMA_RESET DMA 复位 • 0：DMA 状态不改变 • 1：复位 IDMA 接口控制逻辑 经过两个 AHB 时钟周期后该位自动清零。
1	R/W	0x0	FIFO_RESET FIFO 复位 • 0：FIFO 状态不改变 • 1：复位数据 FIFO 和 FIFO 指针，复位完成后自动清零。 **注：** 该位清零后，FIFO 指针在 2 个周期的系统时钟 + 2 个周期的 Card 时钟后被复位。
0	R/W	0x0	CTRL_RESET 控制器复位 (Controller Reset) • 0：控制器状态不改变 • 1：控制器复位 经过两个 AHB 时钟周期后该位自动清零。 复位的模块包括但不限于：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000008			主机控制配置 1 (Host Control 1)
位域	类型	默认值	描述
			• HIF/ CIF 接口 • CIF 和状态机 • 控制寄存器的 ABORT_RDATA/ SEND_IRQ_RESP/ READ_WAIT 位域 • 命令寄存器的 START_CMD 位域 该复位不影响其它寄存器、DMA 接口、FIFO 和 Host 中断。

8.1.7.14. 0x034 SDMC_CLKCTRL

默认值：0x00000000			时钟控制配置 (Clock Control)
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	CLK_LP_EN 时钟低功耗模式使能 (Clock Low Power Enable) • 0：无低功耗模式 • 1：低功耗模式 ◦ 当 SD/ MMC 处于空闲状态时，关闭时钟。 ◦ 使用 MMC 或者 SD 卡时，置 1。 ◦ 对于 SDIO 卡，如果使用中断，时钟不能被停止。
15:8	R/W	0x0	CLK_DIV 输出时钟分频值 (Clock Divider Value) 时钟分频为 2*n （ n 为设定值 ）。
7:1	–	–	–
0	R/W	0x0	CLK_EN 输出时钟使能 (Clock Enable) • 0：关闭时钟 • 1：使能时钟

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.7.15. 0x038 SDMC_HCTRL2

默认值：0x00000000			主机控制配置 2 (Host Control 2)
位域	类型	默认值	描述
31:30	–	–	–
29:28	R/W	0x0	BUS_WIDTH 总线位宽配置 (Bus Width Configuration) • 0：1 线模式 • 1：4 线模式 • 其它值：预留
27:26	–	–	–
25	R/W	0x0	DTO_UNIT 数据超时时间单位 (Data Timeout Unit) • 0：1 倍输出时钟周期 • 1：256 倍输出时钟周期
24	R/W	0x0	RTO_UNIT 响应超时时间单位 (Response Timeout Unit) • 0：1 倍输出时钟周期 • 1：256 倍输出时钟周期
23:17	–	–	–
16	R/W	0x0	DDR_MODE DDR 传输模式使能 (DDR Mode Enable) • 0：数据传输工作在 SDR 模式 • 1：数据传输工作在 DDR 模式
15:0	–	–	–

8.1.7.16. 0x03C SDMC_INTEN

默认值：0x000000000			中断使能 (Interrupt Enable)
位域	类型	默认值	描述
31:17	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000000000			中断使能 (Interrupt Enable)
位域	**类型**	**默认值**	**描述**
16	R/W	0x0	SDIO_INTEN SDIO 中断使能 (SDIO Interrupt Enable) 当中断被屏蔽后，SDIO 中断检测无效。 • 0：屏蔽中断 • 1：使能中断
15:0	R/W	0x0	INT_EN 中断使能 对于每个位域的值定义如下： • 0：屏蔽中断 • 1：使能中断 每个位的中断定义如下： • bit 15–EBE（读操作结束位错误或者写操作无 CRC） • bit 14–ACD（自动发送命令完成） • bit 13–SBE（起始位错误） BCI（忙清除中断） • bit 12–HLE（硬件锁定写操作错误） • bit 11–FRUN（FIFO 向下溢出/向上溢出） • bit 10–HTO（Host 获取数据超时）或者电压切换中断 • bit 9–DRTO（读数据超时） • bit 8–RTO（响应超时） • bit 7–DCRC（数据 CRC 错误） • bit 6–RCRC（响应 CRC 错误） • bit 5–RXDR（接收 FIFO 数据请求） • bit 4–TXDR（发送 FIFO 数据请求） • bit 3–DTO（数据传输完成） • bit 2–CD（命令发送完成） • bit 1–RE（响应错误） • bit 0–CD（卡检测中断）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.7.17. 0x040 SDMC_INTST

默认值：0x00000000			已使能中断状态 (Enabled Interrupt Status)
位域	类型	默认值	描述
31:17	–	–	–
16	R	0x0	SDIO_INT_STAT SDIO 中断状态 (SDIO Interrupt Status) • 0：无来自 SDIO 的中断信号 • 1：有来自 SDIO 的中断信号
15:0	R	0x0	INT_STAT 中断状态 (Interrupt Status) 每个位的中断状态定义如下： • bit 15–EBE（读操作结束位错误或者写操作无 CRC) • bit 14–ACD（自动发送命令完成） • bit 13–SBE（起始位错误） BCI（忙清除中断） • bit 12–HLE（硬件锁定写操作错误） • bit 11–FRUN（FIFO 向下溢出/向上溢出） • bit 10–HTO（Host 获取数据超时） 或者电压切换中断 • bit 9–DRTO（读数据超时） • bit 8–RTO（响应超时） • bit 7–DCRC（数据 CRC 错误） • bit 6–RCRC（响应 CRC 错误） • bit 5–RXDR（接收 FIFO 数据请求） • bit 4–TXDR（发送 FIFO 数据请求） • bit 3–DTO（数据传输完成） • bit 2–CD（命令发送完成） • bit 1–RE（响应错误） • bit 0–CD（卡检测中断）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.7.18. 0x044 SDMC_OINTST

默认值：0x00000000			初始中断状态 (Original Interrupt Status)
位域	类型	默认值	描述
31:17	–	–	–
16	R/W1C	0x0	SDIO_INT_STAT 初始 SDIO 中断状态 (Original SDIO Interrupt Status) • 0：无来自 SDIO 的中断信号 • 1：有来自 SDIO 的中断信号
15:0	R/W1C	0x0	INT_STAT 初始中断状态 (Original Interrupt Status) 每个位的中断状态定义如下： • bit 15–EBE（读操作结束位错误或者写操作无 CRC） • bit 14–ACD（自动发送命令完成） • bit 13–SBE（起始位错误） BCI（忙清除中断） • bit 12–HLE（硬件锁定写操作错误） • bit 11–FRUN（FIFO 向下溢出/向上溢出） • bit 10–HTO（Host 获取数据超时） 或者电压切换中断 • bit 9–DRTO（读数据超时） • bit 8–RTO（响应超时） • bit 7–DCRC（数据 CRC 错误） • bit 6–RCRC（响应 CRC 错误） • bit 5–RXDR（接收 FIFO 数据请求） • bit 4–TXDR（发送 FIFO 数据请求） • bit 3–DTO（数据传输完成） • bit 2–CD（命令发送完成） • bit 1–RE（响应错误） • bit 0–CDET（卡检测中断）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.7.19. 0x048 SDMC_FIFOCFG

默认值：0x007F0000			FIFO 配置 (FIFO Configuration)
位域	类型	默认值	描述
31	–	–	–
30:28	R/W	0x0	DMA_BL DMA 突发传输长度 (DMA Burst Length) • 0：1 • 1：4 • 2：8 • 3：16 • 4：32 • 5：64 • 6：128 • 7：256 突发传输单位为：word = 32 bits。 突发传输长度应设置为 (RX_WMARK + 1) 和 (FIFO_DEPTH – TX_WMARK) 的公约数。 以 FIFIO_DEPTH = 16 为例： • 允许的 DMA_BL 和 TX_WMARK 的组合如下： ◦ DMA_BL = 1，TX_WMARK = 1 – 15 ◦ DMA_BL = 4，TX_WMARK = 8 ◦ DMA_BL = 4，TX_WMARK= 4 ◦ DMA_BL = 4，TX_WMARK = 12 ◦ DMA_BL = 8，TX_WMARK = 8 ◦ DMA_BL = 8，TX_WMARK = 4 • 允许的 DMA_BL 和 RX_WMARK 的组合如下： ◦ DMA_BL = 1，RX_WMARK = 0 – 14 ◦ DMA_BL = 4，RX_WMARK = 3 ◦ DMA_BL = 4，RX_WMARK = 7 ◦ DMA_BL = 4，RX_WMARK = 11 ◦ DMA_BL = 8，RX_WMARK = 7 推荐值：DMA_BL = 8，TX_WMARK = 8，RX_WMARK = 7
26:16	R/W	0x7F	RX_WMARK FIFO 接收门限值 (FIFO RX Watermark)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x007F0000			FIFO 配置 (FIFO Configuration)
位域	类型	默认值	描述
			当 FIFO 的接收的数据大于 FIFO 接收门限值，DMA/FIFO 请求信号拉高。如果中断信号使能，会产生一个中断。 • 在非 DMA 模式下，当 RXDR 中断使能时，会产生一个中断信号替代 DMA 请求。数据包传输结束后，如果门限值大于剩余的字节数大小，则不会产生中断。当产生数据传输完成中断时， Host 应该读完剩余的字节。 • 在 DMA 模式下，在接收到最后一个数据包时，即使剩下的数据小于门限值，DMA 也会发送一个请求读出 FIFO 里面剩下的数据，然后产生一个数据传输完成的中断。 限制条件：RX_WMARK ≤ FIFO_DEPTH – 2 推荐值：(FIFO_DEPTH)/2 – 1
15:12	–	–	–
11:0	R/W	0x0	TX_WMARK FIFO 发送门限值 (FIFO TX Watermark) 当 FIFO 内数据量小于或等于 FIFO 发送门限值，DMA/FIFO 请求信号拉高。如果中断信号使能，会产生一个中断。 • 在非 DMA 模式下，当 TXDR 中断使能时，会产生一个中断信号替代 DMA 请求信号。发送完最后一个数据包时，Host 应该用剩下的数据填充 FIFO。 • 在 DMA 模式下，最后一个数据包完成后，如果最后一笔传输小于突发数据长度，DMA 控制器会再执行一次传输直到所有数据传输完成。 限制条件：TX_WMARK ≥ 1 推荐值：(FIFO_DEPTH)/2

8.1.7.20. 0x054 SDMC_CDET

默认值：0x01FFFFFF			卡检测配置 (Card Detect Configuration)
位域	类型	默认值	描述
31:25	–	–	–
24	R	0x1	CDET_STAT 表示卡检测信号的电平状态，默认为 1。 • 0：表示有卡插入，电平状态值为 0 • 1：表示卡拔出，电平状态值为 1
23:0	R/W	0xFFFFFF	DEBC_CNT 去除抖动维持的时钟周期数 (Debounce Count)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x01FFFFFF			卡检测配置 (Card Detect Configuration)
位域	类型	默认值	描述
			由于卡插拔是机械动作，会产生电平抖动，导致采样的电平值可能不稳定。去抖逻辑根据去抖维持的时钟周期数来设置计数器的初值。当计数器值变为 0 时，卡检测信号稳定，此时可以采样到正确的电平值。 典型的去抖时间为 5 – 25 ms。

8.1.7.21. 0x080 SDMC_PBUSCFG

默认值：0x00000000			外设总线配置 (Peripheral Bus Configuration)
位域	类型	默认值	描述
31:11	–	–	–
10:8	R	0x0	PBL 已编程的突发传输长度 (Programed Burst Length) 表示 IDMAC 执行一次突发传输的最大长度。已编程的突发传输长度值为 FIFOCFG 寄存器中 DMA_BL 位域的镜像值，如需更改，需要写 FIFOCFG 寄存器。 • 0：1 • 1：4 • 2：8 • 3：16 • 4：32 • 5：64 • 6：128 • 7：256 突发传输的单位：word = 32 bits。
7	R/W	0x0	DE 内部 DMA 使能 (Inside DMA Enable) • 0：内部 DMA 禁用 • 1：内部 DMA 使能
6:2	R/W	0x0	DSL 描述符跳过长度 (Description Skip Length) 定义了两个非链式描述之间跳过的数据长度，单位是 32 位。仅用于双缓冲结构的描述应用中。
1	R/W	0x0	FB

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			外设总线配置 (Peripheral Bus Configuration)
位域	类型	默认值	描述
			固定突发长度 (Fixed Burst Length) 控制 AHB 主机接口是否执行固定长度的突发传输。 • 0：AHB 使用 SINGLE 和 INCR 方式执行突发传输。 • 1：AHB 固定使用 SINGLE、INCR4、INCR8 或 INC16 其中一种方式执行突发传输。
0	R/WAC	0x0	SWR 软件复位 (Software Reset) 置 1，DMA 控制器复位内部寄存器，经过一个时钟周期后自动清零。

8.1.7.22. 0x084 SDMC_IDMARCAP

默认值：0x00000000			恢复获取描述符 (Inside DMA Resume Capture Descriptor)
位域	类型	默认值	描述
31:0	W	0x0	RCAP 恢复获取描述符 (Resume Capture Descriptor) 该寄存器为只写。 如果描述的 OWN 位没有置 1，IDMAC 的状态机会进入暂停状态。Host 可以对 RCAP 写任意值，使 IDMAC 的状态机恢复到正常的描述符获取操作。

8.1.7.23. 0x088 SDMC_IDMASADDR

默认值：0x00000000			描述符起始地址 (Descriptor List Start Address)
位域	类型	默认值	描述
31:0	R/W	0x0	DLSA 描述符链表的起始地址 (Descriptor List Start Address) IDMAC 会忽略低有效位 bit[1:0]（只读，对应 32 位总线位宽）的数据，并将其作为全零处理。即地址按 4 字节对齐。

8.1.7.24. 0x08C SDMC_IDMAST

默认值：0x00000000			内部 DMA 状态 (Inside DMAC Status)
位域	类型	默认值	描述
31:17	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			内部 DMA 状态 (Inside DMAC Status)
位域	类型	默认值	描述
16:13	R	0x0	IDMA_FSM DMA 控制器状态机当前的状态 (IDMA FSM Status) • 0：DMA_IDLE • 1：DMA_SUSPEND • 2：DMAC_RD • 3：DMAC_CHK • 4：DMA_RD_REQ_WAIT • 5：DMA_WR_REQ_WATI • 6：DMA_RD • 7：DMA_WR • 8：DESC_CLOSE
12:10	R	0x0	FBE_CODE 致命的总线错误 (Fatal Bus Error Code) 表示造成总线出错的错误类型，仅在 IDMAST[2] 置 1 时有效。该位域不产生中断。 • 1：在发送数据时 Host 中止 • 2：在接收数据时 Host 中止
9	R/W1C	0x0	ABNORM_INT 异常中断 (Abnormal Interrupt) 以下任意一个中断产生时，触发异常中断： • IDMAST[2]：致命的总线中断 • IDMAST[4]：描述符不可用中断 只有未屏蔽的位域才影响异常中断位的值。该位写 1 清零。
8	R/W1C	0x0	NORM_INT 正常中断 (Normal Interrupt) 以下任意一个中断产生时，触发正常中断： • IDMAST[0]：发送中断 • IDMAST[1]：接收中断 只有未屏蔽的位域才影响正常中断位的值。该位写 1 清零。
7:6	–	–	–
5	R/W1C	0x0	CARD_ERR_INT 卡错误中断 (Card Error Interrupt)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			内部 DMA 状态 (Inside DMAC Status)
位域	类型	默认值	描述
			表示卡操作的状态信息，也存在于 OINTSTS 寄存器，以下任意中断产生，触发卡错误中断： • EBE–结束位错误 • RTO–响应超时/ Boot 应答超时 • RCRC–响应 CRC • SBE–起始位错误 • DRTO–读数据超时 • DCRC–接收的数据 CRC 错误 • RE–响应错误 该位写 1 清零。
4	R/W1C	0x0	DES_UNU_INT 描述符不可用中断 (Descriptor Unused Interrupt) 该位置 1 表示当前描述符不可用（因为 OWN 位为 0）。 该位写 1 清零。
3	–	–	–
2	R/W1C	0x0	FBE_INT 致命的总线错误中断 (Fatal Bus Error Interrupt) 表示有一个总线错误发生，当该位置 1，DMA 禁止所有的总线访问。 该位写 1 清零。
1	R/W1C	0x0	RX_DONE_INT 接收完成中断 (RX Done Interrupt) 表示一个描述符的数据接收完成。 该位写 1 清零。
0	R/W1C	0x0	TX_DONE_INT 发送完成中断 (TX Done Interrupt) 表示一个描述符的数据发送完成。 该位写 1 清零。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.7.25. 0x090 SDMC_IDMAINTEN

默认值：0x00000000			内部 DMA 中断使能 (Inside DMAC Interrupt Enable)
位域	类型	默认值	描述
31:10	–	–	–
9	R/W	0x0	ABNORM_INTEN 异常中断使能 (Abnormal Interrupt Enable) 置 1 时，使能异常中断，包括以下中断： • IDMAINTEN[2]–致命的总线中断 • IDMAINTEN[4]–描述符不可用中断
8	R/W	0x0	NORM_INTEN 正常中断使能 (Normal Interrupt Enable) 置 1 时，使能正常中断，包括以下中断： • IDMAINTEN[0]–发送完成中断 • IDMAINTEN[1]–接收完成中断
7:6	–	–	–
5	R/W	0x0	CARD_ERR_INTEN 卡错误中断使能 (Card Error Interrupt Enable) 置 1 时，使能卡错误中断。
4	R/W	0x0	DES_UNU_INTEN 描述符不可用中断 (Descriptor Unused Interrupt Enable) 当 ABNORM_INTEN 位域使能时，该位也一起使能。
3	–	–	–
2	R/W	0x0	FBE_INTEN 致命的总线错误中断使能 (Fatal Bus Error Interrupt Enable)
1	R/W	0x0	RX_DONE_INTEN 接收完成中断使能 (RX Done Interrupt Enable)
0	R/W	0x0	TX_DONE_INTEN 发送完成中断使能 (TX Done Interrupt Enable)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.7.26. 0x094 SDMC_IDMACDA

默认值：0x00000000			当前描述符地址指针 (Current Descriptor Address)
位域	类型	默认值	描述
31:0	R	0x0	CDA 当前描述符地址指针 (Current Descriptor Address) 该寄存器指向当前描述符的起始地址，复位时清零。IDMAC 操作时指针会自动刷新。

8.1.7.27. 0x098 SDMC_IDMACBA

默认值：0x00000000			当前缓存地址指针 (Current Buffer Address)
位域	类型	默认值	描述
31:0	R	0x0	CBA 当前缓存地址指针 (Current Buffer Address) 该寄存器指向当前数据缓存的地址，复位时清零。IDMAC 操作时指针会自动刷新。

8.1.7.28. 0x100 SDMC_CTC

默认值：0x00000000			卡门限值配置 (Card Threshold Control)
位域	类型	默认值	描述
31:26	–	–	–
25:16	R/W	0x0	CTH_SIZE 卡传输门限值大小 (Card Threshold Size) **注：** 仅当 CDWTH_EN 置 1 或 CDRTH_EN 置 1 时，该寄存器有效。
15:3	–	–	–
2	R/W	0x0	CDWTH_EN 卡写操作门限值使能 (Card Write Threshold Enable) • 0：卡写操作门限禁止 • 1：卡写操作门限值使能 仅当发送 FIFO 达到门限值的数据量时，SDMC 控制器初始化写传输。
1	R/W	0x0	BC_INTEN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			卡门限值配置 (Card Threshold Control)
位域	类型	默认值	描述
			忙状态清除中断使能 (Busy Clear Interrupt Enable) • 0：忙状态清除中断禁止 • 1：忙状态清除中断使能
0	R/W	0x0	CDRTH_EN 卡读操作门限值使能 (Card Read Threshold Enable) • 0：卡读操作门限值禁止 • 1：卡读操作门限值使能 仅当接收 FIFO 达到门限值的数据量时读数据。

8.1.7.29. 0x104 SDMC_DLYCTRL

默认值：0x00000000			延时链和相位控制 (Delay Chain and Phase Control)
位域	类型	默认值	描述
31:30	R/W	0x0	EXT_CLK_MUX 外部输入时钟选择 (External Clock Multiplex) • 0：输入时钟 4 分频，典型值为 50 MHz（DS，HS-SDR，HS-DDR 模式） • 1：输入时钟 2 分频，典型值为 100 MHz（HS，HS-SDR，HS-DDR 模式） • 2：输入时钟 1 分频，典型值为 200 MHz（HS-DDR 模式）
29:28	R/W	0x0	CLK_DRV_PHASE 驱动时钟相位控制 (Driver Clock Phase) 配置输出驱动时钟 cclk_in_drv 使用的相位值 • 0：0° • 1：90° • 2：180° • 3：270°
27:23	R/W	0x0	CLK_DRV_DELAY 驱动时钟延迟控制 (Driver Clock Delay) 配置输出驱动时钟 cclk_in_drv 使用的延时值
22:21	R/W	0x0	CLK_SMPL_PHASE 采样时钟相位控制 (Sample Clock Phase) 配置采样时钟 cclk_in_sample 使用的相位值

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			延时链和相位控制 (Delay Chain and Phase Control)
位域	类型	默认值	描述
			• 0：0° • 1：90° • 2：180° • 3：270°
20:16	R/W	0x0	CLK_SMPL_DELAY 采样时钟延迟控制 (Sample Clock Delay) 配置采样时钟 cclk_in_sample 使用的延时值。
15:14	–	–	–
13:9	–	–	–
8	R/W	0x0	SAMP_SWAP 采样边沿交换 (DDR Sample Edge Swap) 默认先采样奇数边沿数据。
7	–	–	–
6	R/W	0x0	SAMP_SEQ_EN DDR 模式采样顺序交换使能 (DDR Sample Edge Swap Enable)
5:4	R/W	0x0	EVEN_SHIFT 奇数据时钟移相选择 (Even Data Clock Phase) • 0：选择默认相位 • 1：相位移动 90° • 2：相位移动 180° • 3：相位移动 270°
3:2	–	–	–
1:0	R/W	0x1	SHIFT_EN 时钟相移使能 (Clock Phase Shift Enable) • 0：选择默认相位 • 1：相位移动 90° • 2：相位移动 180° • 3：相位移动 270°

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.1.7.30. 0x108 SDMC_EMCR

默认值：0x00000000			EMMC 配置 (EMMC Configuration)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	HALF_START_BIT 起始位保持 对于 eMMC 4.5 版本，起始位可以保持： • 0：完整的时钟周期 • 1：小于一个完整的时钟周期 对于 eMMC 4.5 及以上版本，该位置 1。对于 SD 卡应用，该位清零。 **注：** DDR 模式时该位域会被忽略。

8.1.7.31. 0x118 SDMC_VERID

默认值：0x00000100			控制器版本号 (Version ID)
位域	类型	默认值	描述
31:0	R	0x00000100	VERID 控制器版本号 (Version ID) 采用 BCD 码显示，V1.0

8.1.7.32. 0x200 SDMC_FIFO

默认值：0x00000000			数据 FIFO 缓存寄存器 (Data FIFO)
位域	类型	默认值	描述
31:0	R/W	0x0000_0000	DATA_FIFO 读写数据缓存 FIFO 寄存器，该寄存器映射到 FIFO 的入口地址。 • 对于写操作，CPU 或 IDMA 通过 AHB 总线写数据到该地址。 • 对于读操作，CPU 或 IDMA 通过 AHB 总线从该地址读数据。 **注：** 读写数据共享相同的 FIFO，不支持同时对该地址进行读或写访问。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.2. eXpanded Serial Peripheral Interface (xSPI)

xSPI 模块是一个高度灵活和可配置的接口，能够支持多种不同的串行和并行总线协议，包括外部并行总线 Xccela、HyperBus、OPI、1/ 2/ 4/ 8 线 SPI。xSPI 模块可与外部 PSRAM、Flash 存储设备等元器件实现连接，无需额外的硬件接口或适配器。

8.2.1. 功能特性

- 支持 Xccela 协议
- 支持 HyperBus 协议
- 支持 OPI 协议
- 支持 1/ 2/ 4/ 8 线 SPI
- 支持 200 MHz DDR/ SDR 采样
- 支持 XIP (eXecute In Place)
- 支持中断以及 DMA
- 支持两片并行读写数据
- 具有 16x32 bits TXFIFO 以及 16x32 bits RXFIFO
- 具有 512 MB 内存映射空间

8.2.2. 原理框图

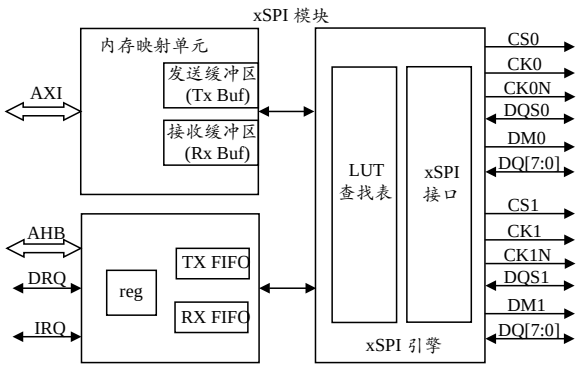


图 8–1 xspi_block

8.2.3. 功能描述

8.2.3.1. xSPI 支持的协议模式

xSPI 模块约定了以下缩写描述：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- S：SDR 模式
- D：DDR 模式
- 数字 1 / 2 / 4/ 8：输出 IO 的数量，即分别输出 1 / 2 / 4 / 8 个 IO。

举例说明如下：

xSPI 设备协议均可以看成三个部分组成：CMD + ADD + DATA。CMD 是命令部分，ADD 是地址部分，DATA 是数据部分。

1. 8D–8D–8D：CMD–ADD–DATA 都以 8 个 IO 输入输出且为 DDR 模式。
2. 1S–1S–8D：CMD–ADD 都以 1 个 IO 输出且为 SDR 模式，DATA 则 8 个 IO 输入输出且为 DDR 模式。

为了灵活配置各协议，在 CMD–ADD–DATA 单个完整传输中，各部分结构都可为 SDR/ DDR 以及 IO 独立配置，协议配置数据以查找表的方式存储，详细见查找表 (LUT) 功能。

xSPI 支持的典型协议行为包括：

- Xccela 协议
- Hyperbus 协议
- OPI 协议
- Octal SPI 协议
- Quad SPI 协议
- 双线 SPI 协议
- 单线 SPI 协议

8.2.3.1.1. Xccela 协议

图 8–2 : Xccela 读操作以 8D–8D–8D 为例进行说明，Xccela 协议的工作模式如下所示。

1. Host 发起 CMD–ADD。

   注：

   下列 CMD 占两个采样沿，ADD 占一个采样沿，之后接着可配的 Dummy Cycles。

2. Dummy 期间 Memory Device 获得 DQS 线权，在约定的 Dummy Cycles 后，接着的 CK 触发 Memory Device 读数据输出。此时 Host 以 DQS 为采样时钟。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

CK 与 DQS 存在一定的延时，DQS 与 DATA 边沿对齐。

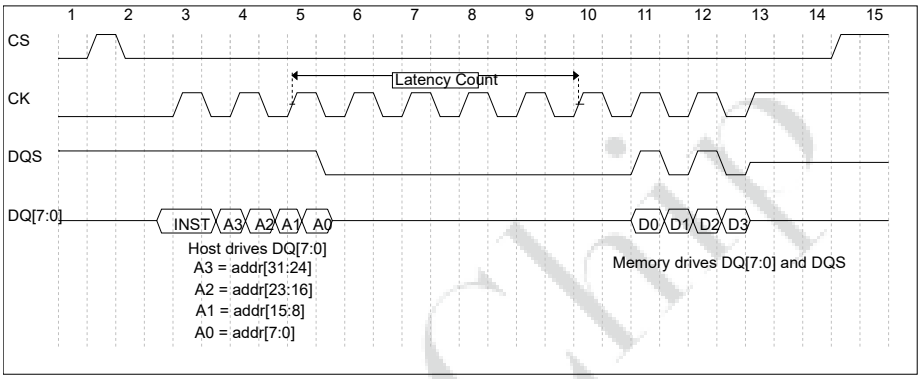


图 8–2 Xccela 读操作

在 Memory Device 进行跨行边界读取数据时，DQS 会在行尾数据保持状态，如Xccela 协议所示。

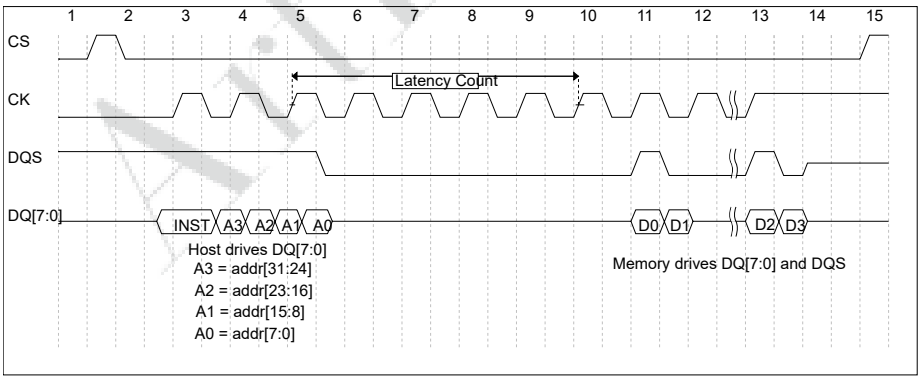


图 8–3 Xccela 跨行边界读操作

图 8–4 : Xccela 写操作以 8D–8D–8D 为例。CMD–ADD 以及 Dummy Cycles 与读操作一致，DQS 由 Host 占据线权，作为 Data Mask。

注：

CK 与 DATA 中心对齐，DQS 与 DATA 边沿对齐。其中 D0、D3 以及 D4 被屏蔽，不作为有效数据写进 Memory Device。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

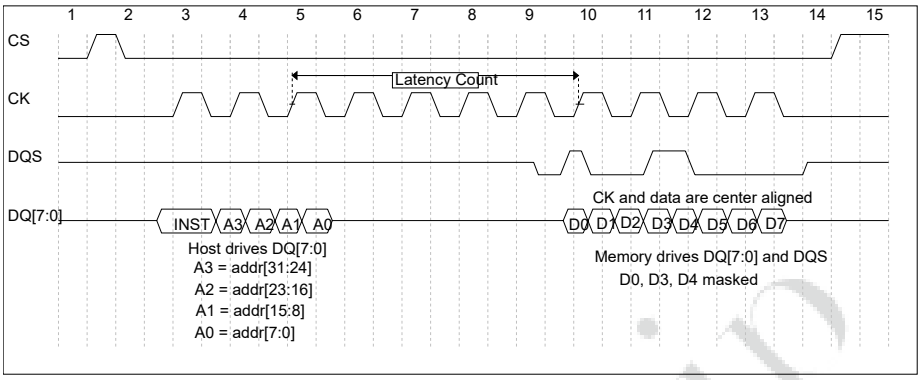


图 8–4 Xccela 写操作

8.2.3.1.2. Hyperbus 协议

图 8–5 : Hyperbus 读操作以 8D–8D–8D 为例进行说明。

1. Hyperbus 中 CA 存在两个 bytes 的 CMD，第二个 byte 的 CMD 定义为 Command–Extension (CMD–Ex)，用于填充高位地址，具体实现见 Hyperbus 行为配置。
2. 在 Host 发起 CA 期间，Host 检测 RWDS 的电平状态。
   a. 若 RWDS 电平为低，则等待配置好的 Dummy Cycles。
   b. 若 RWDS 电平为高，则等待 2 倍的已配置 Dummy Cycle 数，接下来的 CK 触发 Memory Device 读数据输出，此时 Host 以 RWDS 为采样时钟。

> **注：**
>
> CK 与 RWDS 存在一定的延时，RWDS 与 DATA 边沿对齐，也会存在跨行边界读取数据 RWDS 等待过程。

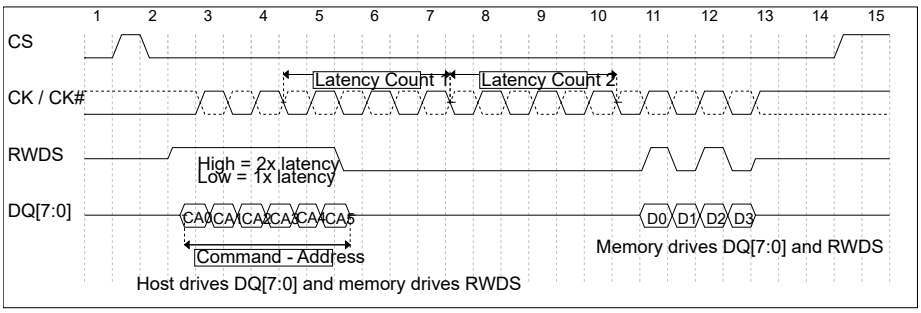


图 8–5 Hyperbus 读操作

Hyperbus 写操作以 8D–8D–8D 为例进行说明。

1. CA 与读操作一致，在 Dummy Cycles 期间占据 RWDS 线权。

> **注：**
>
> 写操作中 CK 与 DATA 中心对齐，RWDS 与 DATA 边沿对齐。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

2. 其中 RWDS 也作为 Data Mask，图示 D0，D3 被屏蔽，不作为有效数据写进 Memory Device。

3. Host 发起 CA（Command–Address），其中 CA 各 Bit 的定义如Command–Address所示。

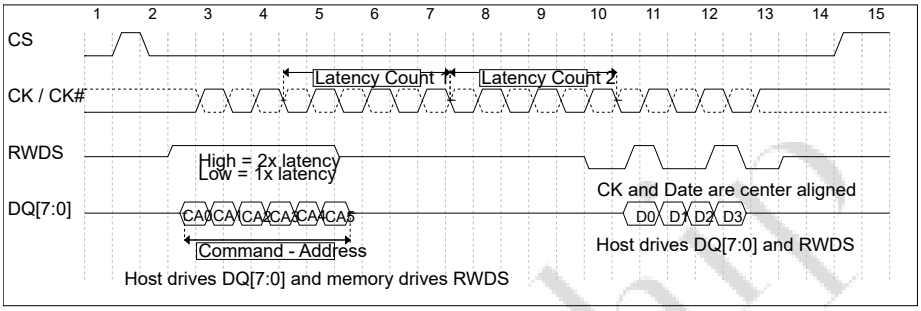


图 8–6 Hyperbus 写操作

表 8–5 Command–Address

CA bit	Defined	Function
47	R/W	指示该命令为读或者写操作 • 0：指示为写操作 • 1：指示为读操作
46	Address space	指示该命令为内存或者寄存器访问 • 0：指示为内存访问 • 1：指示为寄存器访问
45	Burst type	指示该命令的突发类型 • 0：wrapped 突发 • 1：linear 突发
44–16	Row and upper column address	32 位地址系统中的 A31–A3
15–3	reserved	预留未来行地址扩展，补 0
2–0	Lower column address	32 位地址系统中的 A2–A0

8.2.3.1.3. OPI 协议

图 8–7 : OPI 读操作以 8D–8D–8D 为例进行说明。

1. Host 发起 CMD–ADD，之后接着可配的 Dummy Cycles，Dummy 期间 Memory Device 获得 DQS 线权。

2. 在约定的 Dummy Cycles 后，接着的 CK 触发 Memory Device 读数据输出，此时 Host 以 DQS 为采样时钟。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

CK 与 DQS 存在一定的延时，DQS 与 DATA 边沿对齐。

另外，在 Memory Device 进行跨行边界读取数据时，也会存在跨行边界读取数据 DQS 等待过程。

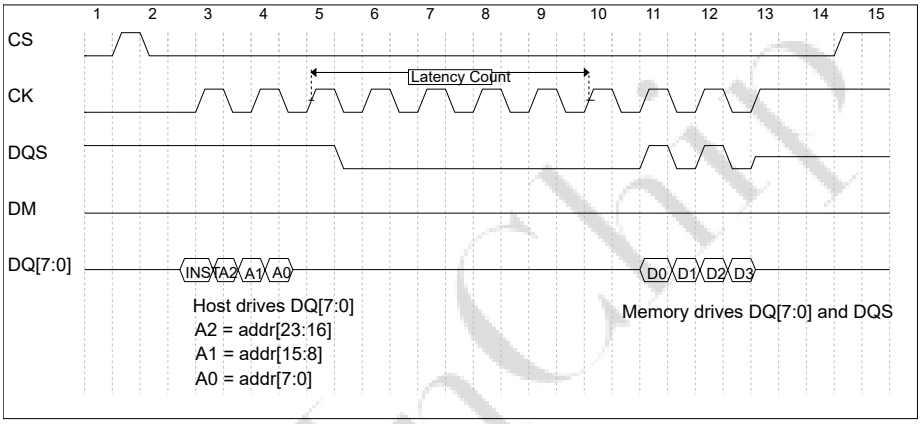


图 8-7 OPI 读操作

图 8-8 : OPI 写操作 图中以 8D-8D-8D 为例进行说明。

1. CMD-ADD 以及 Dummy Cycles 与读操作一致，DQS 由 Host 占据线权，作为采样时钟。DM 作为 Data Mask。

注：

DQS 与 DATA 中心对齐，DM 与 DATA 边沿对齐。

2. 写操作中，D3 以及 D5 被屏蔽，不作为有效数据写进 Memory Device。

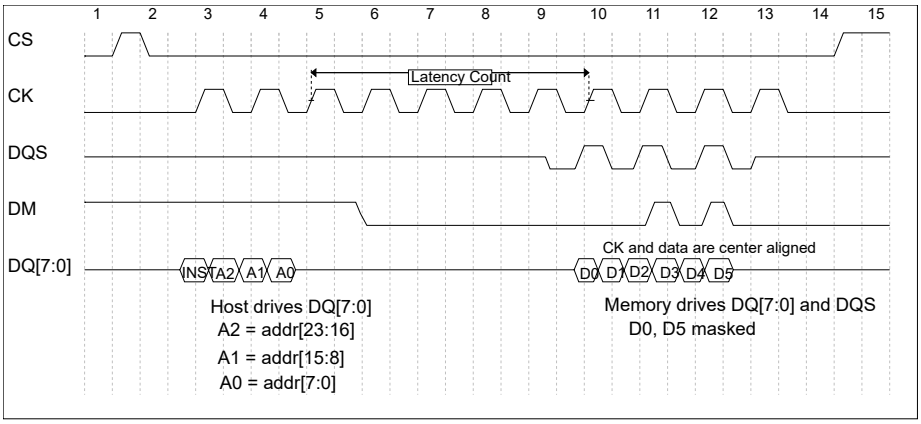


图 8-8 OPI 写操作

8.2.3.1.4. Octal SPI 协议

图 8-9 : Octal SPI 读写操作图中以 1S-1S-8S 为例进行说明。

DQ[0] 输出 CMD-ADDR，等待约定的 Dummy Cycles 后，DQ[7:0] 进行数据输入输出传输。Octal SPI 协议也存在 1S-8S-8S，1D-1D-8D 等格式，此部分不列举图示。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

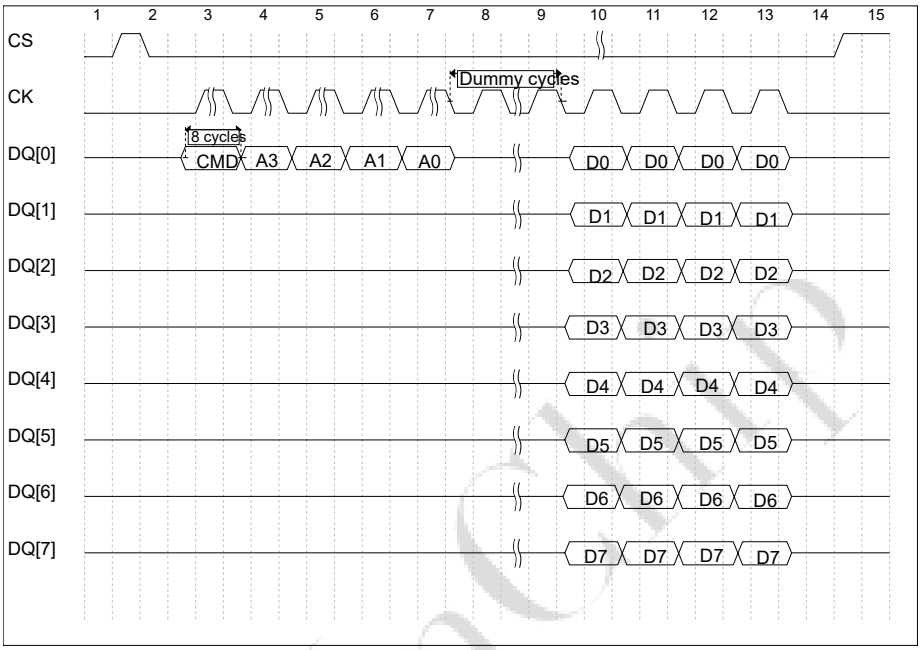


图 8–9 Octal SPI 读写操作

8.2.3.1.5. Quad SPI 协议

图 8–10 : Quad SPI 读写操作以 1S–1S–4S 为例进行说明。

DQ[0] 输出 CMD–ADDR，等待约定的 Dummy Cycles 后，DQ[3:0] 进行数据输入输出传输。Quad SPI 协议也存在 1S–4S–4S，1D–1D–4D 等格式，此部分不列举图示。

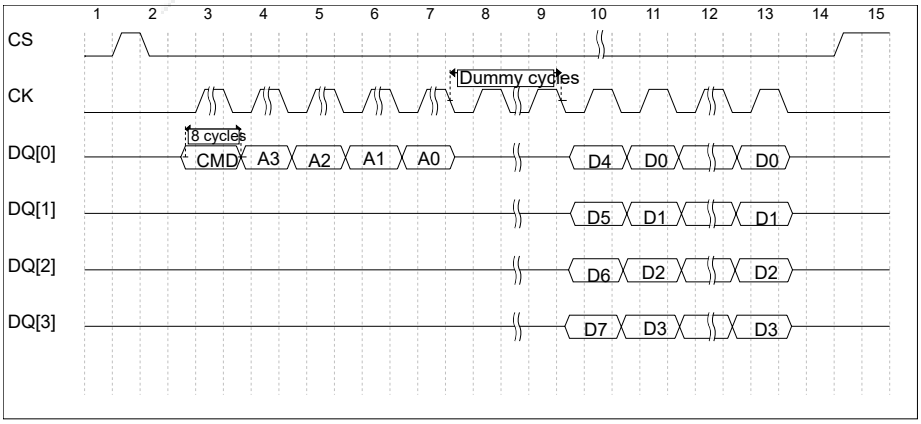


图 8–10 Quad SPI 读写操作

8.2.3.1.6. 双线 SPI 协议

图 8–11 : Dual SPI 读写操作以 1S–1S–2S 为例进行说明。

DQ[0] 输出 CMD–ADDR，等待约定的 Dummy Cycles 后，DQ[1:0] 进行数据输入输出传输。双线 SPI 协议也存在 1S–2S–2S，1D–2D–2D 等格式，此部分不列举图示。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

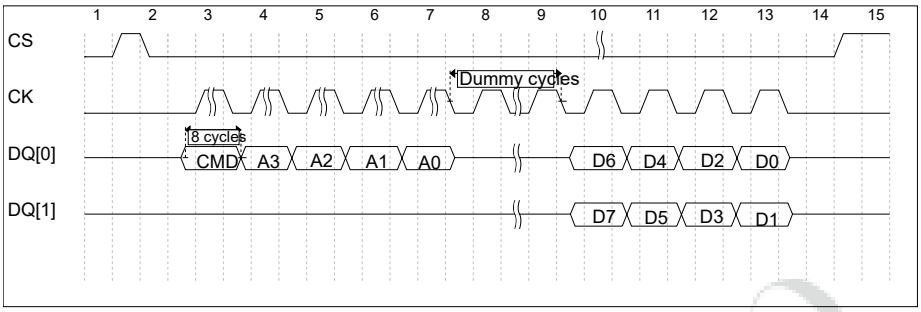


图 8–11 Dual SPI 读写操作

8.2.3.1.7. 单线 SPI 协议

图 8–12 : Single SPI 读写操作图中以 1S–1S–2S 为例进行说明。

DQ[0] 输出 CMD–ADDR，等待约定的 Dummy Cycles 后，DQ[1] 进行数据输入传输。

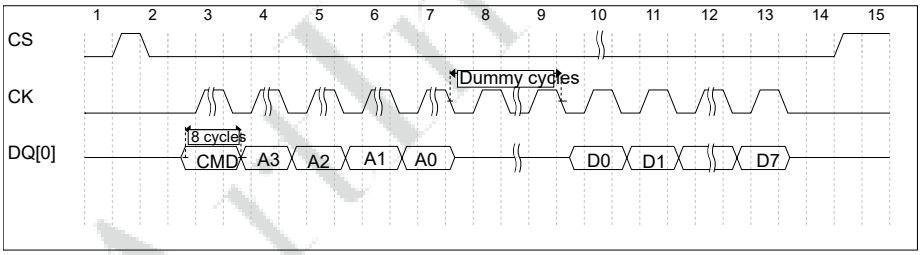


图 8–12 Single SPI 读写操作

8.2.3.2. 查找表 (LUT) 功能

xSPI 支持查找表功能，每个 command 有 6 bits 控制执行的操作类型，2 bits 定义输出 IO 为 1/ 2/ 4/ 8 线，8 bits 定义操作数。

表 8–6 指令

查找表指令 (6 bits)	定义
CMD (0x1)	指示为 SDR Command
CMD_EX (0x2)	指示为 SDR Command Extension
ADDR (0x3)	指示为 SDR Address
WRITE (0x4)	指示为 SDR 写操作
READ (0x5)	指示为 SDR 读操作
CMD_DDR (0x11)	指示为 DDR Command
CMD_EX_DDR (0x12)	指示为 DDR Command Extension

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–6 指令 (续)

查找表指令 (6 bits)	定义
ADDR_DDR (0x13)	指示为 DDR Address
WRITE_DDR (0x14)	指示为 DDR 写操作
READ_DDR (0x15)	指示为 DDR 读操作
DUMMY (0x10)	指示为 Dummy Cycles
JUMP_ID (0x20)	跳转 ID 号命令（AXI 通道使用）
JUMP_INS (0x30)	跳转指令命令（同个 ID 内跳转指令，AXI 通道使用）
STOP (0x0)	结束命令

以下为 ID 生成和触发规则：

注：

为了供访问外部不同 device 使用，比如 Flash 与 PSRAM，在 AXI 访问中：

- 若为写访问，从 0 号 ID 开始执行
- 若为读访问，从 4 号 ID 开始执行

- 寄存器 LUTn (n=0~31)，每个寄存器配置两个 commands，可存放 64 个 commands。一个完整的 xSPI 读写操作通常需要使用多个 commands 设置组成，因此四个 LUT 寄存器划为一组并赋予一个 ID 号，即 LUT[0~3] 的 ID 号为 0，LUT[4~7] 的 ID 号为 1，以此类推共有八个 ID 号，如下表所示。

表 8–7 寄存器 LUTn(n=0~31) 分组及其 ID 映射表

LUTn(n=0~31)	ID
LUT[0~3]	0
LUT[4~7]	1
LUT[8~11]	2
LUT[12~15]	3
LUT[16~19]	4
LUT[20~23]	5
LUT[24~27]	6

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

LUTn(n=0~31)	ID
LUT[28~31]	7

- AHB 通道读写操作由写入寄存器 xSPI_START 的 ID 触发。
- AXI 通道读写 Memory Mapping 即可触发，

关于各类协议的 LUT 配置可查看下列对应的章节：

- Xccela LUT 配置
- Hyperbus LUT 配置
- OPI LUT 配置
- SPI LUT 配置

8.2.3.2.1. Xccela LUT 配置

举例 Xccela 行为配置如下 （ xSPI_CTL[5:4] 配置为 Xccela 模式 ）：

表 8-8 Xccela 行为配置

指令 （ 6 bits ）	IO 数 (2 bits)	操作数 （ 8 bits ）	说明
CMD_DDR	0x3	0x2	八个 IO 输出 8 bits CMD，并且 CMD 为 0x2，DDR 模式。 **注：** 由于配置了 Xccela 模式，CMD 会占两个采样沿。 • 若为 AXI 通道访问，读写信息 CMD bit[7]、Burst 类型信息 CMD bit[5] 以及地址信息由 AXI 决定，此处只保留 CMD bit[6] 的访问空间 （ 内存/ 寄存器 ）信息。 • 若为 AHB 通道访问，则此处 0x2 即为 CMD。
ADDR_DRR	0x3	0x18	8 个 IO 输出 ADDR，并且 ADDR 为 24 bits，DDR 模式。 • 若是 AXI 通道访问，则此地址由 AXI 访问 Memory Mapping 映射生成。 • 若是 AHB 通道访问，则由用户配置 xSPI_ADDR 生成。
DUMMY	0x0	0x4	等待四个 xSPI_CLK Cycles
WRITE_DDR	0x3	0x9	8 个 IO 输出 10-byte 数据，DDR 模式
STOP	0x0	0x0	结束此写命令。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

其中 ADDR/ ADDR_DDR 的操作数只支持配置为 0x18/ 0x20，即 24 位/ 32 位地址访问，其它配置会出现 Error 状态。READ/ READ_DDR/ WRITE/ WRITE_DDR 的操作数配置为 N，则实际数据长度为 N+1。

1. 图 8–13 : Xccela 执行查找表，CMD 为 0x2，DDR 模式八个 IO 输出。ADDR 为 24 bits 寻址，DDR 模式八个 IO 输出。
   - 如果为 AHB 通道访问，则 ADDR[23:0] 由 XSPI_ADDR 寄存器决定。
   - 如果为 AXI 通道访问，则 ADDR[23:0] 由访问的 Memory Mapping 决定。
2. 接着等待四个 DUMMY Cycles。
   - 如果为 AHB 访问，则写 10 bytes DATA。
   - 如果为 AXI 访问，则由 AXI 决定写数据长度。
3. DDR 模式八个 IO 输出。
4. 执行 STOP 命令结束传输。

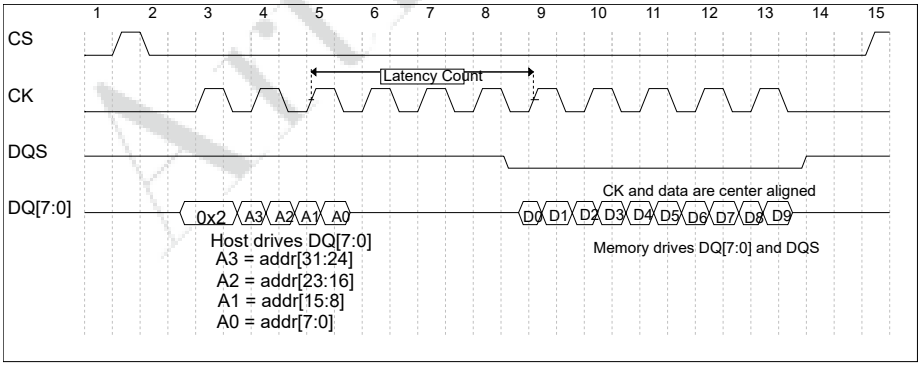


图 8–13 Xccela 执行查找表

8.2.3.2.2. Hyperbus LUT 配置

举例 Hyperbus 行为配置如下（xSPI_CTL[5:4] 配置为 Hyperbus 模式）

表 8–9 Hyperbus 行为配置

指令 (6 bits)	IO 数 (2 bits)	操作数 (8 bits)	说明
CMD_DDR	0x3	0x40	8 个 IO 输出 8–bits CMD 以及 CMD_EX，DDR 模式。 **注：** 由于配置了 Hyperbus 模式：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–9 Hyperbus 行为配置 (续)

指令 (6 bits)	IO 数 (2 bits)	操作数 (8 bits)	说明
			• 若为 AXI 通道访问，读写信息、Burst 类型信息以及地址信息由 AXI 决定，此处只保留 CA bit[46] 的访问空间（内存/寄存器）信息。 • 若为 AHB 通道访问，则此处 0x4003 即为 CA bit[47:32]
CMD_EX_DDR	0x3	0x03	见上描述
ADDR_DDR	0x3	0x20	8 个 IO 输出 ADDR，并且 ADDR 为 32 bits，DDR 模式，如果配置为 24 bits 模式，则高 8 位自动补 0。
DUMMY	0x0	0x3	等待 3 或者 6 个 xSPI_CLK Cycles，注意由于配置了 Hyperbus 模式，在 CA 期间检测的 RWDS 电平决定此处为 3 或者 6 个 cycles。
READ_DDR	0x3	0xff	8 个 IO 输入 256 bytes 数据，DDR 模式
STOP	0x0	0x0	结束此写命令。

注：

其中 ADDR/ ADDR_DDR 的操作数只支持配置为 0x18/ 0x20，即 24 位/ 32 位地址访问，其它配置会出现 Error 状态。READ/ READ_DDR/ WRITE/ WRITE_DDR 的操作数配置为 N，则实际数据长度为 N+1。

1. 执行 图 8–14 : Hyperbus 执行查找表，CMD 为配置为 0x40，DDR 模式 8 个 IO 输出，为图示 CA0。
   - 若为 AHB 访问，则 CA0 的值即为 0x40。
   - 若为 AXI 访问，则 CA0 的值只保留 bit[6]，此位代表寄存器或者内存访问信息，由用户决定。
2. CA0 的 bit[7] 与 bit[5] 代表的读写信息，Burst Type 信息则由 AXI 决定，即此时 0x40 有可能会被 AXI 改写。
3. CMD_EX 为配置为 0x03，DDR 模式 8 个 IO 输出，为图示 CA1
   - 若为 AHB 访问，则 CA1 的值即为 0x03。
   - 若为 AXI 访问，则由 AXI 访问的映射地址改写。
4. ADDR 为 32 bits 寻址，DDR 模式 8 个 IO 输出。
   - 如果为 AHB 通道访问，CA2/ CA3/ CA4/ CA5 由 xSPI_ADDR 寄存器决定。
   - 如果为 AXI 通道访问，CA2/ CA3/ CA4/ CA5 由 AXI 访问的 Memory Mapping 决定。
5. 接着等待 3 个或 6 个 DUMMY Cycles，查找表配置为 3 个，图示 CA 期间 RWDS 电平检测为高，因此等待 2 x 3 个 DUMMY Cycles。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 如果为 AHB 通道访问，则接着读 256 bytes DATA。
- 如果为 AXI 通道访问，则由 AXI 决定读数据长度，DDR 模式 8 个 IO 输入。

6. 最后执行 STOP 命令结束传输。

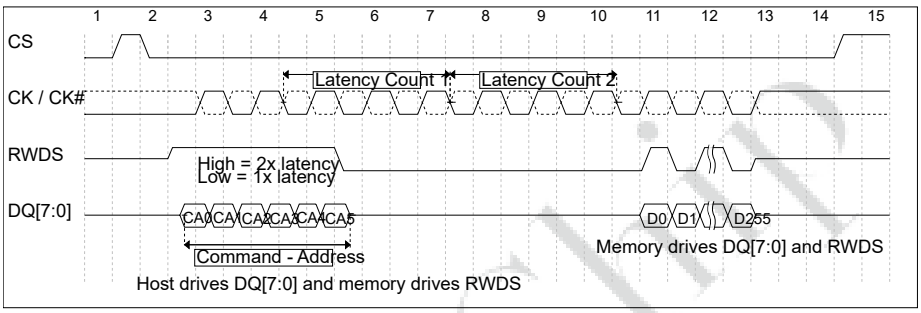


图 8–14 Hyperbus 执行查找表

注：

Hyperbus CA 的特殊性，若为 AXI 通道读写行为，则读写以及 Burst 类型信息由 AXI 决定，地址由 Memory Mapping 映射决定，此时 LUT 中配置的 CMD 以及 CMD_EX 只需要配置内存或者寄存器访问信息（bit46）。若为 AHB 通道读写，在 Hyperbus CA 的 bit[47:32] 由 CMD 以及 CMD_EX 决定，bit[31:0] 由寄存器 xSPI_ADDR 决定。

8.2.3.2.3. OPI LUT 配置

举例 OPI 行为配置如下（xSPI_CTL[5:4] 配置为 OPI 模式）

表 8–10 OPI 行为配置

指令 (6 bits)	IO 数 (2 bits)	操作数（8 bits）	说明
CMD_DDR	0x3	0x2	8 个 IO 输出 8 bits CMD，并且 CMD 为 0x2，DDR 模式。注意此时由于配置了 OPI 模式，若为 AXI 通道访问，读写信息 CMD bit[7]、Burst 类型信息 CMD bit[5] 以及地址信息由 AXI 决定，此处只保留 CMD bit[6] 的访问空间（memory or register access）信息。若为 AHB 通道访问，则此处 0x2 即为 CMD
ADDR_DDR	0x3	0x18	8 个 IO 输出 ADDR，并且 ADDR 为 24 bits，DDR 模式。若是 AXI 通道访问，则此地址由 AXI 访问 Memory Mapping 映射生成。若是 AHB 通道访问，则由用户配置 xSPI_ADDR 生成
DUMMY	0x0	0x4	等待 4 个 xSPI_CLK Cycles
WRITE_DDR	0x3	0x9	8 个 IO 输出 10 bytes 数据，DDR 模式
STOP	0x0	0x0	结束此写命令

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

其中 ADDR/ ADDR_DDR 的操作数只支持配置为 0x18/ 0x20，即 24 位/ 32 位地址访问，其它配置会出现 Error 状态。READ/ READ_DDR/ WRITE/ WRITE_DDR 的操作数配置为 N，则实际数据长度为 N+1。

1. 执行 图 8–15 : OPI 执行查找表图示，CMD 为 0x2，DDR 模式 8 个 IO 输出。
2. ADDR 为 24 bits 寻址，DDR 模式 8 个 IO 输出。
   - 如果为 AHB 通道访问，ADDR[23:0] 由 xSPI_ADDR 寄存器决定。
   - 如果为 AXI 通道访问，ADDR[23:0] 由访问的 Memory Mapping 决定。
3. 接着 4 个 DUMMY Cycles.
   - 如果为 AHB 访问则写 10 bytes DATA。
   - 如果为 AXI 访问则由 AXI 决定写数据长度。
4. DDR 模式 8 个 IO 输出。
5. 最后 STOP 命令结束传输。

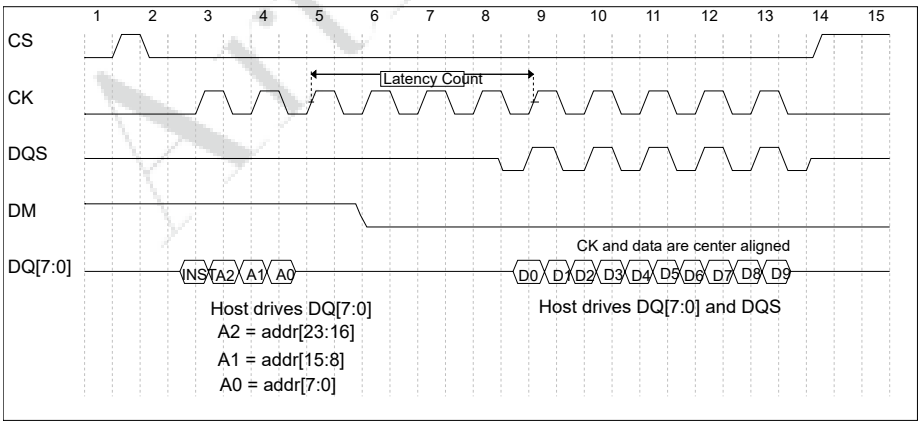


图 8–15 OPI 执行查找表图示

8.2.3.2.4. SPI LUT 配置

举例 SPI 配置 （ AHB 模式 ）如下 （ xSPI_CTL[5:4]配置为 SPI 模式 ）

表 8–11 SPI AHB 行为配置

指令 （ 6 bits ）	IO 数 (2 bits)	操作数 （ 8 bits ）	说明
CMD	0x0	0xa0	1 个 IO 输出 8 bits CMD，SDR 模式。CMD 为 0xa0
ADDR	0x0	0x20	1 个 IO 输出 ADDR，并且 ADDR 为 32 bits，SDR 模式
DUMMY	0x0	0x5	等待 5 个 xSPI_CLK Cycles
READ	0x2	0xff	4 个 IO 输入 256 bytes 数据，SDR 模式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–11 SPI AHB 行为配置 (续)

指令（6 bits）	IO 数 (2 bits)	操作数（8 bits）	说明
STOP	0x0	0x0	结束命令

注：

其中 ADDR/ ADDR_DDR 的操作数只支持配置为 0x18/ 0x20，即 24 位/ 32 位地址访问，其它配置会出现 Error 状态。READ/ READ_DDR/ WRITE/ WRITE_DDR 的操作数配置为 N，则实际数据长度为 N+1。READ/ READ_DDR/ WRITE/ WRITE_DDR 的 IO 数配置为 0，则为单线 SPI 模式，此时输入为 D[1]。

1. 执行 图 8–16 : AHB 通道 SPI 执行查找表，CMD 为 0xa0，SDR 模式 1 个 IO 输出。
2. ADDR 为 32 bits 寻址，SDR 模式 1 个 IO 输出，ADDR[31:0] 由 xSPI_ADDR 寄存器决定。
3. 接着 5 个 DUMMY Cycles。
4. 接着读 256 bytes DATA， SDR 模式 8 个 IO 输入。
5. 最后 STOP 命令结束传输。

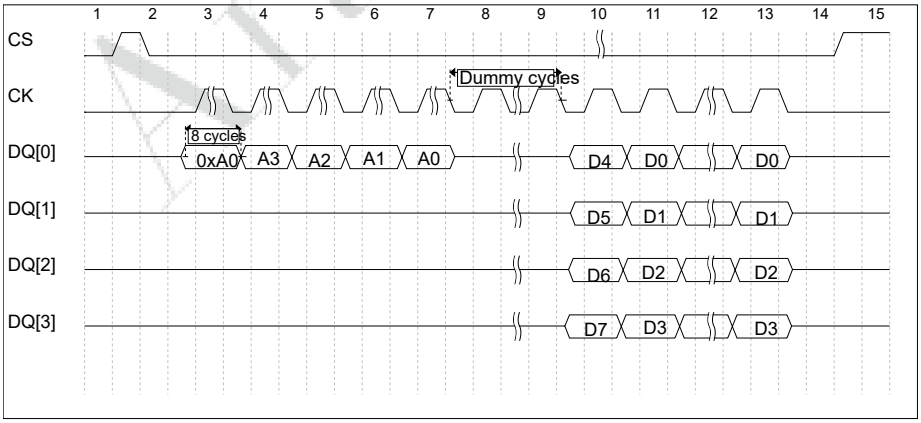


图 8–16 AHB 通道 SPI 执行查找表

举例 SPI 配置（AXI 模式）如下（xSPI_CTL[5:4] 配置为 SPI 模式）

表 8–12 SPI AXI 行为配置

指令（6 bits）	IO 数 (2 bits)	操作数（8 bits）	说明
CMD	0x0	0x77	一个 IO 输出 8 bits CMD，SDR 模式。CMD 为 0x77
DUMMY	0x0	0x6	等待六个 xSPI_CLK Cycles
WRITE	0x2	0x1	写一个 byte，AXI Burst Type 自动触发，xSPI Burst Type 预先配置值，默认 Linear 为 0x10，Wrapped 为 0x40
JUMP_ID	0x0	0x4	跳转 4 号 ID 执行 Burst 读操作

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–12 SPI AXI 行为配置 (续)

指令（6 bits）	IO 数 (2 bits)	操作数（8 bits）	说明
CMD	0x0	0xa0	一个 IO 输出 8 bits CMD，SDR 模式。CMD 为 0xa0
ADDR	0x0	0x20	一个 IO 输出 ADDR，并且 ADDR 为 32 bits，SDR 模式
DUMMY	0x0	0x5	等待五个 xSPI_CLK Cycles
READ	0x2	0xff	四个 IO 输入 256 bytes 数据，SDR 模式
STOP	0x0	0x0	结束命令

注：

其中 ADDR/ ADDR_DDR 的操作数只支持配置为 0x18/ 0x20，即 24 位/ 32 位地址访问，其它配置会出现 Error 状态。READ/ READ_DDR/ WRITE/ WRITE_DDR 的操作数配置为 N，则实际数据长度为 N+1。READ/ READ_DDR/ WRITE/ WRITE_DDR 的 IO 数配置为 0，则为单线 SPI 模式，此时输入为 D[1]。

1. 执行 图 8–17 : AXI 通道 SPI 执行查找表，如果为 AXI 访问，则执行一个 CMD 0x77，SDR 模式 1 个 IO 输出。
2. 接着 6 个 Cycles，3 个 bytes 时间。
3. 接着写 1 个 byte，SDR 模式 4 个 IO 输出。
   - 如果 Burst Type 为 Linear，则这个 byte 为 0x10（可在 xSPI_RTR 寄存器配置）。
   - 如果 Burst Type 为 Wrapped，则这个 byte 为 0x40（可在 xSPI_RTR 寄存器配置配置）。
4. 接着跳转到 4 号 ID 开始执行 CMD 0xa0，SDR 模式 1 个 IO 输出。
5. ADDR 为 32 bits 寻址，SDR 模式 1 个 IO 输出，ADDR[31:0] 由访问的 Memory Mapping 决定。
6. 接着 5 个 DUMMY Cycles。
7. 接着由 AXI 决定读数据长度， SDR 模式 8 个 IO 输入。
8. 最后 STOP 命令结束传输。

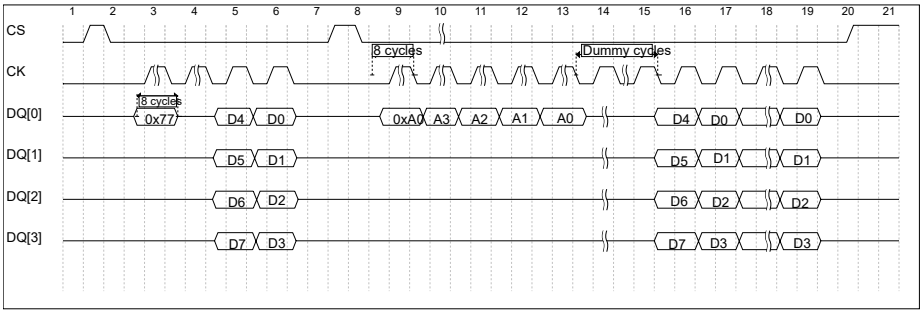


图 8–17 AXI 通道 SPI 执行查找表

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.3.3. AHB 通道以及 AXI 通道访问

8.2.3.3.1. AHB 通道访问

AHB 访问通道需将访问外设的地址写入 xSPI_ADDR 寄存器，CMD 以及读写信息在 LUTn 寄存器配置，xSPI_START 寄存器写入对应的 LUTn ID 号触发读写行为。

1. 若是写操作，需提前将数据写进 xSPI_TX DATA 寄存器，此寄存器为 32 位宽，硬件将写数据搬至 TX FIFO。

   FIFO 位宽为 8 bits，bit[7:0] 为第一个 byte，bit[15:8] 为第二个 byte，bit[23:16] 为第三个 byte，bit[31:24] 为第四个 byte，最多可写入 64 个 bytes，可查看 xSPI_FSR 查看 FIFO 中的数据个数。

2. 若是读操作，则读数据存进 RX FIFO，FIFO 位宽为 8 bits，最多可写入 64 个 bytes，可在 xSPI_FSR 查看 FIFO 中的数据个数。

   可在 xSPI_RX DATA 寄存器将数据取走，此寄存器为 32 位宽，bit[7:0] 为第一个 byte，bit[15:8] 为第二个 byte，bit[23:16] 为第三个 byte，bit[31:24] 为第四个 byte。

8.2.3.3.2. AXI 通道访问

AXI 访问通道需提前配置 LUTn 寄存器，为接下来的 AXI 做预准备。

AXI 对 Memeory Mapping 进行读写访问直接触发 xSPI 的读写操作，被访问的 Memory Mapping 地址映射为 Memory Device 的地址。

- 若是 AXI 写访问，则数据存进 AXI TX Buffer，触发 xSPI 从 LUT0 开始执行传输。
- 若是 AXI 读访问，则 AXI 发送读请求后，触发 xSPI 从 LUT16 开始执行数据传输，Memory Device 输入的数据存进 AXI RX Buffer，完成传输后 AXI 取走数据。

8.2.3.4. xSPI 单通道与双通道模式

8.2.3.4.1. XSPI 单通道模式

8.2.3.5. 传输模式配置

xSPI SDR 支持四种不同的传输模式，由外设决定使用某种传输模式，可以通过 SPI_TCR.bit1 配置时钟极性，SPI_TCR.bit0 配置时钟相位。

xSPI 控制器根据 xSPI_CLK 信号从移位寄存器中读取或写入数据，在任意一种传输格式下被锁存。

- 在时钟相位为 0，极性为 0 或者相位 1，极性为 1 的模式下，输出数据在时钟的上升沿采样，下降沿移位。
- 在时钟相位为 0，极性为 1 或者相位为 1，极性为 0 模式下，输出数据在时钟的下降沿采样，上升沿移位。

xSPI_CLK 的决定因素如下所示：

- POL 定义了 xSPI_CLK 为空闲状态时的信号极性：当 POL 为 1，xSPI_CLK 为高电平。当 POL 为 0，xSPI_CLK 为低电平。
- PHA 的状态决定了 xSPI_CLK 在第一个时钟边沿采样数据还是保持数据：当 PHA 为 1，在第一个时钟边沿保持数据。当 PHA 为 0，在第一个时钟边沿采样数据。

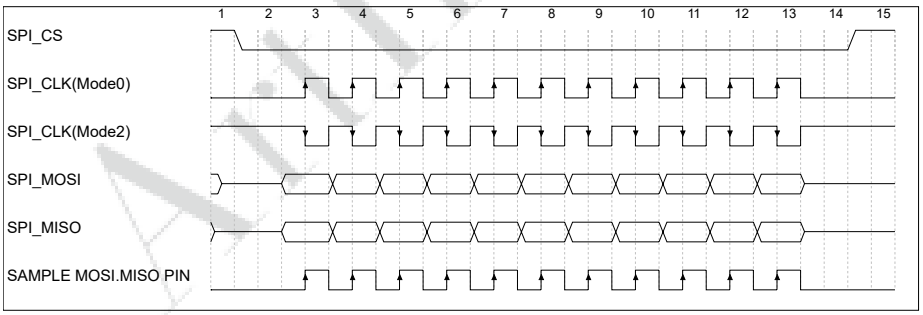
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

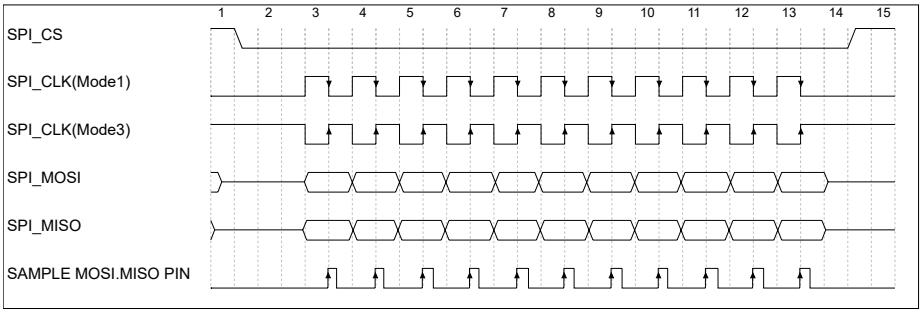
下表总结了四种不同的传输模式。

> **注：**
>
> xSPI DDR 无论为那种模式，均以第一个边沿开始采样。

表 8–13 传输模式

xSPI 传输模式	POL（极性）	PHA（相位）	第一个边沿	第二个边沿
0	0	0	上升沿采样	下降样保持
1	0	1	上升沿保持	下降沿采样
2	1	0	下降沿采样	上升沿保持
3	1	1	下降沿保持	上升沿采样





8.2.3.6. xSPI 错误类型

对于 xSPI 控制器，任何一种错误发生，硬件都会将 xSPI 中断状态寄存器中对应的位域置 1 并停止传输，主要的错误类型描述如下：

表 8–14 xSPI 错误类型

xSPI 错误类型	原因	说明
TX_FIFO 下溢出	从空的 FIFO 中读取数据。	此种情况下： 1. xSPI 控制器停止传输并将对应的中断状态位 TF_UDF 置 1。 2. xSPI 控制器产生一个硬件中断信号。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–14 xSPI 错误类型 (续)

xSPI 错误类型	原因	说明
		3. 处理完该异常后需要软件将该状态位清零。 4. 如果开始新的数据传输，需要在 xSPI 全局控制寄存器中将 RESET 位置 1，将 FIFO 进行复位。
TX_FIFO 上溢出	向满的 FIFO 中发送数据。	此种情况下： 1. xSPI 控制器会停止传输并将对应的中断状态位 OVF 置 1 2. xSPI 控制器产生一个硬件中断信号。 3. 处理完该异常后需要软件将该状态位清零。 4. 如果开始新的数据传输，需要在 xSPI 全局控制寄存器中将 RESET 位置 1，将 FIFO 进行复位。
RX_FIFO 下溢出	从空的 FIFO 中读取数据。	1. xSPI 控制器停止传输并将对应的中断状态位 RF_OVF 置 1 2. xSPI 控制器产生一个硬件中断信号。 3. 处理完该异常后需要软件将该状态位清零。 4. 如果开始新的数据传输，需要在 xSPI 全局控制寄存器中将 RESET 位置 1，将 FIFO 进行复位。
RX_FIFO 上溢出	向满的 FIFO 中发送数据。	1. xSPI 控制器停止传输并将对应的中断状态位 RF_OVF 置 1 2. xSPI 控制器产生一个硬件中断信号。 3. 处理完该异常后需要软件将该状态位清零。 4. 如果开始新的数据传输，需要在 xSPI 全局控制寄存器中将 RESET 位置 1，将 FIFO 进行复位。
CS0_TO_ERROR	通道 0 传输超时。	–
LUT_ADDR_ERROR	LUT 配置地址位宽错误。	LUT 地址位宽只支持 24 位以及 32 位宽。
LUT_INSTRUCTION_ERROR	LUT 配置指令错误。	此错误发生在 LUT 配置未定的指令，已定义的见查找表 (LUT) 功能。
AHB_TRAN_ERROR	AHB 通道传输错误。	–
AXI_TRAN_ERROR	AXI 通道传输错误。	–
XCCELA_TRAN_ERROR	XCCELA 协议行为 LUT 配置错误。	–
HYPERBUS_TRAN_ERROR	HYPERBUS 协议行为 LUT 配置错误。	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–14 xSPI 错误类型 (续)

xSPI 错误类型	原因	说明
OPI_TRAN_ERROR	OPI 协议行为 LUT 配置错误。	–
AXI_ERROR	AXI 总线发生错误。	–
XIP_ERROR	XSPI_CTL[2] 未置 1 使能 XIP 功能，但发生 AXI 访问，此时 XSPI 模块发生 XIP 错误并且 Bypass AXI 访问。	–

8.2.4. SPI 基地址

表 8–15 SPI 基地址信息

模块名称	起始地址	结束地址	空间大小
SPI0	0x10400000	0x1040FFFF	64 KB
SPI1	0x10410000	0x1041FFFF	64 KB

8.2.5. 寄存器列表

表 8–16 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x0000	XSPI_CTL	xSPI 控制 （xSPI Control）	0x0000 XSPI_CTL
0x0004	XSPI_CLK	xSPI 时钟 （xSPI Clock）	0x0004 XSPI_CLK
0x0008	XSPI_TCR	xSPI 传输控制寄存器 （xSPI Transmit Control Reg）	0x0008 XSPI_TCR
0x000C	XSPI_STAS	xSPI 状态 （xSPI Status）	0x000C XSPI_STAS
0x0020	XSPI_IER	xSPI 中断使能寄存器 （xSPI Interrupt Enable Register）	0x0020 XSPI_IER
0x0024	XSPI_ISR	xSPI 中断状态寄存器 （xSPI Interrupt Status Register）	0x0024 XSPI_ISR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–16 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0028	XSPI_FCR	xSPI FIFO 控制寄存器（xSPI FIFO Control Register）	0x0028 XSPI_FCR
0x002C	XSPI_FSR	xSPI FIFO 状态寄存器（xSPI FIFO Status Register）	0x002C XSPI_FSR
0x0030	XSPI_START	xSPI 启动寄存器（xSPI Start）	0x0030 XSPI_START
0x0034	XSPI_ADDR	xSPI 地址配置寄存器（XSPI Address）	0x0034 XSPI_ADDR
0x0038	XSPI_FMR	xSPI 格式配置寄存器（xSPI Format Register）	0x0038 XSPI_FMR
0x0040	XSPI_BTR	xSPI 突发类型寄存器（XSPI Burst Type Register）	0x0040 XSPI_BTR
0x0044	XSPI_RCC	xSPI 读命令控制（xSPI Read Command Control）	0x0044 XSPI_RCC
0x0048	XSPI_NDMA_MODE_CTL	xSPI DMA 模式控制（xSPI DMA Mode Control）	0x0048 XSPI_NDMA_MODE_CTL
0x0050	XSPI_TO	xSPI 超时配置（XSPI Timeout）	0x0050 XSPI_TO
0x0054	XSPI_LCKCR	xSPI 锁定配置（xSPI LOCK Configuration）	0x0054 XSPI_LCKCR
0x0058	XSPI_LUT_UP	xSPI 查找表更新（xSPI Look Up Table Update）	0x0058 XSPI_LUT_UP
0x0060	XSPI_CS0_SEQUENCE	xSPI 通道 0 线序（XSPI Chip Select 0 Sequence）	0x0060 XSPI_CS0_SEQUENCE
0x0064	XSPI_CS1_SEQUENCE	xSPI 通道 1 线序（xSPI Chip Select 1 Sequence）	0x0064 XSPI_CS1_SEQUENCE
0x0068	XSPI_IO_CTL	xSPI IO 控制（xSPI IO Control）	0x0068 XSPI_IO_CTL
0x0070	XSPI_CS0_IOCFG1	xSPI 通道 0 IO 配置 1（xSPI Chip Select 0 IO Configuration1）	0x0070 XSPI_CS0_IOCFG1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–16 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0074	XSPI_CS0_IOCFG2	xSPI 通道 0 IO 配置 2（xSPI Chip Select 0 IO Configuration2）	0x0074 XSPI_CS0_IOCFG2
0x0078	XSPI_CS0_IOCFG3	xSPI 通道 0 IO 配置 3（xSPI Chip Select 0 IO Configuration3）	0x0078 XSPI_CS0_IOCFG3
0x007C	XSPI_CS0_IOCFG4	XSPI 通道 0 IO 配置 4（XSPI Chip Select 0 IO Configuration4）	0x007C XSPI_CS0_IOCFG4
0x0080	XSPI_CS1_IOCFG1	XSPI 通道 1 IO 配置 1（XSPI Chip Select 1 IO Configuration1）	0x0080 XSPI_CS1_IOCFG1
0x0084	XSPI_CS1_IOCFG2	XSPI 通道 1 IO 配置 2（XSPI Chip Select 1 IO Configuration2）	0x0084 XSPI_CS1_IOCFG2
0x0088	XSPI_CS1_IOCFG3	XSPI 通道 1 IO 配置 3（XSPI Chip Select 1 IO Configuration3）	0x0088 XSPI_CS1_IOCFG3
0x008C	XSPI_CS1_IOCFG4	XSPI 通道 1 IO 配置 4（XSPI Chip Select 1 IO Configuration4）	0x008C XSPI_CS1_IOCFG4
0x00A0	XSPI_CS0_CTL	xSPI 通道 0 控制（xSPI Chip Select 0 Control）	0x00A0 XSPI_CS0_CTL
0x00A4	XSPI_CS0_DCTL	xSPI 通道 0 DLL 控制（XSPI Chip Select 0 DLL Control）	0x00A4 XSPI_CS0_DCTL
0x00A8	XSPI_CS0_DPHASE	xSPI 通道 0 DLL 相位（XSPI Chip Select 0 DLL Phase）	0x00A8 XSPI_CS0_DPHASE
0x00B0	XSPI_CS1_CTL	xSPI 通道 1 控制（xSPI Chip Select 1 Control）	0x00B0 XSPI_CS1_CTL
0x00B4	XSPI_CS1_DCTL	xSPI 通道 1 DLL 控制（XSPI Chip Select 1 DLL Control）	0x00B4 XSPI_CS1_DCTL
0x00B8	XSPI_CS1_DPHASE	xSPI 通道 1 DLL 相位（XSPI Chip Select 1 DLL Phase）	0x00B8 XSPI_CS1_DPHASE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 8–16 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0100	XSPI_LUTn	xSPI 查找表 n（XSPI Look Up Table n,n=0~31）	0x0100 XSPI_LUTn
0x0200	XSPI_TDR	xSPI 发送数据寄存器（xSPI Transmit Data Register）	0x0200 XSPI_TDR
0x0300	XSPI_RDR	xSPI 接收数据寄存器（xSPI Recieve Data Register）	0x0300 XSPI_RDR
0x0400	XSPI_DEBUG	xSPI 调试寄存器（XSPI Debug）	0x0400 XSPI_DEBUG
0x0404	XSPI_DEBUG_SEL	xSPI 调试选择寄存器（xSPI Debug Select）	0x0404 XSPI_DEBUG_SEL
0xFFC	VERSION	xSPI 版本寄存器（xSPI Version）	0xFFC VERSION

8.2.6. 寄存器描述

8.2.6.1. 0x0000 XSPI_CTL

默认值：0x00000100			xSPI 控制（xSPI Control）
位域	类型	默认值	描述
31:24	–	–	–
23	R/W	0x0	CKN_MASK • 0: 两个通道的 CKN 正常输出（即时钟差分模式） • 1: 两个通道的 CKN 禁止（即时钟单端模式）
22	R/W	0x0	CS1_CK_CKN_SWITCH 控制通道 1 CS / CK / CKN pad 的输出功能，降低功耗 • 0: CS / CK / CKN pad 的信号正常输出 • 1: 关闭 CS / CK / CKN pad 的输出功能
21	R/W	0x0	CS0_CK_CKN_SWITCH 控制通道 0 CS / CK / CKN pad 的输出功能，降低功耗

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000100			xSPI 控制（xSPI Control）
位域	类型	默认值	描述
			• 0: CS / CK / CKN pad 的信号正常输出 • 1: 关闭 CS / CK / CKN pad 的输出功能
20	R/W	0x0	X16_CA_MASK X16 位 DQ[15:8]在命令地址阶段的行为控制 • 0: DQ[15:8] 在 CA 阶段复制 DQ[7:0] 的行为 • 1: DQ[15:8] 在 CA 阶段按照 dummy 配置值输出 **注：** 该位仅在 PIN_CTL 配置为 1 的时候有效
19	R/W	0x0	Xccela_QPI_CTL QPI 模式控制，XSPI_MODE_SEL 配置为 Xccela 模式时，此位有效。
18	R/W	0x0	AXI_ABITER_EN 响应 AXI 读请求，延缓写请求。
17	R/W	0x0	Column_Address_Control • 0：byte_address(A0—A10) • 1：word_address(A0—A9) 可选地址映射为字节（1 个字节）地址或者字（2 个字节）地址。 应用场景：PARAM 从 x8 切换到 x16 时，存在字节地址切换到字地址，此时 Column Address 位宽丢弃最高比特，默认 Column Addrrss 长度为 2 K。Hyperbus 模式此功能无效。
16	R/W	0x0	PIN_CTL • 0：x8 • 1：x16 此位配置 1 时，XSPI_CTL[6] 需配置为 PARALLEL_MODE 必须配置为 1，此时 CS0 的 DQ[7:0] 为 x16 DQ[7:0]，CS1 的 DQ[7:0] 为 x16 DQ[15:8]
15	–	–	–
14:13	R/W	0x0	Boundary_Control • 0：2K • 1：1K • 3/4：Reserved Boundary_En 需要配置为 1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000100			xSPI 控制（xSPI Control）
位域	**类型**	**默认值**	**描述**
12	R/W	0x0	Boundary_En 边界控制使能
11:10	–	–	–
9	R/W	0x0	Reset_en DM 引脚使能为 RESET 引脚，bit[8] 控制电平。
8	R/W	0x1	Reset_level • 0：0 电平 • 1：1 电平
7	R/W	0x0	TIMEOUT_EN
6	R/W	0x0	PARALLEL_MODE • 0：单通道传输，CS_SEL 需选中通道 0 或通道 1 • 1：双通道传输
5:4	R/W	0x0	XSPI_MODE_SEL xSPI 协议模式选择 • 0：Xccela 模式 • 1：Hyperbus 模式 • 2：OPI 模式 • 3：SPI 模式 硬件根据查找表 (LUT) 功能已配置的 Command 输出符合对应协议行为，其中 SPI 模式包括 1/ 2/ 4/ 8 线模式，由查找表配置实现。
3	R/W	0x0	AXI_WRAP_BURST_CTL • 0：wrap burst • 1：wrap burst 拆分为 linear burst 输出 wrap burst 只支持 wrap4。
2	R/W	0x0	XIP_EN XIP 模式使能控制，用于控制 AXI 访问通道 • 0：禁止，AXI 通道不工作 • 1：使能，AXI 访问正常工作 若有 AXI 访问，此时不能挂死 AXI 总线。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000100			xSPI 控制（xSPI Control）
位域	类型	默认值	描述
1	R/W	0x0	IDL_LOW_POWER_EN 空闲状态低功耗功能使能
0	R/W	0x0	XSPI_EN XSPI 模块使能控制 • 0：禁止 • 1：使能

8.2.6.2. 0x0004 XSPI_CLK

默认值：0x00000002			xSPI 时钟（xSPI Clock）
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	CLK_SEL 时钟分频器选择 • 0：时钟分频器 1 • 1：时钟分频器 2
11:8	R/W	0x0	CDR1_M 时钟分频器 1 SPI_SCLK 时钟根据如下公式计算： SPI_CLK = 源时钟/(2^CDR1_M)
7:0	R/W	0x2	CDR2_N 时钟分频器 2 SPI_CLK=源时钟/2*（CDR2_N +1）

8.2.6.3. 0x0008 XSPI_TCR

默认值：0x00000001			xSPI 传输控制寄存器（xSPI Transmit Control Reg）
位域	类型	默认值	描述
31:28	R/W	0x0	OPI_HOLD_EX
27:24	R/W	0x0	DQS_CLK_GATING_CTL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			xSPI 传输控制寄存器（xSPI Transmit Control Reg）
位域	类型	默认值	描述
			• 0：normal • 1：before • 2：delay • 3：bypass
23:20	R/W	0x0	CS_RD_HOLD_CTL CS 读保持时间 指示两个命令操作之间 CS 至少保持无效的时间，n 代表 n 个 Cycles。 XSPI_BUSY 为 1 时不可配置。
19:16	R/W	0x0	CS_WR_HOLD_CTL CS 写保持时间 指示两个命令操作之间 CS 至少保持无效的时间，n 代表 n 个 Cycles。 XSPI_BUSY 为 1 时不可配置。
15:12	R/W	0x0	CS SETUP 控制 片选有效后，数据与 CLK 建立时间，指示何时输出有效数据，0 与 1 代表 1 个 Cycles，n(n>1) 代表 n 个 XSPI_CLK Cycles，以此类推。 XSPI_BUSY 为 1 时不可配置。
11	R/W	0x0	JUMP_INS_EN JUMP_INS 使能控制 XIP 模式使能后，例如 NORFLSH 连续读数据的应用场景，可以使用 LUT 定义的 JUMP_INS 指令
10:9	–	–	–
8	R/W	0x0	DUMMY_TYPE Dummy Cycles 数据填充类型 • 0：填充 0 • 1：填充 1 XSPI_BUSY 为 1 时不可配置。
7	R/W	0x0	CS_LEVEL 片选信号电平配置 • 0：低电平 • 1：高电平

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			xSPI 传输控制寄存器（xSPI Transmit Control Reg）
位域	类型	默认值	描述
			注： 单通道模式此处配置的是 CS0 还是 CS1 由 CS_SEL 决定，双通道模式 CS0 与 CS1 同时生效。 XSPI_BUSY 为 1 时不可配置。
6	R/W	0x0	CS_OWNER 片选信号控制选择 • 0：XSPI 控制器 • 1：软件控制 通常由控制器自动发送 CS 信号，当该位置 1，必须手动配置 CS_LEVEL 的电平状态。 XSPI_BUSY 为 1 时不可配置 注： 单通道模式此处配置的是 CS0 还是 CS1 由 CS_SEL 决定，双通道模式 CS0 与 CS1 同时生效。。
5	–	–	–
4	R/W	0x0	CS_SEL 片选信号选择，决定选中通道 0 或者通道 1 • 0：选择 CS0 • 1：选择 CS1 XSPI_BUSY 为 1 时不可配置。
3	–	–	–
2	R/W	0x0	CS_POL 片选信号极性控制 • 0：低电平有效（空闲状态为高） • 1：高电平有效（空闲状态为低） XSPI_BUSY 为 1 时不可配置。 注： 单通道模式此处配置的是 CS0 还是 CS1 由 CS_SEL 决定，双通道模式 CS0 与 CS1 同时生效。
1	R/W	0x0	CPOL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			xSPI 传输控制寄存器（xSPI Transmit Control Reg）
位域	类型	默认值	描述
			时钟极性控制 • 0：Active High Polarity（空闲时为低电平） • 1：Active Low Polarity（空闲时为高电平） **注：** 此处配置为 CK 状态，CK# 需保持与 CK 差分关系。 XSPI_BUSY 为 1 时不可配置。 **注：** 单通道模式此处配置的是 CS0 还是 CS1 由 CS_SEL 决定，双通道模式 CS0 与 CS1 同时生效。
0	R/W	0x1	CPHA SPI 时钟/ 数据相位控制 • 0：Phase 0（第一个边沿采样数据） • 1：Phase 1（第二个边沿采样数据） **注：** 此处配置为 CK 状态，CK# 需保持与 CK 差分关系。 XSPI_BUSY 为 1 时不可配置。 **注：** 单通道模式此处配置的是 CS0 还是 CS1 由 CS_SEL 决定，双通道模式 CS0 与 CS1 同时生效。。

8.2.6.4. 0x000C XSPI_STAS

默认值：0x00000000			xSPI 状态（xSPI Status）
位域	类型	默认值	描述
31:3	–	–	–
2	R	0x0	AHB_TRANS 此位置 1 指示为 AHB 通道传输。
1	R	0x0	AXI_TRANS

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 状态（xSPI Status）
位域	类型	默认值	描述
			此位置 1 指示为 AXI 通道传输。
0	R	0x0	XSPI_BUSY 此位置 1 指示正在传输中。

8.2.6.5. 0x0020 XSPI_IER

默认值：0x00000000			xSPI 中断使能寄存器（xSPI Interrupt Enable Register）
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	XIP ERROR
23	R/W	0x0	AXI ERROR
22	R/W	0x0	OPI_ERROR OPI 协议行为配置错误使能 • 0：禁止 • 1：使能 XSPI 配置为 OPI 模式，并且 LUT 配置不符合 OPI 协议。
21	R/W	0x0	HYPERBUS_ERROR HYPERBUS 协议行为配置错误使能 • 0：禁止 • 1：使能 xSPI 配置为 HYPERBUS 模式，并且 LUT 配置不符合 HYPERBUS 协议。
20	R/W	0x0	XCCELA_ERROR XCCELA 协议行为配置错误 • 0：禁止 • 1：使能 XSPI 配置为 XCCELA 模式，并且 LUT 配置不符合 XCCELA 协议。
19	R/W	0x0	AXI_TRAN_ERROR_ENAXI 传输错误中断使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 中断使能寄存器（xSPI Interrupt Enable Register）
位域	类型	默认值	描述
			• 0：禁止 • 1：使能
18	R/W	0x0	AHB_TRAN_ERROR_ENAHB 传输错误中断使能 • 0：禁止 • 1：使能
17	R/W	0x0	LUT_INSTRUCTION_ERROR_ENLUT 指令错误中断使能 • 0：禁止 • 1：使能
16	R/W	0x0	LUT_ADDR_OPREND_ERROR_ENLUT 地址位宽错误中断使能 • 0：禁止 • 1：使能
15	R/W	0x0	CS1_TO_ENCS1 传输超时中断使能 • 0：禁止 • 1：使能
14	R/W	0x0	CS0_TO_ENCS0 传输超时中断使能 • 0：禁止 • 1：使能
13	R/W	0x0	CS1_DONE_ENCS1 传输完成中断使能 • 0：禁止 • 1：使能
12	R/W	0x0	CS0_DONE_ENCS0 传输完成中断使能 • 0：禁止 • 1：使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 中断使能寄存器（xSPI Interrupt Enable Register）
位域	类型	默认值	描述
11	R/W	0x0	TF_UDR_INT_ENTX FIFO 下溢出中断使能 • 0：禁止 • 1：使能 当硬件读取空的 TX FIFO 会产生此中断。
10	R/W	0x0	TF_OVF_INT_ENTX FIFO 上溢出中断使能 • 0：禁止 • 1：使能 当 CPU/ DMA 写入 Full 的 TX FIFO 会产生此中断。
9	R/W	0x0	RF_UDR_INT_ENRX FIFO 下溢出中断使能 • 0：禁止 • 1：使能 当 CPU/ DMA 读取空的 RX FIFO 会产生此中断
8	R/W	0x0	RF_OVF_INT_ENRX FIFO 上溢出中断使能 • 0：禁止 • 1：使能 当硬件写入 Full 的 RX FIFO 会产生此中断
7	–	–	–
6	R/W	0x0	TX_FULL_INT_ENTX FIFO 满中断使能 • 0：禁止 • 1：使能
5	R/W	0x0	TX_EMP_INT_ENTX FIFO 为空中断使能 • 0：禁止 • 1：使能
4	R/W	0x0	TX_ERQ_INT_ENTX

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 中断使能寄存器（xSPI Interrupt Enable Register）
位域	类型	默认值	描述
			FIFO 为空请求中断使能 • 0：禁止 • 1：使能
3	*R/W*	*0x0*	RX_TRI_INT_ENRX • 0：禁止 • 1：使能
2	R/W	0x0	RX_FULL_INT_ENRX FIFO 满中断使能 • 0：禁止 • 1：使能
1	R/W	0x0	RX_EMP_INT_ENRX FIFO 为空中断使能 • 0：禁止 • 1：使能
0	R/W	0x0	RX_ERQ_INT_ENRX FIFO 为空请求中断使能 • 0：禁止 • 1：使能

8.2.6.6. 0x0024 XSPI_ISR

默认值：0x00000033			xSPI 中断状态寄存器（xSPI Interrupt Status Register）
位域	类型	默认值	描述
31:25	–	–	–
24	R/W1C	0x0	XIP ERROR
23	R/W1C	0x0	AXI ERROR
22	R/W1C	0x0	OPI_ERROR OPI 协议行为配置错误 置 1，表示 XSPI 配置为 OPI 模式，并且 LUT 配置不符合 OPI 协议，写 1 清除。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000033			xSPI 中断状态寄存器（xSPI Interrupt Status Register）
位域	类型	默认值	描述
21	R/W1C	0x0	HYPERBUS_ERROR HYPERBUS 协议行为配置错误 置 1，表示 XSPI 配置 为 HYPERBUS 模式，并且 LUT 配置不符合 HYPERBUS 协议，写 1 清除。
20	R/W1C	0x0	XCCELA_ERROR XCCELA 协议行为配置错误 置 1，表示 XSPI 配置为 XCCELA 模式，并且 LUT 配置不符合 XCCELA 协议，写 1 清除。
19	R/W1C	0x0	AXI_TRAN_ERROR AXI 传输错误 置 1，表示 AHB 正在传输时，发起 AXI 传输请求，写 1 清除。 此时需立刻结束 AHB 传输，启动 AXI 传输。
18	R/W1C	0x0	AHB_TRAN_ERROR AHB 传输错误 置 1，表示 AXI 正在传输时，发起 AHB 传输请求，写 1 清除。
17	R/W1C	0x0	LUT_INSTRUCTION_ERROR LUT 指令错误 置 1，表示 LUT 配置无定义指令，写 1 清除。
16	R/W1C	0x0	LUT_ADDR_OPREND_ERROR LUT 地址位宽错误 置 1，表示 LUT 地址位宽配置错误，写 1 清除。
15	R/W1C	0x0	CS1_TOCS1 传输超时中断，写 1 清除。
14	R/W1C	0x0	CS0_TOCS0 传输超时中断，写 1 清除。
13	R/W1C	0x0	CS1_DONE 通道 1 传输完成中断 • 0：busy（忙等待，设备正在处理） • 1：传输完成 写 1 清除。
12	R/W1C	0x0	CS0_DONE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000033			xSPI 中断状态寄存器（xSPI Interrupt Status Register）
位域	类型	默认值	描述
			通道 0 传输完成中断 • 0：busy（忙等待，设备正在处理） • 1：传输完成 写 1 清除。
11	R/W1C	0x0	TF_UDFTX FIFO 下溢出中断 • 0：TXFIFO 没有下溢出 • 1：TXFIFO 下溢出 写 1 清除。
10	R/W1C	0x0	TF_OVFTX FIFO 上溢出中断 • 0：TXFIFO 没有上溢出 • 1：TXFIFO 上溢出 写 1 清除。
9	R/W1C	0x0	RF_UDFRX FIFO 下溢出中断 • 0：RXFIFO 没有下溢出 • 1：RXFIFO 下溢出 写 1 清除。
8	R/W1C	0x0	RF_OVFRX FIFO 上溢出中断 • 0：RXFIFO 没有上溢出 • 1：RXFIFO 上溢出 写 1 清除。
7	–	–	–
6	R/W1C	0x0	TX_FULLTX FIFO 满中断 • 0：TXFIFO 未满 • 1：TXFIFO 已满
5	R/W1C	0x1	TX_EMPTX

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000033			xSPI 中断状态寄存器（xSPI Interrupt Status Register）
位域	类型	默认值	描述
			FIFO 为空中断 • 0：TXFIFO 不为空 • 1：TXFIFO 为空
4	R/W1C	0x1	TX_READYTX FIFO 完成中断 • 0：TX_WL >= TX_TRIG_LEVEL • 1：TX_WL < TX_TRIG_LEVEL
3	R/W1C	0x0	RX_TRI 中断 该位表示 RXFIFO 当收到的数据大于等于触发阈值值产生中断标志位 • 0：RXFIFO 收到的数据未达到触发阈值 • 1：RXFIFO 收到的数据已达到触发阈值
2	R/W1C	0x0	RX_FULL RX FIFO 满中断 • 0：RXFIFO 未满 • 1：RXFIFO 已满
1	R/W1C	0x1	RX_EMPRX FIFO 为空中断 • 0：RXFIFO 不为空 • 1：RXFIFO 为空
0	R/W1C	0x1	RX_READYRX FIFO 完成中断 • 0：RX_WL >= RX_TRIG_LEVEL • 1：RX_WL < RX_TRIG_LEVEL

8.2.6.7. 0x0028 XSPI_FCR

默认值：0x00400001			xSPI FIFO 控制寄存器（xSPI FIFO Control Register）
位域	类型	默认值	描述
31	R/WAC	0x0	TX_FIFO_RST TX FIFO 复位，完成后自动清零

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00400001			xSPI FIFO 控制寄存器（xSPI FIFO Control Register）
位域	类型	默认值	描述
30:25	–	–	–
24	R/W	0x0	TF_DRQ_EN TX FIFO DMA 请求使能 • 0：禁止 • 1：使能 TX FIFO 数据深度小于触发等级时请求 DMA 传输。
23	–	–	–
22:16	R/W	0x40	TX_TRIG_LEVEL TX FIFO 为空请求信号的触发等级
15	R/WAC	0x0	RF_RSTRX FIFO Reset，完成后自动清零
14:9	–	–	–
8	R/W	0x0	RF_DRQ_EN RX FIFO DMA 请求使能 • 0：禁止 • 1：使能 RX FIFO 数据深度大于触发等级时请求 DMA 传输。
7	–	–	–
6:0	R/W	0x1	RX_TRIG_LEVEL RX FIFO 为空请求信号的触发等级。

8.2.6.8. 0x002C XSPI_FSR

默认值：0x00000000			xSPI FIFO 状态寄存器（xSPI FIFO Status Register）
位域	类型	默认值	描述
31	R	0x0	TB_WR TX FIFO 写缓存使能
30:28	R	0x0	TB_CNT TX FIFO Write Buffer Counter（写缓存计数器）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI FIFO 状态寄存器（xSPI FIFO Status Register）
位域	类型	默认值	描述
			表示 TX FIFO 写缓存中的字（1 个字 = 4 个字节）的数量。
27:24	–	–	–
23:16	R	0x0	TF_CNT TX FIFO 计数器 • 0：在 TX FIFO 中有 0 字节数据 • 1：在 TX FIFO 中有 1 字节数据 • … • 64：在 TX FIFO 中有 64 字节数据
15	R	0x0	RB_WR RX FIFO 读缓存写使能
14:12	R	0x0	RB_CNT RX FIFO Read Buffer Counter（读缓存计数器） 表示 RX FIFO 读缓存中的字（1 个字 = 4 个字节）的数量。
11:8	–	–	–
7:0	R	0x0	RF_CNT RX FIFO 计数器 • 0：在 RX FIFO 中有 0 字节数据 • 1：在 RX FIFO 中有 1 字节数据 • … • 64：在 RX FIFO 中有 64 字节数据

8.2.6.9. 0x0030 XSPI_START

默认值：0x00000000			xSPI 启动寄存器（xSPI Start）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R/WAC	0x0	START_CTL AHB 通道启动控制 • 0：从 LUT0 开始执行 • 1：从 LUT4 开始执行

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 启动寄存器（xSPI Start）
位域	类型	默认值	描述
			• … • 7：从 LUT28 开始执行 LUT 寄存器分八组，每四个为一组。 启动完成后自动清 0。

8.2.6.10. 0x0034 XSPI_ADDR

默认值：0x00000000			xSPI 地址配置寄存器（XSPI Address）
位域	类型	默认值	描述
31:0	R/W	0x0	ADDR 此字段为 AHB 通道配置外设的访问地址。

8.2.6.11. 0x0038 XSPI_FMR

默认值：0x00000000			xSPI 格式配置寄存器（xSPI Format Register）
位域	类型	默认值	描述
31:24	R/W	0x0	FORMAT_CMD
23:16	R/W	0x0	FORMAT_CMD_EX
15:3	–	–	–
2:0	R/WAC	0x0	FORMAT_SEL • 0：LUT 配置，AHB/ AXI 读写访问 • 1：COMMAND，1S • 2：COMMAND + 3-byte Address，1S-1S • 3：COMMAND + 4-byte Address，1S-1S • 4：COMMAND，8D • 5：COMMAND + COMMAND_EX，8D • 6：COMMAND + COMMAND_EX + 4-byte Address，8D-8D 此位配 1-6，则直接触发相应描述行为，无需配置 LUT，此时 CMD 以及 CMD_EX 在 bit[31:16] 配置，Address 在 XSPI_ADDR 寄存器配置。 主要应用简答典型操作，如外部设备 reset 命令，擦除命令等。传输结束后自动清零。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.6.12. 0x0040 XSPI_BTR

默认值：0x00004010			xSPI 突发类型寄存器（XSPI Burst Type Register）
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x40	SPI_BURST_WRAPPED SPI 模式 XIP 使能时，若 AXI Burst Type 是 Linear 切换 Wrapped，触发此命令发送。
7:0	R/W	0x10	SPI_BURST_LINEAR SPI 模式 XIP 使能时，若 AXI Burst Type 是 Wrapped 切换 Linear，触发此命令发送。

8.2.6.13. 0x0044 XSPI_RCC

默认值：0x00002000			xSPI 读命令控制（xSPI Read Command Control）
位域	类型	默认值	描述
31:18	–	–	–
17	R/W	0x0	READ_MODE_BYTE_EN SPI 读命令模式位使能，当该位使能，地址后面增加 1 byte 模式位，模式位的线宽与地址位一致，模式位的设定值由 RDCMD_BYPASS_EN 决定。 **注：** SPI 工作在 Dual I/O，Quad I/O，QPI，DTR Quad I/O 模式下时，用户必须配置该位使能。
16	R/W	0x0	RDCMD_BYPASS_EN SPI 读命令 Bypass 模式使能，当该位使能，模式位的设定值为 RDCMD_BYPPASS_CODE，否则模式位的设定值为 RDCMD_NORMAL_CODE。
15:8	R/W	0x20	RDCMD_BYPASS_CODE 该位域定义读命令 Bypass 模式下的设定值，之后的读操作不需要再次发送读命令。
7:0	R/W	0x00	RDCMD_NORMAL_CODE 该位域定义正常模式下的设定值，每次读操作都需要发送读命令。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.6.14. 0x0048 XSPI_NDMA_MODE_CTL

默认值：0x000000E5			xSPI DMA 模式控制（xSPI DMA Mode Control）
位域	类型	默认值	描述
31:8	–	–	–
7:6	R/W	0x3	• 00：dma_active 信号为低 • 01：dma_active 信号为高 • 10：dma_active 信号由 DMA 请求控制 • 11：dma_active 信号由控制器控制
5	R/W	0x1	• 0：active fall do not care ack • 1：active fall must after detect ack is high
4:0	R/W	0x05	延迟时钟数，从 DMA 最后一笔信号为高到 dma_active 信号为高保持的时钟数。

8.2.6.15. 0x0050 XSPI_TO

默认值：0xffffffff			xSPI 超时配置（XSPI Timeout）
位域	类型	默认值	描述
31:0	R/W	0xffff_ffff	TIMEOUT 超时计数器单位为 XSPI_CLK

8.2.6.16. 0x0054 XSPI_LCKCR

默认值：0x00000002			xSPI 锁定配置（xSPI LOCK Configuration）
位域	类型	默认值	描述
31:2	–	–	–
1:0	R/W	0x2	LOCK_CFG LUT 锁定配置 • 0x1：锁定 • 0x2：解锁 锁定时不可配置查找表。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.6.17. 0x0058 XSPI_LUT_UP

默认值：0x00000000			xSPI 查找表更新（xSPI Look Up Table Update）
位域	类型	默认值	描述
31:1	–	–	–
0	R/WAC	0x0	LUT_UP 写 1 将当前 LUT 读写控制信息更新至 AXI 通道传输使用，节省硬件查找 LUT 时间，完成后自动清 0。 **注：** 需在 XIP_EN 配 1 之前完成 UPDATE。

8.2.6.18. 0x0060 XSPI_CS0_SEQUENCE

默认值：0x76543210			xSPI 通道 0 线序（XSPI Chip Select 0 Sequence）
位域	类型	默认值	描述
31	–	–	–
30:28	R/W	0x7	D7_SELD 7 位数据选择
27	–	–	–
26:24	R/W	0x6	D6_SELD 6 位数据选择
23	–	–	–
22:20	R/W	0x5	D5_SELD 5 位数据选择
19	–	–	–
18:16	R/W	0x4	D4_SELD 4 位数据选择
15	–	–	–
14:12	R/W	0x3	D3_SELD 3 位数据选择

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x76543210			xSPI 通道 0 线序（XSPI Chip Select 0 Sequence）
位域	类型	默认值	描述
11	–	–	–
10:8	R/W	0x2	D2_SELD 2 位数据选择
7	–	–	–
6:4	R/W	0x1	D1_SELD 1 位数据选择
3	–	–	–
2:0	R/W	0x0	D0_SELD 0 位数据选择 • 0：D0 • 1：D1 • 2：D2 • 3：D3 • 4：D4 • 5：D5 • 6：D6 • 7：D7

8.2.6.19. 0x0064 XSPI_CS1_SEQUENCE

默认值：0x76543210			xSPI 通道 1 线序（xSPI Chip Select 1 Sequence）
位域	类型	默认值	描述
31	–	–	–
30:28	R/W	0x7	D7_SELD 7 位数据选择
27	–	–	–
26:24	R/W	0x6	D6_SELD 6 位数据选择

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x76543210			xSPI 通道 1 线序（xSPI Chip Select 1 Sequence）
位域	类型	默认值	描述
23	–	–	–
22:20	R/W	0x5	D5_SELD 5 位数据选择
19	–	–	–
18:16	R/W	0x4	D4_SELD 4 位数据选择
15	–	–	–
14:12	R/W	0x3	D3_SELD 3 位数据选择
11	–	–	–
10:8	R/W	0x2	D2_SELD 2 位数据选择
7	–	–	–
6:4	R/W	0x1	D1_SELD 1 位数据选择
3	–	–	–
2:0	R/W	0x0	D0_SELD • 0：D0 • 1：D1 • 2：D2 • 3：D3 • 4：D4 • 5：D5 • 6：D6 • 7：D7

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.6.20. 0x0068 XSPI_IO_CTL

默认值：0x00000000			xSPI IO 控制（xSPI IO Control）
位域	类型	默认值	描述
312	–	–	–
1	R/W	0x0	CS1_IO_CFG • 0：打开 • 1：关闭
0	R/W	0x0	CS0_IO_CFG • 0：打开 • 1：关闭

8.2.6.21. 0x0070 XSPI_CS0_IOCFG1

默认值：0x00000000			xSPI 通道 0 IO 配置 1（xSPI Chip Select 0 IO Configuration1）
位域	类型	默认值	描述
31:30	–	–	–
29:28	R/W	0x0	D7_PIN_PULL 引脚上下拉设置
27	–	–	–
26:24	R/W	0x0	D7_PIN_DRV 引脚输出驱动能力
23:22	–	–	–
21:20	R/W	0x0	D6_PIN_PULL 引脚上下拉设置
19	–	–	–
18:16	R/W	0x0	D6_PIN_DRV 引脚输出驱动能力
15:14	–	–	–
13:12	R/W	0x0	D5_PIN_PULL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 通道 0 IO 配置 1（xSPI Chip Select 0 IO Configuration1）
位域	类型	默认值	描述
			引脚上下拉设置
11	–	–	–
10:8	R/W	0x0	D5_PIN_DRV 引脚输出驱动能力
7:6	–	–	–
5:4	R/W	0x0	D4_PIN_PULL 引脚上下拉设置 • 0：关闭 • 1：预留 • 2：下拉 33KΩ 到 GND • 3：上拉 33KΩ 到 VCC–IO
3	–	–	–
2:0	R/W	0x0	D4_PIN_DRV 引脚输出驱动能力

8.2.6.22. 0x0074 XSPI_CS0_IOCFG2

默认值：0x00000000			xSPI 通道 0 IO 配置 2（xSPI Chip Select 0 IO Configuration2）
位域	类型	默认值	描述
31:30	–	–	–
29:28	R/W	0x0	D3_PIN_PULL 引脚上下拉设置
27	–	–	–
26:24	R/W	0x0	D3_PIN_DRV 引脚输出驱动能力
23:22	–	–	–
21:20	R/W	0x0	D2_PIN_PULL 引脚上下拉设置

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 通道 0 IO 配置 2（xSPI Chip Select 0 IO Configuration2）
位域	类型	默认值	描述
19	–	–	–
18:16	R/W	0x0	D2_PIN_DRV 引脚输出驱动能力
15:14	–	–	–
13:12	R/W	0x0	D1_PIN_PULL 引脚上下拉设置
11	–	–	–
10:8	R/W	0x0	D1_PIN_DRV 引脚输出驱动能力
7:6	–	–	–
5:4	R/W	0x0	D0_PIN_PULL 引脚上下拉设置 • 0：关闭 • 1：预留 • 2：下拉 33KΩ 到 GND • 3：上拉 33KΩ 到 VCC-IO
3	–	–	–
2:0	R/W	0x0	D0_PIN_DRV 引脚输出驱动能力

8.2.6.23. 0x0078 XSPI_CS0_IOCFG3

默认值：0x30000000			xSPI 通道 0 IO 配置 3（xSPI Chip Select 0 IO Configuration3）
位域	类型	默认值	描述
31:30	–	–	–
29:28	R/W	0x3	CS_PIN_PULL 引脚上下拉设置

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x30000000			xSPI 通道 0 IO 配置 3（xSPI Chip Select 0 IO Configuration3）
位域	类型	默认值	描述
27	–	–	–
26:24	R/W	0x0	CS_PIN_DRV 引脚输出驱动能力
23:22	–	–	–
21:20	R/W	0x0	DQS_PIN_PULL 引脚上下拉设置
19	–	–	–
18:16	R/W	0x0	DQS_PIN_DRV 引脚输出驱动能力
15:14	–	–	–
13:12	R/W	0x0	CK_PIN_PULL 引脚上下拉设置
11	–	–	–
10:8	R/W	0x0	CK_PIN_DRV 引脚输出驱动能力
7:6	–	–	–
5:4	R/W	0x0	CKN_PIN_PULL 引脚上下拉设置 • 0：关闭 • 1：预留 • 2：下拉 33KΩ 到 GND • 3：上拉 33KΩ 到 VCC-IO
3	–	–	–
2:0	R/W	0x0	CKN_PIN_DRV 引脚输出驱动能力

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.6.24. 0x007C XSPI_CS0_IOCFG4

默认值：0x00000000			XSPI 通道 0 IO 配置 4（XSPI Chip Select 0 IO Configuration4）
位域	类型	默认值	描述
31:6	–	–	–
5:4	R/W	0x0	DM_PIN_PULL 引脚上下拉设置 • 0：关闭 • 1：预留 • 2：下拉 33KΩ 到 GND • 3：上拉 33KΩ 到 VCC-IO
3	–	–	–
2:0	R/W	0x0	DM_PIN_DRV 引脚输出驱动能力

8.2.6.25. 0x0080 XSPI_CS1_IOCFG1

默认值：0x00000000			XSPI 通道 1 IO 配置 1（XSPI Chip Select 1 IO Configuration1）
位域	类型	默认值	描述
31:30	–	–	–
29:28	R/W	0x0	D7_PIN_PULL 引脚上下拉设置
27	–	–	–
26:24	R/W	0x0	D7_PIN_DRV 引脚输出驱动能力
23:22	–	–	–
21:20	R/W	0x0	D6_PIN_PULL 引脚上下拉设置
19	–	–	–
18:16	R/W	0x0	D6_PIN_DRV

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XSPI 通道 1 IO 配置 1（XSPI Chip Select 1 IO Configuration1）
位域	类型	默认值	描述
			引脚输出驱动能力
15:14	–	–	–
13:12	R/W	0x0	D5_PIN_PULL 引脚上下拉设置
11	–	–	–
10:8	R/W	0x0	D5_PIN_DRV 引脚输出驱动能力
7:6	–	–	–
5:4	R/W	0x0	D4_PIN_PULL 引脚上下拉设置 • 0：关闭 • 1：预留 • 2：下拉 33KΩ 到 GND • 3：上拉 33KΩ 到 VCC-IO
3	–	–	–
2:0	R/W	0x0	D4_PIN_DRV 引脚输出驱动能力

8.2.6.26. 0x0084 XSPI_CS1_IOCFG2

默认值：0x00000000			XSPI 通道 1 IO 配置 2（XSPI Chip Select 1 IO Configuration2）
位域	类型	默认值	描述
31:30	–	–	–
29:28	R/W	0x0	D3_PIN_PULL 引脚上下拉设置
27	–	–	–
26:24	R/W	0x0	D3_PIN_DRV 引脚输出驱动能力

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XSPI 通道 1 IO 配置 2（XSPI Chip Select 1 IO Configuration2）
位域	类型	默认值	描述
23:22	–	–	–
21:20	R/W	0x0	D2_PIN_PULL 引脚上下拉设置
19	–	–	–
18:16	R/W	0x0	D2_PIN_DRV 引脚输出驱动能力
15:14	–	–	–
13:12	R/W	0x0	D1_PIN_PULL 引脚上下拉设置
11	–	–	–
10:8	R/W	0x0	D1_PIN_DRV 引脚输出驱动能力
7:6	–	–	–
5:4	R/W	0x0	D0_PIN_PULL 引脚上下拉设置 • 0：关闭 • 1：预留 • 2：下拉 33KΩ 到 GND • 3：上拉 33KΩ 到 VCC-IO
3	–	–	–
2:0	R/W	0x0	D0_PIN_DRV 引脚输出驱动能力

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

8.2.6.27. 0x0088 XSPI_CS1_IOCFG3

默认值：0x30000000			XSPI 通道 1 IO 配置 3（XSPI Chip Select 1 IO Configuration3）
位域	类型	默认值	描述
31:30	–	–	–
29:28	R/W	0x3	CS_PIN_PULL 引脚上下拉设置
27	–	–	–
26:24	R/W	0x0	CS_PIN_DRV 引脚输出驱动能力
23:22	–	–	–
21:20	R/W	0x0	DQS_PIN_PULL 引脚上下拉设置
19	–	–	–
18:16	R/W	0x0	DQS_PIN_DRV 引脚输出驱动能力
15:14	–	–	–
13:12	R/W	0x0	CK_PIN_PULL 引脚上下拉设置
11	–	–	–
10:8	R/W	0x0	CK_PIN_DRV 引脚输出驱动能力
7:6	–	–	–
5:4	R/W	0x0	CKN_PIN_PULL 引脚上下拉设置 • 0：关闭 • 1：预留 • 2：下拉 33KΩ 到 GND • 3：上拉 33KΩ 到 VCC-IO

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x30000000			XSPI 通道 1 IO 配置 3（XSPI Chip Select 1 IO Configuration3）
位域	类型	默认值	描述
3	–	–	–
2:0	R/W	0x0	CKN_PIN_DRV 引脚输出驱动能力

8.2.6.28. 0x008C XSPI_CS1_IOCFG4

默认值：0x00000000			XSPI 通道 1 IO 配置 4（XSPI Chip Select 1 IO Configuration4）
位域	类型	默认值	描述
31:6	–	–	–
5:4	R/W	0x0	DM_PIN_PULL 引脚上下拉设置 • 0：关闭 • 1：预留 • 2：下拉 33KΩ 到 GND • 3：上拉 33KΩ 到 VCC-IO
3	–	–	–
2:0	R/W	0x0	DM_PIN_DRV 引脚输出驱动能力

8.2.6.29. 0x00A0 XSPI_CS0_CTL

默认值：0x00200000			xSPI 通道 0 控制 （xSPI Chip Select 0 Control）
位域	类型	默认值	描述
31:29	–	–	–
28:24	R/W	0x0	WR_DELAY_CHAIN_SEL 输出时钟 Delay Chain 选择
23:22	–	–	–
21	R/W	0x1	WR_PHASE_SEL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00200000			xSPI 通道 0 控制 （xSPI Chip Select 0 Control）
位域	类型	默认值	描述
			• 当 SPI CPHA=1 时 ◦ 0：0° ◦ 1：90° • 当 SPI CPHA=0 时 ◦ 0：180° ◦ 1：270° **注：** 使用 SPI 四模式时，此位需配为 0。
20	R/W	0x0	WR_DELAY_CHAIN_EN 此位配 1，则使能 Delay Chain。
19:18	–	–	–
17:16	R/W	0x0	RD_PHASE 内部采样时钟相位选择 • 0：0° • 1：90° • 2：180° • 3：360°
15	–	–	–
14:12	R/W	0x0	RD_DELAY_CYCLE 内部采样延迟时钟数
11:9	–	–	–
8:4	R/W	0x0	RD_DELAY_CHAIN_SEL Delay Chain 选择
3	R/W	0x0	RD_VALID_CONTROL • 0：当前 Cycle 有效 • 1：延迟一个 Cycle 有效 读操作时，内部控制逻辑访问异步 FIFO 时间控制
2	R/W	0x0	RD_DELAY_CHAIN_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00200000			xSPI 通道 0 控制 （xSPI Chip Select 0 Control ）
位域	类型	默认值	描述
			此位配 1，则使能 Delay Chain。
1:0	R/W	0x0	RD_SAMPLE_CTL 读数据采样控制 • 0：DQS 输入时钟采样 DLL 控制 • 1：内部时钟采样 Delay Chain 控制 • 2/3：DQS 输入时钟采样 Delay Chain 控制

8.2.6.30. 0x00A4 XSPI_CS0_DCTL

默认值：0x00000000			xSPI 通道 0 DLL 控制 （XSPI Chip Select 0 DLL Control ）
位域	类型	默认值	描述
31:30	–	–	–
29	R/W	0x0	FORCE_LOCK
28	R/W	0x0	EN_ATB
27	–	–	–
26:24	R/W	0x0	REG_ATBSEL
23:22	–	–	–
21:20	R/W	0x0	REG_BYPASS • 0：772p–935p–1.191n • 1：2.2n–2.92n–4.1n • 2：3.63n–4.92n–6.87n • 3：5.04n–6.91n–9.66n
19:18	–	–	–
17:16	R/W	0x0	REG_DLY
15:14	–	–	–
13:12	R/W	0x0	REG_ICP 参考时钟范围

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 通道 0 DLL 控制（XSPI Chip Select 0 DLL Control）
位域	类型	默认值	描述
			• 0：50~100M • 1：100~150M • 2：150~200M • 3：200~266M
11:8	–	–	–
7	R/W	0x0	DQ_DELAY_SEL
6	–	–	–
5	R/W	0x0	En_lvs
4	R/W	0x0	En_ldo
3	R/W	0x0	EN_BYPASS
2	R/W	0x0	EN_CP
1	R/W	0x0	EN_VCDL
0	R/W	0x0	EN_DLL 使能上升沿检测参考时钟周期 重新配置时钟频率后，重新配置此位使能 DLL 功能（在 SYS_CFG 模块中配置）。

8.2.6.31. 0x00A8 XSPI_CS0_DPHASE

默认值：0x00000000			xSPI 通道 0 DLL 相位（XSPI Chip Select 0 DLL Phase）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R/W	0x0	CS0_PHASE_SEL CS0 输入时钟相位选择 • 0：22.5° • 1：45° • 2：67.5° • 3：90° • 4：112.5°

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 通道 0 DLL 相位（XSPI Chip Select 0 DLL Phase）
位域	类型	默认值	描述
			• 5：135° • 6：157.5° • 7：180° • 8：202.5° • 9：225° • 10：247.5° • 11：270° • 12：292.5° • 13：315° • 14：337.5° • 15：BYPASS 此位配置 0~14 时，需配置下列值： • EN_DLL 为 1 • EN_VCDL 为 1 • EN_CP 为 1 • EN_BYPASS 为 0 此位配置 15 时，需配置下列值： • EN_DLL 为 0 • EN_VCDL 为 1 • EN_CP 为 0 • EN_BYPASS 为 1 若配置 EN_DLL 为 0，EN_VCDL 为 0，EN_CP 为 0，EN_BYPASS 为 0，则输入时钟为 0 相位。

8.2.6.32. 0x00B0 XSPI_CS1_CTL

默认值：0x00200000			xSPI 通道 1 控制（xSPI Chip Select 1 Control）
位域	类型	默认值	描述
31:29	–	–	–
28:24	R/W	0x0	WR_DELAY_CHAIN_SEL 输出时钟 Delay Chain 选择

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00200000			xSPI 通道 1 控制（xSPI Chip Select 1 Control）
位域	类型	默认值	描述
23:22	–	–	–
21	R/W	0x1	WR_PHASE_SEL • 当 SPI CPHA=1 时 ◦ 0：0° ◦ 1：90° • 当 SPI CPHA=0 时 ◦ 0：180° ◦ 1：270° **注：** 使用 SPI 四模式时，此位需配为 0。
20	R/W	0x0	WR_DELAY_CHAIN_EN 此位配 1，则使能 Celay Chain。
19:18	–	–	–
17:16	R/W	0x0	RD_PHASE 内部采样时钟相位选择 • 0：0° • 1：90° • 2：180° • 3：360°
15	–	–	–
14:12	R/W	0x0	RD_DELAY_CYCLE 内部采样延迟时钟数
11:9	–	–	–
8:4	R/W	0x0	RD_DELAY_CHAIN_SEL Delay Chain 选择
3	R/W	0x0	RD_VALID_CONTROL • 0：当前 Cycle 有效 • 1：延迟 1 Cycle 有效

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00200000			xSPI 通道 1 控制（xSPI Chip Select 1 Control）
位域	类型	默认值	描述
			读操作时，内部控制逻辑访问异步 FIFO 时间控制。
2	R/W	0x0	RD_DELAY_CHAIN_EN 此位配 1，则使能 Delay Chain。
1:0	R/W	0x0	RD_SAMPLE_CTL 读数据采样控制 • 0：DQS 输入时钟采样 DLL 控制 • 1：内部时钟采样 Delay Chain 控制 • 2/3：DQS 输入时钟采样 Delay Chain 控制

8.2.6.33. 0x00B4 XSPI_CS1_DCTL

默认值：0x00000000			xSPI 通道 1 DLL 控制（XSPI Chip Select 1 DLL Control）
位域	类型	默认值	描述
31:30	–	–	–
29	R/W	0x0	FORCE_LOCK
28	R/W	0x0	EN_ATB
27	–	–	–
26:24	R/W	0x0	REG_ATBSEL
23:22	–	–	–
21:20	R/W	0x0	REG_BYPASS • 0：772p–935p–1.191n • 1：2.2n–2.92n–4.1n • 2：3.63n–4.92n–6.87n • 3：5.04n–6.91n–9.66n
19:18	–	–	–
17:16	R/W	0x0	REG_DLY
15:14	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 通道 1 DLL 控制 （XSPI Chip Select 1 DLL Control）
位域	类型	默认值	描述
13:12	R/W	0x0	REG_ICP • 0：50~100M • 1：100~150M • 2：150~200M • 3：200~266M
11:8	R/W	0x0	PHASE_SEL • 0：22.5° • 1：45° • 2：67.5° • 3：90° • 4：112.5° • 5：135° • 6：157.5° • 7：180° • 8：202.5° • 9：225° • 10：247.5° • 11：270° • 12：292.5° • 13：315° • 14：337.5° • 15：BYPASS 此位配置 0~14 时，需配置下列值： • EN_DLL 为 1 • EN_VCDL 为 1 • EN_CP 为 1 • EN_BYPASS 为 0 此位配置 15 时，需配置下列值： • EN_DLL 为 0 • EN_VCDL 为 1 • EN_CP 为 0 • EN_BYPASS 为 1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 通道 1 DLL 控制（XSPI Chip Select 1 DLL Control）
位域	类型	默认值	描述
			若配置 EN_DLL 为 0，EN_VCDL 为 0，EN_CP 为 0，EN_BYPASS 为 0，则输入时钟为 0 相位。
7:6	–	–	–
5	R/W	0x0	En_lvs
4	R/W	0x0	En_ldo
3	R/W	0x0	EN_BYPASS
2	R/W	0x0	EN_CP
1	R/W	0x0	EN_VCDL
0	R/W	0x0	EN_DLL 使能上升沿检测参考时钟周期 重新配置时钟频率后，重新配置此位使能 DLL 功能。

8.2.6.34. 0x00B8 XSPI_CS1_DPHASE

默认值：0x00000000			xSPI 通道 1 DLL 相位（XSPI Chip Select 1 DLL Phase）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R/W	0x0	CS1_PHASE_SEL CS1 输入时钟相位选择 • 0：22.5° • 1：45° • 2：67.5° • 3：90° • 4：112.5° • 5：135° • 6：157.5° • 7：180° • 8：202.5° • 9：225°

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 通道 1 DLL 相位（XSPI Chip Select 1 DLL Phase）
位域	类型	默认值	描述
			• 10：247.5° • 11：270° • 12：292.5° • 13：315° • 14：337.5° • 15：BYPASS 此位配置 0~14 时，需配置下列值： • EN_DLL 为 1 • EN_VCDL 为 1 • EN_CP 为 1 • EN_BYPASS 为 0 此位配置 15 时，需配置下列值： • EN_DLL 为 0 • EN_VCDL 为 1 • EN_CP 为 0 • EN_BYPASS 为 1 若配置 EN_DLL 为 0，EN_VCDL 为 0，EN_CP 为 0，EN_BYPASS 为 0，则输入时钟为 0 相位。

8.2.6.35. 0x0100 XSPI_LUTn

默认值：0x00000000			xSPI 查找表 n（XSPI Look Up Table n,n=0~31）
位域	类型	默认值	描述
31:26	R/W	0x0	Instruction1 指令
25:24	R/W	0x0	IO CFG Instruction1 的 IO 配置信息 • 0x0：1 个 IO • 0x1：2 个 IO • 0x2：4 个 IO • 0x3：8 个 IO
23:16	R/W	0x0	OPERAND

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 查找表 n（XSPI Look Up Table n,n=0~31）
位域	类型	默认值	描述
			Instruction1 的操作数配置
15:10	R/W	0x0	Instruction0 指令
9:8	R/W	0x0	IO CFG Instruction0 的 IO 配置信息 • 0x0：1 个 IO • 0x1：2 个 IO • 0x2：4 个 IO • 0x3：8 个 IO
7:0	R/W	0x0	OPERAND Instruction0 的操作数配置

8.2.6.36. 0x0200 XSPI_TDR

默认值：0x00000000			xSPI 发送数据寄存器（xSPI Transmit Data Register）
位域	类型	默认值	描述
31:0	W	0x0	TDR 发送数据 该寄存器可以通过 AHB 总线以字节，半字或字为单位进行访问。 • 以字节访问时，每次写一笔数据到 TXFIFO，FIFO 深度加 1。 • 以半字访问时，每次写两笔数据到 TXFIFO，FIFO 深度加 2。 • 以字为单位访问时，每次写四笔数据到 TXFIFO，FIFO 深度加 4。

8.2.6.37. 0x0300 XSPI_RDR

默认值：0x00000000			xSPI 接收数据寄存器（xSPI Recieve Data Register）
位域	类型	默认值	描述
31:0	R	0x0	RDR 接收数据 该寄存器可以通过 AHB 总线以字节，半字或字为单位进行访问。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			xSPI 接收数据寄存器（xSPI Recieve Data Register）
位域	类型	默认值	描述
			• 以字节访问时，每次从 RXFIFO 读一笔数据到寄存器，FIFO 深度减 1 • 以半字访问时，每次从 RXFIFO 读两笔数据，FIFO 深度减 2 • 以字为单位访问时，每次从 RXFIFO 读四笔数据，FIFO 深度减 4

8.2.6.38. 0x0400 XSPI_DEBUG

默认值：0x00000000			xSPI 调试寄存器（XSPI Debug）
位域	类型	默认值	描述
31:0	R	0x0	DEBUG

8.2.6.39. 0x0404 XSPI_DEBUG_SEL

默认值：0x00000000			xSPI 调试选择寄存器（xSPI Debug Select）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R/W	0x0	DEBUG_SEL

8.2.6.40. 0xFFC VERSION

默认值：0x00000104			xSPI 版本寄存器（xSPI Version）
位域	类型	默认值	描述
31:0	RO	0x00000104	Version 模块版本号，采用 BCD 码显示，V1.4。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9. 多媒体

9.1. Display Engine (DE)

显示引擎 (Display Engine) 主要用来提供显示图层叠加、颜色空间转换、图像缩放、图像后处理等功能， 可以实现多个图层输入和多个显示接口输出。

9.1.1. 特性说明

- 最高性能 1366*768@60fps
- 支持两个显示图层，一个 Video 图层，一个 UI 图层，UI 图层内支持四个矩形窗口
- UI 图层支持图像格式：ARGB8888/ XRGB8888/ RGB888/ ARGB4444/ ARGB1555/ RGB565
- Video 图层支持图像格式：ARGB8888/ XRGB8888/ RGB888/ ARGB4444/ ARGB1555/ RGB565/ NV12/ NV21/ NV16/ NV61/ YUYV/ YVYU/ UYVY/ VYUY/ YUV400
- Video 图层的 YUV 格式支持 1/31.999x ~ 32x 缩放（RGB 格式不支持），采用 bilinear 滤波算法
- 支持色彩矫正矩阵 (CCM)
- 支持 Gamma 矫正
- 支持误差扩散 Dither

9.1.2. 原理框图

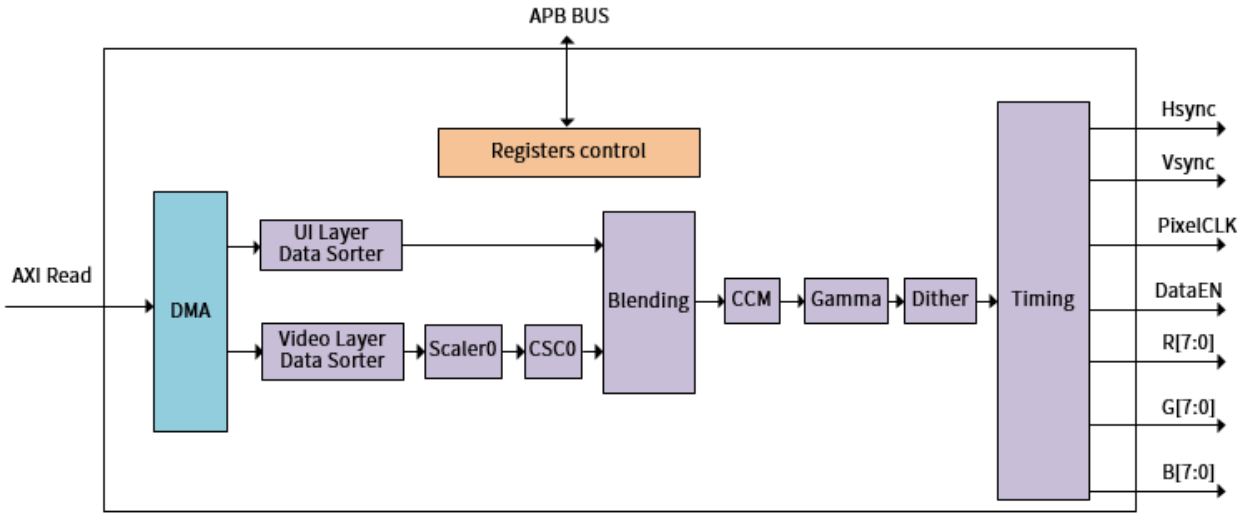


图 9–1 整体框图

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.3. 功能描述

9.1.3.1. 影子寄存器 (Shadow Register)

为了实现一组配置同时生效，DE 的大部分寄存器都是对应两个寄存器。

- Preload register：软件可以操作的寄存器，用于存储配置参数。
- Shadow register：软件不可见，由硬件操作，用于控制硬件行为。
- CONFIG_UPDATE：设置该标志位为 1，可以将 Preload 寄存器的值同时更新到 Shadow 寄存器。

除了 CRC 校验、CCM 和 Gamma 矫正、QoS、Timing 相关寄存器和 DE 配置更新寄存器之外， 其它的寄存器都有 shadow register。

9.1.3.2. 图层控制

9.1.3.2.1. UI 图层

UI 图层功能如下：

- **多窗口支持**：有四个矩形窗口，可单独控制开关。
- **位置控制**：各窗口以图层左上角为原点设置坐标，控制显示位置。
- **颜色格式一致性**：所有窗口的颜色格式必须一致。
- **图像裁剪**：窗口可显示原始图像的裁剪区域，软件需计算矩形区域的起始地址。
- **非重叠约束**：四个矩形窗口不可重叠，需进行有效性检查。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

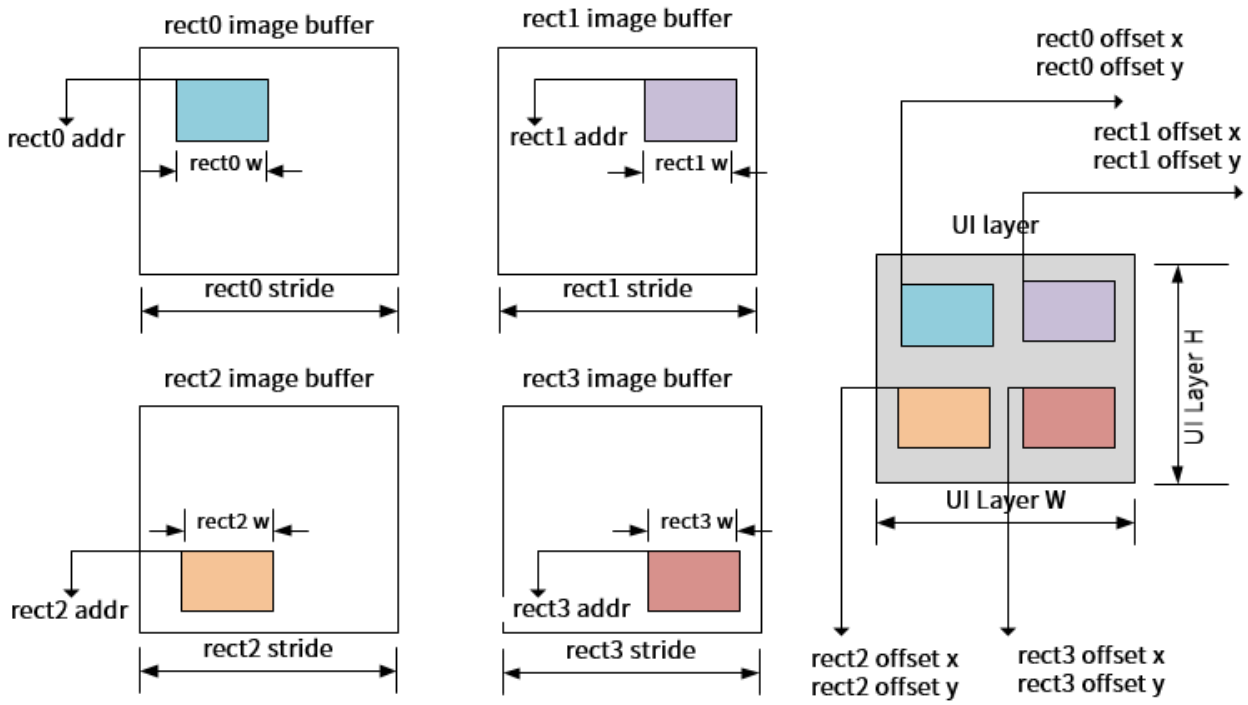


图 9–2 UI 图层

9.1.3.2.2. Video 图层

Video 图层功能如下：

- **格式支持**：支持 RGB 和 YUV 格式输入。
- **Scaler 要求**：
  - 输入为 YUV420 或 YUV422 格式时必须开启 Scaler。
  - 输入为 RGB 格式时不支持 Scaler。
- **图像裁剪**：
  - RGB 格式的裁剪在水平和垂直方向都是 1 像素对齐。
  - YUV420 格式裁剪的水平和垂直偏移需 2 像素对齐。
  - YUV422 格式裁剪的水平偏移需 2 像素对齐，垂直方向 1 像素对齐。
- **颜色空间转换**：YUV 转 RGB 通过 CSC0 模块完成，使用特定公式计算 RGB 值。

```
R = Coef0 × Y + Coef1 × U + Coef2 ×V + Coef3
G = Coef4 ×Y + Coef5 × U + Coef6 ×V + Coef7
B= Coef8 × Y + Coef9 × U + Coef10 ×V + Coef11
```

- **Scaler 处理**：
  - Scaler0 有两个独立的 channel，Y 分量由 channel0 处理，U 和 V 分量由 channel1 处理。
  - YUV420/YUV422 经过 Scaler0 后输出 YUV444 格式，再经 CSC0 转换为 RGB 格式显示。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.3.3. 图层混合

UI 图层在 Video 图层顶部，UI 图层和 Video 图层在重叠区域进行 Alpha 叠加和 Color Key 操作，Color Key 操作优先于 Alpha 叠加。在 UI 图层和 Video 图层都没有覆盖到的区域显示背景色。

UI Alpha 有三种模式：

1. Pixels Alpha 模式：ui_alpha = pixel_alpha

   当 pixel alpha 不存在时，ui_alpha = 255。

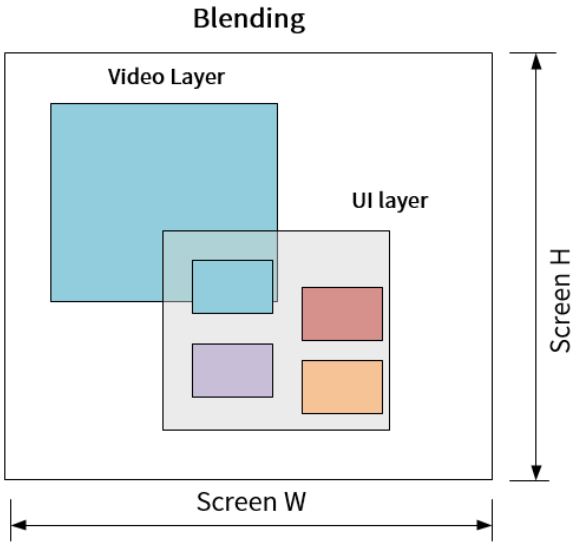
2. 全局 Alpha 模式：ui_alpha = G_ALPHA

   G_ALPHA 为设置的全局 alpha 值，取值范围为 0~255。

3. 混合 Alpha 模式：ui_alpha = pixels alpha * G_ALPHA/255

UI 图层和 Video 图层透明度混合计算：

```
r_out=(r_ui*alpha_ui+r_video*(255-alpha_ui))/255
g_out=(g_ui*alpha_ui+g_video*(255-alpha_ui))/255
b_out=(b_ui*alpha_ui+b_video*(255-alpha_ui))/255
```



9.1.3.4. 色彩矩阵 (CCM)

色彩矩阵 (Color Correction Matrix，CCM) 用于对图像的色彩进行校正。

色彩矩阵（CCM）组成如下：

- **增益矩阵**：一个 3x3 的增益矩阵，用于调整图像的色彩增益。
- **偏移矩阵**：一个 3x1 的偏移矩阵，用于对图像的色彩进行偏移调整。

CCM 矩阵如下公式所示。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

$$\begin{bmatrix} R_{out} \\ G_{out} \\ B_{out} \end{bmatrix} = \left(\left(\begin{bmatrix} C_{00} & C_{01} & C_{02} \\ C_{10} & C_{11} & C_{12} \\ C_{20} & C_{21} & C_{22} \end{bmatrix} \times \begin{bmatrix} R_{in} \\ G_{in} \\ B_{in} \end{bmatrix} + 128 \right) \gg 8 \right) + \begin{bmatrix} Offset_0 \\ Offset_1 \\ Offset_2 \end{bmatrix}$$

图 9–3 CCM 公式

$$\begin{bmatrix} R_{out} \\ G_{out} \\ B_{out} \end{bmatrix} = Clip\left(\begin{bmatrix} R_{out} \\ G_{out} \\ B_{out} \end{bmatrix}, 0, (1 \ll Nbit) - 1 \right)$$

图 9–4 CCM 输出范围限制

- Rin, Gin, Bin：输入的红色、绿色、蓝色分量。
- Rout, Gout, Bout：输出的红色、绿色、蓝色分量。
- Nbit: R，G，B 输入输出，位宽为 8
- Cij：增益矩阵的系数，为 12 位有符号数，其中包含 8 位小数。
- Offset：偏移矩阵的值，为 9 位有符号整数。

9.1.3.5. Gamma 矫正

Gamma 矫正用于调整图像的对比度和亮度，使图像在不同设备上显示一致。在视频编码和解码中进行 Gamma 校正，优化视觉效果。

Gamma 矫正通过查表对 R、G、B 三个通道分别独立进行矫正，输入数据位宽为 8 bits，LUT 长度为 64。硬件通过线性插值计算两个节点之间的 Gamma 矫正结果。

配置 Gamma 矫正：

- **设置 LUT**：通过寄存器配置每个通道的 LUT 值。
- **使能 Gamma 矫正**：GAMMA_EN 位写 1 启用 Gamma 矫正功能。

9.1.3.6. 限制条件

- 支持屏幕最小 size 为 64x64
- 模块时钟最高可到 150 MHz
- Pixel clk 要小于 DE 模块时钟
- 当开启 Dither 功能时，屏幕宽度最大到 1366，单位为 pixel
- UI 图层不支持 scaler，仅 Video 图层 YUV 格式支持 scaler
- UI 图层矩形窗支持的最小 size：2x2，单位为 pixel
- Video 图层 YUV 格式支持的最小输入/输出 size：8x8，单位为 pixel
- Video 图层 YUV 格式支持的最大输入宽度：1280，单位为 pixel

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- Video 图层 RGB 格式支持的最小 size：2x2，单位为 pixel
- UI 图层和 Video 图层的所有格式的 stride 都要求 8 bytes 对齐

9.1.4. 寄存器列表

表 9–1 DE 寄存器列表

偏移	缩写	寄存器名称	章节
0x000	DE_CTRL	DE 控制	0x000 DE_CTRL
0x004	DE_MODE_SELECT	DE 模式选择	0x004 DE_MODE_SELECT
0x008	DE_CONFIG_UPDATE	DE 配置更新	0x008 DE_CONFIG_UPDATE
0x00C	OUTPUT_COLOR_DEPTH	输出颜色深度	0x00C OUTPUT_COLOR_DEPTH
0x010	DE_VER_ID	DE 版本	0x010 DE_VER_ID
0x014	DITHER_RAND_SEED	Dither 随机种子	0x014 DITHER_RAND_SEED
0x018	DITHER_RAND_MASK_BITS	Dither 随机掩码	0x018 DITHER_RAND_MASK_BITS
0x020	VIDEO_LAYER_CTRL	Video 图层控制	0x020 VIDEO_LAYER_CTRL
0x024	VIDEO_LAYER_INPUT_SIZE	Video 图层输入宽高	0x024 VIDEO_LAYER_INPUT_SIZE
0x030	VIDEO_LAYER_STRIDE	Video 图层行对齐	0x030 VIDEO_LAYER_STRIDE
0x040	VIDEO_LAYER_ADDR0	Video 图层地址 0	0x040 VIDEO_LAYER_ADDR0
0x044	VIDEO_LAYER_ADDR1	Video 图层地址 1	0x044 VIDEO_LAYER_ADDR1
0x070	VIDEO_LAYER_CSC0_COEF0	Video 图层 CSC0 系数 0	0x070 VIDEO_LAYER_CSC0_COEF0
0x074	VIDEO_LAYER_CSC0_COEF1	Video 图层 CSC0 系数 1	0x074 VIDEO_LAYER_CSC0_COEF1
0x078	VIDEO_LAYER_CSC0_COEF2	Video 图层 CSC0 系数 2	0x078 VIDEO_LAYER_CSC0_COEF2
0x07C	VIDEO_LAYER_CSC0_COEF3	Video 图层 CSC0 系数 3	0x07C VIDEO_LAYER_CSC0_COEF3
0x080	VIDEO_LAYER_CSC0_COEF4	Video 图层 CSC0 系数 4	0x080 VIDEO_LAYER_CSC0_COEF4
0x084	VIDEO_LAYER_CSC0_COEF5	Video 图层 CSC0 系数 5	0x084 VIDEO_LAYER_CSC0_COEF5
0x088	VIDEO_LAYER_CSC0_COEF6	Video 图层 CSC0 系数 6	0x088 VIDEO_LAYER_CSC0_COEF6

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–1 DE 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x08C	VIDEO_LAYER_CSC0_COEF7	Video 图层 CSC0 系数 7	0x08C VIDEO_LAYER_CSC0_COEF7
0x090	VIDEO_LAYER_CSC0_COEF8	Video 图层 CSC0 系数 8	0x090 VIDEO_LAYER_CSC0_COEF8
0x094	VIDEO_LAYER_CSC0_COEF9	Video 图层 CSC0 系数 9	0x094 VIDEO_LAYER_CSC0_COEF9
0x098	VIDEO_LAYER_CSC0_COEF10	Video 图层 CSC0 系数 10	0x098 VIDEO_LAYER_CSC0_COEF10
0x09C	VIDEO_LAYER_CSC0_COEF11	Video 图层 CSC0 系数 11	0x09C VIDEO_LAYER_CSC0_COEF11
0x0A0	UI_LAYER_CTRL	UI 图层控制	0x0A0 UI_LAYER_CTRL
0x0A4	UI_LAYER_INPUT_SIZE	UI 图层宽高	0x0A4 UI_LAYER_INPUT_SIZE
0x0A8	UI_LAYER_BG_COLOR	UI 图层背景色	0x0A8 UI_LAYER_BG_COLOR
0x0AC	–	–	0x0AC UI_LAYER_COLOR_KEY
0x0B0	UI_LAYER_RECT_CTRL	UI 矩形区控制	0x0B0 UI_LAYER_RECT_CTRL
0x0B4	UI_LAYER_PALETTE_ADDR	UI 图层调色板地址	0x0B4 UI_LAYER_PALETTE_ADDR
0x0C0	UI_RECT_INPUT_SIZE	UI 矩形区输入宽高	0x0C0+N*0x10(N=0:3) UI_RECT_INPUT_SIZE
0x0C4	UI_RECT_OFFSET	UI 矩形区偏移	0x0C4+N*0x10(N=0:3) UI_RECT_OFFSET
0x0C8	UI_RECT_STRIDE	UI 矩形区行对齐	0x0C8+N*0x10(N=0:3) UI_RECT_STRIDE
0x0CC	UI_RECT_ADDR	UI 矩形区地址	0x0CC+N*0x10(N=0:3) UI_RECT_ADDR
0x100	BLENDING_BG_COLOR	Blending 背景颜色	0x100 BLENDING_BG_COLOR
0x104	BLENDING_OUTPUT_SIZE	Blending 输出宽高	0x104 BLENDING_OUTPUT_SIZE
0x10C	UI_LAYER_OFFSET	Blending UI 图层坐标偏移	0x10C UI_LAYER_OFFSET
0x114	VIDEO_LAYER_OFFSET	Blending Video 图层坐标偏移	0x114 VIDEO_LAYER_OFFSET
0x120	VIDEO_SCALER0_CTRL	Scaler0 控制	0x120 VIDEO_SCALER0_CTRL
0x130	SCALER_CH0_INPUT_SIZE	Scaler0 Chan0 输入宽高	0x130 SCALER_CH0_INPUT_SIZE
0x134	SCALER_CH0_OUTPUT_SIZE	Scaler0 Chan0 输出宽高	0x134 SCALER_CH0_OUTPUT_SIZE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–1 DE 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x138	SCALER0_CH0_H_INIT_PHASE	Scaler0 Chan0 水平初始相位	0x138 SCALER0_CH0_H_INIT_PHASE
0x13C	SCALER0_CH0_H_RATIO	Scaler0 Chan0 水平缩放比例	0x13C SCALER0_CH0_H_RATIO
0x140	SCALER0_CH0_V_INIT_PHASE	Scaler0 Chan0 垂直初始相位	0x140 SCALER0_CH0_V_INIT_PHASE
0x144	SCALER0_CH0_V_RATIO	Scaler0 Chan0 垂直缩放比例	0x144 SCALER0_CH0_V_RATIO
0x150	SCALER0_CH1_INPUT_SIZE	Scaler0 Chan1 输入宽高	0x150 SCALER0_CH1_INPUT_SIZE
0x154	SCALER0_CH1_OUTPUT_SIZE	Scaler0 Chan1 输出宽高	0x154 SCALER0_CH1_OUTPUT_SIZE
0x158	SCALER0_CH1_H_INIT_PHASE	Scaler0 Chan1 水平初始相位	0x158 SCALER0_CH1_H_INIT_PHASE
0x15C	SCALER0_CH1_H_RATIO	Scaler0 Chan1 水平缩放比例	0x15C SCALER0_CH1_H_RATIO
0x160	SCALER0_CH1_V_INIT_PHASE	Scaler0 Chan1 垂直初始相位	0x160 SCALER0_CH1_V_INIT_PHASE
0x164	SCALER0_CH1_V_RATIO	Scaler0 Chan1 垂直缩放比例	0x164 SCALER0_CH1_V_RATIO
0x170	CRC_CTRL	回写控制	0x170 CRC_CTRL
0x194	CRC_CHECK	CRC 校验	0x194 CRC_CHECK
0x198	INPUT_ID	输入 ID	0x198 INPUT_ID
0x19C	OUTPUT_ID	输出 ID	0x19C OUTPUT_ID
0x1D0	TIMING_CTRL	Timing 控制	0x1D0 TIMING_CTRL
0x1D4	TIMING_INT	Timing 中断	0x1D4 TIMING_INT
0x1D8	TIMING_INT_STATUS	Timing 中断状态	0x1D8 TIMING_INT_STATUS
0x1DC	TIMING_LINE_SET	Timing 行数设置	0x1DC TIMING_LINE_SET
0x1E0	TIMING_AICTIVE_SIZE	Timing 有效宽高	0x1E0 TIMING_ACTIVE_SIZE
0x1E4	TIMING_H_PORCH	Timing Horizontal Porch	0x1E4 TIMING_H_PORCH
0x1E8	TIMING_V_PORCH	Timing Vertical Porch	0x1E8 TIMING_V_PORCH
0x1EC	TIMING_SYNC_PLUSE	Timing 同步脉冲	0x1EC TIMING_SYNC_PULSE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–1 DE 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x1F0	TIMING_POL_SET	Timing 极性配置	0x1F0 TIMING_POL_SET
0x880	QOS_V_P0	QOS Video Plane0	0x880 QOS_V_P0
0x884	QOS_V_P1	QOS Video Plane1	0x884 QOS_V_P1
0x88C	QOS_UI	QOS UI	0x88C QOS_UI
0x890	QOS_URGENT	QOS Urgent	0x890 QOS_URGENT
0x900	CCM_C00	CCM 系数 C00	0x900 CCM_C00
0x904	CCM_C01	CCM 系数 C01	0x904 CCM_C01
0x908	CCM_C02	CCM 系数 C02	0x908 CCM_C02
0x90C	CCM_OFFSET0	CCM 偏移 OFFSET0	0x90C CCM_OFFSET0
0x910	CCM_C10	CCM 系数 C10	0x910 CCM_C10
0x914	CCM_C11	CCM 系数 C11	0x914 CCM_C11
0x918	CCM_C12	CCM 系数 C12	0x918 CCM_C12
0x91C	CCM_OFFSET1	CCM 偏移 OFFSET1	0x91C CCM_OFFSET1
0x920	CCM_C20	CCM 系数 C20	0x920 CCM_C20
0x924	CCM_C21	CCM 系数 C21	0x924 CCM_C21
0x928	CCM_C22	CCM 系数 C22	0x928 CCM_C22
0x92C	CCM_OFFSET2	CCM 偏移 OFFSET2	0x92C CCM_OFFSET2
0x940	GAMMA_RED_LUT	Gamma 红色分量查找表	0x940+4*N(N=0:15) GAMMA_RED_LUT
0x980	GAMMA_GREEN_LUT	Gamma 绿色分量查找表	0x980+4*N(N=0:15) GAMMA_GREEN_LUT
0x9C0	GAMMA_BLUE_LUT	Gamma 绿色分量查找表	0x9C0+4*N(N=0:15) GAMMA_BLUE_LUT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5. 寄存器描述

9.1.5.1. 0x000 DE_CTRL

默认值：0x00000000			DE 控制 （DE Control）
位域	类型	默认值	描述
31:1	–	–	–
2	R/W	0x0	CCM_CTRLCCM 开关控制 • 0：关闭 • 1：开启
1	R/W	0x0	GAMMA_CTRLGamma 开关控制 • 0：关闭 • 1：开启
0	R/W	0x0	DITHER_ENDither 开关控制 • 0：关闭 Dither • 1：打开 Dither 当颜色输出深度寄存器设置的输出小于 8 bits 的时候打开 Dither 功能，Dither 功能有效。

9.1.5.2. 0x004 DE_MODE_SELECT

默认值：0x00000000			DE 模式选择 （DE Mode Select）
位域	类型	默认值	描述
31:11	–	–	–
10:8	R/W	0x0	COLOR_BAR_MODE • 0：color bar 第一个竖条颜色为 0x000000 • 1：color bar 第一个竖条颜色为 0x0000FF • 2：color bar 第一个竖条颜色为 0x00FF00 • 3：color bar 第一个竖条颜色为 0x00FFFF • 4：color bar 第一个竖条颜色为 0xFF0000 • 5：color bar 第一个竖条颜色为 0xFF00FF • 6：color bar 第一个竖条颜色为 0xFFFF00 • 7：color bar 第一个竖条颜色为 0xFFFFFF 当打开 color bar 模式时，可以选择 color bar 第一个竖条的颜色值。
7:1	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DE 模式选择（DE Mode Select）
位域	类型	默认值	描述
0	R/W	0x0	MODE_SELECT 模式选择 • 0：nomal mode 正常模式 • 1：color bar 彩色条纹模式 Nomal mode 模式是 DE 的默认处理模式，从 memory 读取数据，完成图层叠加后，然后通过 timing 接口输出。Color bar 模式不需要读取外部 memory 的数据，由 DE 内部生成一幅 RGB 的彩色条纹图像，通过 timing 接口或者回写接口输出，主要用来 debug。

9.1.5.3. 0x008 DE_CONFIG_UPDATE

默认值：0x00000000			DE 配置更新（DE Config Update）
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	CONFIG_UPDATE 配置更新控制 • 0：配置不更新 • 1：配置准备好更新 软件写 1 后，表示 preload register 配置信息已经准备好，允许硬件更新 preload register 配置信息到 shadow register。当硬件完成更新后，自动清零。当软件写 1 后，软件也可以在任意时刻写 0，由硬件来保证对此控制阈的操作是原子操作

9.1.5.4. 0x00C OUTPUT_COLOR_DEPTH

默认值：0x00000000			输出颜色深度（Output Color Depth）
位域	类型	默认值	描述
31:18	–	–	–
17:16	R/W	0x0	R_DEPTHR 分量颜色深度 • 0：8 bits • 1：6 bits • 2：5 bits • 3：保留 当输出为 6 bits 或者 5 bits 时，可以打开 Dither 功能，使图像更平滑，否则直接丢弃低位 bit(s)。
15:10	–	–	–
9:8	R/W	0x0	G_DEPTHG 分量颜色深度 • 0：8 bit • 1：6 bit

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输出颜色深度（Output Color Depth）
位域	类型	默认值	描述
			• 2：5 bit • 3：保留 当输出为 6 bits 或者 5 bits 时，可以打开 Dither 功能，使图像更平滑，否则直接丢弃低位 bit(s)。
7:2	–	–	–
1:0	R/W	0x0	B_DEPTHB 分量颜色深度 • 0：8 bit • 1：6 bit • 2：5 bit • 3：保留 当输出为 6 bits 或者 5 bits 时，可以打开 Dither 功能，使图像更平滑，否则直接丢弃低位 bit(s)。

9.1.5.5. 0x010 DE_VER_ID

默认值：0x00000101			DE 版本（DE Version ID）
位域	类型	默认值	描述
31:16	R0	–	DE_PATCH_ID 修订号
15:0	RO	0x00000101	DE_VER_ID[15:8]为主版本号，[7:0]为子版本号，V1.1

9.1.5.6. 0x014 DITHER_RAND_SEED

默认值：0x00000100			Dither 随机种子（Dither Rand Seed）
位域	类型	默认值	描述
31	R/W	0x0	RAND_DITHER_EN • 0：随机 Dither 关闭，RAND_DITHER_EN 无效 • 1：随机 Dither 打开，即打开随机 Dither 功能，误差扩散 Dither 的模板随机选择。 当 DITHER_EN 为 1 的时候，可以选择打开随机 Dither 功能，当选择随机 Dither 的时候，误差扩散 Dither 的模板随机选择。当 EN 为 0 的时候，RAND_DITHER_EN 无效。
30:28	–	–	–
27	R/W	0x0	RAND_TEMPORAL_DITHER_EN • 0：时域随机 Dither 关闭 • 1：时域随机 Dither 打开 当 RAND_DITHER_EN 关闭时，RAND_TEMPORAL_DITHER_EN 无效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000100			Dither 随机种子（Dither Rand Seed）
位域	类型	默认值	描述
26:24	–	–	–
23:0	R/W	0x100	RAND_DITHER_SEED 当选择随机 Dither 时，需要设置位宽为 24 bits 的随机种子。

9.1.5.7. 0x018 DITHER_RAND_MASK_BITS

默认值：0x00E10000			Dither 随机掩码（Dither Rand Mask Bits）
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0xE10000	DITHER_MASK_BITS 当选择随机 Dither 时，需要设置位宽为 24 bits 的 Bits。

9.1.5.8. 0x020 VIDEO_LAYER_CTRL

默认值：0x00000000			Video 图层控制（Video Layer Control）
位域	类型	默认值	描述
31:15	–	–	–
14:8	R/W	0x0	FORMAT 像素格式 • 0x00: ARGB 8–8–8–8 • 0x01: ABGR 8–8–8–8 • 0x02: RGBA 8–8–8–8 • 0x03: BGRA 8–8–8–8 • 0x04: XRGB 8–8–8–8 • 0x05: XBGR 8–8–8–8 • 0x06: RGBX 8–8–8–8 • 0x07: BGRX 8–8–8–8 • 0x08: RGB 8–8–8 • 0x09: BGR 8–8–8 • 0x0A: ARGB 1–5–5–5 • 0x0B: ABGR 1–5–5–5 • 0x0C: RGBA 5–5–5–1 • 0x0D: BGRA 5–5–5–1 • 0x0E: RGB 5–6–5 • 0x0F: BGR 5–6–5

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Video 图层控制 （Video Layer Control）
位域	类型	默认值	描述
			• 0x10: ARGB 4–4–4–4 • 0x11: ABGR 4–4–4–4 • 0x12: RGBA 4–4–4–4 • 0x13: BGRA 4–4–4–4 • 0x20: reserved • 0x21: NV12 • 0x22: NV21 • 0x23: reserved • 0x24: NV16 • 0x25: NV61 • 0x26: YUYV • 0x27: YVYU • 0x28: UYVY • 0x29: VYUY • 0x2a: YUV400
7:1	–	–	–
0	R/W	0x0	EN 图层使能控制 • 0：关闭 • 1：开启

9.1.5.9. 0x024 VIDEO_LAYER_INPUT_SIZE

默认值：0x00000000			Video 图层输入宽高 （Video Layer Input Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	INPUT_HEIGHT 图层高度
15:13	–	–	–
12:0	R/W	0x0	INPUT_WIDTH

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Video 图层输入宽高（Video Layer Input Size）
位域	类型	默认值	描述
			图层宽度

9.1.5.10. 0x030 VIDEO_LAYER_STRIDE

默认值：0x00000000			Video 图层行对齐（Video Layer Stride）
位域	类型	默认值	描述
31:16	R/W	0x0	PLANE1_STRIDE Plane1 行对齐宽度，需要 8 bytes 对齐
15:0	R/W	0x0	PLANE0_STRIDE Plane0 行对齐宽度，需要 8 bytes 对齐

9.1.5.11. 0x040 VIDEO_LAYER_ADDR0

默认值：0x00000000			Video 图层地址 0（Video Layer Address0）
位域	类型	默认值	描述
31:0	R/W	0x0	ADDR0 Video 图层 plane0 地址

9.1.5.12. 0x044 VIDEO_LAYER_ADDR1

默认值：0x00000000			Video 图层地址 1（Video Layer Address1）
位域	类型	默认值	描述
31:0	R/W	0x0	ADDR1 Video 图层 plane1 地址

9.1.5.13. 0x070 VIDEO_LAYER_CSC0_COEF0

默认值：0x000004a8			Video 图层 CSC0 系数 0（Video Layer CSC0 COEF0）
位域	类型	默认值	描述
31:13	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000004a8			Video 图层 CSC0 系数 0（Video Layer CSC0 COEF0）
位域	类型	默认值	描述
12:0	R/W	0x04a8	COEF0 YUV 转 RGB 系数 COEF0 = coef0 * 1024

9.1.5.14. 0x074 VIDEO_LAYER_CSC0_COEF1

默认值：0x00000000			Video 图层 CSC0 系数 1（Video Layer CSC0 COEF1）
位域	类型	默认值	描述
31:13	–	–	–
12:0	R/W	0x0	COEF1 YUV 转 RGB 系数 COEF1 = coef1 * 1024

9.1.5.15. 0x078 VIDEO_LAYER_CSC0_COEF2

默认值：0x00000662			Video 图层 CSC0 系数 2（Video Layer CSC0 COEF2）
位域	类型	默认值	描述
31:13	–	–	–
12:0	R/W	0x0662	COEF2 YUV 转 RGB 系数 COEF2 = coef2 * 1024

9.1.5.16. 0x07C VIDEO_LAYER_CSC0_COEF3

默认值：0x00003212			Video 图层 CSC0 系数 3（Video Layer CSC0 COEF3）
位域	类型	默认值	描述
31:14	–	–	–
13:0	R/W	0x3212	COEF3 YUV 转 RGB 系数 COEF3 = coef3 * 16

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.17. 0x080 VIDEO_LAYER_CSC0_COEF4

默认值：0x000004a8			Video 图层 CSC0 系数 4（Video Layer CSC0 COEF4）
位域	类型	默认值	描述
31:13	–	–	–
12:0	R/W	0x04a8	COEF4 YUV 转 RGB 系数 COEF4 = coef4 * 1024

9.1.5.18. 0x084 VIDEO_LAYER_CSC0_COEF5

默认值：0x00001e70			Video 图层 CSC0 系数 5（Video Layer CSC0 COEF5）
位域	类型	默认值	描述
31:13	–	–	–
12:0	R/W	0x1e70	COEF5 YUV 转 RGB 系数 COEF5 = coef5 * 1024

9.1.5.19. 0x088 VIDEO_LAYER_CSC0_COEF6

默认值：0x00001cc0			Video 图层 CSC0 系数 6（Video Layer CSC0 COEF6）
位域	类型	默认值	描述
31:13	–	–	–
12:0	R/W	0x1cc0	COEF6 YUV 转 RGB 系数 COEF6 = coef6 * 1024

9.1.5.20. 0x08C VIDEO_LAYER_CSC0_COEF7

默认值：0x0000087a			Video 图层 CSC0 系数 7（Video Layer CSC0 COEF7）
位域	类型	默认值	描述
31:14	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000087a			Video 图层 CSC0 系数 7（Video Layer CSC0 COEF7）
位域	类型	默认值	描述
13:0	R/W	0x087a	COEF7 YUV 转 RGB 系数 COEF7 = coef7 * 16

9.1.5.21. 0x090 VIDEO_LAYER_CSC0_COEF8

默认值：0x000004a8			Video 图层 CSC0 系数 8（Video Layer CSC0 COEF8）
位域	类型	默认值	描述
31:13	–	–	–
12:0	R/W	0x04a8	COEF8 YUV 转 RGB 系数 COEF8 = coef8 * 1024

9.1.5.22. 0x094 VIDEO_LAYER_CSC0_COEF9

默认值：0x00000811			Video 图层 CSC0 系数 9（Video Layer CSC0 COEF9）
位域	类型	默认值	描述
31:13	–	–	–
12:0	R/W	0x0811	COEF9 YUV 转 RGB 系数 COEF9 = coef9 * 1024

9.1.5.23. 0x098 VIDEO_LAYER_CSC0_COEF10

默认值：0x00000000			Video 图层 CSC0 系数 10（Video Layer CSC0 COEF10）
位域	类型	默认值	描述
31:13	–	–	–
12:0	R/W	0x0	COEF10 YUV 转 RGB 系数 COEF10 = coef10 * 1024

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.24. 0x09C VIDEO_LAYER_CSC0_COEF11

默认值：0x00002eb4			Video 图层 CSC0 系数 11（Video Layer CSC0 COEF11）
位域	类型	默认值	描述
31:14	–	–	–
13:0	R/W	0x2eb4	COEF11 YUV 转 RGB 系数 COEF11 = coef11 * 16

9.1.5.25. 0x0A0 UI_LAYER_CTRL

默认值：0x00000000			UI 图层控制 （UI Layer Control）
位域	类型	默认值	描述
31:24	R/W	0x0	G_ALPHA 图层全局 alpha 值 当 alpha 模式为全局 alpha 时，整个图层的 alpha 采用统一的全局 alpha。全局 alpha 的取值范围为 0~255。
23:22	R/W	0x0	ALPHA_MODE Alpha 模式 • 0：pixels alpha 模式。 当不存在 pixels alpha 时，默认 pixels alpha 值为 255，输入 Alpha 值为 pixels alpha • 1：全局 alpha 模式 输入 alpha 的值 为 G_ALPHA • 2:混合 alpha 模式 输入 alpha 为 pixels alpha * G_ALPHA/255
21	R/W	0x0	BG_BLEND_EN • 0：不允许 UI 和背景叠加 • 1：允许 UI 和背景叠加
20:15	–	–	–
14:8	R/W	0x0	INPUT_FORMAT 像素格式 • 0x00: ARGB 8–8–8–8 • 0x01: ABGR 8–8–8–8

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UI 图层控制（UI Layer Control）
位域	类型	默认值	描述
			• 0x02: RGBA 8–8–8–8 • 0x03: BGRA 8–8–8–8 • 0x04: XRGB 8–8–8–8 • 0x05: XBGR 8–8–8–8 • 0x06: RGBX 8–8–8–8 • 0x07: BGRX 8–8–8–8 • 0x08: RGB 8–8–8 • 0x09: BGR 8–8–8 • 0x0A: ARGB 1–5–5–5 • 0x0B: ABGR 1–5–5–5 • 0x0C: RGBA 5–5–5–1 • 0x0D: BGRA 5–5–5–1 • 0x0E: RGB 5–6–5 • 0x0F: BGR 5–6–5 • 0x10: ARGB 4–4–4–4 • 0x11: ABGR 4–4–4–4 • 0x12: RGBA 4–4–4–4 • 0x13: BGRA 4–4–4–4
7:3	–	–	–
2	R/W	0x0	ALPHA_EN Alpha 控制开关 • 0：关闭 不进行 alpha 叠加，UI 图层的覆盖区域显示 UI 图层图像。 • 1：开启 UI 图层和 Video 图层的重叠区域进行 Alpha 混合叠加。如果 BG_BLEND_EN 标记为 1，UI 图层和 Blending 背景的重叠区域也进行 Alpha 混合叠加。
1	R/W	0x0	COLOR_KEY_EN Color Key 控制开关 • 0：关闭 如关闭，UI 图层和 Video 图层的重叠区域显示 UI 图层的画面。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UI 图层控制 （UI Layer Control ）
位域	类型	默认值	描述
			◦ 如果 BG_BLEND_EN 标记为 1，UI 图层和 Blending 背景的重叠区域也进行 Color Key 混合叠加。 ◦ 如果 Color Key 和 Alpha 控制开关同时打开，优先进行 Color Key，然后进行 alpha 混合。 • 1：开启 如开启，在 UI 图层和 Video 图层的重叠区域，UI 图层进行 Color Key 匹配： ◦ 如果匹配成功，重叠区域显示 Video 图层图像。 ◦ 如果匹配不成功，显示 UI 图层图像。
0	R/W	0x0	EN 图层使能控制 • 0：关闭 • 1：开启

9.1.5.26. 0x0A4 UI_LAYER_INPUT_SIZE

默认值：0x00000000			UI 图层宽高 （UI Layer Size ）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	LAYER_HEIGHT 图层输入高度
15:13	–	–	–
12:0	R/W	0x0	LAYER _WIDTH 图层输入宽度

9.1.5.27. 0x0A8 UI_LAYER_BG_COLOR

默认值：0x00000000			UI 图层背景色 （UI Layer Backgroud Color ）
位域	类型	默认值	描述
31:24	R/W	0x0	ALPHA_VALUE 透明度分量
23:16	R/W	0x0	R_VALUE 红色分量
15:8	R/W	0x0	G_VALUE 绿色分量
7:0	R/W	0x0	B_VALUE 蓝色分量

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.28. 0x0AC UI_LAYER_COLOR_KEY

默认值：0x00000000			UI 图层 Key（UI Layer Color Key）
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	R_VALUE Color Key 功能打开时和 UI 图层像素进行匹配的红色值
15:8	R/W	0x0	G_VALUE Color Key 功能打开时和 UI 图层像素进行匹配的绿色值
7:0	R/W	0x0	B_VALUE Color Key 功能打开时和 UI 图层像素进行匹配的蓝色值

9.1.5.29. 0x0B0 UI_LAYER_RECT_CTRL

默认值：0x00000000			UI 矩形区控制 （UI Layer Rectangle Control）
位域	类型	默认值	描述
31:24	–	–	–
3	R/W	0x0	RECT_EN_3 矩形区域 3 开关控制 • 0：关闭 • 1：开启
2	R/W	0x0	RECT_EN_2 矩形区域 2 开关控制 • 0：关闭 • 1：开启
1	R/W	0x0	RECT_EN_1 矩形区域 1 开关控制 • 0：关闭 • 1：开启
0	R/W	0x0	RECT_EN_0 矩形区域 0 开关控制 • 0：关闭 • 1：开启

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.30. 0x0B4 UI_LAYER_PALETTE_ADDR

默认值：0x00000000			UI 图层调色板地址（UI Layer Palette Address）
位域	类型	默认值	描述
31:7	R/W	0x0	PALETTE_ADDR[31:7]UI 图层调色板地址调色板空间的大小为 1K bytes，按照索引顺序排列，包含 A、R、G 和 B 四个通道，总共可以索引 256 色。
6:0	RO	0x00	调色板地址低 7 bits 固定为 0。

9.1.5.31. 0x0C0+N*0x10(N=0:3) UI_RECT_INPUT_SIZE

默认值：0x00000000			UI 矩形区输入宽高（UI Rectangle Input Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	INPUT_HEIGHT 图层输入高度
15:13	–	–	–
12:0	R/W	0x0	INPUT _WIDTH 图层输入宽度

9.1.5.32. 0x0C4+N*0x10(N=0:3) UI_RECT_OFFSET

默认值：0x00000000			UI 矩形区偏移（UI Rectangle Offset）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	Y_OFFSET 垂直偏移
15:13	–	–	–
12:0	R/W	0x0	X_OFFSET 水平偏移

9.1.5.33. 0x0C8+N*0x10(N=0:3) UI_RECT_STRIDE

默认值：0x00000000			UI 矩形区行对齐（UI Rectangle Stride）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	STRIDE 矩形区 memory 行对齐宽度，需要 8 bytes 对齐。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.34. 0x0CC+N*0x10(N=0:3) UI_RECT_ADDR

默认值：0x00000000			UI 矩形区地址（UI Rectangle Address）
位域	类型	默认值	描述
31:0	R/W	0x0	ADDR 矩形区地址

9.1.5.35. 0x100 BLENDING_BG_COLOR

默认值：0x00000000			Blending 背景颜色（Blending BackGround Color）
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	PIXELS_R 背景颜色 Red 分量
15:8	R/W	0x0	PIXELS_G 背景颜色 Green 分量
7:0	R/W	0x0	PIXELS_B 背景颜色 Blue 分量

9.1.5.36. 0x104 BLENDING_OUTPUT_SIZE

默认值：0x00000000			Blending 输出宽高（Blending Output Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	OUT_HEIGHT 输出高度
15:13	–	–	–
12:0	R/W	0x0	OUT_WIDTH 输出宽度

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.37. 0x10C UI_LAYER_OFFSET

默认值：0x00000000			Blending UI 图层坐标偏移（UI Layer Offset）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	Y_OFFSET 垂直偏移
15:13	–	–	–
12:0	R/W	0x0	X_OFFSET 水平偏移

9.1.5.38. 0x114 VIDEO_LAYER_OFFSET

默认值：0x00000000			Blending Video 图层坐标偏移（Video Layer Offset）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	Y_OFFSET 垂直偏移
15:13	–	–	–
12:0	R/W	0x0	X_OFFSET 水平偏移

9.1.5.39. 0x120 VIDEO_SCALER0_CTRL

默认值：0x00000000			Scaler0 控制（Scaler0 Control）
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	SCALE0_EN 使能控制 • 0：关闭 • 1：开启

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.40. 0x120 VIDEO_SCALER0_CTRL

默认值：0x00000000			Scaler0 控制（Scaler0 Control）
位域	类型	默认值	描述
31:1	–	–	–
7	R/W	0x0	CH1_V_COEF_SELECT Channel 1 垂直滤波系数选择 当 scaler 采用多相位滤波算法的时候用来选择不同的系数表来源。可以选择内置系数或者查表。 • 0：内置系数 选择内置系数，scaler 采用芯片内部的 scaler 系数，不需要软件再配置 scaler 系数表。 • 1：查表 选择查表，则需要软件配置 scaler 系数表。
0	R/W	0x0	EN Scaler0 使能控制 • 0：关闭 • 1：开启

9.1.5.41. 0x130 SCALER_CH0_INPUT_SIZE

默认值：0x00000000			Scaler0 Chan0 输入宽高（Scaler0 Ch0 Input Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	INPUT_HEIGHT Channel 0 输入高度
15:13	–	–	–
12:0	R/W	0x0	INPUT_WIDTH Channel 0 输入宽度

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.42. 0x134 SCALER_CH0_OUTPUT_SIZE

默认值：0x00000000			Scaler0 Chan0 输出宽高（Scaler0 Ch0 Output Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	OUTPUT_HEIGHT Channel 0 输出高度
15:13	–	–	–
12:0	R/W	0x0	OUTPUT_WIDTH Channel 0 输出宽度

9.1.5.43. 0x138 SCALER0_CH0_H_INIT_PHASE

默认值：0x00000000			Scaler0 Chan0 水平初始相位（Scaler0 Ch0 H Init Phase）
位域	类型	默认值	描述
31:20	–	–	–
19:16	R/W	0x0	H_INIT_PHASE_INT 水平初始相位整数部分
15:0	R/W	0x0	H_INIT_PHASE_FRAC 水平初始相位小数部分

9.1.5.44. 0x13C SCALER0_CH0_H_RATIO

默认值：0x00000000			Scaler0 Chan0 水平缩放比例（Scaler0 Ch0 H Ratio）
位域	类型	默认值	描述
31:21	–	–	–
20:16	R/W	0x0	H_RATIO_INIT 水平缩放比例整数部分
15:0	R/W	0x0	H_RATIO_FRAC 水平缩放比例小数部分

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.45. 0x140 SCALER0_CH0_V_INIT_PHASE

默认值：0x00000000			Scaler0 Chan0 垂直初始相位（Scaler0 Ch0 V Init Phase）
位域	类型	默认值	描述
31:20	–	–	–
19:16	R/W	0x0	V_INIT_PHASE_INIT 垂直初始相位整数部分
15:0	R/W	0x0	V_INIT_PHASE_FRAC 垂直初始相位小数部分

9.1.5.46. 0x144 SCALER0_CH0_V_RATIO

默认值：0x00000000			Scaler0 Chan0 垂直缩放比例（Scaler0 Ch0 V Ratio）
位域	类型	默认值	描述
31:21	–	–	–
20:16	R/W	0x0	V_RATIO_INIT 垂直缩放比例整数部分
15:0	R/W	0x0	V_RATIO_FRAC 垂直缩放比例小数部分

9.1.5.47. 0x150 SCALER0_CH1_INPUT_SIZE

默认值：0x00000000			Scaler0 Chan1 输入宽高（Scaler0 Ch1 Input Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	INPUT_HEIGHT Channel 1 输入高度
15:13	–	–	–
12:0	R/W	0x0	INPUT_WIDTH Channel 1 输入宽度

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.48. 0x154 SCALER0_CH1_OUTPUT_SIZE

默认值：0x00000000			Scaler0 Chan1 输出宽高（Scaler0 Ch1 Output Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	OUTPUT_HEIGHT Channel 1 输出高度
15:13	–	–	–
12:0	R/W	0x0	OUTPUT_WIDTH Channel 1 输出宽度

9.1.5.49. 0x158 SCALER0_CH1_H_INIT_PHASE

默认值：0x00000000			Scaler0 Chan1 水平初始相位（Scaler0 Ch1 H Init Phase）
位域	类型	默认值	描述
31:20	–	–	–
19:16	R/W	0x0	H_INIT_PHASE_INIT 垂直初始相位整数部分
15:0	R/W	0x0	H_INIT_PHASE_FRAC 垂直初始相位小数部分

9.1.5.50. 0x15C SCALER0_CH1_H_RATIO

默认值：0x00000000			Scaler0 Chan1 水平缩放比例（Scaler0 Ch1 H Ratio）
位域	类型	默认值	描述
31:21	–	–	–
20:16	R/W	0x0	H_RATIO_INIT 水平缩放比例整数部分
15:0	R/W	0x0	H_RATIO_FRAC 水平缩放比例小数部分

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.51. 0x160 SCALER0_CH1_V_INIT_PHASE

默认值：0x00000000			Scaler0 Chan1 垂直初始相位（Scaler0 Ch1 V Init Phase）
位域	类型	默认值	描述
31:20	–	–	–
19:16	R/W	0x0	V_INIT_PHASE_INIT 垂直初始相位整数部分
15:0	R/W	0x0	V_INIT_PHASE_FRAC 垂直初始相位小数部分

9.1.5.52. 0x164 SCALER0_CH1_V_RATIO

默认值：0x00000000			Scaler0 Chan1 垂直缩放比例（Scaler0 Ch1 V Ratio）
位域	类型	默认值	描述
31:21	–	–	–
20:16	R/W	0x0	V_RATIO_INIT 垂直缩放比例整数部分
15:0	R/W	0x0	V_RATIO_FRAC 垂直缩放比例小数部分

9.1.5.53. 0x170 CRC_CTRL

默认值：0x00000000			回写控制（CRC Control）
位域	类型	默认值	描述
31	R/W	0x0	CRC_EN • 0：关闭 CRC 校验功能 • 1：打开 CRC 校验功能
30:17	–	–	–
16	R/W	0x0	SOFT_RESET_EN • 0：关闭软复位 • 1：开启软复位
15:0	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.54. 0x194 CRC_CHECK

默认值：0x00000000			CRC 校验（CRC Check）
位域	类型	默认值	描述
31:0	R/W	0x0	CRC_CHECK 打开 CRC 校验功能后，在帧结束后可以查看到 CRC 校验值。

9.1.5.55. 0x198 INPUT_ID

默认值：0x00000000			输入 ID（Input ID）
位域	类型	默认值	描述
31:0	R/W	0x0	INPUT_ID 输入 ID 寄存器

9.1.5.56. 0x19C OUTPUT_ID

默认值：0x00000000			输出 ID（Output ID）
位域	类型	默认值	描述
31:0	R/W	0x0	OUTPUT_ID 输出 ID 寄存器

9.1.5.57. 0x1D0 TIMING_CTRL

默认值：0x0000FF00			Timing 控制（Timing Control）
位域	类型	默认值	描述
31:24	–	–	–
23:8	R/W	0xFF	TE 脉冲宽度
7:6	–	–	–
5:4	R/W	0x0	DE 模式 • 0：连续模式 • 1：单帧模式 • 2：自动单帧模式。自动单帧模式需要配置，TE 脉冲宽度 • 3：reserved
3:1	–	–	–
0	R/W	0x0	TIMING_EN • 0：关闭时序输出 • 1：开启时序输出

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.58. 0x1D4 TIMING_INT

默认值：0x00000000			Timing 中断（Timing Interrupt）
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x0	SF_END_INT TE 中断 • 0：关闭 • 1：开启
7:4	–	–	–
3	R/W	0x0	CFG_DONE_INT 配置完成中断 • 0：关闭 • 1：开启
2	R/W	0x0	UNDERFLOW_INT 读取数据下溢中断 • 0：关闭 • 1：开启
1	R/W	0x0	LINE_INT 行中断 • 0：关闭 • 1：开启
0	R/W	0x0	V_BLANK_INT 垂直消隐中断 • 0：关闭 • 1：开启

9.1.5.59. 0x1D8 TIMING_INT_STATUS

默认值：0x00000000			Timing 中断状态（Timing Interrupt Status）
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x0	CFG_DONE_STATUS 配置完成中断状态

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Timing 中断状态（Timing Interrupt Status）
位域	类型	默认值	描述
			• 0：配置未完成 • 1：配置完成
2	R/W1C	0x0	UNDERFLOW_FLAG 读取数据下溢标记 • 0：未溢出 • 1：溢出
1	R/W1C	0x0	LINE_FLAG 行中断状态标记 • 0：未到所设置行 • 1：到达所设置行
0	R/W1C	0x0	V_BLANK_FLAG 垂直消隐中断状态 • 0：未到达垂直消隐区 • 1：已到达垂直消隐区

9.1.5.60. 0x1DC TIMING_LINE_SET

默认值：0x00020000			Timing 行数设置（Timing Line Set）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x2	PREFETCH_LINE 预取行数
15:13	–	–	–
12:0	R/W	0x0	LINE_NUM 行中断行数

9.1.5.61. 0x1E0 TIMING_ACTIVE_SIZE

默认值：0x00000000			Timing 有效宽高（Timing Active Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	ACTIVE_H

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Timing 有效宽高（Timing Active Size）
位域	类型	默认值	描述
			有效高度
15:13	–	–	–
12:0	R/W	0x0	ACTIVE_W 有效宽度

9.1.5.62. 0x1E4 TIMING_H_PORCH

默认值：0x00000000			Timing Horizontal Porch（Timing Horizontal Porch）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	H_B_PORCH 水平后肩
15:13	–	–	–
12:0	R/W	0x0	H_F_PORCH 水平前肩

9.1.5.63. 0x1E8 TIMING_V_PORCH

默认值：0x00000000			Timing Vertical Porch（Timing Vertical Porch）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	V_B_PORCH 垂直后肩
15:13	–	–	–
12:0	R/W	0x0	V_F_PORCH 垂直前肩

9.1.5.64. 0x1EC TIMING_SYNC_PULSE

默认值：0x00000000			Timing 同步脉冲（Timing Sync Pulse）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	V_SYNC_WIDTH 垂直同步脉冲宽度
15:13	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Timing 同步脉冲（Timing Sync Pulse）
位域	类型	默认值	描述
12:0	R/W	0x0	H_SYNC_WIDTH 水平同步脉冲宽度

9.1.5.65. 0x1F0 TIMING_POL_SET

默认值：0x00000000			Timing 极性配置（Timing Polarization Set）
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	V_SYNC_POL 垂直同步脉冲极性 • 0：负极 • 1：正极
0	R/W	0x0	H_SYNC_POL 水平同步脉冲极性 • 0：负极 • 1：正极

9.1.5.66. 0x880 QOS_V_P0

默认值：0x00000000			QOS Video Plane0（QOS_V_P0）
位域	类型	默认值	描述
31:28	R/W	0x0	DMAR_QOS_GREEN
27:26	–	–	–
25:16	R/W	0x0	DMAR_QOS_HIGH RGB/YUV: 0 – 127
15:12	R/W	–	DMAR_QOS_RED
11:10	–	–	–
9:0	R/W	0x0	DMAR_QOS_LOW RGB/YUV: 0 – 127

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.67. 0x884 QOS_V_P1

默认值：0x00000000			QOS Video Plane1（QOS_V_P1）
位域	类型	默认值	描述
31:28	R/W	0x0	DMAR_QOS_GREEN
27:26	–	–	–
25:16	R/W	0x0	DMAR_QOS_HIGH YUV：0 – 63
15:12	R/W	0x0	DMAR_QOS_RED
11:10	–	–	–
9:0	R/W	0x0	DMAR_QOS_LOW YUV：0 – 63

9.1.5.68. 0x88C QOS_UI

默认值：0x00000000			QOS UI（QOS_UI）
位域	类型	默认值	描述
31:28	R/W	0x0	DMAR_QOS_GREEN
27:26	–	–	–
25:16	R/W	0x0	DMAR_QOS_HIGHRGB: 0 – 127RGB: 0 – 511
15:12	R/W	–	DMAR_QOS_RED
11:10	–	–	–
9:0	R/W	0x0	DMAR_QOS_LOWRGB: 0 – 127RGB: 0 – 511

9.1.5.69. 0x890 QOS_URGENT

默认值：0x00000000			QoS Urgent（QOS_URGENT）
位域	类型	默认值	描述
31:16	–	–	–
15	R/W	0x0	DMAR_URGENT_EN 0: disable 1: enable

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QoS Urgent（QOS_URGENT）
位域	类型	默认值	描述
14	R/W	0x0	ONLY_ACTIVE_REGION_EN 0: disable 1: enable
13:10	–	–	–
9:0	R/W	0x0	DMAR_URGENT_TH 0 – 127

9.1.5.70. 0x900 CCM_C00

默认值：0x00000000			CCM 系数 C00（CCM_C00）
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x000	CCM_C0012 bits 有符号数，8 bits 小数

9.1.5.71. 0x904 CCM_C01

默认值：0x00000000			CCM 系数 C01（CCM_C01）
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x000	CCM_C0112 bits 有符号数，8 bits 小数

9.1.5.72. 0x908 CCM_C02

默认值：0x00000000			CCM 系数 C02（CCM_C02）
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x000	CCM_C0212 bits 有符号数，8 bits 小数

9.1.5.73. 0x90C CCM_OFFSET0

默认值：0x00000000			CCM 偏移 OFFSET0（CCM_OFFSET0）
位域	类型	默认值	描述
31:9	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CCM 偏移 OFFSET0（CCM_OFFSET0）
位域	类型	默认值	描述
8:0	R/W	0x000	CCM_OFFSET09 bits 有符号整数

9.1.5.74. 0x910 CCM_C10

默认值：0x00000000			CCM 系数 C10（CCM_C10）
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x000	CCM_C1012 bits 有符号数，8 bits 小数

9.1.5.75. 0x914 CCM_C11

默认值：0x00000000			CCM 系数 C11（CCM_C11）
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x000	CCM_C1112 bits 有符号数，8 bits 小数

9.1.5.76. 0x918 CCM_C12

默认值：0x00000000			CCM 系数 C12（CCM_C12）
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x000	CCM_C1212 bits 有符号数，8 bits 小数

9.1.5.77. 0x91C CCM_OFFSET1

默认值：0x00000000			CCM 偏移 OFFSET1（CCM_OFFSET1）
位域	类型	默认值	描述
31:9	–	–	–
8:0	R/W	0x00	CCM_OFFSET09 bits 有符号整数

9.1.5.78. 0x920 CCM_C20

默认值：0x00000000			CCM 系数 C20（CCM_C20）
位域	类型	默认值	描述
31:12	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CCM 系数 C20（CCM_C20）
位域	类型	默认值	描述
11:0	R/W	0x000	CCM_C2012 bits 有符号数，8 bits 小数

9.1.5.79. 0x924 CCM_C21

默认值：0x00000000			CCM 系数 C21（CCM_C21）
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x000	CCM_C2112 bits 有符号数，8 bits 小数

9.1.5.80. 0x928 CCM_C22

默认值：0x00000000			CCM 系数 C22（CCM_C22）
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x000	CCM_C2212 bits 有符号数，8 bits 小数

9.1.5.81. 0x92C CCM_OFFSET2

默认值：0x00000000			CCM 偏移 OFFSET2（CCM_OFFSET2）
位域	类型	默认值	描述
31:9	–	–	–
8:0	R/W	0x00	CCM_OFFSET29 bits 有符号整数

9.1.5.82. 0x940+4*N(N=0:15) GAMMA_RED_LUT

默认值：0x00000000			Gamma 红色分量查找表（GAMMA_RED_LUT）
位域	类型	默认值	描述
31:24	R/W	0x0	RED_LUT[4*N + 3]，取值范围为 0 ~ 255
23:16	R/W	0x0	RED_LUT[4*N + 2]，取值范围为 0 ~ 255
15:8	R/W	0x0	RED_LUT[4*N + 1]，取值范围为 0 ~ 255
7:0	R/W	0x0	RED_LUT[4*N]，取值范围为 0 ~ 255

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.1.5.83. 0x980+4*N(N=0:15) GAMMA_GREEN_LUT

默认值：0x00000000			Gamma 绿色分量查找表（GAMMA_GREEN_LUT）
位域	类型	默认值	描述
31:24	R/W	0x0	GREEN_LUT[4*N + 3]，取值范围为 0 ~ 255
23:16	R/W	0x0	GREEN_LUT[4*N + 2]，取值范围为 0 ~ 255
15:8	R/W	0x0	GREEN_LUT[4*N + 1]，取值范围为 0 ~ 255
7:0	R/W	0x0	GREEN_LUT[4*N]，取值范围为 0 ~ 255

9.1.5.84. 0x9C0+4*N(N=0:15) GAMMA_BLUE_LUT

默认值：0x00000000			Gamma 绿色分量查找表（GAMMA_BLUE_LUT）
位域	类型	默认值	描述
31:24	R/W	0x0	BLUE_LUT[4*N + 3]，取值范围为 0 ~ 255
23:16	R/W	0x0	BLUE_LUT[4*N + 2]，取值范围为 0 ~ 255
15:8	R/W	0x0	BLUE_LUT[4*N + 1]，取值范围为 0 ~ 255
7:0	R/W	0x0	BLUE_LUT[4*N]，取值范围为 0 ~ 255

9.2. Graphics Engine (GE)

Graphics Engine (GE) 是用来进行 2D 图形加速的硬件模块。主要包括格式转换、旋转、镜像、 缩放、Alpha 混合、Color Key、位块搬移、Dither 等功能。

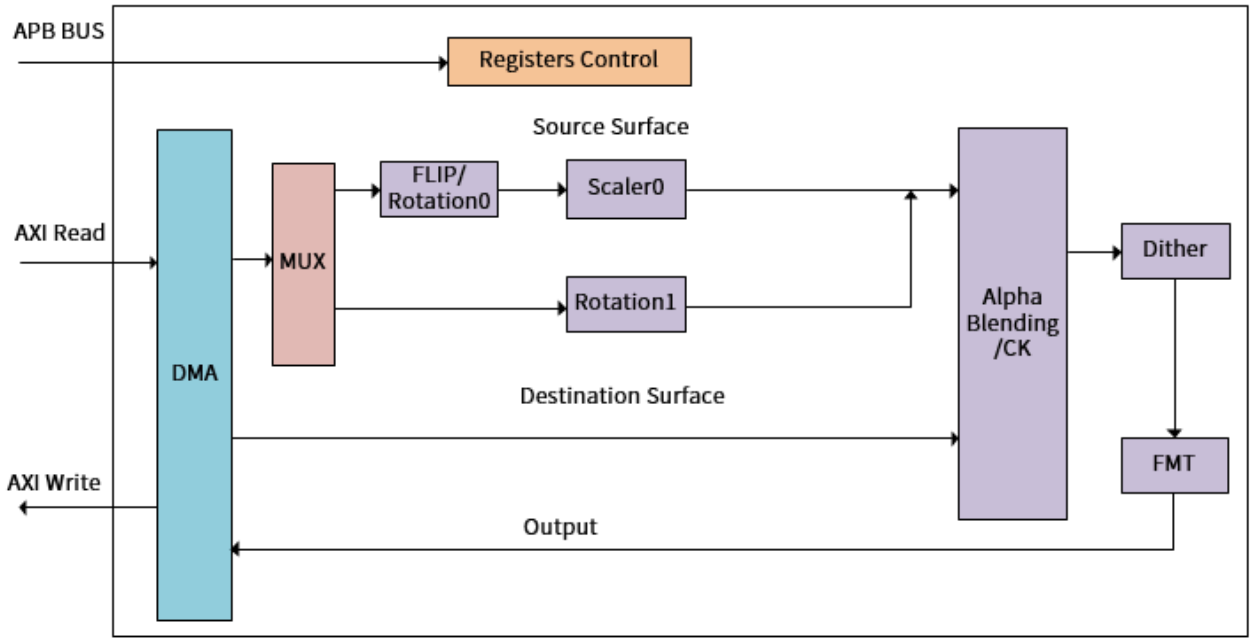
9.2.1. 特性说明

- 最大输入/输出图像大小 4096x4096
- 支持命令队列
- 支持输入输出格式：ARGB8888/ XRGB8888/ RGB888/ ARGB4444/ ARGB1555/ RGB565
- 支持水平和垂直 Flip
- 支持 90/ 180/ 270 度旋转
- 支持任意角度旋转
- 支持 scan order
- 支持 1/16x ~ 16x 缩放，采用 bilinear 滤波算法
- 支持 Porter–Duff 规则的 Alpha 混合
- 支持 Color Key

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 支持矩形填充
- 位块搬移 (bit block transfer)
- 支持误差扩散 Dither

9.2.2. 原理框图



9.2.3. 功能描述

GE 模块包含以下子模块，各模块功能描述如下：

- Flip/ Rotation0 子模块：可以进行水平镜像、垂直镜像、0/ 90/ 180/ 270 度固定角度旋转。

  水平镜像、垂直镜像和固定角度旋转三个功能可分别单独开启，也可同时开启。如果同时开启，水平镜像和垂直镜像旋转功能会在固定角度旋转功能之前生效。

- Rotation1 子模块：可以对图像进行任意角度旋转。任意角度旋转只支持 RGB 格式，不支持 YUV 格式。

  关于详细描述，可查看任意角度旋转。

- Scaler0 子模块：对特定格式的图像进行缩放。

  关于图像缩放的详细说明，可查看图像缩放。

- Porter–Duff Alpha Blending：支持选择不同的叠加系数对图像进行叠加混合。
- Dither 子模块：支持输入 ARGB8888 或者 RGB888 格式，输出 ARGB4444、RGB565、ARGB1555。打开 Dither 功能，可以使图像渐变区域更平滑。
- 格式化输出 (FMT) 子模块：对接收到的像素按照像素格式的排列要求写入 memory。

除了上述子模块支持的功能外，GE 还具有以下功能：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 基本 2D 加速操作
- 命令队列 (Command Queue)

GE 使用过程中存在一定限制约束，详情可查看限制条件。

9.2.3.1. 任意角度旋转

Rotation1 子模块可以对图像进行任意角度旋转，以图像左上角为原点，原图的旋转中心在（m, n）目标图的旋转中心在（c, d），如下图所示：

> **注：**
>
> 任意角度旋转只支持 RGB 格式，不支持 YUV 格式。

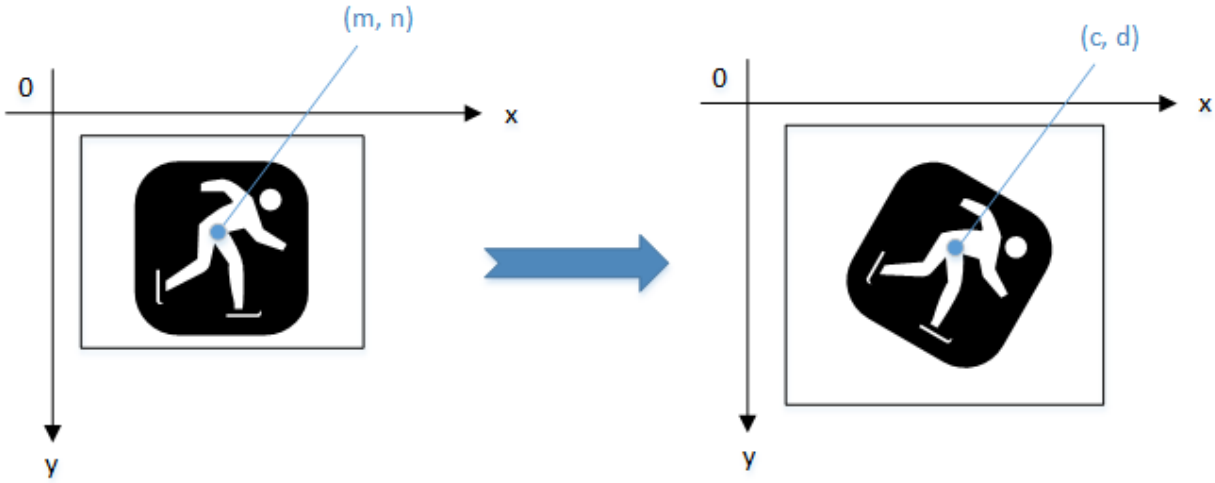


图 9–5 旋转示意图

由原图到目标图的旋转变换矩阵为：

$$\begin{bmatrix} x1 \\ y1 \\ 1 \end{bmatrix} = \begin{bmatrix} 1 & 0 & c \\ 0 & -1 & d \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} cosa & sina & 0 \\ -sina & cosa & 0 \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 & -m \\ 0 & -1 & n \\ 0 & 0 & 1 \end{bmatrix} \begin{bmatrix} x0 \\ y0 \\ 1 \end{bmatrix}$$

图 9–6 旋转公式

9.2.3.2. 图像缩放

Scaler0 子模块支持对 RGB 格式图像进行缩放，支持缩放倍数范围为 1/16 ~ 16。

9.2.3.3. Porter/Duff Alpha Blending

```
pixel = (source * fs + destination * fd),
sa = source alpha,
da = destination alpha
```


Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

序号	Blending 模式	fs	fd
0	NONE(默认)	sa	1–sa
1	CLEAR	0	0
2	SRC	1	0
3	DST	0	1
4	SRC_OVER	1	1–sa
5	DST_OVER	1–da	1
6	SRC_IN	da	0
7	DST_IN	0	sa
8	SRC_OUT	1–da	0
9	DST_OUT	0	1–sa
10	SRC_ATOP	da	1–sa
11	DST_ATOP	1–da	sa
12	XOR	1–da	1–sa
13	ADD	1	1

9.2.3.4. 基本 2D 加速操作

矩形填充和位块搬移是最基本的 2D 加速操作，其操作方法以及性能如下所示：

1. 矩形填充（Fill Rectangle）：指定内存中的一块矩形区域，并向矩形区域填充固定颜色，如下图所示：

   • Output Image Addr 为要矩形填充图像的基地址

   • 坐标 (x_offset, y_offset) 为填充区域相对于基地址的坐标偏移。

   由软件计算出坐标（x_offset，y_offset）地址 addr 配置给硬件，计算方法如下：

```
bpp: 每个像素占用的字节 (Bytes Per Pixel)
addr = output_image_addr + output_image_stride * y_offset  +  x_offset * bpp
```


Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

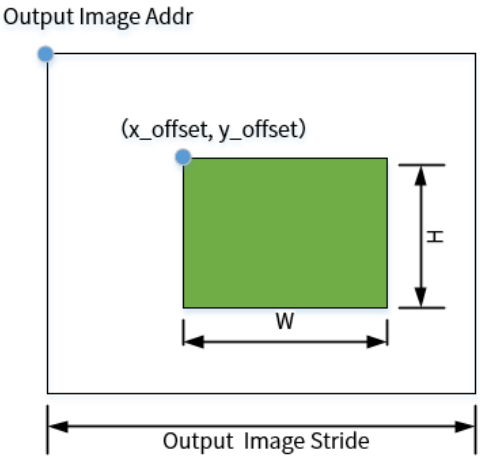


图 9–7 矩形填充

2. 位块搬移 (Bit BLT/ Stretch BLT)：把内存中源图像的一块矩形区域，搬移到目标图像中的一块矩形区域中。在位块搬移过程中，源图和目标图可以同时进行 alpha blending/CK 操作。

   a. 原图的矩形区域搬移到目标图的矩形区域中时不进行缩放（ Bit BLT ），如下图所示：

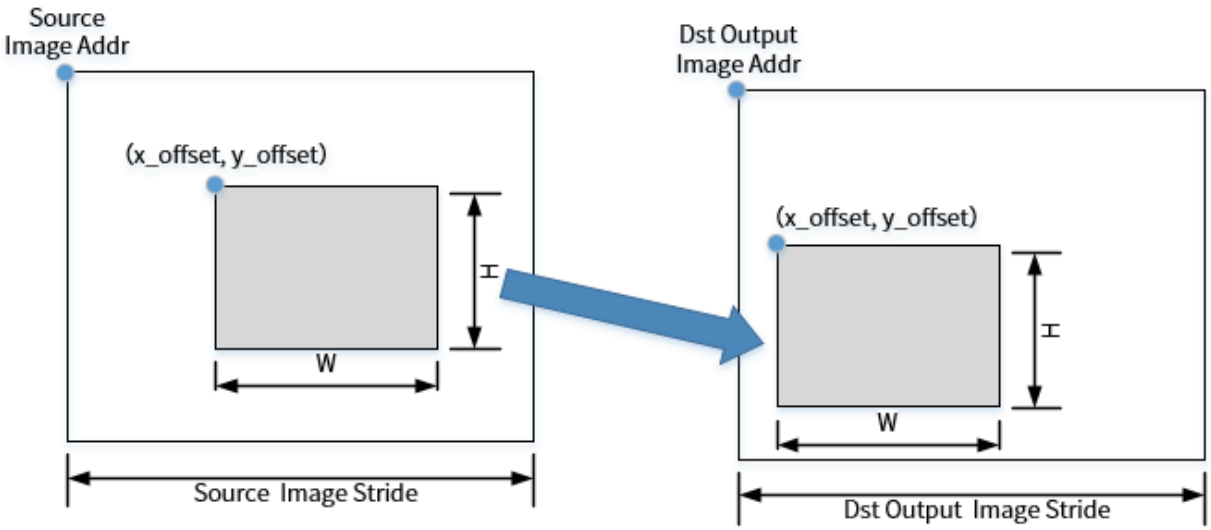


图 9–8 位图搬移

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

b. 原图的矩形区域搬移到目标图的矩形区域中同时进行放大或者缩小（Stretch BLT），如下图所示：

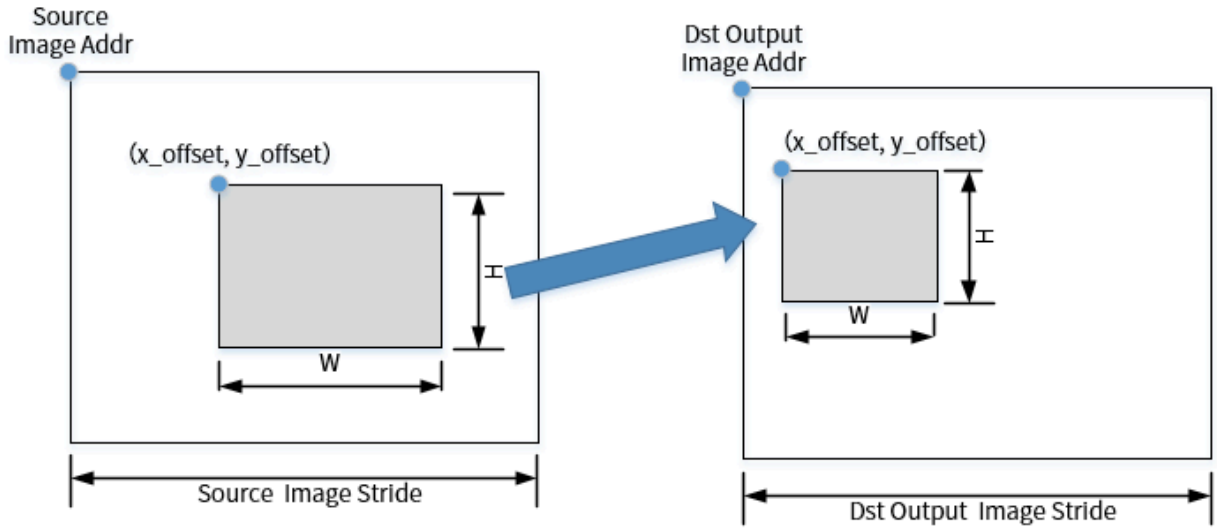


图 9–9 位图搬移同时缩放

3. 性能：GE 的最高工作频率为 150 MHz，开启不同功能的性能如下表所示。

序号	2D 加速操作	性能（关闭 Rotation1）	性能（开启 Rotation1）
0	Fill Rectanle	1 pixel/cycle	N/A
1	Blit	0.95 pixel/cycle	0.45 pixel/cycle
2	Stretch BLT	0.7 pixel/cycle	N/A

- 设 mclk 为 GE 的工作时钟，GE 的性能为 P，则每秒钟可以处理的像素个数为：pixel_num = mclk * P。
  - mclk 单位：Hz
  - p 单位： pixel/cycle
- 每一帧处理的像素个数 frame_pixel = width * height，当使用 Stretch BLT 功能时，计算输入或者输出中最大图片的像素个数。
- GE 可以处理的最大帧率 frame per second (fps) = pixel_num ÷ frame_pixel。
- 当受到系统实际带宽限制时，可以用分配给 GE 的实际带宽量来计算实际帧率。

9.2.3.5. 命令队列 (Command Queue)

命令队列 (Command Queue) 涉及以下几个关键要素：

要素	说明
Task	GE 可以执行的最小任务单元，比如一次 blit 操作、一次矩形填充。 Task 由多个 CMD Group 组成：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

要素	说明
	CMD Group 0 CMD Group 1 ..... CMD Group N Task End
Batch	软件控制 GE 的最小单位，是一系列命令的集合，可以包含一个或者多个 Task。
Command Queue	对 Batch 进行管理的命令队列，硬件通过 Command Queue 来读取控制命令。

Command Queue 功能有如下特点：

- 采用 Command Queue 时，GE 可以完成多个 Task 后， 才触发一次中断，减少系统调度开销。

  不采用 Command Queue 时，GE 每个 task 结束都要触发一次中断。
- 采用 ring buffer 方式实现。

Ring buffer 示意图如下：

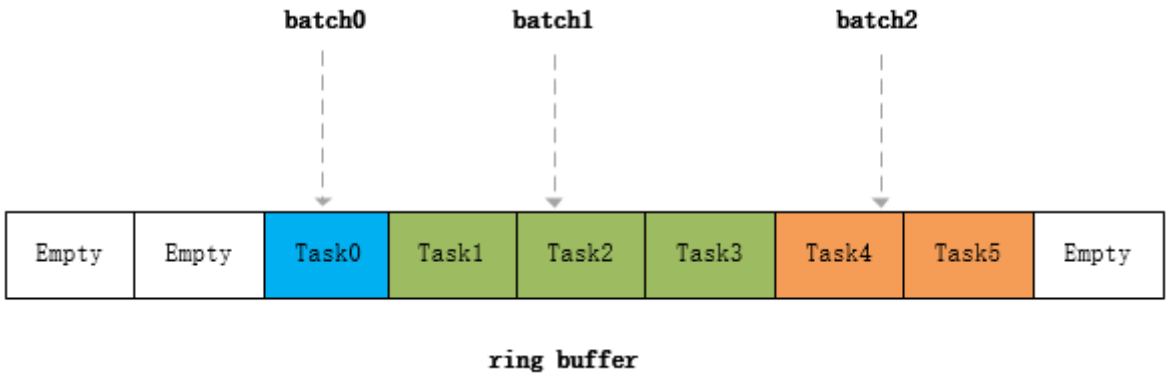


图 9–10 Ring Buffer

Ring Buffer 的工作流程如下：

1. 软件以 Batch 为单位向 CMD Ring Buffer 中写入控制命令。
2. 当控制命令写到 CMD Ring Buffer 尾部没有空间时，写地址跳到 CMD Ring Buffer 起始地址。完成此过程需要配给下列硬件信息：
   - CMD Buf Start Address：CMD Ring Buffer 的起始地址
   - CMD Buf End Address： CMD Ring Buffer 的结束地址
   - CMD Buf Address Offset：硬件读取 CMD 的地址相对于 CMD Buf Start Address 的偏移
   - CMD Buf Valid Length： 硬件读取命令的有效长度。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

假设有效长度为 length，当硬件读取长度为 length0 (length0 < length) 的命令，且 CMD 的读地址大于 CMD Buffer End Address 时，硬件会切换 CMD 读地址到 CMD Buffer Start Address，继续读取长度为 length1 的命令。此时有效长度 length 由 length0 和 length1 两部分组成，length = length0 + length1。

a. Case 0：CMD Ring Buffer 没有回绕

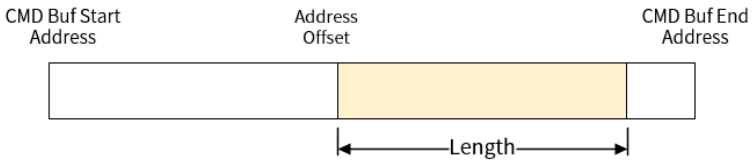


图 9–11 Ring Buf fer 无回绕

b. Case 1：CMD Ring Buffer 有回绕

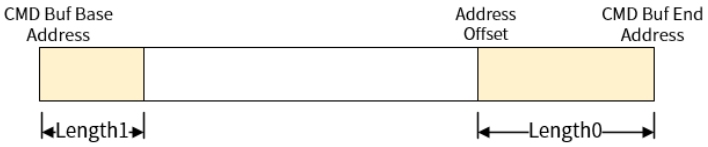


图 9–12 Ring Buf fer 有回绕

9.2.3.6. CMD Group 格式

每个 CMD Group 都由 group header 和多个 CMD 共同组成。通过 CMD Group 的方式将设置的命令和 GE 的寄存器建立起映射关系，如下表所示：

group header	4 bytes (little–endian)
CMD 0	4 bytes
……	……
CMD N	4 bytes

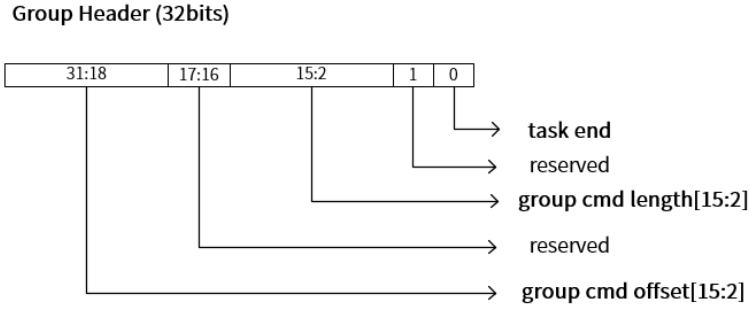


图 9–13 Group 格式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

如图所示，Group Header 结构如下：

- task end：标记为 1 时，表示当前 Group 为当前 Task 的最后一个 Group。
- group cmd length：当前 Group 命令的总长度，单位为 byte。由于长度为 4 的倍数，低位 2 bits 固定为 0。
- group cmd offset：当前 Group 设置的命令，相对于 GE 寄存器的基地址的偏移，单位为 byte。由于 offset 为 4 的倍数，低位 2 bits 固定为 0。
- CMD 0 ~ N: 由 length 和 group cmd offset 指定的 GE 寄存器的配置。

表 9–2 GE 部分功能寄存器列表

寄存器名	偏移地址	寄存器功能描述
GE_CTRL	0x000	GE 控制寄存器
GE_STATUS	0x004	GE 状态寄存器
GE_START	0x008	GE 启动寄存器
GE_RESET	0x00C	GE 复位寄存器
SRC_SURFACE_CTRL	0x010	SRC 控制寄存器
SRC_SURFACE_INPUT_SIZE	0x014	SRC 输入宽高寄存器
SRC_SURFACE_STRIDE	0x018	SRC 行对齐寄存器
SRC_SURFACE_FILL_COLOER	0x01C	SRC 颜色填充寄存器
SRC_SURFACE_ADDR0	0x020	SRC 地址 0 寄存器
–	0x024	–
–	0x028	–
–	0x02C	–
SRC_GRADIENT_A_STEP	0x030	SRC 渐变填充 Alpha 步进寄存器
SRC_GRADIENT_R_STEP	0x034	SRC 渐变填充 Red 步进寄存器
SRC_GRADIENT_G_STEP	0x038	SRC 渐变填充 Green 步进寄存器
SRC_GRADIENT_B_STEP	0x03C	SRC 渐变填充 Blue 步进寄存器

以下展示了几种不同 CMD Group 中命令和 GE 寄存器之间的映射关系示例：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

1. 如果 Group 对应 GE 的 0x010、0x014、0x018 三个寄存器，则：

   • group cmd length：0x0C

   • group cmd offset：0x10

   • task end: 0

group header	4 bytes (little-endian)	0x0010000C
CMD 0	4 bytes	映射为寄存器 0x010
CMD 1	4 bytes	映射为寄存器 0x014
CMD 2	4 bytes	映射为寄存器 0x018

2. 如果 CMD Group 对应 GE 的 0x030、0x034、0x038、0x03C 四个寄存器：

   • group cmd length：0x10

   • group cmd offset：0x30

   • task end: 0

group header	4 bytes (little-endian)	0x00300010
CMD 0	4 bytes	映射为寄存器 0x030
CMD 1	4 bytes	映射为寄存器 0x034
CMD 2	4 bytes	映射为寄存器 0x038
CMD 3	4 bytes	映射为寄存器 0x03C

3. 如果 Group 对应 GE 的 0x030、0x034、0x038、0x03C 四个寄存器，并且当前 Group 为当前 Task 最后一个 Group：

   • group cmd length：0x10

   • group cmd offset：0x30

   • task end: 1

group header	4 bytes (little-endian)	0x00300011
CMD 0	4 bytes	映射为寄存器 0x030
CMD 1	4 bytes	映射为寄存器 0x034
CMD 2	4 bytes	映射为寄存器 0x038
CMD 3	4 bytes	映射为寄存器 0x03C

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.3.7. 限制条件

- 任意角度旋转不支持 Dither，不支持 YUV 格式，并且 DST 和 OUT 地址需要一致。
- Scan order 只在 scaler、rot0、rot1 关闭的情况下开启，并且不可以开启 Dither。
- 不开启任意角度旋转支持最小 size：1x1（单位为 pixel）。
- 开启任意角度旋转支持最小 size：4x4（单位为 pixel）。
- 支持最大 size：4096x4096（单位为 pixel）。
- 颜色填充模式/渐变填充模式下，不可以开启 scaler、rot0、rot1。
- 配置 queue 的 Ring Buffer 的起始地址和总长度需要 128 bytes 对齐。
- 任意角度旋转只支持 blending，不支持 color key。
- 不支持 YUV 格式。

9.2.4. 寄存器列表

表 9–3 GE 寄存器列表

偏移	缩写	寄存器名称	章节
0x000	GE_INT_CTRL	GE 中断控制	0x000 GE_INT_CTRL
0x004	GE_STATUS	GE 状态	0x004 GE_STATUS
0x008	GE_START	GE 启动	0x008 GE_START
0x00C	GE_VER_ID	GE 版本	0x00C GE_VER_ID
0x010	SRC_SURFACE_CTRL	SRC 控制	0x010 SRC_SURFACE_CTRL
0x014	SRC_SURFACE_INPUT_SIZE	SRC 输入宽高	0x014 SRC_SURFACE_INPUT_SIZE
0x018	SRC_SURFACE_STRIDE	SRC 行对齐	0x018 SRC_SURFACE_STRIDE
0x01C	SRC_SURFACE_FILL_COLOR	SRC 颜色填充	0x01C SRC_SURFACE_FILL_COLOR
0x020	SRC_SURFACE_ADDR0	SRC 地址 0	0x020 SRC_SURFACE_ADDR0
0x030	SRC_GRADIENT_A_STEP	SRC 渐变填充 Alpha 步进	0x30 SRC_GRADIENT_A_STEP
0x034	SRC_GRADIENT_R_STEP	SRC 渐变填充 Red 步进	0x34 SRC_GRADIENT_R_STEP
0x038	SRC_GRADIENT_G_STEP	SRC 渐变填充 Green 步进	0x38 SRC_GRADIENT_G_STEP
0x03C	SRC_GRADIENT_B_STEP	SRC 渐变填充 Blue 步进	0x3C SRC_GRADIENT_B_STEP

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–3 GE 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x050	DST_SURFACE_CTRL	DST 控制	0x050 DST_SURFACE_CTRL
0x054	DST_SURFACE_INPUT_SIZE	DST 输入宽高	0x054 DST_SURFACE_INPUT_SIZE
0x058	DST_SURFACE_STRIDE	DST 行对齐	0x058 DST_SURFACE_STRIDE
0x060	DST_SURFACE_ADDR0	DST 地址 0	0x060 DST_SURFACE_ADDR0
0x070	SRC_ROT1_CENTER	SRC 旋转中心	0x070 SRC_ROT1_CENTER
0x074	SRC_ROT1_DEGREE	SRC 旋转角度	0x074 SRC_ROT1_DEGREE
0x078	DST_ROT1_CENTER	DST 旋转中心	0x078 DST_ROT1_CENTER
0x080	HW_TIMEOUT_CYCLE	硬件超时 Cycle	0x080 HW_TIMEOUT_CYCLE
0x088	HW_COUNTER	硬件执行时间计数	0x088 HW_COUNTER
0x08C	SOFT_RESET_CYCLE	软复位 Cycle	0x08C SOFT_RESET_CYCLE
0x090	BLENDING_CTRL	Blending 控制	0x90 BLENDING_CTRL
0x094	COLORKEY_MATCH_COLOR	Colorkey 匹配颜色	0x94 COLORKEY_MATCH_COLOR
0x100	OUTPUT_CTRL	DST 输出控制	0x100 OUTPUT_CTRL
0x104	OUTPUT_SIZE	DST 输出宽高	0x104 OUTPUT_SIZE
0x108	OUTPUT_STRIDE	DST 输出行对齐	0x108 OUTPUT_STRIDE
0x110	OUTPUT_ADDR0	DST 输出地址 0	0x110 OUTPUT_ADDR0
0x120	DITHER_LINE_BUF_ADDR	Dither 行缓冲地址	0x120 DITHER_LINE_BUF_ADDR
0x130	CMD_BUF_START_ADDR	CMD BUF 起始地址	0x130 CMD_BUF_START_ADDR
0x134	CMD_BUF_END_ADDR	CMD BUF 结束地址	0x134 CMD_BUF_END_ADDR
0x138	CMD_BUF_OFFSET	CMD BUF 地址偏移寄存器	0x0138 CMD_BUF_OFFSET
0x13C	CMD_BUF_VALID_LENGTH	CMD BUF 有效长度寄存器	0x013C CMD_BUF_VALID_LENGTH
0x200	SCALER0_CTRL	Scaler0 控制	0x200 SCALER0_CTRL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–3 GE 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x210	SCALER_CH0_INPUT_SIZE	Scaler0 Chan0 输入宽高	0x210 SCALER_CH0_INPUT_SIZE
0x214	SCALER_CH0_OUTPUT_SIZE	Chan0 输出宽高	0x214 SCALER_CH0_OUTPUT_SIZE
0x218	SCALER0_CH0_H_INIT_PHASE	Scaler0 Chan0 水平初始相位	0x218 SCALER0_CH0_H_INIT_PHASE
0x21C	SCALER0_CH0_H_RATIO	Scaler0 Chan0 水平缩放比例	0x21C SCALER0_CH0_H_RATIO
0x220	SCALER0_CH0_V_INIT_PHASE	Scaler0 Chan0 垂直初始相位	0x220 SCALER0_CH0_V_INIT_PHASE
0x224	SCALER0_CH0_V_RATIO	Scaler0 Chan0 垂直缩放比例	0x224 SCALER0_CH0_V_RATIO

9.2.5. 寄存器描述

9.2.5.1. 0x000 GE_INT_CTRL

默认值：0x00000000			GE 中断控制 （GE Interrupt Control）
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x0	HW_CMDQ_LENGTH_ERR_IRQ_EN 命令队列长度错误中断控制 • 0:不使能 • 1: 使能 用于控制命令队列长度出错后，是否发送中断请求。
7:4	–	–	–
3	R/W	0x0	HW_TIMEOUT_IRQ_EN 超时中断控制 • 0: 不使能 • 1: 使能 用于控制硬件执行时间超时后，是否发送中断请求，如果要使能超时中断，需要通过 HW_TIMEOUT_CYCLE 来设置超时时间。
2	–	–	–
1	R/W	0x0	HW_ERR_IRQ_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GE 中断控制 （GE Interrupt Control）
位域	类型	默认值	描述
			硬件错误中断控制 • 0:不使能 • 1: 使能 HW_ERR_IRQ_EN 用于控制 GE 硬件出错后，是否发送中断请求，当 EN 为 1 的时候，发送中断请求，否则不发送。是否产生中断请求，不影响相应的状态标志位的产生。
0	R/W	0x0	FINISH_IRQ_EN 任务结束中断控制。用于控制任务处理结束后，是否发送中断请求： • 0:关闭，不发送断请求 • 1:开启，发送中断请求 是否产生中断请求，不影响相应的状态标志位的产生。

9.2.5.2. 0x004 GE_STATUS

默认值：0x00000000			GE 状态 （GE Status）
位域	类型	默认值	描述
31:16	R/W1C	0	TASK_NUM 启动一次硬件完成任务个数统计，当开启 Command Queue 模式的时候，启动一次硬件可以连续完成多个任务，没有开启 Queue，一次只能完成一个任务。
15:9	–	–	–
8	R/W1C	0x0	HW_CMDQ_LENGTH_ERR_IRQ_STATUS 命令队列长度错误状态 当硬件检测到命令队列长度出错，停止当前任务，由硬件置 1，软件向该位写 1 清除中断状态。
7:6	–	–	–
5	R/W1C	0x0	HW_BUSY_STATUS 硬件 busy 状态，如果为 1，表示硬件处于 busy 状态。
4	–	–	–
3	R/W1C	0x0	HW_TIMEOUT_STATUS 硬件超时状态，如果为 1，表示硬件执行时间超时。
2	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GE 状态（GE Status）
位域	类型	默认值	描述
1	R/W1C	0	HW_ERR_IRQ_STATUS 硬件错误标记状态 当出现硬件错误后，停止当前任务，由硬件置 1，软件向该位写 1 清除中断状态。
0	R/W1C	0	FINISH_IRQ_STATUS 当前任务结束后，由硬件置‘1’，软件向该位写 1 清除中断状态。

9.2.5.3. 0x008 GE_START

默认值：0x00000000			GE 启动（GE Start）
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x0	SW_RESET • 0: 关闭每帧 reset • 1: 开启每帧 reset
1	R/W	0x0	GE_CMD_QUEUE_CTRL • 0: 关闭 Command Queue • 1: 开启 Command Queue
0	R/W	0x0	GE_START GE 启动控制由软件写 1 启动 GE，启动后由硬件自动清零。

9.2.5.4. 0x00C GE_VER_ID

默认值：0x00000101			GE 版本（GE Version ID）
位域	类型	默认值	描述
31:16	R0	–	GE_PATCH_ID
15:0	RO	0x00000101	GE_VER_ID 采用 BCD 码显示，V1.1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.5. 0x010 SRC_SURFACE_CTRL

默认值：0x00000000			SRC 控制 （Source Surface Control）
位域	类型	默认值	描述
31:24	R/W	0x0	G_ALPHA 图层全局 alpha 值 0 ~ 255
23:22	R/W	0x0	SOURCE_ALPHA_MODE Source Alpha 模式 • 0:Pixels alpha 模式 Source Alpha 为 Pixels alpha，每个 pixel 都有独立的 alpha，当 Pixels alpha 不存在时，默认 Pixels alpha 值为 255 • 1:全局 alpha 模式 Source Alpha 的值为 G_ALPHA • 2:混合 alpha 模式 Source Alpha 值为 Pixels alpha 与 G_ALPHA 的乘积 Source Alpha = Pixels alpha * G_ALPHA / 255
21	R/W	0x0	P_MUL Source Pre-multiplied alpha 标记 • 0: 不进行预乘操作 • 1: 进行预乘操作 此标记只应用于 RGB 格式。
20	–	–	–
19:18	–	–	SCAN_ORDER • 0x00: top to bottom, left to right • 0x01: top to bottom, right to left • 0x10: bottom to top, left to right • 0x11: bottom to top, right to left
17	–	–	–
16	R/W	0x0	FUNC_SELECT 功能选择 • 0: 基本功能 • 1: 任意角度旋转 (Rotation1)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SRC 控制 （Source Surface Control ）
位域	类型	默认值	描述
			当 FUNC_ SELECT 为 0 的时候，可以进行固定角度旋转，镜像和 scaler。当 FUNC_SELECT 为 1 的时候选择任意角度旋转功能。将不可以使用 scaler 与 Flip 功能。
15	–	–	–
14:8	R/W	0x0	FORMAT 像素格式 • 0x00: ARGB 8–8–8–8 • 0x01: ABGR 8–8–8–8 • 0x02: RGBA 8–8–8–8 • 0x03: BGRA 8–8–8–8 • 0x04: XRGB 8–8–8–8 • 0x05: XBGR 8–8–8–8 • 0x06: RGBX 8–8–8–8 • 0x07: BGRX 8–8–8–8 • 0x08: RGB 8–8–8 • 0x09: BGR 8–8–8 • 0x0A: ARGB 1–5–5–5 • 0x0B: ABGR 1–5–5–5 • 0x0C: RGBA 5–5–5–1 • 0x0D: BGRA 5–5–5–1 • 0x0E: RGB 5–6–5 • 0x0F: BGR 5–6–5 • 0x10: ARGB 4–4–4–4 • 0x11: ABGR 4–4–4–4 • 0x12: RGBA 4–4–4–4 • 0x13: BGRA 4–4–4–4 • 0x14–0x29: reserved • 0x2a: YUV400 • 0x2b: reserved
7	R/W	0x0	V_FLIP 垂直镜像控制 • 0: 关闭 • 1: 开启

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SRC 控制 （Source Surface Control）
位域	**类型**	**默认值**	**描述**
			当 FUNC_SELECT 为 0 时，此功能可以使用，在 Rotation0 之前生效。
6	R/W	0x0	H_FLIP 水平镜像控制 • 0: 关闭 • 1: 开启 当 FUNC_ SELECT 为 0 时，此功能可以使用，在 Rotation0 之前生效。
5:4	R/W	0x0	ROT0_CTRL Rotation0 旋转控制 • 0: 不旋转 • 1: 90 度顺时针旋转 • 2: 180 度顺时针旋转 • 3: 270 度顺时针旋转 当 FUNC_SELECT 为 0 的时候，此功能可以使用，在 Rotation0 之前生效。
3:2	R/W	0x0	SOURCE_MODE Source Surface 模式选择 • 0: 读取 buffer 模式 • 1: 固定色填充 • 2: 水平渐变填充 • 3: 垂直渐变填充 当 MODE 为 0 的时候，为从 buffer 中读取数据，当 MODE 为 1 的时候为固定颜色填充模式，填充颜色为 COLOR，当 MODE 为 2 或 3 时，SRC_SURFACE_FILL_COLOR 为初始颜色值。
1	–	–	–
0	R/W	0x0	EN Source Surface 使能控制 • 0: 关闭 • 1: 开启

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.6. 0x014 SRC_SURFACE_INPUT_SIZE

默认值：0x00000000			SRC 输入宽高（Source Surface Input Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	INPUT_HEIGHT 输入高度
15:13	–	–	–
12:0	R/W	0x0	INPUT_WIDTH 输入宽度

9.2.5.7. 0x018 SRC_SURFACE_STRIDE

默认值：0x00000000			SRC 行对齐（Source Surface Stride）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	PLANE0_STRIDE Plane0 行对齐宽度，需要 8 bytes 对齐。

9.2.5.8. 0x01C SRC_SURFACE_FILL_COLOR

默认值：0x00000000			SRC 颜色填充（Source Surface Fill color）
位域	类型	默认值	描述
31:25	R/W	0x0	PIXELS_ALPHA 颜色填充 Alpha 分量
24:16	R/W	0x0	PIXELS_R 颜色填充红色分量
15:8	R/W	0x0	PIXELS_G 颜色填充绿色分量
7:0	R/W	0x0	PIXELS_B 颜色填充蓝色分量

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.9. 0x020 SRC_SURFACE_ADDR0

默认值：0x00000000			SRC 地址 0（Source Surface Address0）
位域	类型	默认值	描述
31:0	R/W	0x0	ADDR0 Source Surface plane0 地址

9.2.5.10. 0x30 SRC_GRADIENT_A_STEP

默认值：0x00000000			SRC 渐变填充 Alpha 步进（Source Gradient Alpha Step）
位域	类型	默认值	描述
31:25	–	–	–
24:16	R/W	0x0	A_STEP_INIT 渐变步进 alpha 整数部分，为有符号数。
15:0	R/W	0x0	A_STEP_FRAC 渐变步进 alpha 小数部分。

9.2.5.11. 0x34 SRC_GRADIENT_R_STEP

默认值：0x00000000			SRC 渐变填充 Red 步进（Source Gradient Red Step）
位域	类型	默认值	描述
31:25	–	–	–
24:16	R/W	0x0	R_STEP_INIT 渐变步进 Red 整数部分，为有符号数。
15:0	R/W	0x0	R_STEP_FRAC 渐变步进 Red 小数部分。

9.2.5.12. 0x38 SRC_GRADIENT_G_STEP

默认值：0x00000000			SRC 渐变填充 Green 步进（Source Gradient Green Step）
位域	类型	默认值	描述
31:25	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SRC 渐变填充 Green 步进（Source Gradient Green Step）
位域	类型	默认值	描述
24:16	R/W	0x0	G_STEP_INIT 渐变步进 Green 整数部分，为有符号数。
15:0	R/W	0x0	G_STEP_FRAC 渐变步进 Green 小数部分。

9.2.5.13. 0x3C SRC_GRADIENT_B_STEP

默认值：0x00000000			SRC 渐变填充 Blue 步进（Source Gradient Blue Step）
位域	类型	默认值	描述
31:25	–	–	–
24:16	R/W	0x0	B_STEP_INIT 渐变步进 Blue 整数部分，为有符号数。
15:0	R/W	0x0	B_STEP_FRAC 渐变步进 blue 小数部分。

9.2.5.14. 0x050 DST_SURFACE_CTRL

默认值：0x00000000			DST 控制（Dst Surface Control）
位域	类型	默认值	描述
31:24	R/W	0x0	G_ALPHA 图层全局 alpha 值 0 ~ 255
23:22	R/W	0x0	DST_ALPHA_MODE Dst Alpha 模式 • 0：Pixels alpha 模式 Dst Alpha 为 Pixels alpha，每个 pixel 都有独立的 alpha，当 Pixels alpha 不存在时，默认 Pixels alpha 值为 255 • 1：全局 alpha 模式 Dst Alpha 的值为 G_ALPHA • 2：混合 alpha 模式 Dst Alpha 值为 Pixels alpha 与 G_ALPHA 的乘积 Dst Alpha = Pixels alpha * G_ALPHA/255
21:15	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DST 控制 （Dst Surface Control ）
位域	类型	默认值	描述
14:8	R/W	0x0	FORMAT 像素格式 • 0x00: ARGB 8–8–8–8 • 0x01: ABGR 8–8–8–8 • 0x02: RGBA 8–8–8–8 • 0x03: BGRA 8–8–8–8 • 0x04: XRGB 8–8–8–8 • 0x05: XBGR 8–8–8–8 • 0x06: RGBX 8–8–8–8 • 0x07: BGRX 8–8–8–8 • 0x08: RGB 8–8–8 • 0x09: BGR 8–8–8 • 0x0A: ARGB 1–5–5–5 • 0x0B: ABGR 1–5–5–5 • 0x0C: RGBA 5–5–5–1 • 0x0D: BGRA 5–5–5–1 • 0x0E: RGB 5–6–5 • 0x0F: BGR 5–6–5 • 0x10: ARGB 4–4–4–4 • 0x11: ABGR 4–4–4–4 • 0x12: RGBA 4–4–4–4 • 0x13: BGRA 4–4–4–4
7: 1	–	–	–
0	R/W	0x0	EN Destination Surface 使能控制 • 0:关闭 • 1:开启

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.15. 0x054 DST_SURFACE_INPUT_SIZE

默认值：0x00000000			DST 输入宽高（Dst Surface Input Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	INPUT_HEIGHT 图层高度
15:13	–	–	–
12:0	R/W	0x0	INPUT_WIDTH 图层宽度

9.2.5.16. 0x058 DST_SURFACE_STRIDE

默认值：0x00000000			DST 行对齐（Dst Surface Stride）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	PLANE0_STRIDE Plane0 行对齐宽度，需要 8 bytes 对齐。

9.2.5.17. 0x060 DST_SURFACE_ADDR0

默认值：0x00000000			DST 地址 0（Dst Surface Address0）
位域	类型	默认值	描述
31:0	R/W	0x0	ADDR0 Destination Surface plane0 地址。

9.2.5.18. 0x070 SRC_ROT1_CENTER

默认值：0x00000000			SRC 旋转中心（Source Rotate1 Center）
位域	类型	默认值	描述
31:30	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SRC 旋转中心（Source Rotate1 Center）
位域	类型	默认值	描述
29:16	R/W	0x0	Y_POTISION 当 SRC 开启任意角度旋转的时候，旋转中心 Y 坐标，取值范围 0 ~ 4095。
15:14	–	–	–
13:0	R/W	0x0	X_POTISION 当 SRC 开启任意角度旋转的时候，旋转中心 X 坐标，取值范围 0 ~ 4095。

9.2.5.19. 0x074 SRC_ROT1_DEGREE

默认值：0x00000000			SRC 旋转角度（Source Rotate1 Degree）
位域	类型	默认值	描述
31:30	–	–	–
29:16	R/W	0x0	COS_VALUE 当 SRC 开启任意角度旋转的时候，旋转角度的 cos 值，为有符号数，其中 bits[27:16] 为小数部分，bits[29:28] 为整数部分。
15:14	–	–	–
13:0	R/W	0x0	SIN_VALUE 当 SRC 开启任意角度旋转的时候，旋转角度的 sin 值，为有符号数，其中 bits[11:0] 为小数部分，bits[13:12] 为整数部分。

9.2.5.20. 0x078 DST_ROT1_CENTER

默认值：0x00000000			DST 旋转中心（Dst Rotate1 Center）
位域	类型	默认值	描述
31:30	–	–	–
29:16	R/W	0x0	Y_POTISION 当 SRC 开启任意角度旋转的时候，SRC 旋转中心对应的 DST 旋转中心的位置 Y 坐标，取值范围 0 ~ 4095。
15:14	–	–	–
13:0	R/W	0x0	X_POTISION

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DST 旋转中心（Dst Rotate1 Center）
位域	类型	默认值	描述
			当 SRC 开启任意角度旋转的时候，SRC 旋转中心对应的 DST 旋转中心的位置 X 坐标，取值范围 0 ~ 4095。

9.2.5.21. 0x080 HW_TIMEOUT_CYCLE

默认值：0x00000000			硬件超时 Cycle（HW Timeout Cycle）
位域	类型	默认值	描述
31:0	R/W	0x0	HW_TIMEOUT_CYCLE 硬件超时计数（APB Clock 域）以 Cycle 个数进行设置，当设置为 0 时，不开启超时功能。

9.2.5.22. 0x088 HW_COUNTER

默认值：0x00000000			硬件执行时间计数（HW Counter）
位域	类型	默认值	描述
31:0	RO	0x0	HW_COUNTER 硬件执行时间计数（APB Clock 域）以 Cycle 个数进行统计。

9.2.5.23. 0x08C SOFT_RESET_CYCLE

默认值：0x00100010			软复位 Cycle（Soft Reset Cycle）
位域	类型	默认值	描述
31:16	R/W	0x0010	SOFT_RESET_DELAY 软复位后延时时间（AXI Clock 域）以 Cycle 个数进行设置。
15:0	R/W	0x0010	SOFT_RESET_CYCLE 软复位时间（AXI Clock 域）以 Cycle 个数进行设置。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.24. 0x90 BLENDING_CTRL

默认值：0x00000000			Blending 控制 （Blending Control）
位域	类型	默认值	描述
31:18	–	–	–
17	R/W	0x0	SRC_DE_P_MUL SRC 去预乘标记，在进行 Blending 之前生效，此标记只应用于 RGB 格式。 • 0: SRC 不进行去预乘操作 • 1:SRC 进行去除预乘操作
16	R/W	0x0	DST_DE_P_MUL DST 去预乘标记，在进行 Blending 之前生效，此标记只应用于 RGB 格式。 • 0: DST 不进行去预乘操作 • 1: DST 进行去除预乘操作
15	R/W	0x0	OUTPUT_ALPHA_CTRL Alpha 输出控制 • 0：Source Surface 和 Surface 的 alpha 进行混合后输出 • 1：固定输出 0xFF
14	–	–	–
13:11	R/W	0x02	SRC_ALPHA_COEF Source Surface Alpha 混合系数 • 0x000: 0.0 • 0x001: 1.0 • 0x010: Source Alpha • 0x011: 1.0 – Source Alpha • 0x100: Dst alpha • 0x101: 1.0 – Dst Alpha
10:8	R/W	0x03	DST_ALPHA_COEF Dst Surface Alpha 混合系数 • 0x000: 0.0 • 0x001: 1.0 • 0x010: Source Alpha • 0x011: 1.0 – Source Alpha

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Blending 控制 （Blending Control）
位域	类型	默认值	描述
			• 0x100: Dst alpha • 0x101: 1.0 – Dst Alpha
7:2	–	–	–
1	R/W	0x0	CK_EN Color Key 开关控制 • 0：关闭 Color Key • 1：Color Key 匹配 Source Surface 当 BLEND_EN 和 CK_EN 同时开启的时候，Color Key (CK) 匹配上的区域做 Color Key，没有匹配的区域做 Alpha Blending，当 Rotation1 功能打开时不支持 CK。
0	R/W	0x0	ALPHA_BLEND_EN Alpha 混合开关控制 • 0：关闭 Alpha Blending • 1：开启 Alpha Blending

9.2.5.25. 0x94 COLORKEY_MATCH_COLOR

默认值：0x00000000			Color Key 匹配颜色 （Color Key Match Color）
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	CK_R Color Key 红色分量匹配值
15:8	R/W	0x0	CK_G Color Key 绿色分量匹配值
7:0	R/W	0x0	CK_B Color Key 蓝色分量匹配值

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.26. 0x100 OUTPUT_CTRL

默认值：0x00000000			DST 输出控制 （Dst Output Control）
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	OUT_P_MUL_ALPHA 输出像素预乘 Alpha • 0x0：输出像素预乘 Alpha • 0x1：输出像素不预乘 Alpha
15	–	–	–
14:8	R/W	0x0	FORMAT 像素格式 • 0x00: ARGB 8–8–8–8 • 0x01: ABGR 8–8–8–8 • 0x02: RGBA 8–8–8–8 • 0x03: BGRA 8–8–8–8 • 0x04: XRGB 8–8–8–8 • 0x05: XBGR 8–8–8–8 • 0x06: RGBX 8–8–8–8 • 0x07: BGRX 8–8–8–8 • 0x08: RGB 8–8–8 • 0x09: BGR 8–8–8 • 0x0A: ARGB 1–5–5–5 • 0x0B: ABGR 1–5–5–5 • 0x0C: RGBA 5–5–5–1 • 0x0D: BGRA 5–5–5–1 • 0x0E: RGB 5–6–5 • 0x0F: BGR 5–6–5 • 0x10: ARGB 4–4–4–4 • 0x11: ABGR 4–4–4–4 • 0x12: RGBA 4–4–4–4 • 0x13: BGRA 4–4–4–4
7:5	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DST 输出控制（Dst Output Control）
位域	类型	默认值	描述
4	R/W	0x0	DITHER_EN Dither 控制 • 0:关闭 dither • 1:打开 dither 当输出为 16-bit RGB 格式时，开启 Dither 功能可以优化图像渐变区域的显示效果，Dither 不对 alpha 分量进行处理。
3:1	–	–	–
0	–	–	–

9.2.5.27. 0x104 OUTPUT_SIZE

默认值：0x00000000			DST 输出宽高（Dst Output Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	OUTPUT_HEIGHT 输出高度
15:13	–	–	–
12:0	R/W	0x0	OUTPUT_WIDTH 输出宽度

9.2.5.28. 0x108 OUTPUT_STRIDE

默认值：0x00000000			DST 输出行对齐（Dst Output Stride）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	PLANE0_STRIDE Plane0 行对齐宽度，需要 8 bytes 对齐。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.29. 0x110 OUTPUT_ADDR0

默认值：0x00000000			DST 输出地址 0（Dst Output Address0）
位域	类型	默认值	描述
31:0	R/W	0x0	ADDR0 输出 plane0 地址

9.2.5.30. 0x120 DITHER_LINE_BUF_ADDR

默认值：0x00000000			Dither 行缓冲地址（Dither Line Buffer Address）
位域	类型	默认值	描述
31:0	R/W	0x0	DITHER_LINE_BUF_ADDR Dither 行缓冲地址

9.2.5.31. 0x130 CMD_BUF_START_ADDR

默认值：0x00000000			CMD BUF 起始地址（CMD Buffer Start Address）
位域	类型	默认值	描述
31:7	R/W	0x0	CMD_BUF_START_ADDR[31:7] 命令队列缓冲区的起始地址
6:0	RO	0x0	固定为 0

9.2.5.32. 0x134 CMD_BUF_END_ADDR

默认值：0x00000000			CMD BUF 结束地址（CMD Buffer End Address）
位域	类型	默认值	描述
31:7	R/W	0x0	CMD_BUF_END_ADDR[31:7] 命令队列缓冲区的结束地址
6:0	RO	0x7F	每个 bit 固定全为 1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.33. 0x0138 CMD_BUF_OFFSET

默认值：0x00000000			CMD BUF 地址偏移寄存器 (CMD Buffer Address Offset)
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0000_0000	当前有效配置命令开始的位置，该位置是相对于 ADDR 计算的，以 bytes 为单位。

9.2.5.34. 0x013C CMD_BUF_VALID_LENGTH

默认值：0x00000000			CMD BUF 有效长度寄存器 (CMD Buffer Valid Length)
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0000_0000	当前 Buffer 的有效长度，以 bytes 为单位，最大 16 MB，即命令缓冲区最大为 16 MB。 CMD Buffer 是一个 Ring Buffer，有效长度为 length。 当硬件读取长度为 length0（ length0 < length ）的命令时，CMD 的读地址大于 CMD Buffer End Address，硬件会切换 CMD 读取地址 到 Address，继续读取长度为 length1 的命令。此时有效长度 length 由 length0 和 length1 两部分组成，length = length0 + length1。

9.2.5.35. 0x200 SCALER0_CTRL

默认值：0x00000000			Scaler0 控制 （Scaler0 Control ）
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	EN Scaler0 使能控制 （采用 bilinear 滤波算法 ） • 0:关闭 • 1:开启

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.36. 0x210 SCALER_CH0_INPUT_SIZE

默认值：0x00000000			Scaler0 Chan0 输入宽高（Scaler0 Ch0 Input Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	INPUT_HEIGHT Channel 0 输入高度
15:13	–	–	–
12:0	R/W	0x0	INPUT_WIDTH Channel 0 输入宽度

9.2.5.37. 0x214 SCALER_CH0_OUTPUT_SIZE

默认值：0x00000000			Chan0 输出宽高（Scaler0 Ch0 Output Size）
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	OUTPUT_HEIGHT Channel 0 输出高度
15:13	–	–	–
12:0	R/W	0x0	OUTPUT_WIDTH Channel 0 输出宽度

9.2.5.38. 0x218 SCALER0_CH0_H_INIT_PHASE

默认值：0x00000000			Scaler0 Chan0 水平初始相位（Scaler0 Ch0 H Init Phase）
位域	类型	默认值	描述
31:20	–	–	–
19:16	R/W	0x0	H_INIT_PHASE_INT 水平初始相位整数部分
15:0	R/W	0x0	H_INIT_PHASE_FRAC 水平初始相位小数部分

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.2.5.39. 0x21C SCALER0_CH0_H_RATIO

默认值：0x00000000			Scaler0 Chan0 水平缩放比例（Scaler0 Ch0 H Ratio）
位域	类型	默认值	描述
31:21	–	–	–
20:16	R/W	0x0	H_RATIO_INIT 水平缩放比例整数部分
15:0	R/W	0x0	H_RATIO_FRAC 水平缩放比例小数部分

9.2.5.40. 0x220 SCALER0_CH0_V_INIT_PHASE

默认值：0x00000000			Scaler0 Chan0 垂直初始相位（Scaler0 Ch0 V Init Phase）
位域	类型	默认值	描述
31:20	–	–	–
19:16	R/W	0x0	V_INIT_PHASE_INIT 垂直初始相位整数部分
15:0	R/W	0x0	V_INIT_PHASE_FRAC 垂直初始相位小数部分

9.2.5.41. 0x224 SCALER0_CH0_V_RATIO

默认值：0x00000000			Scaler0 Chan0 垂直缩放比例（Scaler0 Ch0 V Ratio）
位域	类型	默认值	描述
31:21	–	–	–
20:16	R/W	0x0	V_RATIO_INIT 垂直缩放比例整数部分
15:0	R/W	0x0	V_RATIO_FRAC 垂直缩放比例小数部分

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3. Video Engine (VE)

Video Engine (VE) 是匠芯创科技自研的视频/图片编解码加速引擎，可支持多种视频和图片格式解码。

9.3.1. 特性说明

VE 引擎支持的视频解码格式如下：

表 9–4 规格说明

标准	Profile	Level	最大分辨率	最小分辨率	最大码率
JPEG decoder	Baseline	–	8192x8192	16x16	120 Mbps (YUV444)
PNG decoder	–	–	4096x4096	–	–
JPEG encoder	Baseline	–	8192x8192	16x16	120 Mbps (YUV444)

表 9–5 VE 各模块性能说明

特性	解码性能
JPEG 解码 • 兼容 ISO/IEC 10918–1 JPEG 基线 • 支持一个或者三个颜色分量 • 支持 8 bit 位深 • 支持 4:2:0、4:2:2、2:2:4、4:4:4 和 4:0:0 颜色格式，每个 MCU 包括最多六个 8x8 块 • 支持 1/2、1/4、1/8 缩放 • 支持 0、90、180、270 度旋转以及水平、垂直镜像 • 支持 RGB 颜色格式输出，包括 RGBA8888、BGRA8888、ARGB8888、ABGR8888、RGB888、BGR888、RGB565 和 BGR565 • RGB565、BGR565 颜色格式输出支持 dither 。限制条件：图像宽小于或等于 1024 • 支持任意起始位置、任意矩形框大小 crop 输出 • 支持私有 YUV444 Alpha 图片解码 **注：** 旋转、镜像不能与缩放同时开启。	• 1080P@60fps • 1080P YUV420: 11 ms • 4072x4072 YUV444: 160 ms
PNG 模块 • 支持 png8，存储方式为索引色存储，索引色位深只支持 8 bit，索引最多 256 色，支持通过数据块 tRNS 来设置索引透明度 • 支持 png24，每个像素包含 R、G 和 B 三个通道，每个通道 8 bits	• 1080 P 纯色纹理：11 ms • 1080 P 普通 UI：42 ms • 1080 P 复杂纹理：90 ms

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–5 VE 各模块性能说明 (续)

特性	解码性能
• 支持 png32，每个像素包含 R、G、B 和 alpha 四个通道，每个通道 8 bits • 支持 png 标准五种 filters，包括 none、sub、up、average 和 paeth • 支持标准的 zlib 和 gzip 解压缩，LZ77 最大窗口为 32KB • png 图片支持任意起始位置、任意矩形框大小 crop 输出 • 对于 png8 图片，支持以索引值输出（最终由 DE 查索引表得到颜色值） • 支持任意起始位置、任意矩形框大小 crop 输出（限制条件：原图像的宽需要大于 170 ） **注：** 不支持 interleace 模式。	
JPEG 编码 • 兼容 ISO/IEC 10918–1 JPEG 基线 • 支持一个或者三个颜色分量 • 支持 8 bit 位深 • 支持 4:2:0、4:2:2、2:2:4、4:4:4 和 4:0:0 颜色格式	• 1080 P yuv420：11 ms • 4072x4072 yuv444：160 ms

9.3.2. JPEG 模块

图 9–14 : JPEG 解码引擎框架示意图如下：

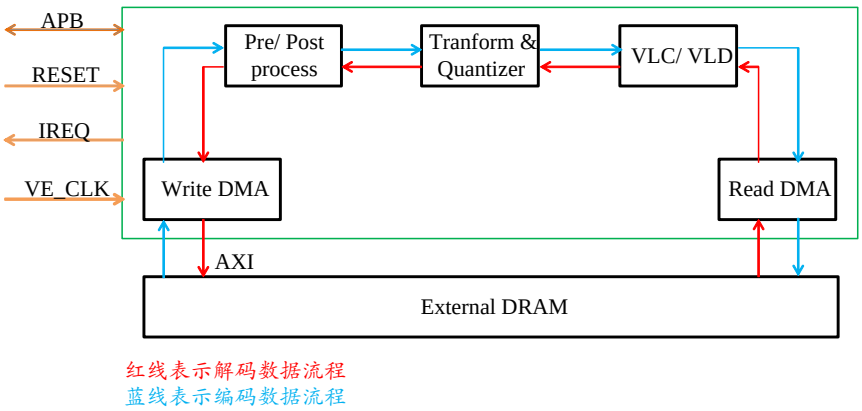


图 9–14 JPEG 解码引擎框架示意图

JPEG 解码流程如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

1. VLD 解码模块从外部存储器读取原始码流，解码出 MCU 块系数信息，并将块系数信息传递给变换/量化模块，即 IT&IQ。
2. IT&IQ 根据接收到的块系数进行反量化和反变换。
3. 后处理模块读取反变换后的块数据，镜像旋转、镜像或下采样。
4. 最终解码得到的 MCU 数据通过 DMA 写入外部存储器。
5. 时序控制对各个子模块进行调度，确保解码过程的正确性与高效率，为了提高解码效率，各子模块之前采取并行的方式进行。

JPEG 编码流程如下：

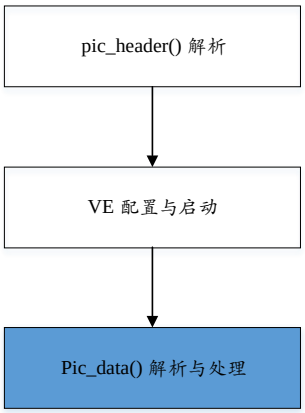
注：

JPEG 编码流程与解码完全相反。

1. 通过 DMA 由 外部存储器 读取 MCU 亮度和色度数据，并保存到内部缓存用于前处理。
2. 前处理模块对 MCU 块数据进行镜像旋转、缩放处理。
3. 变换/量化模块对接收到的块系数进行变换和量化。
4. 量化后的块系数经过 VLC 模块进行 huffman 编码，得到最终的码流。
5. 通过 DMA 把比特流数据写入 外部存储器。

9.3.2.1. JPEG 文件解码流程

JPEG 图片解码启动一次硬件就可以完成一张图片的解码。具体流程如下：



9.3.2.2. JPEG 解码后处理流程

JPEG 解码后处理和编码前处理复用同一个模块，但其支持的功能不完全一致，详见下表。

表 9–6 编码前、解码后处理功能支持对比

功能	编码前处理	解码后处理
缩放	不支持	支持

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–6 编码前、解码后处理功能支持对比 (续)

功能	编码前处理	解码后处理
		缩放以及旋转镜像不能同时开启
镜像旋转	支持	支持 缩放以及旋转镜像不能同时开启
RGB 颜色格式转换	不支持	支持 RGB565 或 BGR565 支持误差扩散
Crop 格式输出	不支持	支持

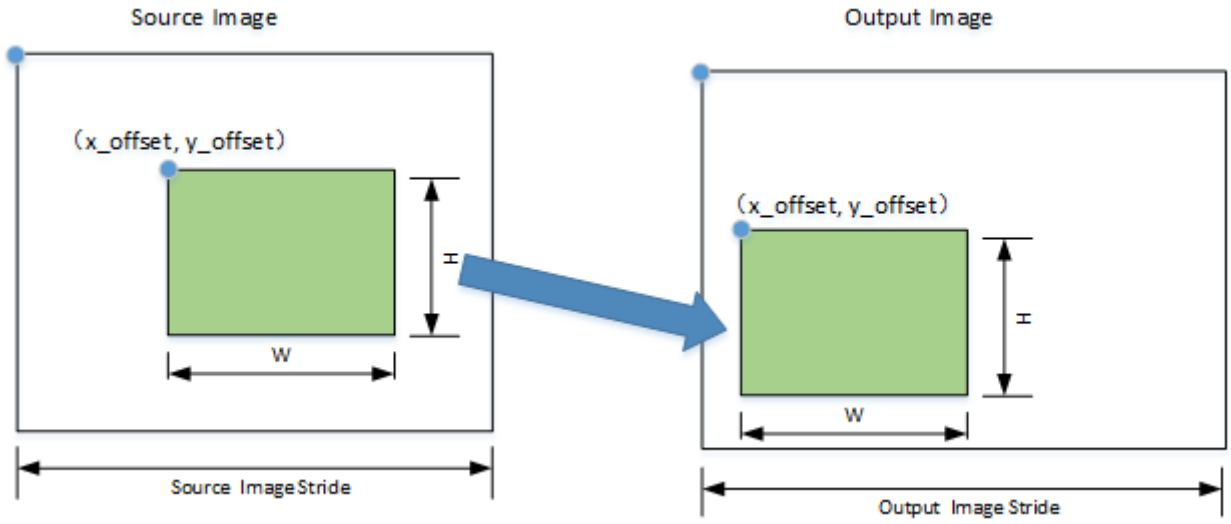
各个功能详细描述如下：

- 缩放：支持对解码后数据进行下采样，水平、垂直像素宽度可以分别缩小为原始的 1、1/2、1/4、1/8。
- 旋转和镜像：
  - 支持四种旋转模式，分别对应逆时针旋转 90 度 * n (n=0, 1, 2, 3)。
  - 支持两种镜像模式：水平镜像和垂直镜像。

  旋转与镜像可组合使用，关于具体说明，请查看旋转和镜像组合使用说明。
- 颜色格式转换模块：支持 YUV 格式转 RGB/ ARGB
- 误差扩散 Dither：把相邻像素的量化误差扩散到当前像素，从而使图像更平滑。

  当像素格式从高位宽转为低位宽时，输出颜色格式为 RGB565 或 BGR565，如果直接对数值做截断处理，图像的渐变区域会有明显的阶梯效应。 使用 Dither 算法可以使图像渐变区域更平滑。
- crop 功能

  解码后图像的矩形区域数据搬移到目标图像的指定矩形区域中。 只有 RGB/ARGB 颜色格式输出才支持 crop 功能。



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

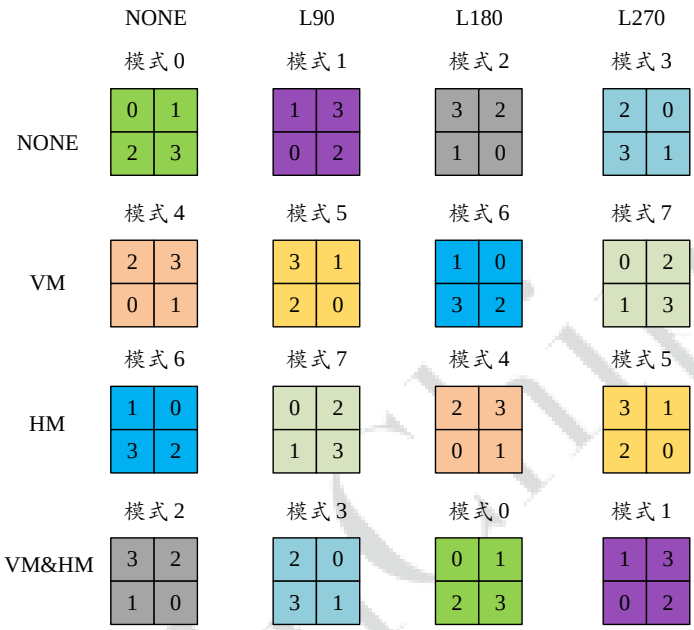
9.3.2.3. 旋转和镜像组合使用说明

旋转与镜像是解码后处理流程支持的两个功能。旋转与镜像可组合使用，如下表所示。

当旋转和镜像组合使用时，先做镜像再做旋转。当旋转镜像模块被使能后，寄存器 JPEG_ROTMIR 有四个比特位用于工作模式的选择：两位代表选择的角度，另外两位分别代表水平与垂直镜像功能的使能，实际有效只有八种表现。

垂直镜像使能	水平镜像使能	旋转模式	寄存器值	模式
否	否	0	4'b0000	0
否	否	90	4'b0001	1
否	否	180	4'b0010	2
否	否	270	4'b0011	3
是	否	0	4'b0100	4
是	否	90	4'b0101	5
是	否	180	4'b0110	6
是	否	270	4'b0111	7
否	是	0	4'b1000	8
否	是	90	4'b1001	9
否	是	180	4'b1010	10
否	是	270	4'b1011	11
是	是	0	4'b1100	12
是	是	90	4'b1101	13
是	是	180	4'b1110	14
是	是	270	4'b1111	15

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



9.3.3. PNG 模块

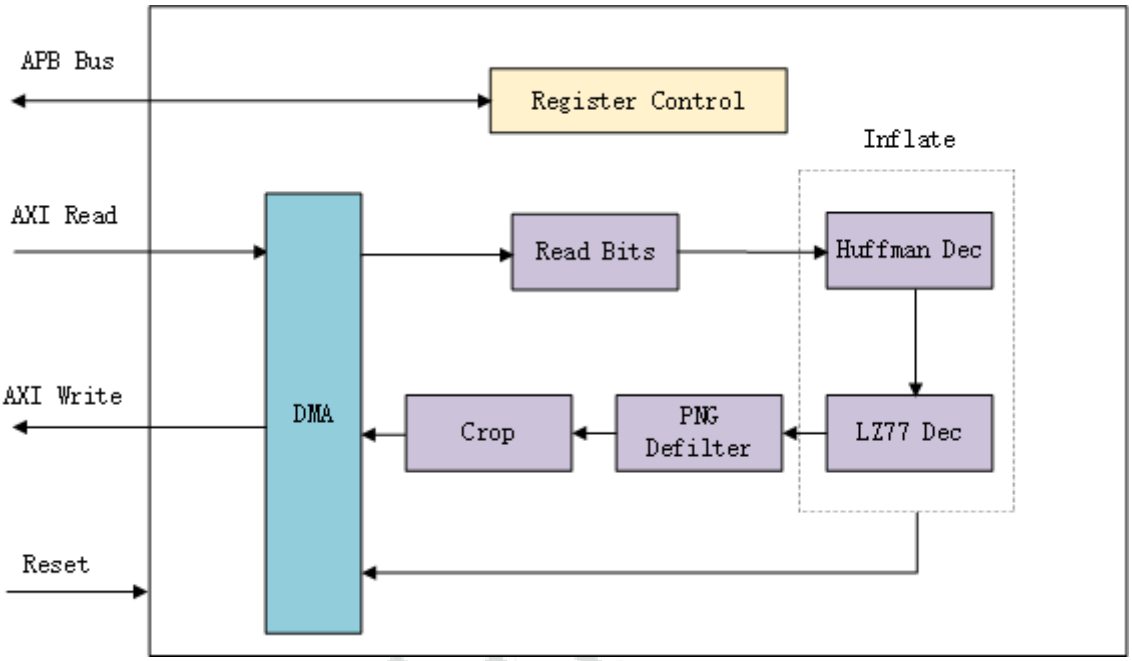
PNG 解码模块可以细分为以下几个更小的功能单元：

- Bits 读取模块
- Huffman 解码
- LZ77 Dec 模块
- PNG DeFilter 模块
- Crop 模块

> **注：**
>
> Zlib/ gzip 解压缩复用 PNG 解码模块。具体可查看 Zlib 解码和 Gzip 解码流程。

PNG 解码模块中各个功能单元的工作流程如图所示：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



9.3.3.1. PNG 文件结构说明

PNG 文件头	PNG 数据块...PNG 数据块

图 9–15 PNG 文件结构

如图所示，PNG 文件包括以下结构：

- PNG 文件头
- PNG 数据块：
  - 标准数据块
  - 辅助数据块

表 9–7 PNG 数据块说明

数据块符号	数据块名称	多数据块	是否可选	可获取的参数
IHDR	文件头数据块	否	否	PNG 图片的宽、高、位深、颜色类型、Interlace Method 等。关于 IHDR 的详细说明，可查看 IHDR 对 PNG 标注的支持说明。
PLTE	调色板数据块	否	否	–
tRNS	图像透明数据块	否	否	–
IDAT	图像数据块	多数据块	是	Zlib 格式的压缩码流数据。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–7 PNG 数据块说明 (续)

数据块符号	数据块名称	多数据块	是否可选	可获取的参数
				注： Zlib 压缩之前，可以采用 Filter 算法对原始数据进行处理，有助于提升压缩率。关于具体流程说明，可查看 Filter 算法说明。
IEND	图像结束数据块	否	否	–

9.3.3.1.1. IHDR 对 PNG 标注的支持说明

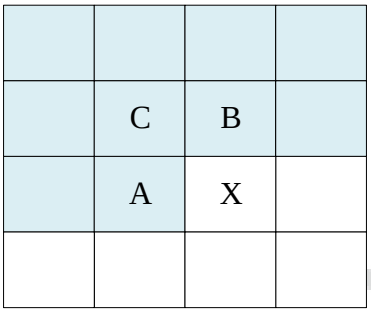
IHDR 中可以获取到 PNG 图片的宽、高、位深、颜色类型和 Interlace Method 等参数。本模块对 PNG 标准的支持情况如下：

域名	标准定义	本模块是否支持
位深	索引彩色图像：1，2，4，8	是
	灰度图像：1，2，4，8 或 16	否
	真彩色图像：8 或者 16	支持 8 bits，不支持 16 bits
颜色格式	0：灰度图像，1，2，4，8 或 16	否
	2：真彩色图像	是
	3：索引彩色图像，1，2，4 或 8	是
	4：带 α 通道数据的灰度图像，8 或 16	否
	6：带 α 通道数据的真彩色图像，8 或 16	支持 8 bits，不支持 16 bits
扫描方式	0：非隔行扫描	是
	1：Adam7	否

9.3.3.1.2. Filter 算法说明

PNG 图片的码流数据都在数据块 IDAT 中，IDAT 中是以 zlib 格式的压缩码流，在 zlib 压缩之前，可以采用 Filter 算法对原始数据进行处理，有助于提升压缩率。PNG 图像如下如所示，X 表示当前要进行 Filter 的像素，A 为当前像素左边像素，B 为当前像素上边像素，C 为当前像素左上边像素，则对 Fiter 的说明如下所示：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

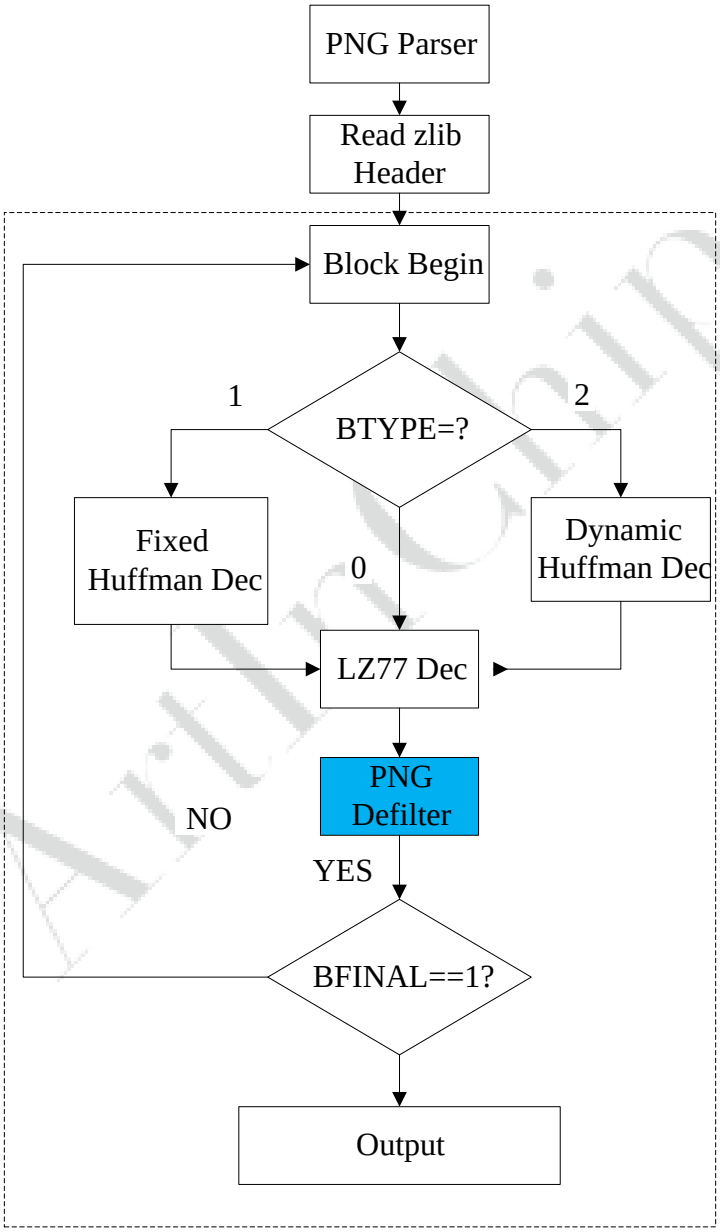


Filter 类型	函数	Filter 方式
0	无	保留原始数据
1	减	减去 A
2	上	减去 B
3	平均	根据 A 和 B 取平均，并向下取整
4	Paeth	使用最接近与 A + B – C 的 A、B 或者 C

9.3.3.2. PNG 文件解码流程

PNG 图像的解码流程分为以下几个部分，如图所示：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



1. 硬件实现：即上图中的虚线框部分。
2. 软件实现：即图中虚线框外的 PNG parser 和 Read zlib Header。

   图中蓝色部分是 PNG 解码和 zlib 解码不一样的地方：

   - 对于 zlib 解码：解码后，每一行都需要进行 Defilter 处理，恢复原始的像素。关于 zlib 解码的详细说明，可查看 Zlib 解码和 Gzip 解码流程。
   - 对于 PNG 解码：PNG 图片的 deflate 数据可能存放在多个 IDAT 数据块中，硬件不支持解析 IDAT，所以需与软件配合才能完成解码。

     a. 软件解析所有 IDAT 数据，并把 IDAT 中的 deflate 数据拷贝到一块物理连续 buffer 中。

     b. 硬件读取该 buffer 中的 deflate 数据并完成解码。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.3.2.1. Zlib 解码和 Gzip 解码流程

Deflate 压缩格式有以下两种封装方式：

- Zlib 封装，结构如下：



  - CMF 是压缩方式的描述， FLG 中的 FDICT 标记了是否使用预先设置的字典，目前不支持 FDICT 为 1 的情况。ADLER32 为类似于 CRC32 的校验码。zlib 封装详细说明请参考 RFC1950。
  - Zlib 封装部分由软件解析，Deflate 码流部分，由硬件 Inflate 模块解析，硬件解码完成后生成对应的 ADLER32 校验码，然后由软件比较硬件生成的校验码和 zlib 格式封装中 ADLER32 是否一致。如果一致则说明 zlib 解码正确。

- Gzip 封装，结构如下：

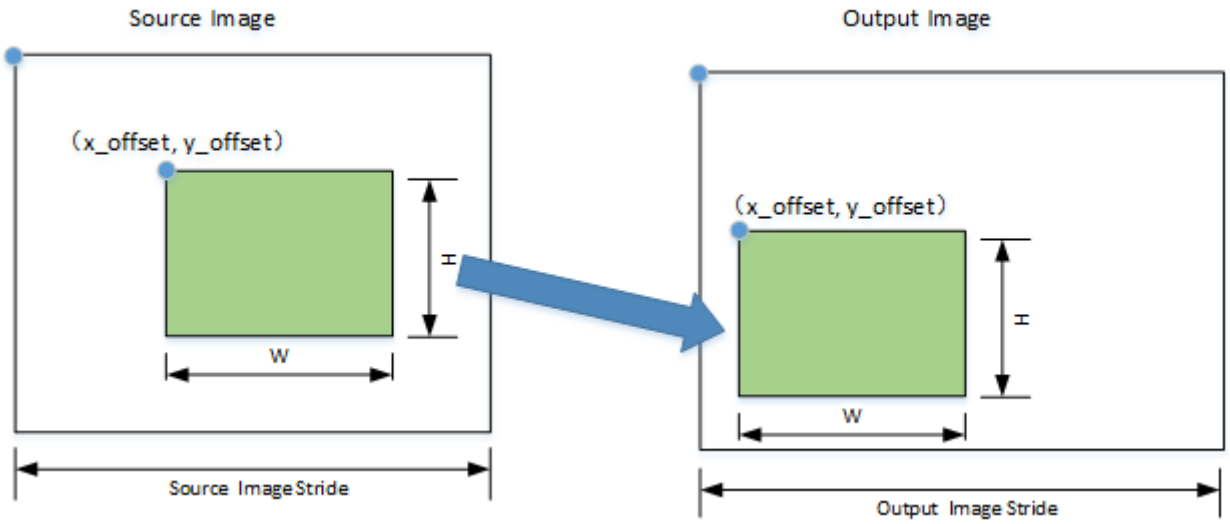


  - 对 Deflate 格式加入了头信息和尾部信息。gzip 对原始码流用 CRC32 校验，和 zlib 中的校验方式不同。并且尾部加入了 4 bytes 的原始码流的 size 信息。硬件解码时候，可以根据 size 的大小，来申请输出 Buffer。Gzip 封装的详细说明请参考 RFC1952。
  - Gzip 封装部分由软件解析，Deflate 码流部分，由硬件 Inflate 模块解析，硬件解码完成后生成对应的 CRC32 校验码，然后由软件比较硬件生成的校验码和 gzip 格式封装中 CRC32 是否一致。如果一致则说明 gzip 解码正确。

9.3.3.3. PNG 解码后处理流程

解码后图像的矩形区域数据搬移到目标图像的指定矩形区域中。 只有 RGB/ARGB 颜色格式输出才支持 crop 功能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



9.3.4. 寄存器列表

VE 寄存器按功能模块划分不同地址空间范围：

9.3.4.1. VE_TOP 寄存器列表

偏移	缩写	寄存器名称	章节
0x0000	VE_CLK	VE 时钟使能	0x0000 VE_CLK
0x0004	VE_RST	VE 模块复位	0x0004 VE_RST
0x0008	VE_INIT	VE 初始化	0x0008 VE_INIT
0x000C	VE_IRQ	VE 中断使能	0x000C VE_IRQ
0x0014	JPEG_EN	JPEG 模块使能	0x0014 JPEG_EN
0x0018	PNG_EN	PNG 模块使能	0x0018 PNG_EN
0x00FC	VE_VERSION	VE 版本信息	0x00FC VE_VERSION

9.3.4.2. JPEG 寄存器列表

偏移	缩写	寄存器名称	章节
0x200	JPEG_START	JPEG 启动解码	0x200 JPEG_START
0x204	JPEG_STATUS	JPEG 解码状态	0x204 JPEG_STATUS

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

偏移	缩写	寄存器名称	章节
0x208	JPEG_IRQ_EN	JPEG 中断使能 (JPEG Interrupt Enable)	0x208 JPEG_IRQ_EN
0x210	JPEG_START_POS	JPEG 解码起始位置	0x210 JPEG_START_POS
0x214	JPEG_SIZE	JPEG 图像大小	0x214 JPEG_SIZE
0x218	JPEG_CTRL	JPEG 模式控制	0x218 JPEG_CTRL
0x21C	JPEG_MCU_INFO	JPEG MCU 信息	0x21C JPEG_MCU_INFO
0x220	JPEG_HANDLE_NUM	JPEG 解码同时处理 MCU 个数	0x220 JPEG_HANDLE_NUM
0x224	JPEG_QMAT_INFO	JPEG 量化表信息	0x224 JPEG_QMAT_INFO
0x228	JPEG_QMAT_ADDR	JPEG 量化表地址	0x228 JPEG_QMAT_ADDR
0x22C	JPEG_QMAT_DATA	JPEG 量化表数据	0x22C JPEG_QMAT_DATA
0x230	JPEG_HUFF_INFO	JPEG Huffman 表信息配置	0x230 JPEG_HUFF_INFO
0x234	JPEG_HUFF_ADDR	JPEG Huffman 表地址	0x234 JPEG_HUFF_ADDR
0x238	JPEG_HUFF_DATA	JPEG Huffman 表数据	0x238 JPEG_HUFF_DATA
0x23C	JPEG_CLIP_EN	JPEG Clip 输出使能配置	0x23C JPEG_CLIP_EN
0x240	JPEG_CLIP_BASE	JPEG Clip 输出起始位置	0x240 JPEG_CLIP_BASE
0x244	JPEG_CLIP_SIZE	JPEG Clip 输出矩形框大小	0x244 JPEG_CLIP_SIZE
0x248	JPEG_CLIP_OUT_BASE	JPEG Clip 输出在缓存中的起始位置	0x248 JPEG_CLIP_OUT_BASE
0x24C	JPEG_ROTMIR	JPEG 旋转镜像配置	0x24C JPEG_ROTMIR
0x250	JPEG_SCALE	JPEG 缩放配置	0x250 JPEG_SCALE
0x254	JPEG_RGB_EN	JPEG RGB 颜色格式输出	0x254 JPEG_RGB_EN
0x25C	JPEG_RST_INTVAL	JPEG DC 系数重置间隔	0x25C JPEG_RST_INTVAL
0x268	JPEG_UV_INT	JPEG 解码输出 UV 分量交错配置	0x268 JPEG_UV_INT
0x26C	JPEG_CYCLES	JPEG 解码时钟数	0x26C JPEG_CYCLES

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

偏移	缩写	寄存器名称	章节
0x28C	JPEG_DITHER_PARAM	JPEG dither 参数配置	0x28C JPEG_DITHER_PARAM
0x300	JPEG_SUB_CTRL	JPEG 内部子模块控制	0x300 JPEG_SUB_CTRL
0x304	JPEG_MEM_IA	JPEG 内部子模块缓存中断地址	0x304 JPEG_MEM_IA
0x308	JPEG_MEM_HA	JPEG 内部子模块缓存暂停地址	0x308 JPEG_MEM_HA
0x31C	JPEG_RBIT_OFFSET	JPEG 读数据偏移	0x31C JPEG_RBIT_OFFSET
0x324	JPEG_MEM_SA	JPEG 内部子模块缓存起始地址	0x324 JPEG_MEM_SA
0x328	JPEG_MEM_EA	JPEG 内部子模块缓存结束地址	0x328 JPEG_MEM_EA
0x384	JPEG_STREAM_NUM	JPEG stream 个数	0x384 JPEG_STREAM_NUM
0x38C	JPEG_DATA_COUNT	JPEG 一次读写数据大小	0x38C JPEG_DATA_COUNT
0x390	JPEG_BUSY	JPEG 读数据状态	0x390 JPEG_BUSY
0x398	JPEG_STREAM_END_ADDR	JPEG 码流结束地址	0x398 JPEG_STREAM_END_ADDR
0x394	JPEG_REQ	JPEG 请求数据	0x394 JPEG_REQ
0x39C	JPEG_STREAM_START_ADDR	JPEG 码流起始地址	0x39C JPEG_STREAM_START_ADDR
0x3B0	JPEG_CUR_POS	JPEG 当前读数据位置	0x3B0 JPEG_CUR_POS

9.3.4.3. PNG 寄存器列表

偏移	缩写	寄存器名称	章节
0x0100	INFLATE_INT	Inflate 中断使能	0x0100 INFLATE_INT
0x0104	INFLATE_STATUS	Inflate 解码状态	0x0104 INFLATE_STATUS
0x0108	INFLATE_START	Inflate 解码开始	0x0108 INFLATE_START
0x0110	INFLATE_CTRL	Inflate 解码控制	0x0110 INFLATE_CTRL
0x0114	PNG_SIZE	PNG 图像大小	0x0114 PNG_SIZE
0x0118	PNG_OUTPUT_STRIDE	PNG 输出线宽	0x0118 PNG_OUTPUT_STRIDE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

偏移	缩写	寄存器名称	章节
0x011C	PNG_OUTPUT_FORMAT	PNG 解码输出颜色格式	0x011C PNG_OUTPUT_FORMAT
0x0120	INPUT_BS_START_ADDR	输入码流起始地址	0x0120 INPUT_BS_START_ADDR
0x0124	INPUT_BS_END_ADDR	输入码流结束地址	0x0124 INPUT_BS_END_ADDR
0x0128	INPUT_BS_OFFSET	输入码流偏移	0x0128 INPUT_BS_OFFSET
0x012C	INPUT_BS_LENGTH	输入码流长度	0x012C INPUT_BS_LENGTH
0x0130	OUTPUT_BUF_ADDR	解码输出地址	0x0130 OUTPUT_BUF_ADDR
0x0138	OUTPUT_COUNT	解码输出数据长度	0x0138 OUTPUT_COUNT
0x0140	INFLATE_WINDOW_BUF_ADDR	LZ77 窗口缓存地址	0x0140 INFLATE_WINDOW_BUF_ADDR
0x0148	DATA_VALID	输入码流数据有效标志	0x0148 DATA_VALID
0x014C	PNG_PALETTE_ADDR	PNG 索引表地址	0x014C PNG_PALETTE_ADDR

9.3.5. 寄存器地址空间映射

VE 寄存器按功能模块划分不同地址空间范围

模块名	地址范围
VE_TOP	0x18C0_0000–0x18C0_00FF
PNG	0x18C0_0100–0x18C0_01FF
JPEG	0x18C0_0200–0x18C0_03FF
PIC_INFO	0x18C0_0400–0x18C0_07FF

9.3.6. 寄存器描述

VE 寄存器按功能模块划分不同地址空间范围：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.1. VE_TOP 寄存器描述

9.3.6.1.1. 0x0000 VE_CLK

默认值：0x00000000			VE 时钟使能 (VE CLOCK ENABLE)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	CLK_ENABLE 1：clk 使能

9.3.6.1.2. 0x0004 VE_RST

默认值：0x0000003f			VE 模块复位 (VE RESET)
位域	类型	默认值	描述
31:16	R	0x0	STATUS 重置的完成状态，0 表示重置 完成
15:8	–	–	–
7:6	R/W	0x3	RST_PIC 0：pic 模块寄存器重置，内部信号复位
5:4	R/W	0x3	RST_PNG 0：PNG 模块寄存器重置，内部信号复位
3:2	R/W	0x3	RST_JPEG 0：JPEG 模块寄存器重置，内部信号复位
1:0	–	–	–

9.3.6.1.3. 0x0008 VE_INIT

默认值：0x00000000			VE 初始化 (VE INITTIALIZE)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	INIT 1：VE 初始化

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.1.4. 0x000C VE_IRQ

默认值：0x00000000			VE 中断使能 (VE INTERRUPT ENABLE)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	IRQ_ENABLE 1：中断信号使能

9.3.6.1.5. 0x0014 JPEG_EN

默认值：0x00000000			JPEG 模块使能 (JPEG MODULE ENABLE)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	JPEG_EN 1：JPEG 模块使能

9.3.6.1.6. 0x0018 PNG_EN

默认值：0x00000000			PNG 模块使能 (PNG MODULE ENABLE)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	PNG_EN 1：PNG 模块使能

9.3.6.1.7. 0x00FC VE_VERSION

默认值：0x00000301			VE 版本信息 (VE Version)
位域	类型	默认值	描述
31:0	RO	0x00000301	VERSION VE 版本信息，V3.1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.2. JPEG 寄存器描述

9.3.6.2.1. 0x200 JPEG_START

默认值：0x00000000			JPEG 启动解码 (JPEG Start)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	1：启动 JPEG 解码

9.3.6.2.2. 0x204 JPEG_STATUS

默认值：0x00000000			JPEG 解码状态 (JPEG Status)
位域	类型	默认值	描述
31:3	–	–	–
2	R	0x0	BIT_REQ 读完最后一笔数据后解码还未结束，则认为数据不够，VE 停止解码并向主控发送中断信号，该位置 1。
1	R	0x0	JPEG_ERROR 当执行当前任务过程中发现码流错误，则停止当前任务并向主控发送中断信号后，该位置 1。
0	R	0x0	JPEG_FINISH 解码结束时向主控发送中断信号后，该位置 1。

9.3.6.2.3. 0x208 JPEG_IRQ_EN

默认值：0x00000007			JPEG 中断使能 (JPEG Interrupt Enable)
位域	类型	默认值	描述
31:3	–	–	–
2	W1C	0x1	BIT_REQ_IRQ_EN 解码数据不够中断使能 写 1 清中断
1	W1C	0x1	ERROR_IRQ_EN 解码错误中断使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000007			JPEG 中断使能 (JPEG Interrupt Enable)
位域	类型	默认值	描述
			写 1 清中断
0	W1C	0x1	FINISH_IRQ_EN 解码正常结束中断使能 写 1 清中断

9.3.6.2.4. 0x210 JPEG_START_POS

默认值：0x00000000			JPEG 解码起始位置 (JPEG Start Position)
位域	类型	默认值	描述
31:28	–	–	–
27:16	R/W	0x0	STRAT_POS_Y 解码开始 Y 坐标
15:12	–	–	–
11:0	R/W	0x0	STRAT_POS_X 解码开始 X 坐标

9.3.6.2.5. 0x214 JPEG_SIZE

默认值：0x00000000			JPEG 图像大小 (JPEG Size)
位域	类型	默认值	描述
31:16	R/W	0x0	JPEG_HSIZE 图像宽度，需要按 MCU 对齐
15:0	R/W	0x0	JPEG_VSIZE 图像高度，需要按 MCU 对齐

9.3.6.2.6. 0x218 JPEG_CTRL

默认值：0x00000000			JPEG 模式控制 (JPEG Control)
位域	类型	默认值	描述
31:15	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			JPEG 模式控制 (JPEG Control)
位域	类型	默认值	描述
14:12	R/W	0x0	AC_HUFFMAN_IDX AC 系数 Huffman 表索引值
11	–	–	–
10:8	R/W	0x0	DC_HUFFMAN_IDX DC 系数 Huffman 表索引值
7:6	–	–	–
5	R/W	0x0	USR_HUFF_EN • 1：使用 DHT 中定义的 Huffman 表 • 0：使用默认 Huffman 表（VE 内部生成，不需要写 Huffman 表数据）
4:0	–	–	–

9.3.6.2.7. 0x21C JPEG_MCU_INFO

默认值：0x00000000			JPEG MCU 信息 (JPEG MCU Info)
位域	类型	默认值	描述
31:20	–	–	–
19:16	R/W	0x0	BLK_NUM 一个 MCU 中 8x8 blk 的数量
15	–	–	–
14:12	R/W	0x0	COMP_NUM 通道数量
11:10	R/W	0x0	Y_H_COUNT 一个 MCU 中 Y 分量水平方向上 8x8 块个数，对应 SOF 中解析的 h_count 信息。
9:8	R/W	0x0	Y_V_COUNT 一个 MCU 中 Y 分量垂直方向上 8x8 块个数，对应 SOF 中解析的 v_count 信息
7:6	R/W	0x0	CB_H_COUNT 一个 MCU 中 Cb 分量水平方向上 8x8 块个数，对应 SOF 中解析的 h_count 信息
5:4	R/W	0x0	CB_V_COUNT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			JPEG MCU 信息 (JPEG MCU Info)
位域	类型	默认值	描述
			一个 MCU 中 Cb 分量垂直方向上 8x8 块个数，对应 SOF 中解析的 v_count 信息
3:2	R/W	0x0	CR_H_COUNT 一个 MCU 中 Cr 分量水平方向上 8x8 块个数，对应 SOF 中解析的 h_count 信息
1:0	R/W	0x0	CR_V_COUNT 一个 MCU 中 Cr 分量垂直方向上 8x8 块个数，对应 SOF 中解析的 v_count 信息

9.3.6.2.8. 0x220 JPEG_HANDLE_NUM

默认值：0x00000000			JPEG 解码同时处理 MCU 个数 (JPEG Handle Number)
位域	类型	默认值	描述
31:2	–	–	–
1:0	R/W	0x0	HANDLE_NUM_MINUS1 同时处理的 MCU 个数减 1，(12/ total_du_num_in_mcu)– 1，最大值为 4。

9.3.6.2.9. 0x224 JPEG_QMAT_INFO

默认值：0x00000000			JPEG 量化表信息 (JPEG Quant Table Info)
位域	类型	默认值	描述
31:8	–	–	–
7:6	R/W	0x0	QMAT_IDX • 0: Y 分量量化表 • 1: Cb 分量量化表 2:Cr 分量量化表
5:2	–	–	–
1	R/W	0x0	QMAT_AUTO 1: 使能地址自动加 1 模式
0	R/W	0x0	QMAT_EN 1: 使能该量化表

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.2.10. 0x228 JPEG_QMAT_ADDR

默认值：0x00000000			JPEG 量化表地址 (JPEG Quant Table Address)
位域	类型	默认值	描述
31:8	–	–	–
7:6	R/W	0x0	QMAT_IDX • 0: Y 分量量化表 • 1: Cb 分量量化表 • 2: Cr 分量量化表
5:0	R/W	0x0	QMAT_ADDR 量化表地址，取值范围 0–63 量化表地址按照 zigzag 扫描后的顺序，也就是 DQT 解析的顺序.

9.3.6.2.11. 0x22C JPEG_QMAT_DATA

默认值：0x00000000			JPEG 量化表数据 (JPEG Quant Table Data)
位域	类型	默认值	描述
31:0	R/W	0x0	QMAT_DATA 量化参数 **注：** 如果是编码，该值为 (1<<19)/q_data

9.3.6.2.12. 0x230 JPEG_HUFF_INFO

默认值：0x00000000			JPEG Huffman 表信息配置 (JPEG Huffman Table Info)
位域	类型	默认值	描述
31:12	–	–	–
11:10	R/W	0x0	HUFF_IDX Huffman 表索引值 • 0: Huffman 表每个分量每种码字长度的最小码字 • 1: Huffman 表每个分量每种码字长度的最大码字 • 2: Huffman 表每个分量每种码字长度对应数值在 buffer 的起始地址 • 3: Huffman 值

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			JPEG Huffman 表信息配置 (JPEG Huffman Table Info)
位域	类型	默认值	描述
9:2	–	–	–
1	R/W	0x0	HUFF_AUTO • 1: 使能地址自动加 1 模式 • 0: 不使能地址自动加 1 模式，每次通过 0x2088 寄存器写 Huffman 表数据前都需要通过 0x2084 寄存器配置地址。
0	R/W	0x0	HUFF_EN 1: 使能该 Huffman 表

9.3.6.2.13. 0x234 JPEG_HUFF_ADDR

默认值：0x00000000			JPEG Huffman 表地址 (JPEG Huffman Table Address)
位域	类型	默认值	描述
31:8	–	–	–
11:10	R/W	0x0	HUFF_IDX Huffman 表索引值 • 0: Huffman 表每个分量每种码字长度的最小码字 • 1: Huffman 表每个分量每种码字长度的最大码字 • 2: Huffman 表每个分量每种码字长度对应数值在 buffer 的起始地址 • 3: Huffman 值
9:0	R/W	0x0	HUFF_ADDR 如果 huff_idx 为 0/1/2，起始地址分别为 • DC_LUMA: 0 • DC_CHROMA: 16 • AC_LUMA: 32 • AC_CHROMA: 48 huff_idx 为 3 时： • DC_LUMA: 0; • DC_CHROMA: 12 •

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			JPEG Huffman 表地址 (JPEG Huffman Table Address)
位域	类型	默认值	描述
			• AC_LUMA: 24 • AC_CHROMA: 186

9.3.6.2.14. 0x238 JPEG_HUFF_DATA

默认值：0x00000000			JPEG Huffman 表数据 (JPEG Huffman Table Data)
位域	类型	默认值	描述
31:0	R/W	0x0	HUFF_DATA Huffman 表数据

9.3.6.2.15. 0x23C JPEG_CLIP_EN

默认值：0x00000000			JPEG Clip 输出使能配置 (JPEG Clip Enable)
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	DEC_CLIP_EN 解码输出数据 clip 使能
0	R/W	0x0	ENC_CLIP_EN 编码输入数据 clip 使能

9.3.6.2.16. 0x240 JPEG_CLIP_BASE

默认值：0x00000000			JPEG Clip 输出起始位置 (JPEG Clip Base Address)
位域	类型	默认值	描述
31:16	R/W	0x0	CLIP_XBASE clip 窗口的起始 X 坐标，以像素为单位
15:0	R/W	0x0	CLIP_YBASE clip 窗口的起始 Y 坐标，以像素为单位

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.2.17. 0x244 JPEG_CLIP_SIZE

默认值：0x00000000			JPEG Clip 输出矩形框大小 (JPEG Clip SIZE)
位域	类型	默认值	描述
31:16	R/W	0x0	CLIP_XSIZE clip 矩形框的宽度，以像素为单位
15:0	R/W	0x0	CLIP_YSIZE clip 矩形框的高度，以像素为单位

9.3.6.2.18. 0x248 JPEG_CLIP_OUT_BASE

默认值：0x00000000			JPEG Clip 输出在缓存中的起始位置 (JPEG Clip OUTPUT BASE ADDRESS)
位域	类型	默认值	描述
31:16	R/W	0x0	CLIP_OUT_XBASE clip 起始位置在输出缓存中的 X 坐标，以字节为单位
15:0	R/W	0x0	CLIP_OUT_YBASE clip 起始位置在输出缓存中的 Y 坐标，以字节为单位

9.3.6.2.19. 0x24C JPEG_ROTMIR

默认值：0x00000000			JPEG 旋转镜像配置 (JPEG Rotate/Mirror Config)
位域	类型	默认值	描述
31:5	–	–	–
4	R/W	0x0	ROTMIR_EN • 0：不使能旋转镜像 • 1：使能旋转镜像
3	R/W	0x0	Horizontal MIRROR • 0：不使能水平镜像 • 1：使能水平镜像
2	R/W	0x0	Vertical MIRROR • 0：不使能垂直镜像 • 1：使能垂直镜像

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			JPEG 旋转镜像配置 (JPEG Rotate/Mirror Config)
位域	类型	默认值	描述
1:0	R/W	0x0	ROTATE • 0：不旋转 • 1：逆时针旋转 90 度 • 2：逆时针旋转 180 度 • 3：逆时针旋转 270 度

9.3.6.2.20. 0x250 JPEG_SCALE

默认值：0x00000000			JPEG 缩放配置 (JPEG Scaledown Config)
位域	类型	默认值	描述
31:5	–	–	–
4	R/W	0x0	SCALE_EN • 0：不使能缩放功能 • 1：使能缩放功能
3:2	R/W	0x0	H_SCALE 水平方向 scale 系数 • 0：不缩放 • 1：1/2 缩放 • 2：1/4 缩放 • 3：1/8 缩放
1:0	R/W	0x0	V_SCALE 垂直方向 scale 系数 • 0：不缩放 • 1：1/2 缩放 • 2：1/4 缩放 • 3：1/8 缩放

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.2.21. 0x254 JPEG_RGB_EN

默认值：0x00000000			JPEG RGB 颜色格式输出 (JPEG RGB FORMAT)
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x0	ALPHA_VAL RGBA 颜色格式的 alpha 值
7:4	–	–	–
3:1	R/W	0x0	RGB_FORMAT • 0：ARGB8888 • 1：ABGR8888 • 2：RGBA8888 • 3：BGRA8888 • 4：RGB888 • 5：BGR888 • 6：RGB565 • 7：BGR565
0	R/W	0x0	RGB_OUT_ENABLE 1：RGB 颜色格式输出使能

9.3.6.2.22. 0x25C JPEG_RST_INTVAL

默认值：0x00000000			JPEG DC 系数重置间隔 (JPEG Restart Intval)
位域	类型	默认值	描述
31:0	R/W	0x0	RST_INTVAL 重置 DC 预测值的 MCU 间隔个数

9.3.6.2.23. 0x268 JPEG_UV_INT

默认值：0x00000000			JPEG 解码输出 UV 分量交错配置 (JPEG UV Interleave)
位域	类型	默认值	描述
31:1	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			JPEG 解码输出 UV 分量交错配置 (JPEG UV Interleave)
位域	类型	默认值	描述
0	R/W	0x0	UV_INTERLEAVE • 0: UV 分量不交错存放 • 1: UV 分量交错存放

9.3.6.2.24. 0x26C JPEG_CYCLES

默认值：0x00000000			JPEG 解码时钟数 (JPEG Cycles)
位域	类型	默认值	描述
31:0	R/W	0x0	CYCLES Jpeg 解码用的时钟数

9.3.6.2.25. 0x28C JPEG_DITHER_PARAM

默认值：0x000000AE			JPEG dither 参数配置 (JPEG Dither Parameter Configuration)
位域	类型	默认值	描述
31:9	–	–	–
8:6	R/W	0x2	LEFTUP_WEIGHT_MINUS1 左上相邻像素对当前像素的误差扩散权重减 1
5:3	R/W	0x5	UP_WEIGHT_MINUS1 上相邻像素对当前像素的误差扩散权重减 1
2:0	R/W	0x6	LEFT_WEIGHT_MINUS1 左相邻像素对当前像素的误差扩散权重减 1

9.3.6.2.26. 0x300 JPEG_SUB_CTRL

注：

在启动 JPEG 解码前，即配置 JPEG Start 寄存器之前，需要先初始化内部子模块 1、2，但两个模块不能同时初始化，必须分两个时刻配置，先配置 INIT1 再配置 INIT2 。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			JPEG 内部子模块控制 (JPEG SubModual Control)
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	INIT1 1: 初始化内部子模块 1
0	R/W	0x0	INIT2 1: 初始化内部子模块 2

9.3.6.2.27. 0x304 JPEG_MEM_IA

默认值：0x00000000			JPEG 内部子模块缓存中断地址 (JPEG MEM Intr Address)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	INTR_ADDR 解码配置为 0。编码配置为 0x40

9.3.6.2.28. 0x308 JPEG_MEM_HA

默认值：0x00000000			JPEG 内部子模块缓存暂停地址 (JPEG MEM Halt Address)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	HALT_ADDR 解码配置为 0。编码配置为 0x40

9.3.6.2.29. 0x31C JPEG_RBIT_OFFSET

默认值：0x00000000			JPEG 读数据偏移 (JPEG Read Bit Offset)
位域	类型	默认值	描述
31:0	R/W	0x0	解码数据起始比特偏移

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.2.30. 0x324 JPEG_MEM_SA

默认值：0x00000000			JPEG 内部子模块缓存起始地址 (JPEG MEM Start Address)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	Start_ADDR 配置为 0

9.3.6.2.31. 0x328 JPEG_MEM_EA

默认值：0x00000000			JPEG 内部子模块缓存结束地址 (JPEG MEM End Address)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	END_ADDR 配置为 0x7f

9.3.6.2.32. 0x384 JPEG_STREAM_NUM

默认值：0x00000000			JPEG stream 个数 (JPEG Stream Number)
位域	类型	默认值	描述
31:0	R/W	0x0	STREAM_NUM 数据流个数 **注：** 以 256 byte 为单位。

9.3.6.2.33. 0x38C JPEG_DATA_COUNT

默认值：0x00000000			JPEG 一次读写数据大小 (JPEG Stream Data Count)
位域	类型	默认值	描述
31:0	R/W	0x0	DATA_CNT 固定配置为 64，64 个 32bit 数据，表示一次读写 256 字节数据。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.2.34. 0x390 JPEG_BUSY

默认值：0x00000000			JPEG 读数据状态 (JPEG Busy Status)
位域	类型	默认值	描述
31:1	–	–	–
0	R	0x0	BUSY 是否处于读数据状态

9.3.6.2.35. 0x398 JPEG_STREAM_END_ADDR

默认值：0x00000000			JPEG 码流结束地址 (JPEG Stream End Address)
位域	类型	默认值	描述
31:0	R/W	0x0	END_ADDR 码流结束地址，256 字节对齐

9.3.6.2.36. 0x394 JPEG_REQ

默认值：0x00000000			JPEG 请求数据 (JPEG Request Data)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	REQ_DATA 1: 请求一次数据

9.3.6.2.37. 0x39C JPEG_STREAM_START_ADDR

默认值：0x00000000			JPEG 码流起始地址 (JPEG Stream Start Address)
位域	类型	默认值	描述
31:0	R/W	0x0	Start_ADDR 码流起始地址，8 字节对齐

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.2.38. 0x3B0 JPEG_CUR_POS

默认值：0x00000000			JPEG 当前读数据位置 (JPEG Current Postion)
位域	类型	默认值	描述
31:0	R/W	0x0	CUR_POS 当前读码流数据位置 **注：** JPEG 读数据以 256 byte 为单位，当前读码流数据位置也以 256 byte 为单位。比如，需要读的数据从 100 byte 开始，则 CUR_POS 为 0。

9.3.6.3. PNG 寄存器描述

9.3.6.3.1. 0x0100 INFLATE_INT

默认值：0x00000000			Inflate 中断使能 (Inflate Interrupt Enable)
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x0	BIT_REQ_INT_EN 请求 bitsteam 中断控制 • 0：不使能 • 1：使能 DEC_REQ_INT_EN 用于控制解码所需要的原始码流不够需要请求下笔数据时是否向 CPU 发出中断请求。 当 DEC_REQ_INT_EN 为 1 时，产生中断请求，否则不产生中断请求。是否产生中断请求，不影响相应状态标志位的产生。
1	R/W	0x0	DEC_ERR_INT_EN 解码 error 中断控制 • 0：不使能 • 1：使能 DEC_ERR_INT_EN 用于控制解码发生错误结束后是否向 CPU 发出中断请求。 当 DEC_ERR_INT_EN 为 1 时，产生中断请求，否则不产生中断请求。是否产生中断请求，不影响相应状态标志位的产生。
0	R/W	0x0	DEC_FINISH_INIT 解码结束中断控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Inflate 中断使能 (Inflate Interrupt Enable)
位域	类型	默认值	描述
			• 0：不使能 • 1：使能 DEC_FINISH_INT_EN 用于控制正常解码结束后是否向 CPU 发出中断请求。当 DEC_FINISH_INT_EN 为 1 时，产生中断请求，否则不产生中断请求。是否产生中断请求，不影响相应状态标志位的产生。

9.3.6.3.2. 0x0104 INFLATE_STATUS

默认值：0x00000000			Inflate 解码状态 (Inflate Status)
位域	类型	默认值	描述
31:24	–	–	–
23:22	R	0x0	DEFILTER_ERR • [23]: ◦ 0 表示 defilter 解码数据足够 ◦ 1 表示 defilter 解码数据不足 • [22]: ◦ 0 表示 filter 类型正确 ◦ 1 表示 filter 类型错误
21:19	R	0x0	WDMA_ERR 写 DMA 出错
18:15	R	0x0	RDMA_ERR 读 DMA 出错
14:11	R	0x0	LZ77_ERR LZ77 解码 error • [14]: ◦ 0：LZ77 解码数据足够 ◦ 1：LZ77 解码数据不足 • [13]: ◦ 0：LZ77 huffman 码值正确 ◦ 1：LZ77 huffman 码值错误 • [12]:

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Inflate 解码状态 (Inflate Status)
位域	类型	默认值	描述
			◦ 0：LZ77 huffman 码表 1 解码正确 ◦ 1：LZ77 huffman 码表 1 解码错误; • [11]: ◦ 0：LZ77 huffman 码表 2 解码正确 ◦ 1：LZ77 huffman 码表 2 解码错误
10:8	R	0x0	HUFF_ERR huffman 解码 error • [10]: ◦ 0：cl 个数正确 ◦ 1： cl 个数不匹配 • [9]: ◦ 0：cl huffman 解码正确 ◦ 1：cl huffman 解码错误 • [8]: ◦ 0：ccl 解码数据足够 ◦ 1：ccl 解码数据不足
7:5	R	0x0	PC_ERR PNG 文件头解码错误 • [7]: ◦ 0：deflate 文件头解码数据足够 ◦ 1：deflate 文件头解码数据不足 • [6]: ◦ 0：deflate 文件头参数正确 ◦ 1：deflate 文件头参数错误 • [5]: ◦ 0：deflate 文件头解码正确 ◦ 1：deflate 文件头解码错误
4	R	0x0	OUT_BUF_OVERFLOW • 0：无 • 1：当前 error 的原因是输出 buffer 已满

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Inflate 解码状态 (Inflate Status)
位域	类型	默认值	描述
3	–	–	–
2	R/W1C	0x0	BIT_REQ_INT_FLAG 请求 bitstream 标记状态 当执行当前任务过程中发现码流不够，则暂停当前任务并向 CPU 发送中断信号后，该位置 1。软件向该位写 1 则清除相应中断。
1	R/W1C	0x0	ERR_INIT_FLAG 解码 error 标记状态当执行当前任务过程中发现码流错误，则停止当前任务并向 CPU 发送中断信号后，该位置 1。软件向该位写 1 则清除相应中断
0	R/W1C	0x0	FINISH_INIT_FLAG 解码结束标记状态当完成当前任务并向 CPU 发送中断信号后，该位置 1。主控向该位写 1 则清除相应中断。

9.3.6.3.3. 0x0108 INFLATE_START

默认值：			Inflate 解码开始 (Inflate START)
位域	类型	默认值	描述
31:	–	–	–
0	R/W	0x0	START • 0：未开始解码 • 1：开始解码 写 1 会自动清零

9.3.6.3.4. 0x0110 INFLATE_CTRL

默认值：0x00000600			Inflate 解码控制 (Inflate Control)
位域	类型	默认值	描述
31:13	–	–	–
12:11	R/W	0x0	BIT_DEPTH 位宽 0: 8 bits 只支持 8 bits。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000600			Inflate 解码控制 (Inflate Control)
位域	类型	默认值	描述
10:8	R/W	0x6	COLOR_TYPE 格式类型 • 0：reserved • 1：reserved • 2: PNG24 • 3: 索引彩色图像 • 4: reserved • 5: reserved • 6: PNG32
7:	–	–	–
1:0	R/W	0x0	DEC_TYPE_FLAG 解码类型标记 • 0：Inflate (gzip) • 1：Inflate and png defilter 当解码类型为 Inflate and pngdefilter，需要设置 PNG 相关参数。

9.3.6.3.5. 0x0114 PNG_SIZE

默认值：0x00000000			PNG 图像大小 (PNG Picture Size)
位域	类型	默认值	描述
31:29	–	–	–
28:16	R/W	0x0	HEIGHT PNG 图片高度
15:13	–	–	–
12:0	R/W	0x0	WIDTH PNG 图片宽度

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.3.6. 0x0118 PNG_OUTPUT_STRIDE

默认值：0x00000000			PNG 输出线宽 (PNG Line Stride)
位域	类型	默认值	描述
31:15	–	–	–
14:0	R /W	0x0	STRIDE PNG 输出对齐

9.3.6.3.7. 0x011C PNG_OUTPUT_FORMAT

默认值：0x00000000			PNG 解码输出颜色格式 (PNG Output Format)
位域	类型	默认值	描述
31:	–	–	–
2:0	R/W	0x0	OUTPUT_FORMAT • 0: ARGB8888 • 1: ABGR8888 • 2: RGBA8888 • 3: BGRA8888 • 4: RGB888 • 5: BGR888 PNG8、PNG24 和 PNG32 都可以设置以上任意像素格式： • 当 PNG 原图中不包含 alpha 通道时，选择有 alpha 通道的格式，alpha 值固定为 0xFF。 • 当 PNG 原图中包含 alpha 通道时，输出格式中不含 alpha，则 alpha 信息丢失。 • 当 PNG8_PALETTE_BYPASS 为 1 时，输出格式 OUTPUT_FORMAT 设置无效。

9.3.6.3.8. 0x0120 INPUT_BS_START_ADDR

默认值：0x00000000			输入码流起始地址 (Input Bitstream Start Address)
位域	类型	默认值	描述
31:4	R/W	0x000_0000	INPUT_BS_START_ADDR[31:4] 原始码流缓冲区起始位置，低 4 位固定为 0。
3:0	RO	0x00	固定为 0

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.3.9. 0x0124 INPUT_BS_END_ADDR

默认值：0x0000000F			输入码流结束地址 (Input Bitstream End Address)
位域	类型	默认值	描述
31:4	R/W	0x000_0000	INPUT_BS_END_ADDR[31:4] 原始码流缓冲区结束位置
3:0	RO	0xF	固定为全 1

9.3.6.3.10. 0x0128 INPUT_BS_OFFSET

默认值：0x00000000			输入码流偏移 (Input Bitstream Offset)
位域	类型	默认值	描述
31:30	–	–	–
29:0	R/W	0x0000_0000	BIT_OFFSET 当前有效配置数据开始的位置，该位置是相对于 ADDR 计算的，以 bit 为单位。最大 128 MB，即码流缓冲区最大 128 MB。

9.3.6.3.11. 0x012C INPUT_BS_LENGTH

默认值：0x00000000			输入码流长度 (Input Bitstream Length)
位域	类型	默认值	描述
31:30	–	–	–
29:0	R/W	0x0000_0000	BIT_LENGTH 当前配置的有效数据长度，以 bit 为单位。

9.3.6.3.12. 0x0130 OUTPUT_BUF_ADDR

默认值：0x00000000			解码输出地址 (Output Buffer Address)
位域	类型	默认值	描述
31:0	R/W	0x000_0000	解码输出 buffer 地址

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.3.13. 0x0138 OUTPUT_COUNT

默认值：0x00000000			解码输出数据长度 (Output Data Count)
位域	类型	默认值	描述
31:0	RO	0x000_0000	解码输出到 OUTPUT_BUF_ADDR 的数据，以 byte 为单位的计数，启动解码后将从零开始计数。

9.3.6.3.14. 0x0140 INFLATE_WINDOW_BUF_ADDR

9.3.6.3.15. 0x0144 PNG_PAL_BUF_ADDR

9.3.6.3.16. 0x0148 DATA_VALID

默认值：0x00000000			输入码流数据有效标志 (Data Valid Flag)
位域	类型	默认值	描述
31	R/W	0x0	DATA_VALID • 置 1：当前配置的码流数据已经有效写入原始码流缓冲区，VE 可以预取码流数据到内部的缓冲区，等待启动解码。 • 置 0：码流数据还没有正确写入原始码流缓冲区。
30:2	–	–	–
1	R/W	0x0	DATA_LAST • 置 1：当前配置的数据是一个完整解码的最后一笔数据。 • 置 0：当前配置的数据不是一个完整解码的最后一笔数据，当前解码任务完成后需要硬件保持状态，待下笔数据配置后继续完成一个完整解码。
0	R/W	0x0	DATA_FIRST • 置 1：当前配置的数据是一个完整解码的第一笔数据。 • 置 0：当前配置的数据不是一个完整解码的第一笔数据，当前解码任务需要承接前一次的解码继续完成一个完整解码。

9.3.6.3.17. 0x014C PNG_PALETTE_ADDR

默认值：0x00000000			PNG 索引表地址 (PNG Palette Buffet Address)
位域	类型	默认值	描述
	R/W	0x000_0000	PNG 调色板地址的高bits

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PNG 索引表地址 (PNG Palette Buffet Address)
位域	类型	默认值	描述
			PNG 调色板空间的大小为 1K 调色板空间的大小为 1K bytes，按照索引顺序排列，包含 A、R、G 和 B 四个通道，总共可以索引 256 色。
	RO	0x00	PNG 调色板地址低 bits 固定为 0。

9.3.6.4. 图像信息寄存器描述

9.3.6.4.1. 0x600 PICTURE_FORMAT

默认值：0x00000000			图像格式信息 (Picture Format)
位域	类型	默认值	描述
31:20	–	–	–
19:17	R/W	0x0	COLOR_MODE • 0: YUV420 • 1: YUV422 • 2: YUV224 • 3: YUV444 • 4: YUV400 **注：** • JPEG 支持 YUV420、YUV422、YUV224、YUV444、YUV400，不支持 YUV411。 • 如果输出颜色格式为 RGB，COLOR_MODE 需配置为 4 (YUV400)。
16	R/W	0x0	INTERLEAVED • 0: CbCr 分量独立存放 • 1: CbCr 分量交错存放
15:0	R/W	0x0	STRIDE 图像的线宽

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.3.6.4.2. 0x604 PICTURE_SIZE

默认值：0x00000000			图像大小 (Picture Size)
位域	类型	默认值	描述
31:16	R/W	0x0	PIC_X_SIZE 图像宽
15:0	R/W	0x0	PIC_Y_SIZE 图像高 **注：** 当前解码图像为场格式，需要按照场高度 x2 配置。

9.3.6.4.3. 0x608 PICTURE_LUMA_ADDR

默认值：0x00000000			图像亮度数据地址 (Picture Luma Address)
位域	类型	默认值	描述
31:0	R/W	0x0	LUMA_ADDR 图像亮度分量 DRAM 地址

9.3.6.4.4. 0x60C PICTURE_CB_ADDR

默认值：0x00000000			图像 Cb 分量数据地址 (Picture Cb Address)
位域	类型	默认值	描述
31:0	R/W	0x0	CB_ADDR 图像 Cb 分量 DRAM 地址

9.3.6.4.5. 0x610 PICTURE_CR_ADDR

默认值：0x00000000			图像 Cr 分量数据地址 (Picture Cr Address)
位域	类型	默认值	描述
31:0	R/W	0x0	CR_ADDR 图像 Cr 分量 DRAM 地址

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.4. Audio

Audio Codec 模块内置 PWM 音频输出模块，经过数字信号的处理，实现音频信号的录入以及播放功能。

9.4.1. 特性说明

- 无 DAC 设计，采用 PWM 输出
- 支持 2x 单端输出（立体声输出），或 1x 差分输出（单声道输出）
- 输入输出通路均支持数字音量控制
- 提供 64 x 32–bit FIFO 用于 Playback 通路的数据
- 支持 CPU 和 DMA 两种数据传输实现方式

9.4.2. 原理框图

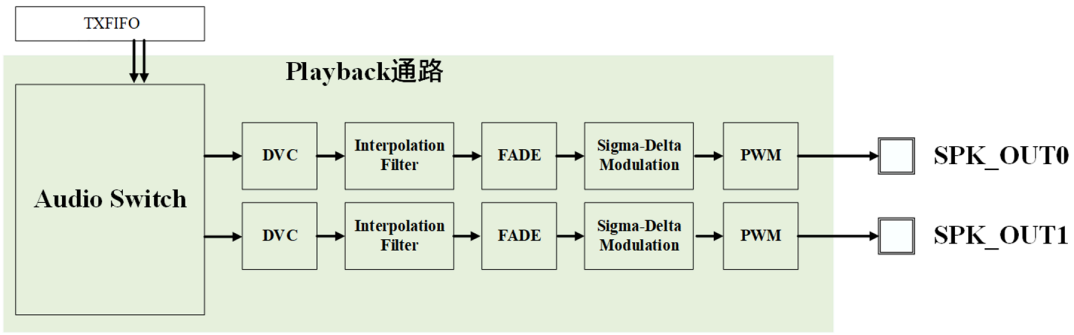


图 9–16 原理框图

图 9–16 : 原理框图中列出的组成部分包括：

- Playback 通路：用于播放。其中 Audio Switch 模块用于选择 DSPK0 和 DSPK1 的数据源。
- FIFO 数据：用于缓冲收发数据。

9.4.3. 功能描述

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.4.3.1. Audio Codec 时钟

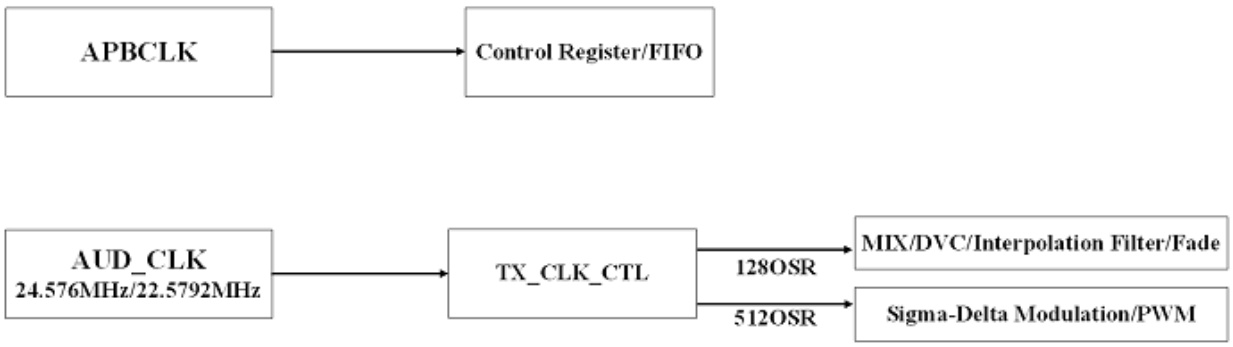


图 9–17 Audio Codec 时钟框图

如图所示：

- APBCLK：用于控制寄存器以及 FIFO。
- AUD_CLK：控制 TX（播放）部分，24.576 MHz / 22.5792 MHz 由 CMU 分频所得。

  TX 部分通过寄存器 FS_OUT 配置了 TX 的采样频率：

  - 过采样率 128 倍的时钟则提供 MIX、DVC、Interpolation Filter、Fade 模块。
  - 过采样率 512 倍的时钟则提供 Sigma–Delta Modulation、PWM 模块。

9.4.3.2. Audio Codec 信号通路

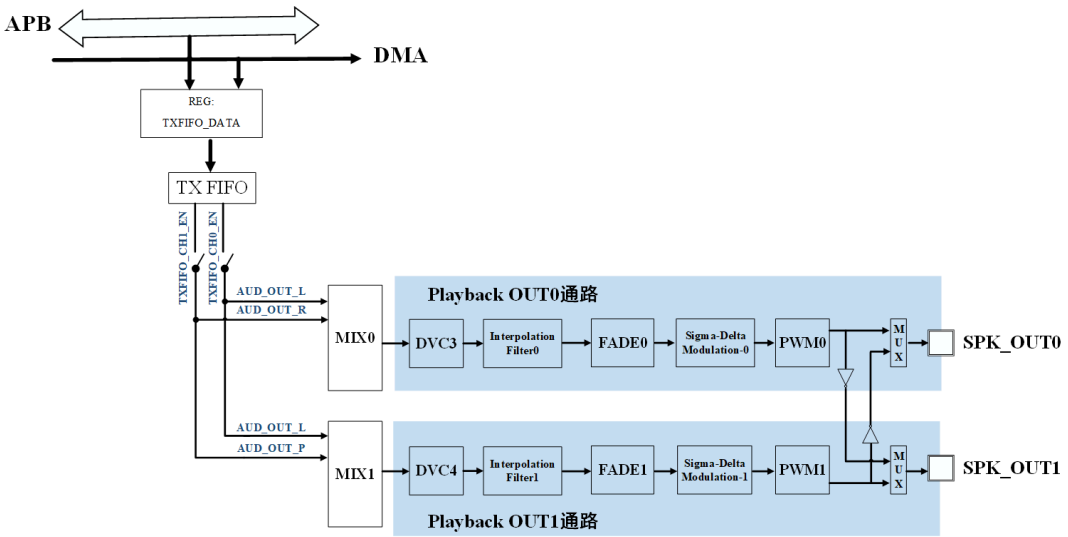


图 9–18 Audio Codec 信号通路

图 9–18 : Audio Codec 信号通路中：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

1. 通过 TXFIFO_CH0_EN/ TXFIFO_CH1_EN，分别控制 TXFIFO 中的左/右声道的数据。
2. 如需交叉 OUT0 通路和 OUT1 通路的数据，可以通过 MIX0、MIX1 的寄存器配置，实现 OUT0/1 通路的数据交换。

9.4.3.2.1. Audio Codec 信号通路中的模块功能

Audio Codec 信号通路涉及下列功能模块，其功能如下所示：

- 数字音量控制 (DVC)：
  - 每个 TX、RX 通路上均有设计独立的 DVC 模块。
  - 通过 DVC_EN 使能。如未使能，则旁通输入信号到下一个模块。
  - DVC 的可调范围为 –119.25 dB 到 71.25 dB，步进 0.75 dB。
- 插值滤波器 (Interpolation Filter)：
  - 实现 128 倍的上采样，实现抽值滤波器的相反功能。
  - 依次采用半带滤波、CIC 补偿滤波和 CIC 插值滤波。
  - 实现的上采样倍数分别为 2、2、32。经过插值滤波器，得到高采样率的数字信号。
- Sigma–Delta Modulation：
  - 经过插值滤波后，进行数字 Sigma–Delta 算法，获得 PDM 信号。
  - Sigma–Delta 调制采用两阶 1 bit 结构。
- PWM：
  - 用于对 PDM 进行调制，调制方式如下：
    - 0 代表 25% 占空比的时钟信号。
    - 1 代表 75% 占空比的时钟信号。

    时钟频率为 PDM 的采样时钟频率，即 128 × FS_OUT。
  - 支持差分模式。如 PWM0 使能差分模式：
    - SPK_OUT0 输出 PWM0。
    - SPK_OUT1 输出反相 PWM0。

    此时 PWM1 应配置为关闭状态。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.4.3.3. 中断

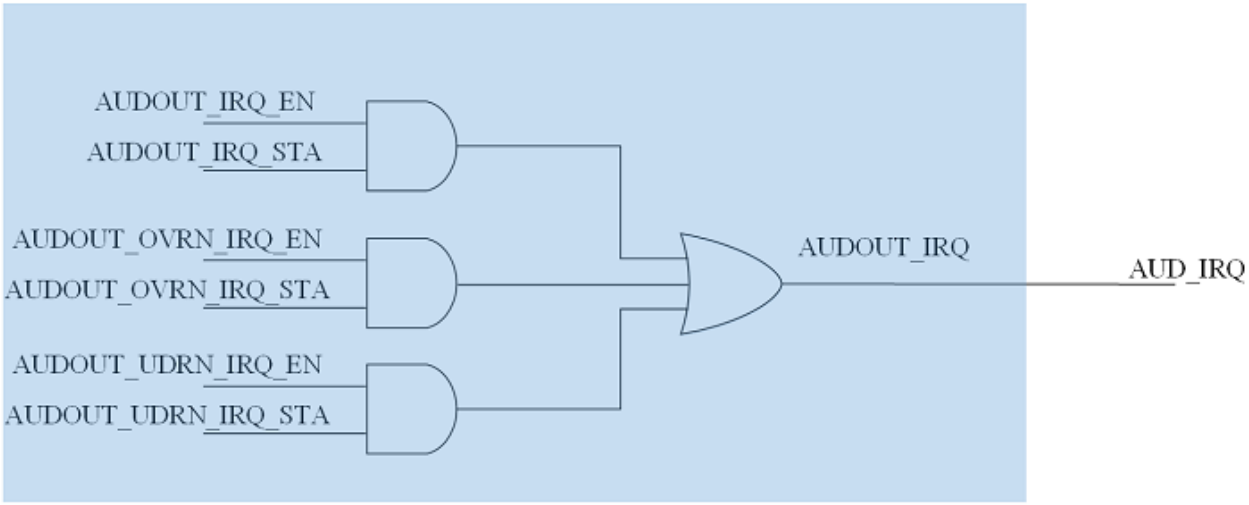


图 9–19 中断信号

Audio Codec 的图 9–19 : 中断信号具体描述如下：

- AUDOUT_IRQ_STA：TXFIFO 数据空间充足时产生的中断信号，即 TXFIFO 的剩余的数据空间多于 TXFIFO_TH 时，此时也会相应的产生 DRQ 信号。
- AUDOUT_OVRN_IRQ_STA：DMIC 的 RXFIFO 出现上溢出中断。
- AUDOUT _UDRN_IRQ_STA：DMIC 的 RXFIFO 出现下溢出中断。

9.4.4. 编程指南

常用场景参数配置如下所示：

1. 使用双通道播放，主时钟为 24.576MHz，采样频率为 48KHz ，过采样率为 128

   - TX MIXER 控制寄存器

     TX_MIXER_CTL[31:30] = 0x0，不使能混音功能，通路配置为 AUD_OUT。

     TX_MIXER_CTL[12:8] = 0x2，通路配置为 AUD_OUT_R。

     TX_MIXER_CTL[4:0] = 0x1，通路配置为 AUD_OUT_L。

   - TX DVC3&4 控制寄存器

     TX_DVC3&4_CTL[31:24] = 0xA0，DVC4 数字音量控制模块，根据需求配置。

     TX_DVC3&4_CTL[23:16] = 0xA0，DVC3 数字音量控制模块，根据需求配置。

     TX_DVC3&4_CTL[1:0] = 0x3，使能两路 DVC。

   - TX Playback 控制寄存器

     TX_PLAYBACK_CTL[14:12] = 0x0，延时输出功能，根据需求配置。

     TX_PLAYBACK_CTL[10:8] = 0x3，滤波输出 Shift 比特数配置为默认值 13 比特，推荐使用默认值。

     TX_PLAYBACK_CTL[6:4] = 0x7，插值滤波器使能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

TX_PLAYBACK_CTL[3:0] = 0x0，主时钟配置 24.576 MHz，采样频率配置 48 KHz。

- TX SDM 控制寄存器

  TX_SDM_CTL[31:8] = 0x11011，SDM 增益默认值配置，推荐使用默认值。

  TX_SDM_CTL[1:0] = 0x3，SDM 使能。

- TX PWM 控制寄存器

  TX_PWM_CTL[6:0] = 0x11，PWM 使能并配置为输出 PWM 调制信号。

- TX FIFO 控制寄存器

  TXFIFO_CTL[2:0] = 0x3，使能 TXFIFO 通道，下溢出时发送 0。

9.4.5. AUDIO 基地址

表 9–8 AUDIO 基地址信息

模块名称	起始地址	结束地址	空间大小
AUDIO	0x18610000	0x18610FFF	4 KB

9.4.6. 寄存器列表

表 9–9 AUDIO 寄存器列表

偏移	缩写	寄存器名称	章节
0x01C	TX_MIXER_CTL	TX Mixer 控制寄存器	0x01C TX_MIXER_CTL
0x020	TX_DVC3&4_CTL	TX 数字音量控制 3 寄存器	0x020 TX_DVC3&4_CTL
0x024	TX_PLAYBACK_CTL	播放控制寄存器	0x024 TX_PLAYBACK_CTL
0x028	TX_SDM_CTL	TX Sigma–Delta 控制寄存器	0x028 TX_SDM_CTL
0x034	TXFIFO_CTL	TXFIFO 控制寄存器	0x034 TXFIFO_CTL
0x038	FIFO_INT_EN	FIFO 中断使能寄存器	0x038 FIFO_INT_EN
0x048	TXFIFO_DATA	TXFIFO 数据寄存器	0x048 TXFIFO_DATA
0x04C	TX_CNT	TX 数据计数器寄存器	0x04C TX_CNT
0x058	FADE_CTL0	渐变控制 0 寄存器	0x058 FADE_CTL0
0x05C	FADE_CTL1	渐变控制 1 寄存器	0x05C FADE_CTL1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–9 AUDIO 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x060	GLOBE_CTL	全局控制寄存器	0x060 GLOBE_CTL
0xFC	VERSION	版本号	0x0FC VERSION

9.4.7. 寄存器描述

9.4.7.1. 0x01C TX_MIXER_CTL

默认值：0x00000000			TX Mixer 控制寄存器（TX Mixer Control）
位域	类型	默认值	描述
31	R/W	0x0	MIX0_EN MIX0 使能控制信号 • 0x0：不使能 • 0x1：使能 若 MIX0_EN = 0，MIX0 则为通路选择，MIX0_SRC_SEL 只有 0x1/0x2/0x4/0x8/0x10 有效，旁路通过所选择的信号到下一个模块。
30	R/W	0x0	MIX1_EN MIX1 使能控制信号 • 0x0：不使能 • 0x1：使能 若 MIX1_EN = 0，MIX1 则为通路选择，MIX1_SRC_SEL 只有 0x1/0x2/0x4/0x8/0x10 有效，旁路通过所选择的信号到下一个模块。
29	–	–	–
28:24	R/W	0x0	MIX1_GAIN_CTL Mixer1 混频源的增益控制，相应 BIT 置 1 表示 –6dB 增益使能，相应 BIT 清 0 表示无增益使能。 • BIT24：AUD_OUT_L • BIT25：AUD_OUT_R • BIT26：Reserved • BIT27：Reserved • BIT28：Reserved
23:21	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			TX Mixer 控制寄存器（TX Mixer Control）
位域	类型	默认值	描述
20:16	R/W	0x0	MIX0_GAIN_CTL Mixer0 混频源的增益控制，相应 BIT 置 1 表示 –6 dB 增益使能，相应 BIT 清 0 表示无增益使能。 • BIT16：AUD_OUT_L • BIT17：AUD_OUT_R • BIT18：Reserved • BIT19：Reserved • BIT20：Reserved
15:13	–	–	–
12:8	R/W	0x0	MIX1_SRC_SEL Mixer1 混音源选择，相应 BIT 置 1 表示使能 • BIT8：AUD_OUT_L • BIT9：AUD_OUT_R • BIT10：Reserved • BIT11：Reserved • BIT12：Reserved 在旁通模式下，低 bit 的优先级最高，例如此域为 0xF，则旁通 L。
7:5	–	–	–
4:0	R/W	0x0	MIX0_SRC_SEL Mixer0 混音源选择，相应 BIT 置 1 表示使能 • BIT0：AUD_OUT_L • BIT1：AUD_OUT_R • BIT2：Reserved • BIT3：Reserved • BIT4：Reserved 在旁通模式下，低 bit 的优先级最高，例如此域为 0xF，则旁通 L。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.4.7.2. 0x020 TX_DVC3&4_CTL

默认值：0xA0A00000			TX 数字音量控制 3 寄存器（TX DVC3）
位域	类型	默认值	描述
31:24	R/W	0xA0	DVC4 数字音量控制模块 DVC4 的增益 BIT[31:27] = N, BIT [26:24] = K，delta_dB = 0.75 × K+6.02 × (N−20)（−119.25 dB to 71.25 dB，0.75 dB/ Step） • 0x00：静音 • 0x01：−119.25 dB • … • 0x9F：−0.75 dB • 0xA0：0 dB • 0xA1：0.75 dB • … • 0xFF：71. 25 dB
23:16	R/W	0xA0	DVC3 数字音量控制模块 DVC3 的增益 BIT [23:19] = N, BIT [18:16] = K，（−119.25 dB to 71.25 dB，0.75 dB/ Step） • 0x00：静音 • 0x01：−119.25 dB • … • 0x9F：−0.75 dB • 0xA0：0 dB • 0xA1：0.75 dB • … • 0xFF：71. 25 dB
15:2	–	–	–
1	R/W	0x0	DVC4_EN DVC4 使能控制位 • 0x0：关闭 DVC • 0x1：使能 DVC 若关闭 DVC，数据信号不经过处理，旁通到下一个模块。
0	R/W	0x0	DVC3_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0xA0A00000			TX 数字音量控制 3 寄存器（TX DVC3）
位域	类型	默认值	描述
			DVC3 使能控制位 • 0x0：关闭 DVC • 0x1：使能 DVC 若关闭 DVC，数据信号不经过处理，旁通到下一个模块。

9.4.7.3. 0x024 TX_PLAYBACK_CTL

默认值：0x00000300			播放控制寄存器（TX Playback Control）
位域	类型	默认值	描述
31:15	–	–	–
14:13	R/W	0x0	TX_DLT TX 上采样滤波输出的延迟时间 • 0x0：5 ms • 0x1：10 ms • 0x2：20 ms • 0x3：30 ms
12	R/W	0x0	TX_DLT_EN TX 上采样滤波输出延迟功能使能控制 • 0x0：禁用 • 0x1：使能
11	–	–	–
10:8	R/W	0x3	FLTOUT_SHIFTN 滤波输出 Shift 比特数 • 0x0：10 比特 • 0x1：11 比特 • … • 0x7：17 比特
7	–	–	–
6	R/W	0x0	EN_TX_CH1 Playback 发送通道 1 插值滤波器控制位

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000300			播放控制寄存器（TX Playback Control）
位域	类型	默认值	描述
			• 0x0：不使能 • 0x1：使能
5	R/W	0x0	EN_TX_CH0 Playback 发送通道 0 插值滤波器控制位 • 0x0：不使能 • 0x1：使能
4	R/W	0x0	PLAYBACK_INTRE_EN Playback 插值滤波器使能 • 0x0：关闭 • 0x1：使能
3:1	R/W	0x0	FS_OUT 音频回放输出的采样频率 当 AUD_CLK=24.576MHz 时： • 0x0：48 KHz • 0x1：32 KHz • 0x2：24 KHz • 0x3：16 KHz • 0x4：12 KHz • 0x5：8 KHz • 0x6：Reserved • 0x7：Reserved 当 AUD_CLK=22.5792MHz 时： • 0x0：44.1 KHz • 0x2：22.05 KHz • 0x4：11.025 KHz • Others：Reserved
0	R/W	0x0	TX_CLK_FRE TX 模块所选用的工作主时钟 • 0x0：24.576 MHz • 0x1：22.5792 MHz

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.4.7.4. 0x028 TX_SDM_CTL

默认值：0x01101100			TX Sigma-Delta 控制寄存器（TX Sigma-Delta Module Control）
位域	类型	默认值	描述
31:30	R/W	0x0	TX_CH1_SDM_GAIN_C1 TX Channel1 的 SDM 增益 C1 设置 • 0x0：增益为 1 • 0x1：增益为 0.5 • 0x2：增益为 0.25 • 0x3：增益为 0.125
29:28	R/W	0x0	TX_CH1_SDM_GAIN_B1 TX Channel1 的 SDM 增益 B1 设置 • 0x0：增益为 1 • 0x1：增益为 0.5 • 0x2：增益为 0.25 • 0x3：增益为 0.125
27:26	R/W	0x0	TX_CH1_SDM_GAIN_A1 TX Channel1 的 SDM 增益 A1 设置 • 0x0：增益为 1 • 0x1：增益为 0.5 • 0x2：增益为 0.25 • 0x3：增益为 0.125
25:24	R/W	0x1	TX_CH1_SDM_GAIN_C0 TX Channel1 的 SDM 增益 C0 设置 • 0x0：增益为 1 • 0x1：增益为 0.5 • 0x2：增益为 0.25 • 0x3：增益为 0.125
23:22	R/W	0x0	TX_CH1_SDM_GAIN_B0 TX Channel1 的 SDM 增益 B0 设置 • 0x0：增益为 1 • 0x1：增益为 0.5

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x01101100			TX Sigma-Delta 控制寄存器（TX Sigma-Delta Module Control）
位域	类型	默认值	描述
			• 0x2：增益为 0.25 • 0x3：增益为 0.125
21:20	R/W	0x1	TX_CH1_SDM_GAIN_A0 TX Channel1 的 SDM 增益 A0 设置 • 0x0：增益为 1 • 0x1：增益为 0.5 • 0x2：增益为 0.25 • 0x3：增益为 0.125
19:18	R/W	0x0	TX_CH0_SDM_GAIN_C1 TX Channel0 的 SDM 增益 C1 设置 • 0x0：增益为 1 • 0x1：增益为 0.5 • 0x2：增益为 0.25 • 0x3：增益为 0.125
17:16	R/W	0x0	TX_CH0_SDM_GAIN_B1 TX Channel0 的 SDM 增益 B1 设置 • 0x0：增益为 1 • 0x1：增益为 0.5 • 0x2：增益为 0.25 • 0x3：增益为 0.125
15:14	R/W	0x0	TX_CH0_SDM_GAIN_A1 TX Channel0 的 SDM 增益 A1 设置 • 0x0：增益为 1 • 0x1：增益为 0.5 • 0x2：增益为 0.25 • 0x3：增益为 0.125
13:12	R/W	0x1	TX_CH0_SDM_GAIN_C0 TX Channel0 的 SDM 增益 C0 设置 • 0x0：增益为 1 • 0x1：增益为 0.5

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x01101100			TX Sigma-Delta 控制寄存器（TX Sigma-Delta Module Control）
位域	类型	默认值	描述
			• 0x2：增益为 0.25 • 0x3：增益为 0.125
11:10	R/W	0x0	TX_CH0_SDM_GAIN_B0 TX Channel0 的 SDM 增益 B0 设置 • 0x0：增益为 1 • 0x1：增益为 0.5 • 0x2：增益为 0.25 • 0x3：增益为 0.125
9:8	R/W	0x1	TX_CH0_SDM_GAIN_A0 TX Channel0 的 SDM 增益 A0 设置 • 0x0：增益为 1 • 0x1：增益为 0.5 • 0x2：增益为 0.25 • 0x3：增益为 0.125
7:2	–	–	–
1	R/W	0x0	TX_CH1_SDM_EN 发送 CH1 的 Sigma-Delta Modulate 模块使能 • 0x0：不使能 • 0x1：使能
0	R/W	0x0	TX_CH0_SDM_EN 发送 CH0 的 Sigma-Delta Modulate 模块使能 • 0x0：不使能 • 0x1：使能

9.4.7.5. 0x034 TXFIFO_CTL

默认值：0x00002000			TXFIFO 控制寄存器（TXFIFO Control）
位域	类型	默认值	描述
31	R/W1AC	0x0	TX_FIFO_FLUSH 擦除 TXFIFO 数据，写 1 擦除 TXFIFO 数据，完成自动清 0。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002000			TXFIFO 控制寄存器（TXFIFO Control）
位域	类型	默认值	描述
30:16	–	–	–
15:8	R/W	0x20	TXFIFO_TH TX FIFO Threshold，TX FIFO 的阈值，表示 TXFIFO 剩余可用空间值，单位 32bit word。 当 TXFIFO 的剩余可用空间值小于 TH 时，则认为 TXFIFO 空，产生空中断以及 DRQ 请求。
7:3	–	–	–
2	R/W	0x0	TX_UR_DATA 在 TXFIFO 出现下溢出的时候，选择发送的数据形式 • 0x0：发送上一次的音频数据 • 0x1：发送全 0
1	R/W	0x0	TX_FIFO_CH1_EN TXFIFO 通道 1 的使能控制位 • 0x0：不使能 • 0x1：使能
0	R/W	0x0	TX_FIFO_CH0_EN TXFIFO 通道 0 的使能控制位 • 0x0：不使能 • 0x1：使能

9.4.7.6. 0x038 FIFO_INT_EN

默认值：0x00000000			FIFO 中断使能寄存器（FIFO Interrupt Enable）
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	AUDOUT_DRQ_EN TXFIFO 空状态请求 DMA 使能位 • 0x0: 禁止 DRQ 请求 • 0x1: 使能 DRQ 请求
6	R/W	0x0	AUDOUT_UDRN_IRQ_EN TXFIFO 下溢出中断使能位

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			FIFO 中断使能寄存器（FIFO Interrupt Enable）
位域	类型	默认值	描述
			• 0x0: 禁止中断请求 • 0x1: 使能中断请求
5	R/W	0x0	AUDOUT_OVRN_IRQ_EN TXFIFO 上溢出中断使能位 • 0x0: 禁止中断请求 • 0x1: 使能中断请求
4	R/W	0x0	AUDOUT_IRQ_EN TXFIFO 空状态中断使能位 • 0x0: 禁止中断请求 • 0x1: 使能中断请求
3:0	–	–	–

9.4.7.7. 0x03C FIFO_STA

默认值：0x01400000			FIFO 状态寄存器（FIFO Status）
位域	类型	默认值	描述
31:27	–	–	–
26	R/W1C	0x0	AUDOUT_UDRN_IRQ_STA TXFIFO 下溢出产生中断的状态 • 0x0：无中断请求 • 0x1：有中断请求
25	R/W1C	0x0	AUDOUT_OVRN_IRQ_STA TXFIFO 上溢出产生中断的状态 • 0x0：无中断请求 • 0x1：有中断请求
24	R/W1C	0x1	AUDOUT_IRQ_STATXFIFO 空状态产生中断的状态 • 0x0：无中断请求 • 0x1：有中断请求
23:16	R	0x40	TXFIFO_SPACE_CNT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x01400000			FIFO 状态寄存器（FIFO Status）
位域	类型	默认值	描述
			TXFIFO 可用空间计数器，表示 TX FIFO 未使用的空间大小，单位 32bit word。
15:0	–	–	–

9.4.7.8. 0x048 TXFIFO_DATA

默认值：0x00000000			TXFIFO 数据寄存器（TXFIFO Data）
位域	类型	默认值	描述
31:0	WO	0x0	TXFIFO_DATA TXFIFO 发送的采样点数据，往此地址写数据进行发送。低 16 位为 TXChannel0 的 16–bit，高 16 位为 Channel1 的 16–bit。

9.4.7.9. 0x04C TX_CNT

默认值：0x00000000			TX 数据计数器寄存器（TX Data Counter）
位域	类型	默认值	描述
31:0	R/W	0x0	TXFIFO_DATA_CNT TX FIFO 发送的采样点数据的数量统计，初始值可以在任意时间写入任意值。 每当有一个采样点写入 DATA，TX FIFO 发送的采样点数据计数自动加 1。

9.4.7.10. 0x058 FADE_CTL0

默认值：0x00804007			渐变控制 0 寄存器（Fade Control 0）
位域	类型	默认值	描述
31	–	–	–
30:16	R/W	0x80	FADE_STEP 音量变化步进，配合 VOL 计算渐变总时间。
15:12	R/W	0x4	FADE_SPEED 音量变化速度，2^{FADE_SPEED}，，配合 VOL 计算渐变总时间。单位为 us。
11:3	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00804007			渐变控制 0 寄存器（Fade Control 0）
位域	类型	默认值	描述
2	R/W	0x1	FADE_CH1_EN FADE 使能通道 1 控制位 • 0x0：不使能 • 0x1：使能
1	R/W	0x1	FADE_CH0_EN FADE 使能通道 0 控制位 • 0x0：不使能 • 0x1：使能
0	R/W	0x1	FADE _EN FADE 功能使能控制位 • 0x0：不使能 • 0x1：使能

9.4.7.11. 0x05C FADE_CTL1

默认值：0x7FFF7FFF			渐变控制 1 寄存器（Fade Control 1）
位域	类型	默认值	描述
31	–	–	–
30:16	R/W	0x7FFF	MAX_VOL 最大音量，配置为默认值即可。
15	–	–	–
14:0	R/W	0x7FFF	TARGET_VOL 目标音量，目标音量 ≤ 最大音量。 目标音量是音量渐变的目标值： • 打开播放通路时需要实现渐变，此位配置为 0x7FFF。 • 关闭播放通路时需要实现渐变，此位配置为 0x0000。 渐变过程的总时间计算公式如下： ((TARGET_VOL – 当前值) ÷ FADE_STEP) × FADE_SPEED 例如，FADE_STEP = 0x80，FADE_SPEED = 0x4，打开播放通路的渐变过程所需总时间为 ((0x7FFF–0)/0x80) × 2^4 = 4096 us。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.4.7.12. 0x060 GLOBE_CTL

默认值：0x00000000			全局控制寄存器（Global Control）
位域	类型	默认值	描述
31:12	–	–	–
11:8	R/W	0x0	DBG_SIGNAL Debug 信号选择，选择的信号通过 PWM_OUT 输出。
7:4	R/W	0x0	DEBUG_MOD DEBUG 模式 • 0x0：DEBUG 模式不使能 • 0x1：TX 发送一个正弦信号 • 0x7：根据 signal 选择输出信号 • 0x8：TX 发送差分正弦波信号 • Others：Reserved
3	–	–	–
2	R/WAC	0x0	GLB_RST 全局复位控制信号，此位写 1 进行复位，复位完成自动清 0。
1	R/W	0x0	TX_GLBEN 发送端全局使能控制信号 • 0x0：不使能 • 0x1：使能
0	–	–	–

9.4.7.13. 0x0FC VERSION

默认值：0x00010102			Codec 版本号（VERSION）
位域	类型	默认值	描述
31:0	RO	0x00010102	Version(模块版本号) 采用 BCD 码显示，V1.2

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5. LCD

LCD 模块可将 DE 送过来的 DPI 接口转换为各种屏支持格式。

LCD 支持五种接口模式输出：

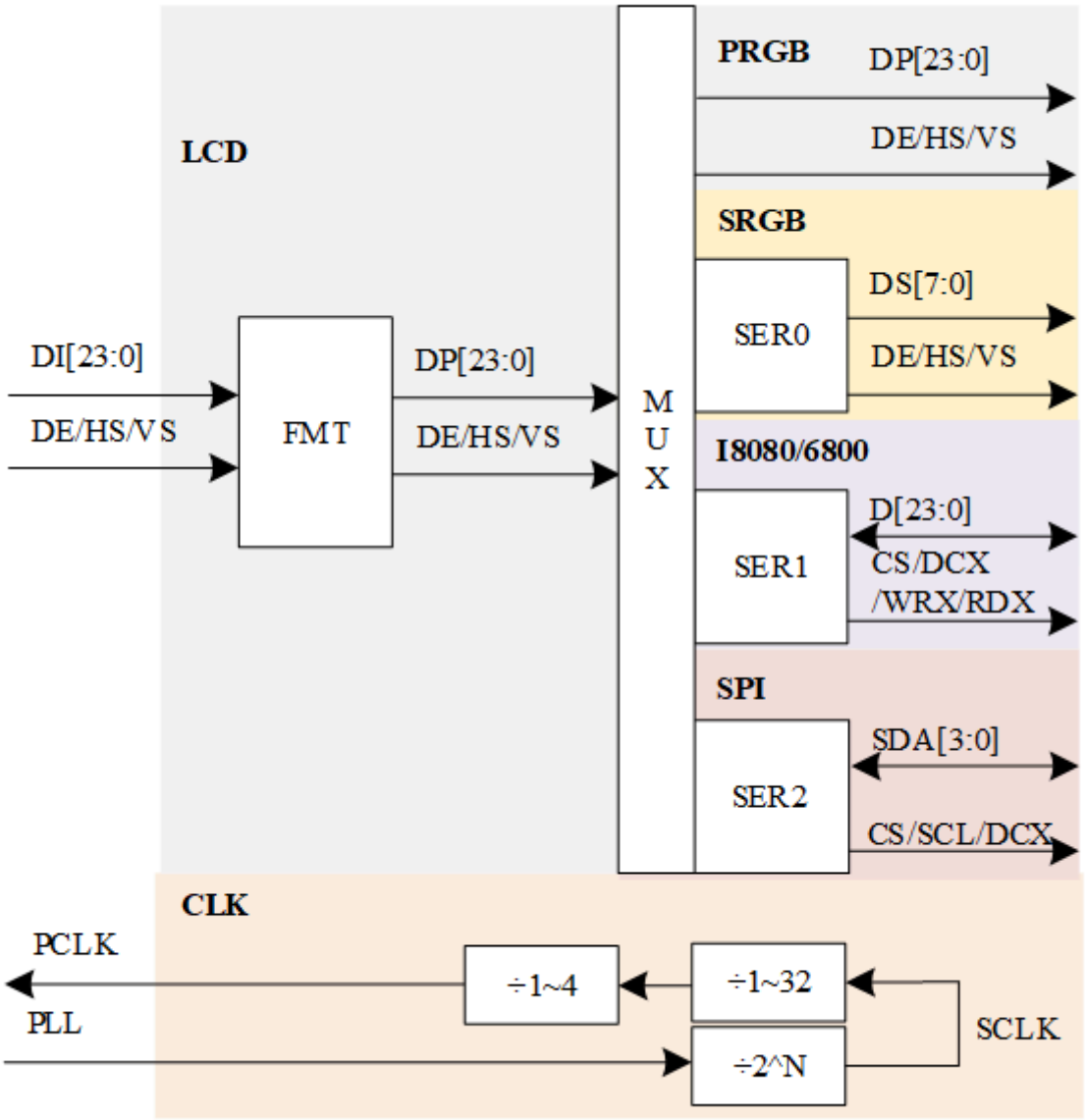
- PRGB 接口时序
- SRGB 接口时序
- I8080 接口时序
- SPI 接口时序
- 6800 接口时序

9.5.1. 特性说明

- 支持 PRGB/ SRGB/ I8080/ 6800/ SPI 接口
- 支持八位色深，R/G/B 三组信号可任意交叉，空白区域数据可配置
- 支持 R/G/B 组内数据输出顺序切换
- 支持 PRGB 24/ 18/ 16 bit 模式，最高 720P60
- 支持 SRGB 8/ 6 bit 模式，480x480@60fps
- 支持 I8080/ 6800 24/ 18/ 16/ 9/ 8 bit 模式，最高 480x480@60fps
- 支持 SPI 3/4–wire 以及 4–sda 模式，最高 480x480@60fps
- 支持 SPI 8/ 24/ 32 read 模式
- PRGB/ SRGB 时钟提供四个相位选择
- I8080/ 6800 输出支持三种采样方式
- SPI 支持四种采样方式
- I8080/ SPI 支持 64x8bit FIFO
- 支持像素时钟频率最高 100 MHz
- 分辨率及其它规格参考 DE 规格书

9.5.2. 原理框图

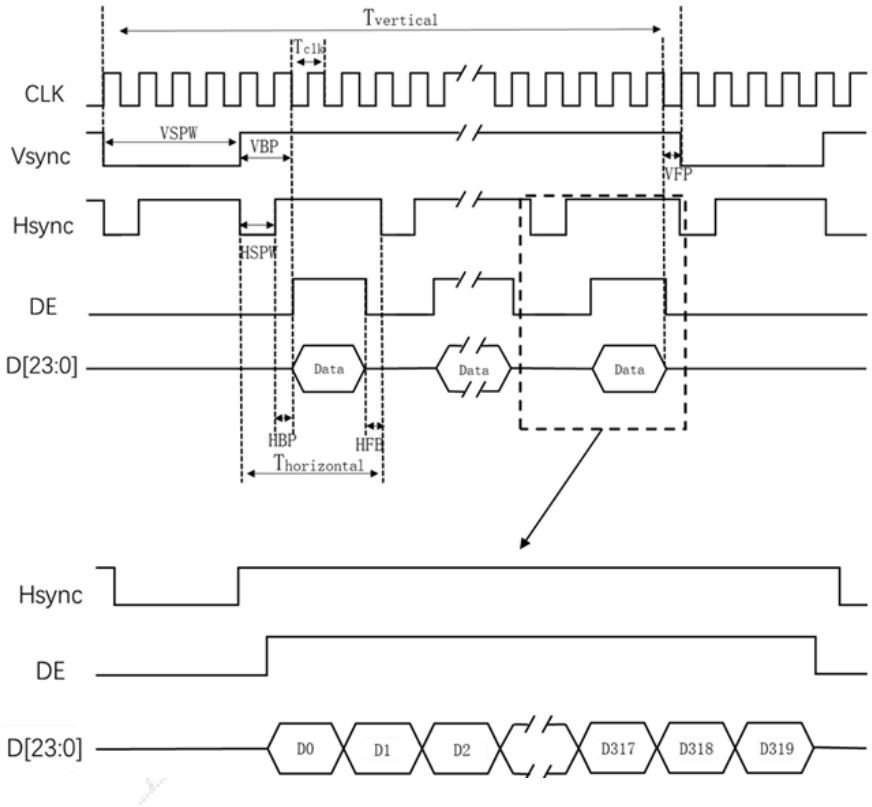
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.3. 接口时序

9.5.3.1. PRGB 接口时序



Vsync 为帧同步信号，表示帧开始。Hsync 为行同步信号，表示行开始。DE 为数据有效使能，表示数据有效，每 1 个 CLK 周期，采样一个像素数据 D[23:0]，以此完成一帧图像的输出显示。

表 9–10 时序描述

Defined	Function
CLK	像素时钟
Vsync	帧同步信号
Hsync	行同步信号
DE	数据有效使能
D[23:0]	像素数据信号
Tclk	时钟周期
Tvertical	列扫描周期
Thorizontal	行扫描周期

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–10 时序描述 (续)

Defined	Function
VBP	列扫描后肩
VFP	列扫描前肩
VSPW	列同步信号脉宽
HBP	行扫描后肩
HFP	行扫描前肩
HSPW	行同步信号脉宽

9.5.3.1.1. 数据块选择以及并转串功能

由 DE 模块输入的 DI[23:0] 信号进到 FMT 进行格式转换，输出并行 RGB 数据 DP[23:0] 信号，如下图所示。

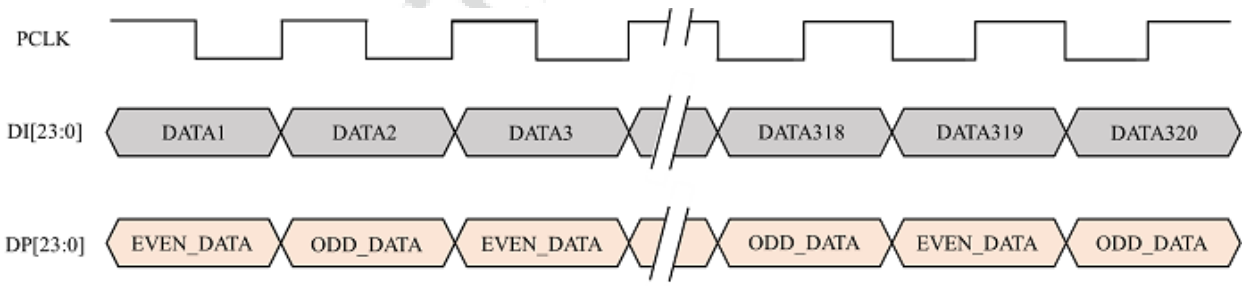


图 9–20 lcd_prgb

其中 DP[23:0] 每 8 位数据可任意互换输出 R/G/B 信号或者输出用户设置的 data 数据，用于功能调试以及方便 layout 走线， DP[23:0] 再进入到 SER0 转换成串行 RGB 数据 DS[7:0] 信号，如 lcd_srgb 所示。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

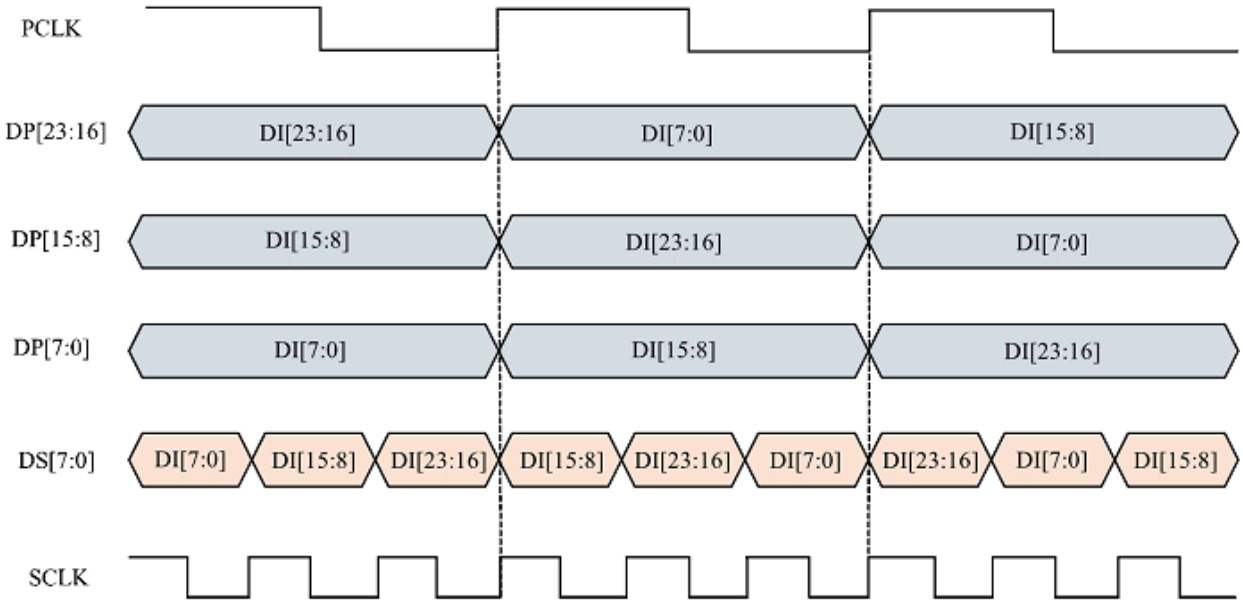


图 9–21 lcd_srgb

并行信号转串行信号控制方式：

1. DE 模块输入的完整图片 RGB 信号 DI[23:0] 分为以下三组，进入 FMT 转换 DP 输出，用户可自由配置。
   - DI[23:16]
   - DI[15:8]
   - DI[7:0]

   例如 DP[7:0]，可通过配置输出 DI[23:16]、 DI[15:8] 或者 DI[7:0] 的数据。
2. 之后三组 DP 信号进入 SER0 进行并行转串行。

   一个 PCLK 内：
   a. DP[7:0] 的数据在第一个 SCLK cycle 给到 DS[7:0]。
   b. DP[15:8] 的数据在第二个 SCLK cycle 给到 DS[7:0]
   c. DP[23:16] 的数据在第三个 SCLK cycle 给到 DS[7:0]，以此循环。

   注：

   无论三组 DP 信号里存着任何的 DI 数据，在并行信号转串行信号过程中均为 DP[7:0]/ DP[15:8]/ DP[23:16] 依次给到 DS[7:0]。
3. 配置下列相关寄存器：
   - LCD_CTL
   - DATA_SEL
   - ODD_DATA
   - EVEN_DATA

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.3.1.2. R/ G/ B 组内数据输出顺序切换功能

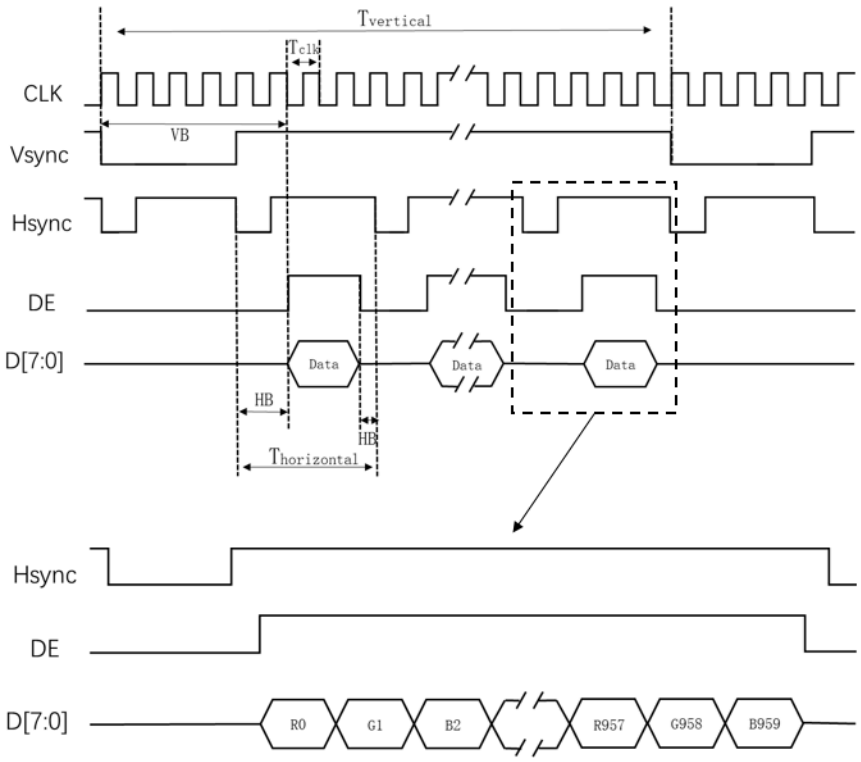
组内数据顺序切换：

以 8 bits 为单位进行切换，D23–D16/ D15–D8/ D7–D0 三组。

示例 1：D7–D0 组默认输出 D7–D6–D5–D4–D3–D2–D1–D0，可切换成顺序 D0–D1–D2–D3–D4–D5–D6–D7。

关于详细说明，可查看相关配置寄存器DATA_QUT_SEL。

9.5.3.2. SRGB 接口时序



Vsync 为帧同步信号，表示帧开始。Hsync 为行同步信号，表示行开始。DE 为数据有效使能，表示数据有效，每 1 个 CLK 周期，采样一个像素数据 D[7:0]，每 3 个 CLK 为一个像素数据，以此完成一帧图像的输出显示。

图 9–22 SRGB 接口时序

表 9–11 时序描述

Defined	Function
CLK	像素时钟
Vsync	帧同步信号
Hsync	行同步信号
DE	数据有效使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–11 时序描述 (续)

Defined	Function
D[7:0]	像素数据信号
Tclk	时钟周期
Tvertical	列扫描周期
Thorizontal	行扫描周期
VBP	列扫描后肩
VFP	列扫描前肩
VSPW	列同步信号脉宽
HBP	行扫描后肩
HFP	行扫描前肩
HSPW	行同步信号脉宽

9.5.3.3. I8080 接口时序

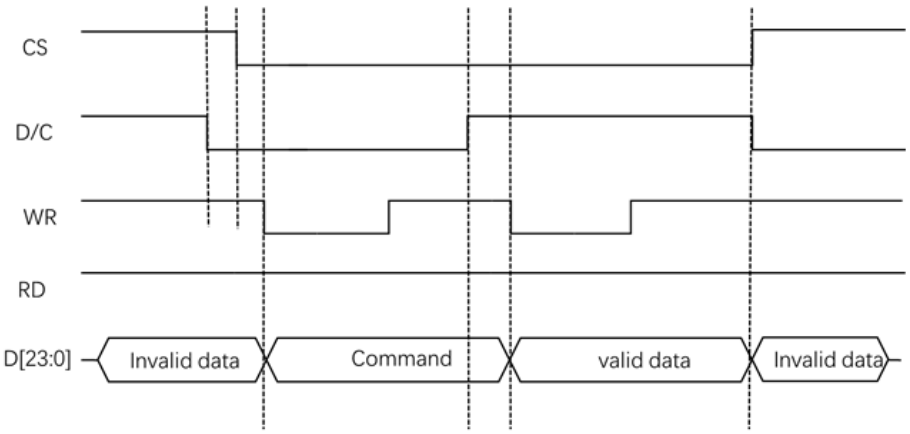


图 9–23 I8080 写时序

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

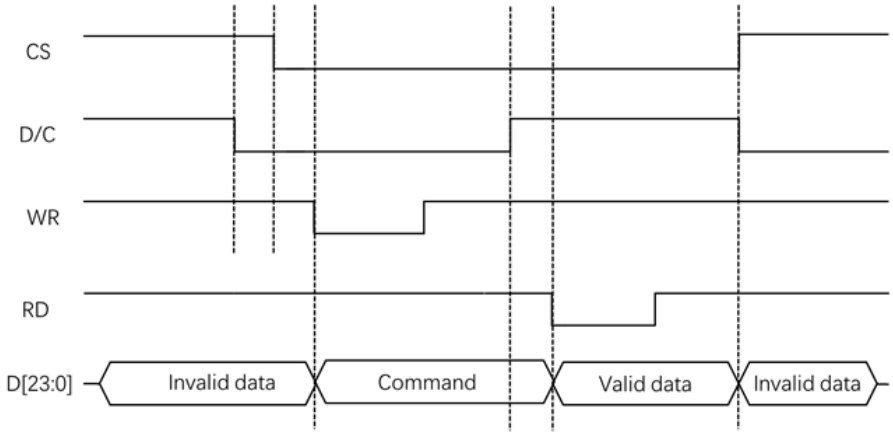


图 9–24 读时序

I8080 写时序中：

- CS 为片选信号，电平低有效，处于有效期间才可进行读写操作。
- D/C 为 Data 或者 Command 标志信号，D/C 为 0，则表示为 Command。D/C 为 1，则表示 parameter 或者 data 传输。D/C 在一些文档中又称为 RS、D/CX。
- WR 为写控制信号，RD 为读控制信号，WR 与 RD 均为低有效。进行写操作时，RD 需置 1。WR 由 1 变 0 则表示即将进行写操作。WR、RD 在一些文档中又称为 WRX、RDX。
- 进行读操作时，需先发送一个读命令，随后再进行读取数据。读取数据期间 WR 需置 1，RD 由 1 变 0 则表示即将进行读操作。

9.5.3.4. 6800 接口时序

9.5.3.4.1. Clocked E 模式

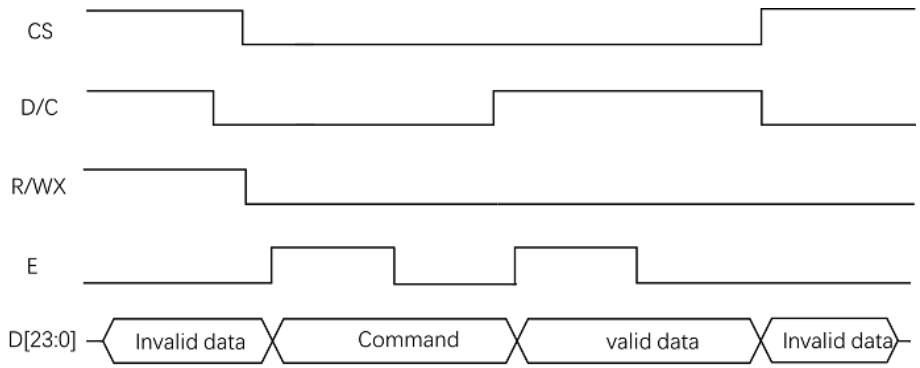


图 9–25 6800 Clocked E 模式写时序

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

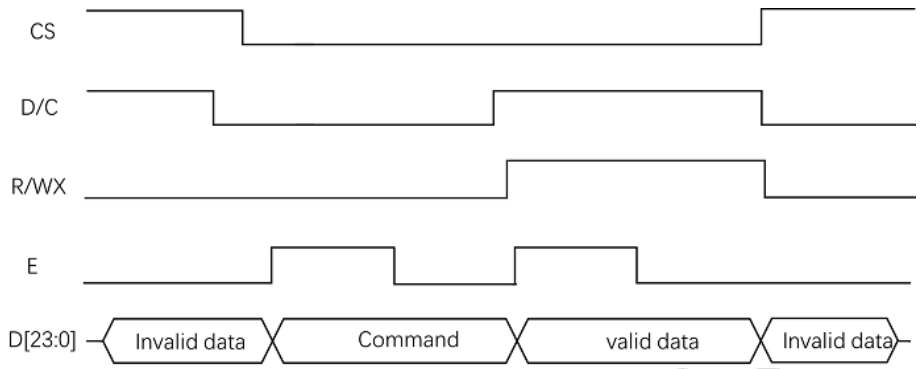


图 9-26 6800 Clocked E 模式读时序

Clocked E 模式中：

- CS 为片选信号，电平低有效，处于有效期间才可进行读写操作。
- D/C 为 Data 或者 Command 标志信号，D/C 为 0，则表示为 Command。D/C 为 1，则表示 parameter 或者 data 传输。D/C 在一些文档中又称为 RS、D/CX。
- R/WX 为读写控制信号，R/WX 为 0，进行写操作。R/WX 为 1，进行读操作。
- E 作为时钟信号，上升沿主控发出数据，下降沿屏端采样数据。

9.5.3.4.2. Fixed E 模式

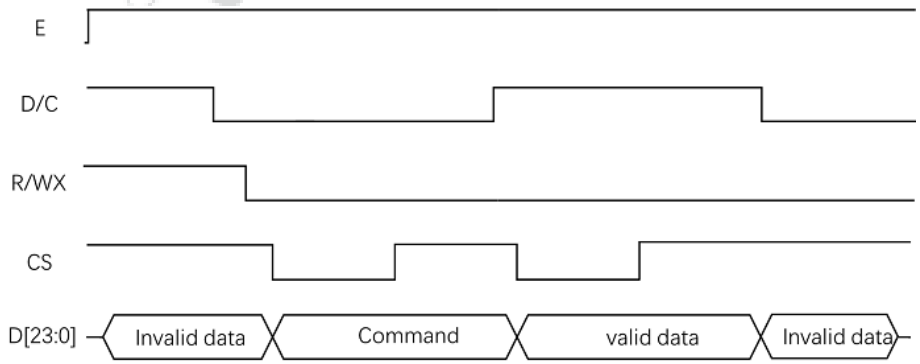


图 9-27 6800 Fixed E 模式写时序

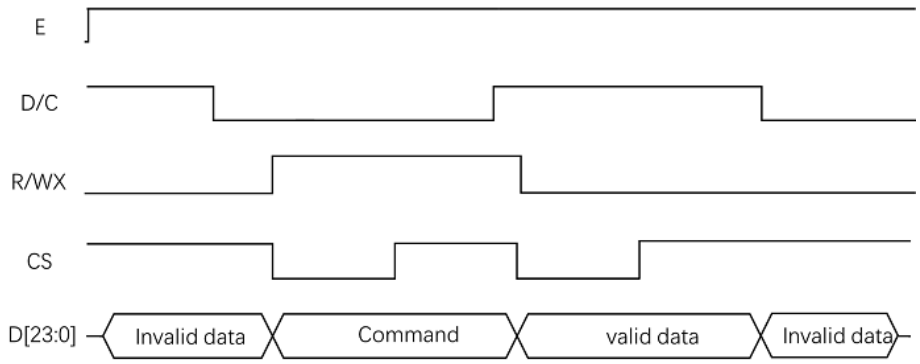


图 9-28 6800 Fixed E 模式读时序

Fixed E 模式中：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- CS 作为时钟信号，下降沿主控发出数据，上升沿屏端采样数据。
- D/C 为 Data 或者 Command 标志信号，D/C 为 0，则表示为 Command。D/C 为 1，则表示 parameter 或者 data 传输。D/C 在一些文档中又称为 RS、D/CX。
- R/WX 为读写控制信号，R/WX 为 0，进行写操作。R/WX 为 1，进行读操作。
- E 始终拉高为 1。

9.5.3.5. SPI 接口时序

SPI-8BIT 4 线模式时序图如下：

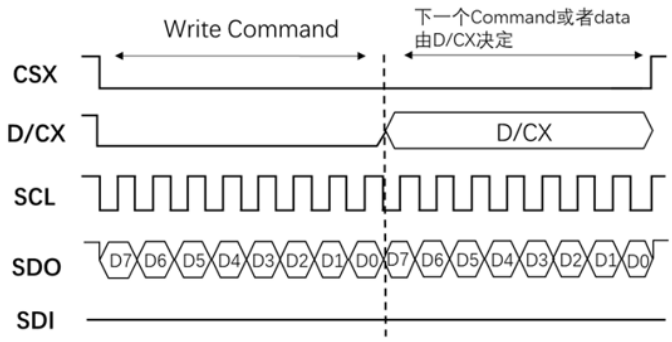


图 9–29 SPI 4 线写时序

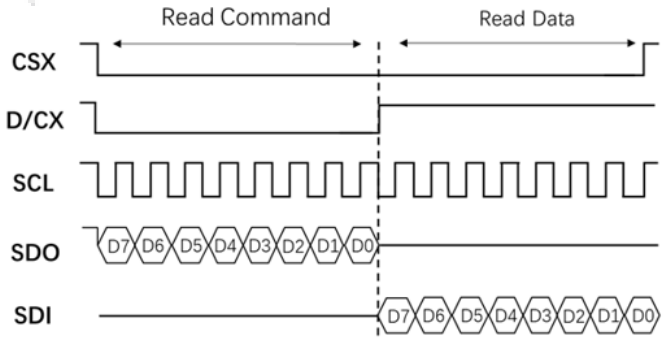


图 9–30 SPI 4 线 8bit 读时序

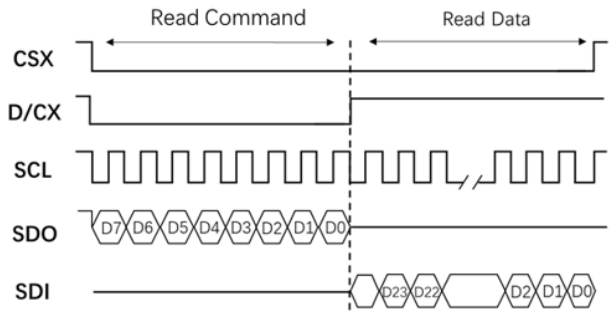


图 9–31 SPI 4 线 24bit 读时序

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

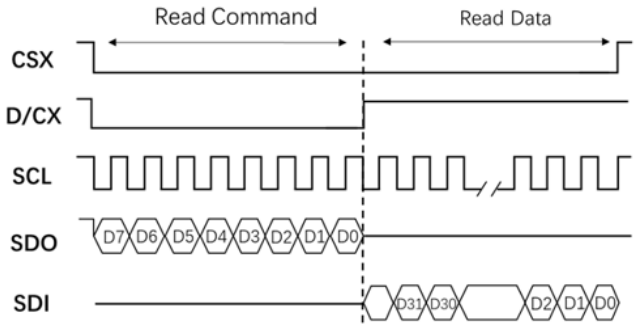


图 9–32 SPI 4 线 32bit 读时序

SPI-9BIT 3 线模式时序图如下：

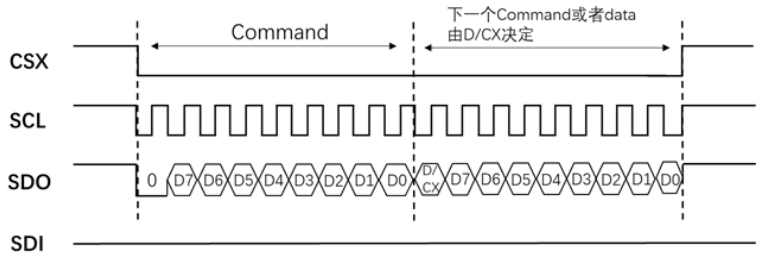


图 9–33 SPI 3 线写时序

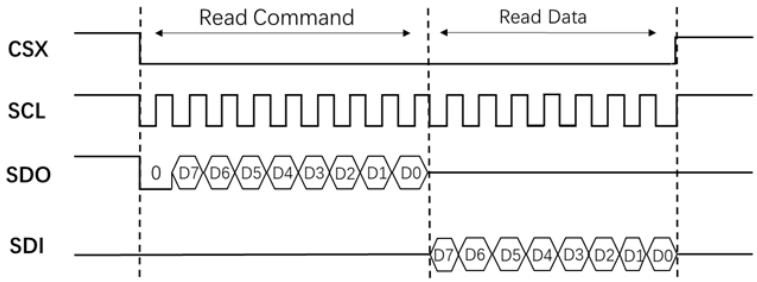


图 9–34 SPI 3 线 8bit 读时序

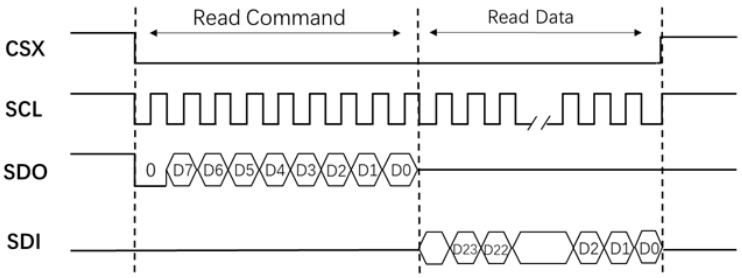


图 9–35 SPI 3 线 24bit 读时序

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

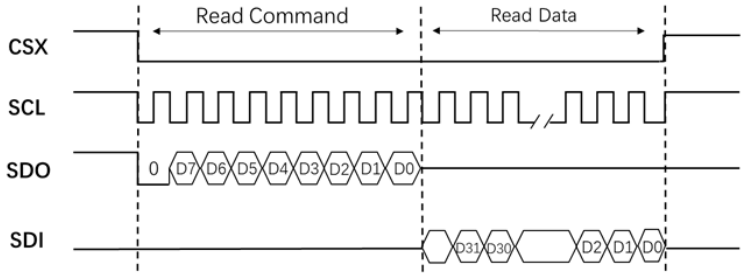


图 9–36 SPI 3 线 32bit 读时序

SPI 4-SDA 模式时序图如下：

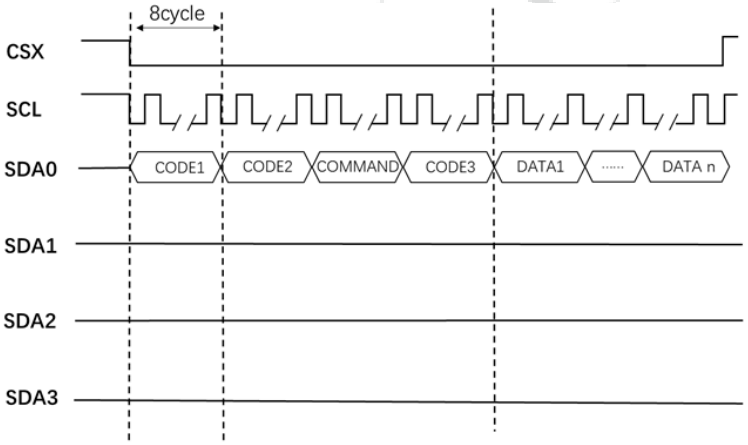


图 9–37 SPI 4–SDA 读写时序

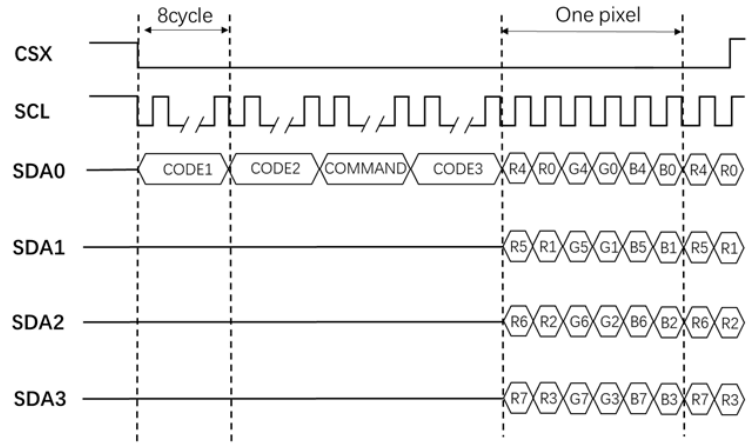


图 9–38 SPI 4–SDA 刷屏时序

图 9–38 : SPI 4–SDA 刷屏时序中：

- CODE1/ CODE2/ CODE3/ COMMAND 由 0x204 QSPI_CODE 寄存器配置。
- CODE1/ CODE2/ CODE3 需在开始刷屏前写入。
- 刷屏时 COMMAND 默认为 0x2c/ 0x3c，可通过寄存器修改。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

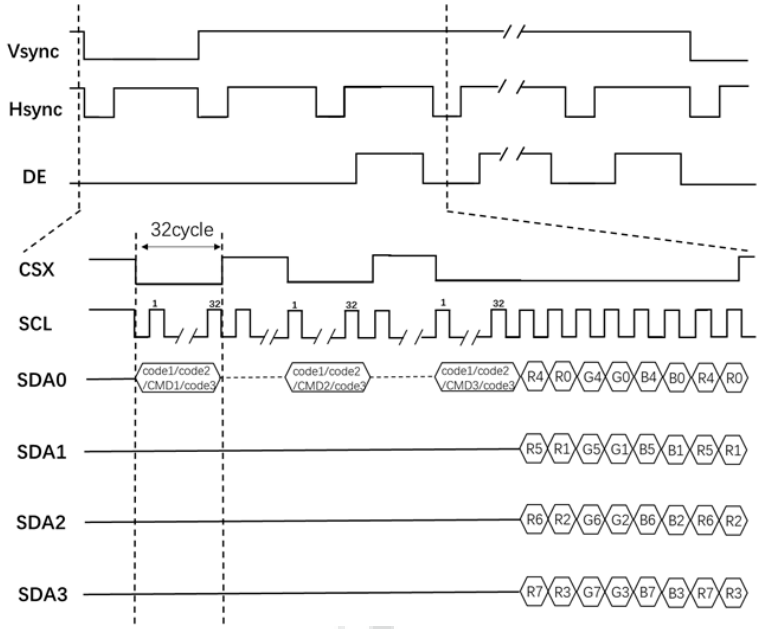


图 9–39 SPI 4–SDA 带时序信息的刷屏时序

图 9–39 : SPI 4–SDA 带时序信息的刷屏时序中：

- CMD1 即 spi–interface–timingCMD 控制寄存器中的 0x2c，表示帧开始。
- CMD1 即 spi–interface–timingCMD 控制寄存器中的 0x3c，表示行开始。
- 空白行 CS 只需持续 32 个 SCL 周期，输出空白行信息。

注：

空白行以及有效行都需要输出引导码 CODE1/ CODE2/ COMMAND/ CODE3。

3 线 SPI、4 线 SPI 以及 4–SDA SPI 的数据传输格式支持 RGB888、RGB666 和 RGB565，如下所示：

注：

RGB888 转 RGB666 或 RGB565 格式，数据舍弃低位。下列示意图表示不同格式的信号出 pin 排序，比如 RGB666 中的 R5–R0 数据实际上对应 RGB888 中的 R7–R2 数据，依次类推。

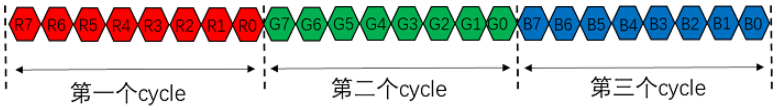


图 9–40 RGB888 格式



图 9–41 RGB666 格式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

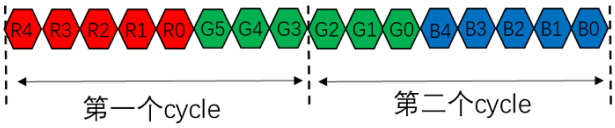


图 9–42 RGB565 格式

9.5.4. 功能描述

9.5.4.1. I8080/SPI 刷屏功能

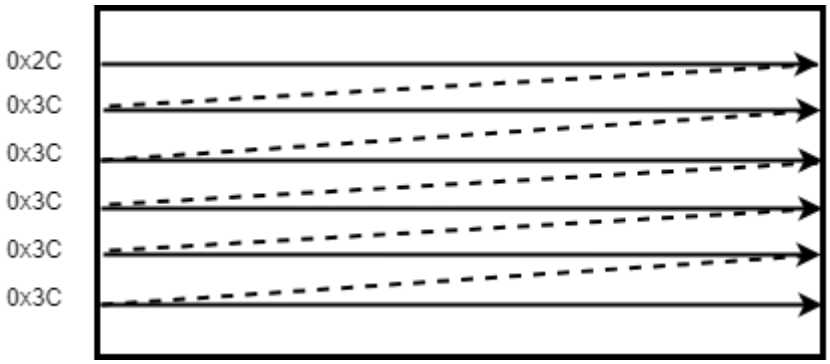
支持同时使用 0x2C 和 0x3C 命令，或仅使用 0x2C 命令，并且命令可以选择硬件自动插入和软件代码插入两种方式。通过寄存器 COMMAND_CTL 来配置。

按插入 0x2C 命令的方式分为两类：

1. 硬件自动插入（LCD 模块中处理）
    a. 硬件自动插入 0x2C 和 0x3C，按行刷屏
    b. 硬件自动插入 0x2C 和 0x3C，按帧刷屏
    c. 硬件自动插入 0x2C，不使用 0x3C，按行刷屏
    d. 硬件自动插入 0x2C，不使用 0x3C，按帧刷屏
2. 软件代码插入（软件代码发送命令）
    a. 软件代码插入 0x2C，不使用 0x3C，按行刷屏
    b. 软件代码插入 0x2C，不使用 0x3C，按帧刷屏

按行刷屏与按帧刷屏的区别主要在于 CS 信号是否需要一直拉低。按帧刷屏时，发送一帧数据 CS 一直为低。

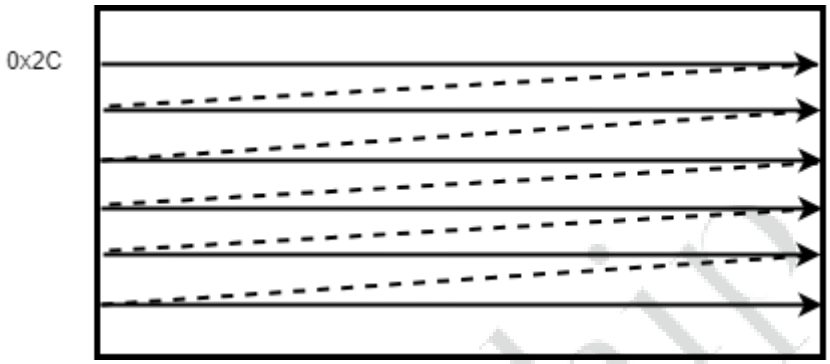
9.5.4.1.1. 使用 0x2C 和 0x3C 命令



1. 硬件自动插入 0x2C 和 0x3C 命令，可选择按行或者按帧刷屏。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.4.1.2. 仅使用 0x2C 命令



1. 硬件自动插入 0x2C 命令，可选择按行或者按帧刷屏。
2. 软件代码插入 0x2C 命令，可选择按行或者按帧刷屏。

9.5.4.2. LCD 模式切换功能

PRGB 模式兼容五种输出模式，默认为 24 bits，可配置为 18 bits/ 16 bits。

SRGB 模式兼容两种输出模式，默认为 8 bits，可配置为 6 bits。

I8080 / 6800 模式兼容八种输出模式。

SPI 模式兼容三种输出模式。

相关配置寄存器为 LCD_CTL。

注：

PRGB 模式支持 RGB 组间信号以及组内信号倒序，其余模式不支持。

	PRGB					SRGB						MCU(I8080/6800)														SPI		
MAPPING	0	1	2	3	4	0			1			7	6	5			4	3	2	1		0			0	1	2
BITS/PIXEL	24	18	18	16	16	24			18			24	18	24			24	16	18	24		16			3-wire spi	4-wire spi	qspi
CLKS/PIXEL	1	1	1	1	1	3			3			1	1	3/2			2	1	2	3		2			/	/	/
LCD_D0	B0		B2		B3							B0															
LCD_D1	B1		B3		B4							B1															
LCD_D2	B2		B4		B5							B2															
LCD_D3	B3		B5		B6							B3															
LCD_D4	B4		B6		B7							B4															
LCD_D5	B5		B7		G2							B5															
LCD_D6	B6	B2	G2		G3							B6	B2														
LCD_D7	B7	B3	G3		G4							B7	B3														
LCD_D8	G0	B4	G4	B3	G5							G0	B4	G0	R0	B0	G0	B0	B3								
LCD_D9	G1	B5	G5	B4	G6							G1	B5	G1	R1	B1	G1	B1	B4								
LCD_D10	G2	B6	G6	B5	G7							G2	B6	G2	R2	B2	G2	B2	B5								
LCD_D11	G3	B7	G7	B6	R3							G3	B7	G3	R3	B3	G3	B3	B6								
LCD_D12	G4	G2	R2	B7	R4							G4	G2	G4	R4	B4	G4	B4	B7								
LCD_D13	G5	G3	R3	G2	R5							G5	G3	G5	R5	B5	G5	B5	G2								
LCD_D14	G6	G4	R4	G3	R6							G6	G4	G6	R6	B6	G6	B6	G3								
LCD_D15	G7	G5	R5	G4	R7							G7	G5	G7	R7	B7	G7	B7	G4	G5	B2						
LCD_D16	R0	G6	R6	G5		R0	G0	B0	R2	G2	B2	R0	G6	R0	B0	G0	R0	B0	G5	G6	B3	R0	G0	B0	G5	B3			
LCD_D17	R1	G7	R7	G6		R1	G1	B1	R3	G3	B3	R1	G7	R1	B1	G1	R1	B1	G6	G7	B4	R1	G1	B1	G6	B4			
LCD_D18	R2	R2		G7		R2	G2	B2	R4	G4	B4	R2	R2	R2	B2	G2	R2	B2	G7	R2	B5	R2	G2	B2	G7	B5			
LCD_D19	R3	R3		R3		R3	G3	B3	R5	G5	B5	R3	R3	R3	B3	G3	R3	B3	R3	R3	B6	R3	G3	B3	R3	B6			
LCD_D20	R4	R4		R4		R4	G4	B4	R6	G6	B6	R4	R4	R4	B4	G4	R4	B4	R4	R4	B7	R4	G4	B4	R4	B7	MISO	MISO	SDA0
LCD_D21	R5	R5		R5		R5	G5	B5	R7	G7	B7	R5	R5	R5	B5	G5	R5	B5	R5	R5	G2	R5	G5	B5	R5	G2	MOSI/SDA	MOSI/SDA	SDA1
LCD_D22	R6	R6		R6		R6	G6	B6				R6	R6	R6	B6	G6	R6	B6	R6	R6	G3	R6	G6	B6	R6	G3			SDA2
LCD_D23	R7	R7		R7		R7	G7	B7				R7	R7	R7	B7	G7	R7	B7	R7	R7	G4	R7	G7	B7	R7	G4			SDA3
LCD_DCLK	DCLK	DCLK	DCLK	DCLK	DCLK	DCLK			DCLK			WRX	WRX	WRX			WRX	WRX	WRX	WRX		WRX			SCL	SCL	SCL
LCD_HS	HSYNC	HSYNC	HSYNC	HSYNC	HSYNC	HSYNC			HSYNC			E/RDX	E/RDX	E/RDX			E/RDX	E/RDX	E/RDX	E/RDX		E/RDX					
LCD_VS	VSYNC	VSYNC	VSYNC	VSYNC	VSYNC	VSYNC			VSYNC			CSX	CSX	CSX			CSX	CSX	CSX	CSX		CSX			CS	CS	CS
LCD_DE	DE	DE	DE	DE	DE	DE			DE			D/CX	D/CX	D/CX			D/CX	D/CX	D/CX	D/CX		D/CX				D/CX	

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.5. 像素时钟 (pixelclk) 与串行时钟 (sclk) 比例关系

表 9–12 pixelclk 与 sclk 的比例关系

模式	pixelclk : sclk	说明
PRGB	1:2	倍频作为时钟相位调节，pixel cycle 为 1:1
SRGB	1:6	倍频作为时钟相位调节，pixel cycle 为 1:3（24bit 并行转换成 8bit 串行）
I8080_24BIT	1:10	10 倍频作为时钟相位调节，pixel cycle 为 1:1 (6800 与 8080 一致)
I8080_18BIT	1:10	10 倍频作为时钟相位调节，pixel cycle 为 1:1(6800 与 8080 一致)
I8080_16BIT_1	1:15	10 倍频作为时钟相位调节，pixel cycle 为 2:3 (6800 与 8080 一致)
I8080_16BIT_2	1:20	10 倍频作为时钟相位调节，pixel cycle 为 1:2 (6800 与 8080 一致)
I8080_16BIT_3	1:10	10 倍频作为时钟相位调节，pixel cycle 为 1:1 (6800 与 8080 一致)
I8080_9BIT	1:20	10 倍频作为时钟相位调节，pixel cycle 为 1:2 (6800 与 8080 一致)
I8080_8BIT_1	1:30	10 倍频作为时钟相位调节，pixel cycle 为 1:3 (6800 与 8080 一致)
I8080_8BIT_2	1:20	10 倍频作为时钟相位调节，pixel cycle 为 1:2 (6800 与 8080 一致)
4 线 SPI rgb888	1:96	4 倍频作为时钟相位调节，pixel cycle 为 1:24（24bit 并行转换成 1bit 串行）
4 线 SPI rgb565	1:64	4 倍频作为时钟相位调节，pixel cycle 为 1:16（16bit 并行转换成 1bit 串行）
3 线 SPI rgb888	1:108	4 倍频作为时钟相位调节，pixel cycle 为 1:27（24bit 并行转换成 1bit 串行，D/C 传输需要消耗 3cycle）
3 线 SPI rgb565	1:72	4 倍频作为时钟相位调节，pixel cycle 为 1:18（16bit 并行转换成 1bit 串行，D/C 传输需要消耗 2cycle）
4SDA SPI rgb888	1:24	4 倍频作为时钟相位调节，pixel cycle 为 1:6（24bit 并行转换成 4bit 串行）
4SDA SPI rgb565	1:16	4 倍频作为时钟相位调节，pixel cycle 为 1:4（16bit 并行转换成 4bit 串行）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.6. LCD 基地址

表 9–13 LCD 基地址信息

模块名称	起始地址	结束地址	空间大小
LCD	0x18800000	0x18800FFF	4 KB

9.5.7. 寄存器列表

表 9–14 LCD 寄存器列表

偏移	缩写	寄存器名称	章节
0x000	LCD_CTL	LCD 控制	0x000 LCD_CTL
0x004	LCD_CS_CTL	LCD CS 控制	0x004 LCD_CS_CTL
0x010	RGB_CLK_CTL	RGB 模式时钟控制	0x010 RGB_CLK_CTL
0x020	RGB_DATA_SEL	RGB 模式数据选择	0x020 RGB_DATA_SEL
0x024	RGB_ODD_DATA	RGB 模式奇行数据	0x024 RGB_ODD_DATA
0x028	RGB_EVEN_DATA	RGB 模式偶行数据	0x028 RGB_EVEN_DATA
0x030	RGB_DATA_OUT_SEL	RGB 模式数据输出选择	0x030 RGB_DATA_OUT_SEL
0x034	POL_CFG	RGB 模式信号极性配置	0x034 POL_CFG
0x100	I8080_COMMAND_CTL	I8080 模式命令控制	0x100 I8080_COMMAND_CTL
0x104	I8080_WR_CMD	I8080 模式写命令	0x104 I8080_WR_CMD
0x108	I8080_WR_DATA	I8080 模式写数据	0x108 I8080_WR_DATA
0x10C	I8080_WR_CTL	I8080 模式写控制	0x10C I8080_WR_CTL
0x110	I8080_RD_CTL	I8080 模式读控制	0x110 I8080_RD_CTL
0x114	I8080_RD_DATA	I8080 模式读数据	0x114 I8080_RD_DATA
0x118	I8080_FIFO_DEPTH	I8080 模式 FIFO 深度	0x118 I8080_FIFO_DEPTH
0x11C	I8080_INT_ENABLE	I8080 模式中断使能	0x11C I8080_INT_ENABLE
0x120	I8080_INT_CLR	I8080 模式中断清除	0x120 I8080_INT_CLR
0x124	I8080_STATUS	I8080 模式状态	0x124 I8080_STATUS
0x128	I8080_SAMPLE_CTL	I8080 模式采样控制	0x128 I8080_SAMPLE_CTL
0x12C	I8080_CMD_DATA_OUT	I8080 模式 CMD 输出配置	0x12C I8080_CMD_DATA_OUT
0x200	SPI_SCL_CFG	SPI 模式串行时钟配置	0x200 SPI_SCL_CFG
0x204	QSPI_CODE	QSPI 模式标志码	0x204 QSPI_CODE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–14 LCD 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x208	SPI_COMMAND_CTL	SPI 模式命令控制	0x208 SPI_COMMAND_CTL
0x20C	SPI_WR_CMD	SPI 模式写命令	0x20C SPI_WR_CMD
0x210	SPI_WR_DATA	SPI 模式写数据	0x210 SPI_WR_DATA
0x214	SPI 模式写控制	IDMAC 中断使能	0x214 SPI_WR_CTL
0x218	SPI_RD_CTL	SPI 模式读控制	0x218 SPI_RD_CTL
0x21C	SPI_RD_DATA	SPI 模式读数据	0x21C SPI_RD_DATA
0x220	SPI_FIFO_DEPTH	SPI 模式 FIFO 深度	0x220 SPI_FIFO_DEPTH
0x224	SPI_INT_ENABLE	SPI 模式中断使能	0x224 SPI_INT_ENABLE
0x228	SPI_INT_CLR	SPI 模式中断清除	0x228 SPI_INT_CLR
0x22C	SPI_STATUS	SPI 模式状态	0x22C SPI_STATUS
0x230	SPI_RD_MODE	SPI 模式读模式	0x230 SPI_RD_MODE
0x234	QSPI_MODE	QSPI 模式	0x234 QSPI_MODE
0xFF0	DEBUG_SEL	调试信号选择	0xFF0 DEBUG_SEL
0xFF4	DEBUG	调试	0xFF4 DEBUG
0xFFC	VERSION	版本号	0xFFC VERSION

9.5.8. 寄存器描述

9.5.8.1. 0x000 LCD_CTL

默认值：0x00000000			LCD 控制 (LCD Control)
位域	类型	默认值	描述
31:30	–	–	–
29:28	R/W	0x0	SPI_READ_FORMAT SPI 读数据格式 • 0: 8bit–read • 1: 24bit–read • 2: 32bit–read
27:24	R/W	0x0	SPI_FORMAT SPI 数据格式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			LCD 控制 (LCD Control)
位域	类型	默认值	描述
			• 0: RGB565 • 1: RGB666 • 2: RGB888
23:22	–	–	–
21:20	R/W	0x0	SPI_MODE SPI 模式选择 • 0: 3 线模式 • 1: 4 线模式 • 2: 4–sda 模式
19:16	R/W	0x0	I8080_MODE I8080 模式选择 • 0: 8bit–RGB565 • 1: 8bit–RGB666 • 2: 9bit–RGB666 • 3: 16bit–RGB666_mode1 • 4: 16bit–RGB666_mode2 • 5: 16bit–RGB565 • 6: 18bit–RGB666 • 7: 24bit–RGB888
15:14	R/W	0x0	COMMAND_CTL I8080/SPI 刷屏命令选择 • 0：插入第一行命令和其他行命令 • 1：仅插入第一行命令 • 2：不插入命令（需软件代码插入第一行命令） 仅在 bit[5:4] 配置为 I8080/SPI 模式时有效。
13	R/W	0x0	REFRESH_CTL I8080/SPI 刷屏方式选择 • 0：按行刷屏 • 1：按帧刷屏（一帧数据内 CS 一直为低） 仅在 bit[5:4] 配置为 I8080/SPI 模式时有效。
12	R/W	0x0	SRGB_MODE SRGB 模式选择

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			LCD 控制 (LCD Control)
位域	类型	默认值	描述
			• 0: 8–bit 模式 • 1: 6–bit 模式
11	–	–	–
10:8	R/W	0x0	PRGB_MODE PRGB 模式选择 • 0: 24bit 模式 • 1: 18bit 模式 1 • 2: 18bit 模式 2 • 3: 16bit 模式 1 • 4: 16bit 模式 2
7:6	R/W	0x0	I8080/ 6800_CTL • 0: I8080 模式 • 1: I6800 Clocked E 模式（E 当时钟） • 2: I6800 Fixed E 模式（CS 当时钟） 仅在 bit[5:4] 配置为 I8080 模式时有效
5:4	R/W	0x0	LCD_MODE LCD 接口模式选择 • 0: PRGB • 1: SRGB • 2: I8080 • 3: SPI
3:1	–	–	–
0	R/W	0x0	LCD_EN 模块使能控制 • 0: 模块关闭 • 1: 模块打开 先配置完其他参数，此位最后打开。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.8.2. 0x004 LCD_CS_CTL

默认值：0x00000000			LCD CS 信号控制 (LCD CS Control)
位域	类型	默认值	描述
31:4	–	–	–
3:2	R/W	0x0	CS_DUMMY1 I8080 模式/SPI 模式的 CS 信号无效时间延后控制 I8080 模式: • 0: I8080_CS 正常无效 • 1: I8080_CS 延后 1 个 lcd_i80_clk 周期无效 • 2: I8080_CS 延后 2 个 lcd_i80_clk 周期无效 • 3: I8080_CS 延后 3 个 lcd_i80_clk 周期无效 （频率比 SCLK : I80_WR : lcd_i80_clk = 10 : 1 : 5 ） SPI 模式: • 0: SPI_CS 正常无效 • 1: SPI_CS 延后 1 个 SPI_SCL 周期无效 • 2: SPI_CS 延后 2 个 SPI_SCL 周期无效 • 3: SPI_CS 正常无效 （频率比 SCLK : SPI_SCL = 4 : 1 ）
1:0	R/W	0x0	CS_DUMMY0 I8080 模式/SPI 模式的 CS 信号使能时间提前控制 I8080 模式: • 0: I8080_CS 正常使能 • 1: I8080_CS 提前 1 个 I80_WR 周期使能 • 2: I8080_CS 提前 1 个 I80_WR 周期使能 • 3: I8080_CS 提前 1 个 I80_WR 周期使能 （频率比 SCLK : I80_WR : lcd_i80_clk = 10 : 1 : 5 ） SPI 模式: • 0: SPI_CS 正常使能 • 1: SPI_CS 提前 1 个 SPI_SCL 周期使能 • 2: SPI_CS 提前 2 个 SPI_SCL 周期使能 • 3: SPI_CS 正常使能 （频率比 SCLK : SPI_SCL = 4 : 1 ）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.8.3. 0x010 RGB_CLK_CTL

默认值：0x00000000			RGB 模式时钟控制 (RGB Clock Control)
位域	类型	默认值	描述
31:2	–	–	–
1:0	R/W	0x0	CKO_PHASE_SEL pixel 时钟输出相位选择 • 0: 时钟上升沿延后数据 0° 相位 • 1: 时钟上升沿延后数据 90° 相位 • 2: 时钟上升沿延后数据 180° 相位 • 3: 时钟上升沿延后数据 270° 相位

9.5.8.4. 0x020 RGB_DATA_SEL

默认值：0x02100210			RGB 模式数据选择 (RGB Data Select)
位域	类型	默认值	描述
31:26	–	–	–
25:24	R/W	0x2	EVEN _DP2316_SEL 偶数行 DP[23:16] 输出选择 • 0: DI[7:0] Display Engine 模块输入的 DI[7:0] 将被选择为偶数行 DP[23:16] 的输出。 • 1: DI[15:8] Display Engine 模块输入的 DI[15:8] 将被选择为偶数行 DP[23:16] 的输出。 • 2: DI[23:16]，默认值 Display Engine 模块输入的 DI[23:16] 将被选择为偶数行 DP[23:16] 的输出。 • 3: EVEN_DATA[23:16] 偶数行数据寄存器 [23:16] 的内容将被选择为偶数行 DP[23:16] 的输出。 用户可强制输出数据进行调试。此位默认为 2，保持输入输出位一致。
23:22	–	–	–
21:20	R/W	0x1	EVEN _DP1508_SEL 偶数行 DP[15:8] 输出选择 • 0: DI[7:0] Display Engine 模块输入的 DI[7:0] 将被选择为偶数行 DP[15:8] 的输出。 • 1: DI[15:8]，默认值 Display Engine 模块输入的 DI[15:8] 将被选择为偶数行 DP[15:8] 的输出。 • 2: DI[23:16]

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x02100210			RGB 模式数据选择 (RGB Data Select)
位域	类型	默认值	描述
			Display Engine 模块输入的 DI[23:16] 将被选择为偶数行 DP[15:8] 的输出。 • 3: EVEN_DATA [15:8] 偶数行数据寄存器 [15:8] 的内容将被选择为偶数行 DP[15:8] 的输出。 用户可强制输出数据进行调试。此位默认为 1，保持输入输出位一致。
19:18	–	–	–
17:16	R/W	0x0	EVEN _DP0700_SEL 偶数行 DP[7:0] 输出选择 • 0: DI[7:0]，默认值 Display Engine 模块输入的 DI[7:0] 将被选择为偶数行 DP[7:0] 的输出。 • 1: DI[15:8] Display Engine 模块输入的 DI[15:8] 将被选择为偶数行 DP[7:0] 的输出。 • 2: DI[23:16] Display Engine 模块输入的 DI[23:16] 将被选择为偶数行 DP[7:0] 的输出。 • 3: EVEN_DATA [7:0] 偶数行数据寄存器 [7:0] 的内容将被选择为偶数行 DP[7:0] 的输出。 用户可强制输出数据进行调试。此位默认为 0，保持输入输出位一致。
15:10	–	–	–
9:8	R/W	0x2	ODD_DP2316_SEL 奇数行 DP[23:16] 输出选择 • 0: DI[7:0] Display Engine 模块输入的 DI[7:0] 将被选择为奇数行 DP[23:16] 的输出。 • 1: DI[15:8] Display Engine 模块输入的 DI[15:8] 将被选择为奇数行 [23:16] 的输出。 • 2: DI[23:16]，默认值 Display Engine 模块输入的 DI[23:16] 将被选择为奇数行 [23:16] 的输出。 • 3: ODD_DATA[23:16] 奇数行数据寄存器 [23:16] 的内容将被选择为奇数行 [23:16] 的输出。 用户可强制输出数据进行调试。此位默认为 2，保持输入输出位一致。
7:6	–	–	–
5:4	R/W	0x1	ODD_DP1508_SEL 奇数行 DP[15:8] 输出选择 • 0: DI[7:0] Display Engine 模块输入的 DI[7:0] 将被选择为奇数行 DP[15:8] 的输出。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x02100210			RGB 模式数据选择 (RGB Data Select)
位域	类型	默认值	描述
			• 1: DI[15:8]，默认值 Display Engine 模块输入的 DI[15:8] 将被选择为奇数行 [15:8] 的输出。 • 2: DI[23:16] Display Engine 模块输入的 DI[23:16] 将被选择为奇数行 [15:8] 的输出。 • 3: ODD_DATA [15:8] 奇数行数据寄存器 [15:8] 的内容将被选择为奇数行 [15:8] 的输出。 用户可强制输出数据进行调试。此位默认为 1，保持输入输出位一致。
3:2	–	–	–
1:0	R/W	0x0	ODD_DP0700_SEL 奇数行 DP[7:0] 输出选择 • 0: DI[7:0]，默认值 Display Engine 模块输入的 DI[7:0] 将被选择为奇数行 DP[7:0]的输出。 • 1: DI[15:8] Display Engine 模块输入的 DI[15:8] 将被选择为奇数行[7:0]的输出 • 2: DI[23:16] Display Engine 模块输入的 DI[23:16] 将被选择为奇数行[7:0]的输出 • 3: ODD_DATA [7:0] 奇数行数据寄存器[7:0]的内容将被选择为奇数行[7:0]的输出 用户可强制输出数据进行调试。此位默认为 0，保持输入输出位一致。

9.5.8.5. 0x024 RGB_ODD_DATA

默认值：0x00000000			RGB 模式奇行数据 (RGB Odd Data Select)
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	ODD_DATA[23:16] 若配置 OOD_DP2316_SEL 为 0x3，则使奇数行 DP[23:16] 强制输出。 用户配置此位的数据。
15:8	R/W	0x0	ODD_DATA[15:8] 若配置 OOD_DP1508_SEL 为 0x3，则使奇数行 DP[15:8] 强制输出。 用户配置此位的数据。
7:0	R/W	0x0	ODD_DATA[7:0] 若配置 OOD_DP0700_SEL 为 0x3，则使奇数行 DP[7:0] 强制输出。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RGB 模式奇行数据 (RGB Odd Data Select)
位域	类型	默认值	描述
			用户配置此位的数据。

9.5.8.6. 0x028 RGB_EVEN_DATA

默认值：0x00000000			RGB 模式偶行数据 (RGB Even Data Select)
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	EVEN_DATA[23:16] 若配置 EVEN _DP2316_SEL 为 0x3，则使偶数行 DP[23:16] 强制输出。 用户配置此位的数据。
15:8	R/W	0x0	EVEN _DATA[15:8] 若配置 EVEN _DP1508_SEL 为 0x3，则使偶数行 DP[15:8] 强制输出。 用户配置此位的数据。
7:0	R/W	0x0	EVEN _DATA[7:0] 若配置 EVEN _DP0700_SEL 为 0x3，则使偶数行 DP[7:0] 强制输出。 用户配置此位的数据。

9.5.8.7. 0x030 RGB_DATA_OUT_SEL

默认值：0x00007770			RGB 模式数据输出选择 (RGB Data Output Select)
位域	类型	默认值	描述
31:15	–	–	–
14:12	R/W	0x7	DATA[23:16]_VALID • 0：1 位有效 • 1：2 位有效 • … • 7：8 位有效
11	–	–	–
10:8	R/W	0x7	DATA[15:8]_VALID • 0：1 位有效 • 1：2 位有效 • … • 7：8 位有效

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00007770			RGB 模式数据输出选择 (RGB Data Output Select)
位域	类型	默认值	描述
7	–	–	–
6:4	R/W	0x7	DATA[7:0]_VALID DATA[7:0] 倒序有效位配置 • 0：1 位有效 • 1：2 位有效 • … • 7：8 位有效
3	–	–	–
2	R/W	0x0	DATA[23:16] • 0: 输出低位到高位 D16—D23 • 1: 输出低位到高位 D23—D16
1	R/W	0x0	DATA[15:8] • 0: 输出低位到高位 D8—D15 • 1: 输出低位到高位 D15—D8
0	R/W	0x0	DATA[7:0] • 0: 输出低位到高位 D0—D7 • 1: 输出低位到高位 D7—D0 若 DATA[7:0]_VALID 配置为 5，即 6 位倒序有效，此时本 bit 配置为 1，则 DATA[7:0] 更改为 DATA[2:7, 1, 0]。

9.5.8.8. 0x034 POL_CFG

默认值：0x00000000			RGB 模式信号极性配置 (Polarity Configuration)
位域	类型	默认值	描述
31:2	–	–	–
1	R /W	0x0	V_SYNC_POL 垂直同步脉冲极性 • 0: 负极 • 1: 正极
0	R /W	0x0	H_SYNC_POL 水平同步脉冲极性

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RGB 模式信号极性配置 (Polarity Configuration)
位域	类型	默认值	描述
			• 0: 负极 • 1: 正极

9.5.8.9. 0x100 I8080_COMMAND_CTL

默认值：0x3c002c00			I8080 模式命令控制 (I8080 Command Control)
位域	类型	默认值	描述
31:24	R/W	0x3c	OTHER_LINE_COMMAND，其他行命令
23:17	–	–	–
16	R/W	0x0	OTHER_LINE_COMMAND_CTL • 0: 其余行刷屏数据自动插入 0x3c 命令 • 1: 替换插入命令，需配置 bit[31:24] 0x3c: write memory continue
15:8	R/W	0x2c	FIRST_LINE_COMMAND 第一行命令
7:1	–	–	–
0	R/W	0x0	FIRST_LINE_COMMAND_CTL • 0: 第一行刷屏数据自动插入 0x2c 命令 • 1: 替换插入命令，需配置 bit[15:8] 0x2c: write memory start

9.5.8.10. 0x104 I8080_WR_CMD

默认值：0x00000000			I8080 模式写命令 (I8080 Write Command)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	WR_CMD 写命令 此字段配置命令，硬件从 WR_CTL 以及 RD_CTL 判断命令是读或者写。

9.5.8.11. 0x108 I8080_WR_DATA

默认值：0x00000000			I8080 模式写数据 (I8080 Write Data)
位域	类型	默认值	描述
31:8	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I8080 模式写数据 (I8080 Write Data)
位域	类型	默认值	描述
7:0	R/W	0x0	WR_DATA 写数据 每次写操作需准备 WR_CMD 以及 WR_DATA，然后配置 WR_CTL 启动写操作。若只有命令无数据，只需要准备 WR_CMD，然后配置 CTL 启动写操作。

9.5.8.12. 0x10C I8080_WR_CTL

默认值：0x00000000			I8080 模式写控制 (I8080 Write Control)
位域	类型	默认值	描述
31:15	–	–	–
14:8	R/W	0x0	WR_COUNT data 数量 单位：byte
7:1	–	–	–
0	R/W1C	0x0	WR_START 写操作启动 写 1 启动写操作，写完自动清零。

9.5.8.13. 0x110 I8080_RD_CTL

默认值：0x00000000			I8080 模式读控制 (I8080 Read Control)
位域	类型	默认值	描述
31:15	–	–	–
14:8	R/W	0x0	RD_COUNT 读命令读取数据个数，硬件以此字段决定何时结束读操作。 单位：byte
7:1	–	–	–
0	R/W1C	0x0	RD_START 读操作启动 写 1 启动读操作，读完自动清零。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.8.14. 0x114 I8080_RD_DATA

默认值：0x00000000			I8080 模式读数据 (I8080 Read Data)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R	0x0	RD_DATA，读数据

9.5.8.15. 0x118 I8080_FIFO_DEPTH

默认值：0x00000000			I8080 模式 FIFO 深度 (I8080 FIFO Depth)
位域	类型	默认值	描述
31:22	–	–	–
21	R/W1C	0x0	RD_FIFO_FLUSH 写 1 则 RD_FIFO 复位，复位后自动清零。
20	R/W1C	0x0	WR_FIFO_FLUSH 写 1 则 WR_FIFO 复位，复位后自动清零。
19:17	–	–	–
16	R/W	0x0	RD_FIFO_CTL 若接收数据达到 FIFO 阈值，数据仍在接收的 FIFO 行为 • 0: 覆盖 FIFO 中的数据 • 1: 丢弃正在接收的数据 LCD_EN 之前配置。
15	–	–	–
14:8	R	0x0	RD_FIFO_DEPTH 读 FIFO 深度 当前读 FIFO 数据数量 用户在发送一个读命令时，读回来的数据存储在 FIFO 中，需要本寄存器判断 FIFO 的数据量是否符合预期，并且从 FIFO 取走数据时，此字段也更新剩余深度。
7	–	–	–
6:0	R	0x0	WR_FIFO_DEPTH 写 FIFO 深度 当前写 FIFO 数据数量 用户在写操作启动之前，需判断 FIFO 内的数据量是否等于用户即将发送的数量： • 若深度不足，用户可判断是否软件行为的问题。 • 若深度达到预期，则软件可启动读操作。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.8.16. 0x11C I8080_INT_ENABLE

默认值：0x00000000			I8080 模式中断使能 (I8080 Interrupt Enable)
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x0	TX_UNDER 发送下溢出中断 • 0：禁止 • 1：使能 写操作时，需要发送 N byte 数据，但 FIFO 内的数据少于 N，则 FIFO 在数据发完后发生下溢出中断。
2	R/W	0x0	TX_OVER 发送上溢出中断 • 0：禁止 • 1：使能 写操作时，FIFO 深度 为 64 bytes，但写入 FIFO 数据大于 64 bytes，则 FIFO 发生上溢出中断。
1	R/W	0x0	RX_UNDER 接收下溢出中断 • 0：禁止 • 1：使能 读操作时，FIFO 内数据为空，但此时用户读取 FIFO 的数据，则发生下溢出中断。
0	R/W	0x0	RX_OVER 接收上溢出中断 • 0：禁止 • 1：使能 读操作时，FIFO 的深度为 64 bytes，但读回的数据大于 64 bytes，则发生上溢出中断。

9.5.8.17. 0x120 I8080_INT_CLR

默认值：0x00000000			I8080 模式中断清除 (I8080 Interrupt Clear)
位域	类型	默认值	描述
31:4	–	–	–
3	R/W1C	0x0	TX_UNDER_CLR 发送下溢出中断

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I8080 模式中断清除 (I8080 Interrupt Clear)
位域	类型	默认值	描述
			• 0: 未触发 • 1: 触发
2	R/W1C	0x0	TX_OVER_CLR 发送上溢出中断 • 0: 未触发 • 1: 触发
1	R/W1C	0x0	RX_UNDER_CLR 接收下溢出中断 • 0: 未触发 • 1: 触发
0	R/W1C	0x0	RX_OVER_CLR 接收上溢出中断 • 0: 未触发 • 1: 触发

9.5.8.18. 0x124 I8080_STATUS

默认值：0x00000003			I8080 模式状态 (I8080 Status)
位域	类型	默认值	描述
31:5	–	–	–
4	R	0x0	I8080_IDEL I8080 空闲状态 • 0: I8080 空闲状态 • 1: I8080 非空闲状态
3	R	0x0	RX_FIFO_FULL 接收 FIFO 为满状态 • 0: 接收 FIFO 非满 • 1: 接收 FIFO 为满
2	R	0x0	RX_FIFO_NOT_EMPTY 接收 FIFO 非空状态

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000003			I8080 模式状态 (I8080 Status)
位域	类型	默认值	描述
			• 0: 接收 FIFO 为空 • 1: 接收 FIFO 非空
1	R	0x1	TX_FIFO_EMPTY 发送 FIFO 为空状态 • 0: 发送 FIFO 非空 • 1: 发送 FIFO 为空
0	R	0x1	TX_FIFO_NOT_FULL 发送 FIFO 非满状态 • 0: 发送 FIFO 为满 • 1: 发送 FIFO 非满

9.5.8.19. 0x128 I8080_SAMPLE_CTL

默认值：0x00000010			I8080 模式采样控制 (I8080 Sample Control)
位域	类型	默认值	描述
31:6	–	–	–
5:4	R/W	0x1	WR_SAMPLE_CTL WR 采样选择
3:2	–	–	–
1:0	R/W	0x0	INPUT_SAMPLE_CTL 输入采样位置选择 • 0: 正常采样 • 1: 提前采样 • 2: 延迟采样

9.5.8.20. 0x12C I8080_CMD_DATA_OUT

默认值：0x00000000			I8080 模式 CMD 输出配置 (I8080 Command Data Output)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	DATA_OUTCMD_DATA 输出控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I8080 模式 CMD 输出配置 (I8080 Command Data Output)
位域	类型	默认值	描述
			• 0: 8080_WR_DATA 寄存器中的 data 每个 WR 周期从低 8 位输出 • 1: 由 I8080_MODE(LCD_CTL[19:16]) 决定： ◦ 若 I8080_MODE 为 8/9bit，data 从低 8 位输出。 ◦ 若 I8080_MODE 为 16/18bit，data 从低 16 位输出。 ◦ 若 I8080_MODE 为 24bit，data 24 位输出。

9.5.8.21. 0x200 SPI_SCL_CFG

默认值：0x00000003			SPI 模式串行时钟配置 (SPI Serial Clock Configuration)
位域	类型	默认值	描述
31:5	–	–	–
4	R/W	0x0	SCL_CTLSCL 刷屏行为控制 • 0: SCL 在行与行之间暂停 • 1: SCL 在行与行之间连续
3:2	–	–	–
1	R/W	0x1	SCL_PHASE_CFGSCL 相位配置 • 0: 第一个跳变沿采样 • 1: 第二个跳变沿采样
0	R/W	0x1	SCL_POLSCL 极性配置 • 0: 电平 0 为空闲状态 • 1: 电平 1 为空闲状态

9.5.8.22. 0x204 QSPI_CODE

默认值：0x00000000			QSPI 模式标志码 (QSPI Code)
位域	类型	默认值	描述
31:17	–	–	–
23:16	R/W	0x0	CODE1，4SDA 标志码
15:8	R/W	0x0	CODE2，4SDA 标志码

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QSPI 模式标志码 (QSPI Code)
位域	类型	默认值	描述
7:0	R/W	0x0	CODE3，4SDA 标志码

9.5.8.23. 0x208 SPI_COMMAND_CTL

默认值：0x3c002c00			SPI 模式命令控制 (SPI Command Control)
位域	类型	默认值	描述
31:24	R/W	0x3c	OTHER_LINE_COMMAND，其他行命令
23:17	–	–	–
16	R/W	0x0	OTHER_LINE_COMMAND_CTL • 0: 其余行刷屏数据自动插入 0x3c 命令 • 1: 替换插入命令，需配置 bit[31:24] 0x3c: write memory continue
15:8	R/W	0x2c	FIRST_LINE_COMMAND，第一行命令
7:1	–	–	–
0	R/W	0x0	FIRST_LINE_COMMAND_CTL • 0: 第一行刷屏数据自动插入 0x2c 命令 • 1: 替换插入命令，需配置 bit[15:8] 0x2c: write memory start

9.5.8.24. 0x20C SPI_WR_CMD

默认值：0x00000000			SPI 模式写命令 (SPI Write Command)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	WR_CMD 写命令 此字段配置命令，硬件从 WR_CTL 以及 RD_CTL 判断命令是读或者写。

9.5.8.25. 0x210 SPI_WR_DATA

默认值：0x00000000			SPI 模式写数据 (SPI Write Data)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	WR_DATA 写数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 模式写数据 (SPI Write Data)
位域	类型	默认值	描述
			每次写操作需准备 WR_CMD 以及 WR_DATA，然后配置 WR_CTL 启动写操作。若只有命令无数据，只需要准备 WR_CMD，然后配置 CTL 启动写操作。

9.5.8.26. 0x214 SPI_WR_CTL

默认值：0x00000000			SPI 模式写控制 (SPI Write Control)
位域	类型	默认值	描述
31:15	–	–	–
14:8	R/W	0x0	WR_COUNT data 数量 单位：byte
7:1	–	–	–
0	R/W1C	0x0	WR_START 写操作启动写 1 启动写操作，写完自动清零。

9.5.8.27. 0x218 SPI_RD_CTL

默认值：0x00000000			SPI 模式读控制 (SPI Read Control)
位域	类型	默认值	描述
31:15	–	–	–
14:8	R/W	0x0	RD_COUNT 读命令读取数据个数，硬件以此字段决定何时结束读操作 单位：byte
7:1	–	–	–
0	R/W1C	0x0	RD_START 读操作启动 写 1 启动读操作，读完自动清零。

9.5.8.28. 0x21C SPI_RD_DATA

默认值：0x00000000			SPI 模式读数据 (SPI Read Data)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R	0x0	RD_DATA 读数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.5.8.29. 0x220 SPI_FIFO_DEPTH

默认值：0x00000000			SPI 模式 FIFO 深度 (SPI FIFO Depth)
位域	类型	默认值	描述
31:22	–	–	–
21	R/W1C	0x0	RD_FIFO_FLUSH 写 1 则 RD_FIFO 复位，复位后自动清零。
20	R/W1C	0x0	WR_FIFO_FLUSH 写 1 则 WR_FIFO 复位，复位后自动清零。
19:17	–	–	–
16	R/W	0x0	RD_FIFO_CTL 若接收数据达到 FIFO 阈值，数据仍在接收的 FIFO 行为 • 0: 覆盖 FIFO 中的数据 • 1: 丢弃正在接收的数据 LCD_EN 之前配置。
15	–	–	–
14:8	R	0x0	RD_FIFO_DEPTH 读 FIFO 深度 当前读 FIFO 数据数量 用户在发送一个读命令时，读回的数据在 FIFO 的深度，需要判断数据量是否符合预期，并且从 FIFO 取走数据并未全部取走时，次字段也需更新剩余深度。
7	–	–	–
6:0	R	0x0	WR_FIFO_DEPTH 写 FIFO 深度 当前写 FIFO 数据数量 用户在写操作启动之前，需判断 FIFO 内的数据量是否等于用户即将发送的数量 • 若深度不足，用户可判断是否软件行为的问题。 • 若深度达到预期，则软件可启动读操作。

9.5.8.30. 0x224 SPI_INT_ENABLE

默认值：0x00000000			SPI 模式中断使能 (SPI Interrupt Enable)
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x0	TX_UNDER

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 模式中断使能 (SPI Interrupt Enable)
位域	类型	默认值	描述
			发送下溢出中断 • 0：禁止 • 1：使能 写操作时，需要发送 N byte 数据，但 FIFO 内的数据少于 N，则 FIFO 在数据发完后发生下溢出中断。
2	R/W	0x0	TX_OVER 发送上溢出中断 • 0：禁止 • 1：使能 写操作时，FIFO 深度 为 64 bytes，但写入 FIFO 数据大于 64 bytes，则 FIFO 发生上溢出中断。
1	R/W	0x0	RX_UNDER 接收下溢出中断 • 0：禁止 • 1：使能 读操作时，FIFO 内数据为空，但此时用户读取 FIFO 的数据，则发生下溢出中断
0	R/W	0x0	RX_OVER 接收上溢出中断 • 0：禁止 • 1：使能 读操作时，FIFO 的深度为 64 bytes，但读回的数据大于 64 bytes，则发生上溢出中断。

9.5.8.31. 0x228 SPI_INT_CLR

默认值：0x00000000			SPI 模式中断清除 (SPI Interrupt Clear)
位域	类型	默认值	描述
31:4	–	–	–
3	R/W1C	0x0	TX_UNDER_CLR 发送下溢出中断 • 0: 未触发 • 1: 触发
2	R/W1C	0x0	TX_OVER_CLR 发送上溢出中断

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 模式中断清除 (SPI Interrupt Clear)
位域	类型	默认值	描述
			• 0: 未触发 • 1: 触发
1	R/W1C	0x0	RX_UNDER_CLR 接收下溢出中断 • 0: 未触发 • 1: 触发
0	R/W1C	0x0	RX_OVER_CLR 接收上溢出中断 • 0: 未触发 • 1: 触发

9.5.8.32. 0x22C SPI_STATUS

默认值：0x00000003			SPI 模式状态 (SPI Status)
位域	类型	默认值	描述
31:5	–	–	–
4	R	0x0	SPI_IDELSPI 空闲状态 • 0: SPI 空闲状态 • 1: SPI 非空闲状态
3	R	0x0	RX_FIFO_FULL 接收 FIFO 为满状态 • 0: 接收 FIFO 非满 • 1: 接收 FIFO 为满
2	R	0x0	RX_FIFO_NOT_EMPTY 接收 FIFO 非空状态 • 0: 接收 FIFO 为空 • 1: 接收 FIFO 非空
1	R	0x1	TX_FIFO_EMPTY 发送 FIFO 为空状态

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000003			SPI 模式状态 (SPI Status)
位域	类型	默认值	描述
			• 0: 发送 FIFO 非空 • 1: 发送 FIFO 为空
0	R	0x1	TX_FIFO_NOT_FULL 发送 FIFO 非满状态 • 0: 发送 FIFO 为满 • 1: 发送 FIFO 非满

9.5.8.33. 0x230 SPI_RD_MODE

默认值：0x00000000			SPI 模式读模式 (SPI Read Mode)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	SPI_RD_MODE SPI 读模式选择，仅三线与四线 SPI 有效 • 0: SDI 与 SDO 独立完成输入输出功能 • 1: SDO 可完成输入输出，弃用 SDI

9.5.8.34. 0x234 QSPI_MODE

默认值：0x00000000			QSPI 模式 (QSPI Mode)
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	CODE1_CFG Bit0 配 1 时，本字段为空白行的 CODE1。 配置本字段不影响有效行的 CODE1。
15:8	R/W	0x0	VBP_NUM 空白行数量 Bit0 配 1 时，硬件读取此字段，表示每帧开始后有多少个空白行
7:1	–	–	–
0	R/W	0x0	QSPI_MODE QSPI 刷屏模式选择

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QSPI 模式 (QSPI Mode)
位域	类型	默认值	描述
			• 0: 无时序信息，应用于带 buffer 屏 • 1: 有时序信息

9.5.8.35. 0xFF0 DEBUG_SEL

默认值：0x00000000			调试信号选择 (Debug Select)
位域	类型	默认值	描述
31:3	–	–	–
2:0	R/W	0x0	DEBUG_SEL Debug 选择寄存器 • 0: debug0 • 1: debug1 • 2: debug2 • 3: debug3 • 4: debug4

9.5.8.36. 0xFF4 DEBUG

默认值：0x00000000			调试 (Debug)
位域	类型	默认值	描述
31:0	R/W	0x0	DEBUG Debug 寄存器

9.5.8.37. 0xFFC VERSION

默认值：0x00000103			版本号 (Version)
位域	类型	默认值	描述
31:0	RO	0x00000103	Version 模块版本号 采用 BCD 码显示，V1.3

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

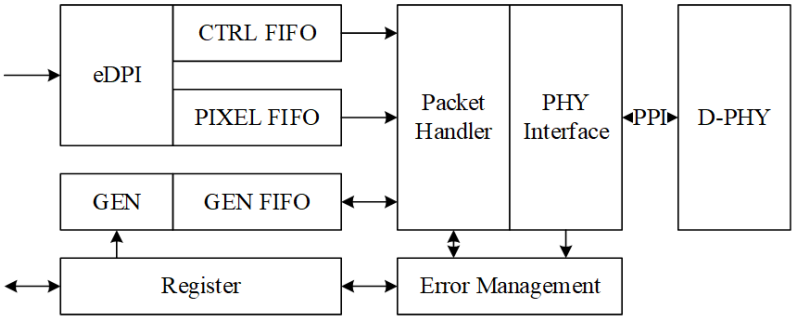
9.6. MIPI DSI (MIPI_DSI)

MIPI Display Serial Interface (MIPI DSI) 模块用于实现将 DE 送过来的并行图像数据，转化高性能、低功耗的 DSI 标准接口输出图像数据。

9.6.1. 特性说明

- 兼容 MIPI DSI V1.01 版本，兼容 MIPI D-PHY V1.00 版本
- 可配置为 1/2/3/4 对数据通道，每通道最大支持 1Gbps 速率
- 最大支持 720P60 及衍生分辨率，支持 Video 和 Command 模式
- Video 模式支持 Non-burst 和 Burst 两种方式
- 支持 RGB888，RGB666，RGB565
- D-PHY 支持 HS-TX，LP-TX，LP-RX，BTA 模式

9.6.2. 原理框图



9.6.3. 功能描述

9.6.3.1. DSI 介绍

图 9-43 : DSI 发送接收接口关系图展示了 DSI 模块的简单接口，即一对时钟信号，可按照应用的不同选择一至四对数据信号：

- 仅 DSI_data0 信号对为双向，其余为单向
- DSI_data0 仅在低速模式 (Low-power mode, LP) 下允许双向。
- DSI 主设备，即 DSI 模块，可进行 LP 发送、LP 接收以及高速模式发送 (High-speed mode, HS)
- DSI 从设备，即显示器，可进行 LP 接收、LP 发送以及 HS 接收。
- DSI 主设备可以发送像素数据或者命令给 DSI 从设备，也可以读取从设备状态或者像素信息，接口遵循 DPI-2 以及 DBI-2。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

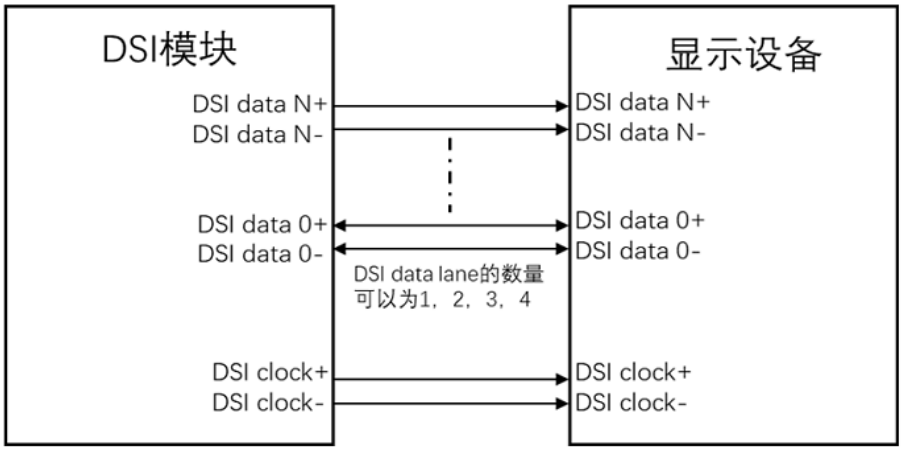


图 9–43 DSI 发送接收接口关系图

9.6.3.2. DSI 信号电平

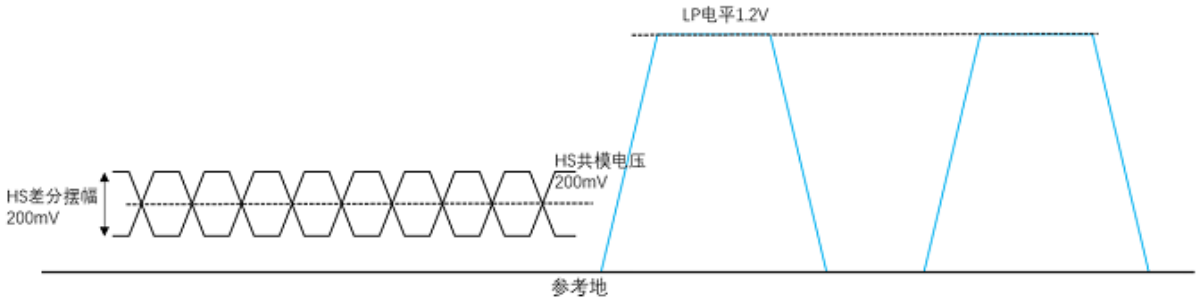


图 9–44 DSI 信号电平

从图 9–44 : DSI 信号电平图示中可以看出，DSI 通过驱动电平来决定信号对的状态。

- HS 模式的信号为差分对，高速传输。HS 模式只有 HS–0,HS–1 两种电平状态
- LP 模式则独立驱动两个信号线，低速传输，低功耗。LP 模式有 LP–00、LP–01、LP–10 和 LP–11 四种电平状态。

表 9–15 DSI 电平信号关系表

信号状态	DP（差分对正极）	DN（差分对负极）
HS–0	HS 低	HS 高
HS–1	HS 高	HS 低
LP–00	LP 低	LP 低
LP–01	LP 低	LP 高
LP–10	LP 高	LP 低
LP–11	LP 高	LP 高

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.3.3. 数据包结构

DSI 数据包分为长包和短包结构。

1. 图 9–45 : 长包结构下，一个长包数据包括 32 位包头，即 8 位 Data ID、16 位 WC、8 位 ECC。0–65535 个字节数据。以及 16 位 checksum，一个长包长度为 6–65541 字节。



图 9–45 长包结构

- SOT – Start of Transmission
- ECC – Error–Correcting Code
- EOT – End of Transmission

2. 图 9–46 : 短包结构下，一个短包数据包括 8 位 ID、2 字节数据，8 位 ECC。

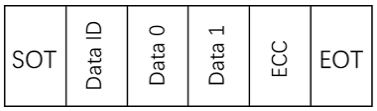


图 9–46 短包结构

其中 图 9–47 : Data ID 组成为：

- VC: Virtual Channel ID
- DT: Data Type

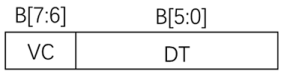


图 9–47 Data ID

9.6.3.4. 多通道数据分配

DSI 根据应用不同使用一至四对数据信号通道。

在 PHY 和更高功能块之间的层可支持多通道操作，在以下不同角色中，该层的功能如下：

- 作为发送者：该层在 N 个通道上分配一系列数据字节，其中每个通道是一个独立的接口。图 9–48 : 数据分配图中，串行数据由 byte0 开始依次从 Lane 0 到 Lane N 分配 。
- 作为接收者：反之。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

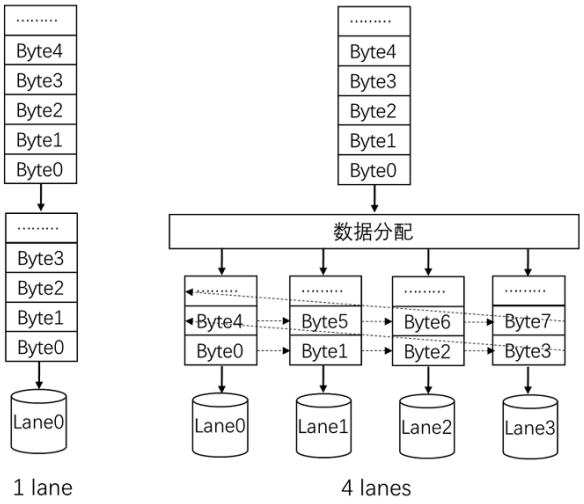


图 9–48 数据分配

9.6.3.5. Command 模式

Command 模式是指 DSI 主设备采取发送命令和数据的形式控制从设备显示器。具体功能关系如下：

- DSI 从设备显示器存在本地寄存器和压缩或未压缩的帧缓冲器。
- DSI 主设备使用命令模式对寄存器和帧缓冲器进行写入和读取数据。
- DSI 处理器通过向显示器发送命令、参数和数据，间接控制外设显示器的活动。处理器还可以读取显示设备的状态或者帧缓冲器里的内容。

注：

DSI 从设备显示器可以在某些场景应用中关闭 DSI 接口传输减少功耗。

Command 模式操作需要双向接口。与 video 模式相比，command 模式传输视频像素数据没有太多的时序限制，只需 dpivsync_edpiwms 来限制连续的像素流数据。假设数据包长度配置（EDPI CMD 大小寄存器中的 SIZE）为 6 个像素数据，每个像素占 24 位：

1. dpivsync_edpiwms 拉高后，当接收到六个像素数据时，WMS（write memory start，0x2C）命令写入 FIFO。
2. 之后，每六个像素数据都产生一个 WMC（write memory continue,0x3C）命令，直到 dpivsync_edpiwms 拉低
3. 若最后 dpivsync_edpiwms 拉低时像素数据不足六个，则以剩余数据长度发送。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

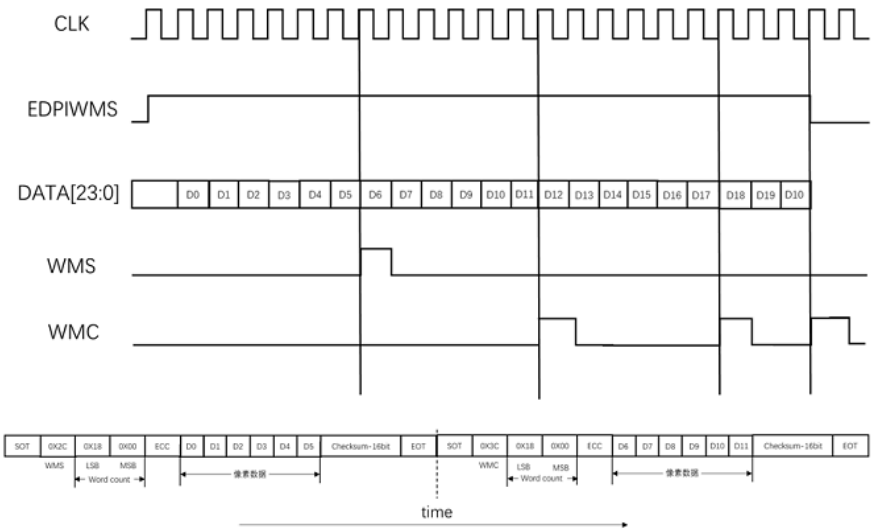


图 9–49 command 模式

9.6.3.6. Video 模式

Video 模式是指 DSI 主设备到 DSI 从设备显示器的传输采取实时像素流的形式进行，包括以下两个模式：

- Burst Mode
- Non–burst Mode：又分为 Sync Pulse 和带 Sync Event 两种

正常操作中，从设备显示器依赖于 DSI 主设备以足够的带宽提供图像数据以避免显示图像中的闪烁或其它可见异常。

Video 模式中数据传输只能用 HS 模式传输。一些 video 模式架构显示器可以包括简单的定时控制器和部分帧缓冲器，用于在待机或低功耗下保持部分屏幕或低分辨率图像模式，因此 DSI 接口可以关闭以减少功耗。

Video 模式传输像素数据存在一定的时序要求，传输数据包中关于时序成分的定义如下：

- VSS：DSI Sync Event Packet，V Sync Start
- VSE：DSI Sync Event Packet，V Sync End
- BLLP：DSI Packet，非像素数据包传输或者 LP 模式传输包括 BTA（Bus Turn Around）操作时间段
- HSS：DSI Sync Event Packet，H Sync Start
- HSA：DSI Blanking Packet，Horizontal Sync Active 或者 LP 模式
- HSE：DSI Sync Event Packet，H Sync End
- HFP：DSI Blanking Packet，Horizontal Front Porch 或者 LP 模式
- HBP：DSI Blanking Packet，Horizontal Back Porch 或者 LP 模式
- RGB：DSI Packet，任意的像素流数据或者空包
- LPM：LP 模式包括 BTA

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

- 对于所有的时序，一帧的第一行以 VSS 开始，其它行则以 VSE 或者 HSS 开始。
- 时序同步包（例如 VSS 和 HSS）在时间上的位置是最重要的，因为这直接影响显示面板的视觉效果。

带 Sync Pulse 的 Non-burst Mode:

此模式目标是通过 DSI 串行通信准确地传送 DPI 类型的时序信息，包括匹配的 DPI 像素传输速率，以及同步脉冲等时序的宽度。

因此使用发送同步脉冲的开始和结束的分组来定义同步周期，如下 。

其中相关的 type：VSS(0x01)、VSE(0x11)、HSS(0x21)、HSE(0x31)。显示为 HAS、HBP 和 HFP 的周期由消隐包填充，计算长度以匹配外围显示设备的数据表指定周期，处于这些时间段，DSI 置于 LP–11 状态以节省功耗。

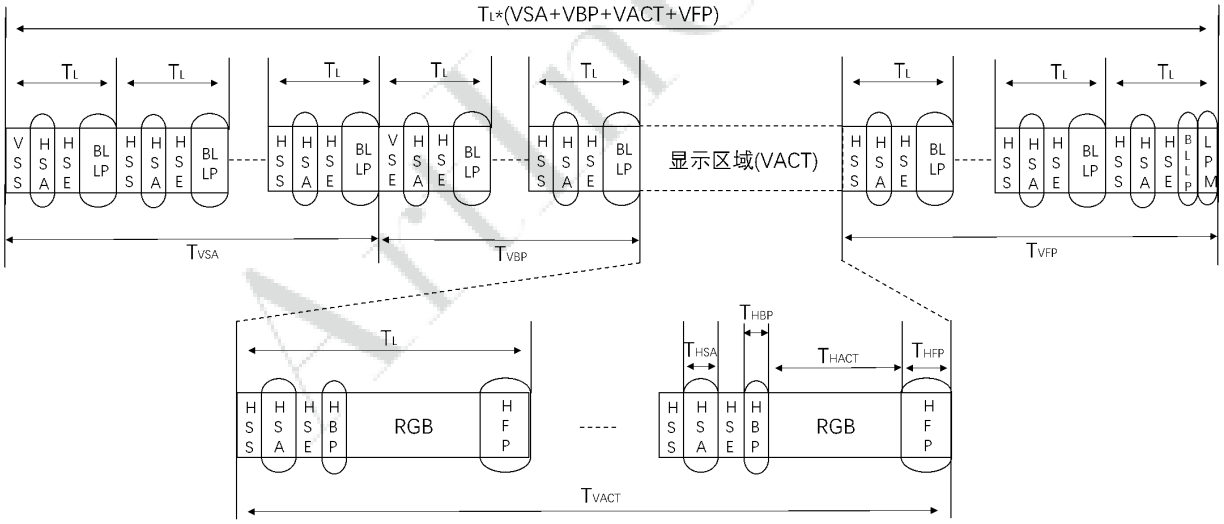


图 9–50 sync pulse 模式

带 Event 的 Mode:

此模式是带 Pulse 模式的简化，仅传输每个同步脉冲的开始，如下 。

从设备显示器可以根据需要将接收的每个同步时序包重新生成同步脉冲。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

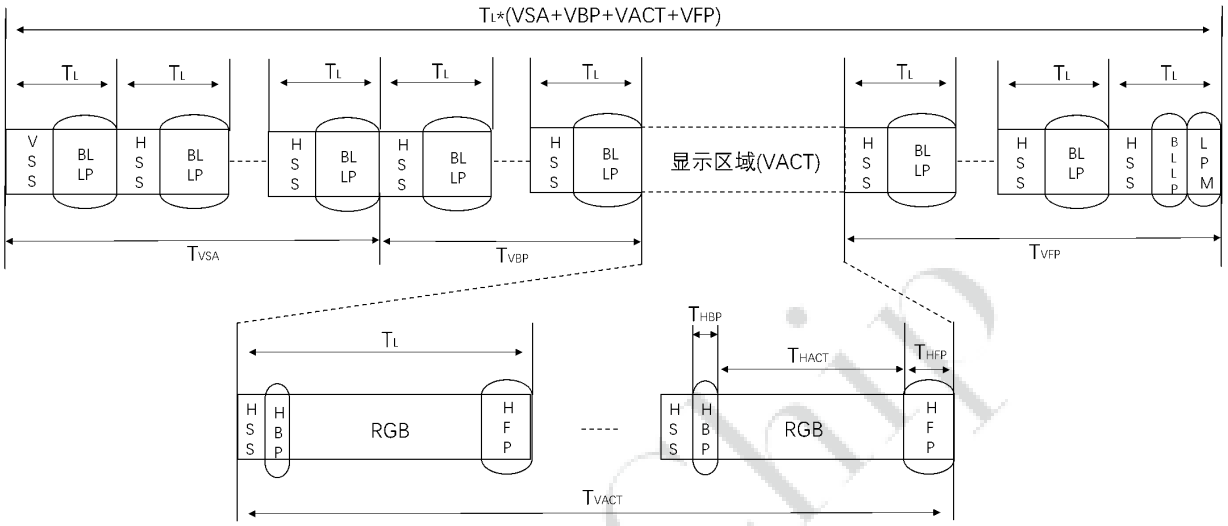


图 9–51 sync event 模式

Burst Mode:

此模式中，像素数据包可以使用时间压缩在较短的时间内完成传输，这可以降低 DSI 的总体功耗，并且为链路上任何方向的其它数据传输提供更大的时间块，如下 。

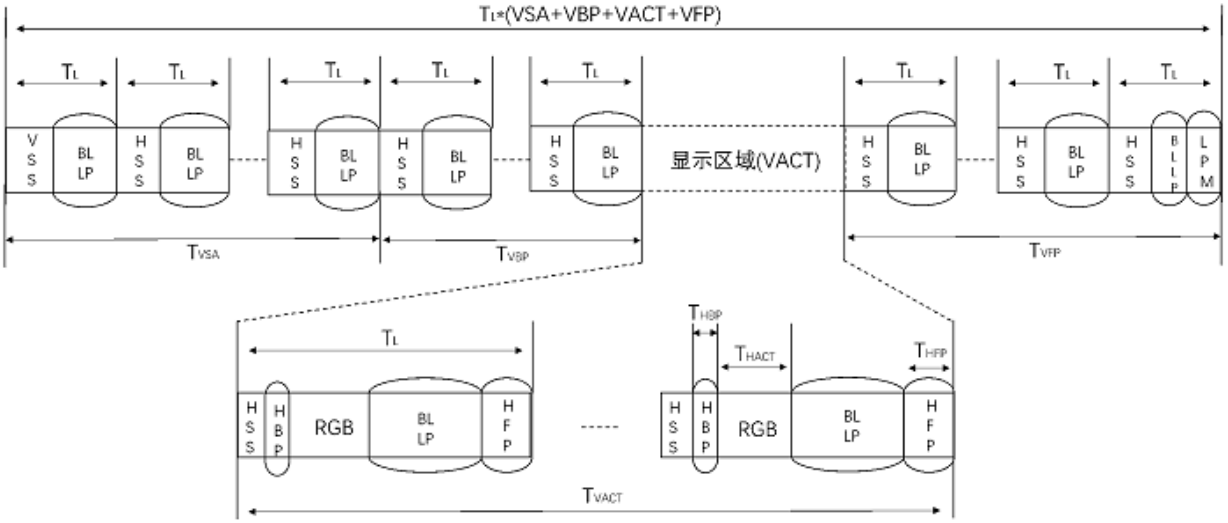


图 9–52 burst 模式

9.6.3.7. APB Slave Generic Interface

Video 模式以及 command 模式的像素数据通过 eDPI 接口传输，此外 DSI 模块存在 APB GEN 接口传输通用信息，例如应用于显示屏的初始化配置，LP–RX 等。

DSI 模块支持 MIPI 规范的读写命令数据包的传输，这些数据包是使用 APB 寄存器访问构建的。

GEN_PD_CFG 寄存器基于操作有两个不同的功能，当发送命令模式数据包时，写入该寄存器的数据作为有效数据发送。当进行读取操作时，则该寄存器内容为读取数据。

GEN_PH_CFG 寄存器包含命令模式包头类型 (Data Type) 以及头数据字长，写此寄存器则触发数据包的传输，这意味着在长包的传输中，长包数据需提前写进 GEN_PD_CFG。

可通过 GEN 接口传输的有效数据包类型如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- Generic Write Short Packet 0 Parameters（0x03）
- Generic Write Short Packet 1 Parameters（0x13）
- Generic Write Short Packet 2 Parameters（0x23）
- Generic Read Short Packet 0 Parameters（0x04）
- Generic Read Short Packet 1 Parameters（0x14）
- Generic Read Short Packet 2 Parameters（0x24）
- Maximum Read Packet Configuration（0x37）
- Generic Long Write Packet（0x29）
- DCS Write Short Packet 0 Parameters（0x05）
- DCS Write Short Packet 1 Parameters（0x15）
- DCS Read Short Packet 0 Parameters（0x06）
- DCS Write Long Packet（0x39）

CMD PKT 状态寄存器显示相关联的 FIFO 状态。

9.6.3.8. Virtual Channels

使用 channels，当显示器具有不同的 channels 标志时，系统可以同时寻址多个显示器。

当 mode 使用虚拟通道时，可以使用 GEN 接口在传输视频流数据时发出命令，这样就可以通过正在进行的视频流传输中发送命令，寻址不同的虚拟通道，从而启用具有多个显示器的接口。

在 mode 期间，视频流传输具有最大优先级，因此来自 GEN 接口的传输仅在视频流传输中存在可用时间时才进行。

当 mode 使用虚拟通道时，可以使用 GEN 接口在 command mode 传输时发出更多的命令，这也解决了具有不同虚拟通道的多个显示器的问题。

因为在 mode 下，与 mode 相比没有特定的定时要求，所以优先考虑视频流数据包，然后再考虑通用接口数据包。

9.6.4. 编程指南

9.6.4.1. 初始化流程

DSI 初始化流程配置如下 。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

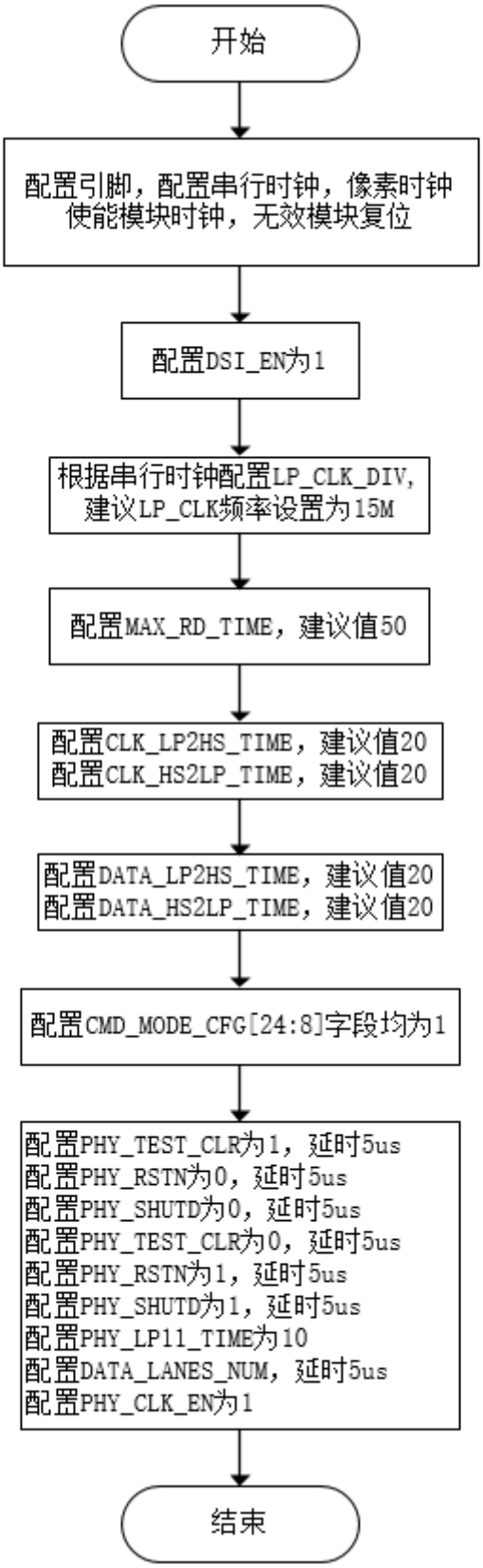


图 9–53 DSI 初始化流程

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.5. MIPI DSI 基地址

表 9–16 MIPI DSI 基地址信息

模块名称	起始地址	结束地址	空间大小
MIPI DSI	0x18820000	0x18820FFF	4 KB

9.6.6. 寄存器列表

表 9–17 MIPI DSI 寄存器列表

偏移	缩写	寄存器名称	章节
0x000	DSI_CTL	DSI 控制	0x000 DSI_CTL
0x004	CLK_CFG	时钟配置	0x004 CLK_CFG
0x010	DPI_IN_POL	DPI 输入极性	0x010 DPI_IN_POL
0x014	DPI_IN_FMT	DPI 输入格式	0x014 DPI_IN_FMT
0x018	DPI_VC	DPI 虚拟通道	0x018 DPI_VC
0x01C	DPI_LPTX_TIME	DPI LPTX 时间	0x01C DPI_LPTX_TIME
0x020	GEN_PH_CFG	数据包头配置	0x020 GEN_PH_CFG
0x024	GEN_PD_CFG	数据包配置	0x024 GEN_PD_CFG
0x028	GEN_VC_RX	虚拟通道 ID 读取	0x028 GEN_VC_RX
0x030	VID_MODE_CFG	视频模式配置	0x030 VID_MODE_CFG
0x034	VID_PKG_SIZE	视频数据包大小	0x034 VID_PKG_SIZE
0x038	VID_CHK_NUM	视频模式 Chunk 数量	0x038 VID_CHK_NUM
0x03C	VID_NULL_SIZE	视频模式 Null 数量	0x03C VID_NULL_SIZE
0x040	VID_HINACT_TIME	视频模式水平无效时间	0x040 VID_HINACT_TIME
0x044	VID_HT_TIME	视频模式水平时间	0x044 VID_HT_TIME
0x048	VID_VBLANK_LINE	视频模式垂直空白行数	0x048 VID_VBLANK_LINE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–17 MIPI DSI 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x04C	VID_VACT_LINE	视频模式垂直有效行数	0x04C VID_VACT_LINE
0x050	CMD_MODE_CFG	命令模式配置	0x050 CMD_MODE_CFG
0x054	EDPI_CMD_SIZE	EDPI 命令包大小	0x054 EDPI_CMD_SIZE
0x058	CMD_PKG_STA	命令包状态	0x058 CMD_PKG_STA
0x060	IRQ_EN1	中断使能 1	0x060 IRQ_EN1
0x064	IRQ_EN2	中断使能 2	0x064 IRQ_EN2
0x068	IRQ_STA1	中断状态 1	0x068 IRQ_STA1
0x06C	IRQ_STA2	中断状态 2	0x06C IRQ_STA2
0x070	TO_CNT_CFG	超时计数器配置	0x070 TO_CNT_CFG
0x074	TO_RD	读超时	0x074 TO_RD
0x078	TO_WR	写超时	0x078 TO_WR
0x07C	TO_BTA	总线交换超时	0x07C TO_BTA
0x080	PHY_CFG	物理层配置	0x080 PHY_CFG
0x084	PHY_STA	物理层状态	0x084 PHY_STA
0x088	PHY_CLK_TIME	物理层时钟通道时间	0x088 PHY_CLK_TIME
0x08C	PHY_DATA_TIME	物理层数据通道时间	0x08C PHY_DATA_TIME
0x090	PHY_RD_TIME	物理层读时间	0x090 PHY_RD_TIME
0x400	DPI_IF_CFG	DPI 接口配置	0x400 DPI_IF_CFG
0x410	LANE_CFG	通道配置	0x410 LANE_CFG
0x500	ANA_CFG1	模拟配置 1	0x500 ANA_CFG1
0x504	ANA_CFG2	模拟配置 2	0x504 ANA_CFG2
0x508	ANA_CFG3	模拟配置 3	0x508 ANA_CFG3

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–17 MIPI DSI 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x50C	ANA_CFG4	模拟配置 4	0x50C ANA_CFG4
0xFC	VERSION	版本号	0xFC VERSION

9.6.7. 寄存器描述

9.6.7.1. 0x000 DSI_CTL

默认值：0x00000002			DSI 控制 （DSI Control）
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	CRC_RX_EN 接收检查 CRC 使能 • 0: 关闭 • 1: 打开
6	R/W	0x0	ECC_RX_EN 接收检查 ECC 使能 • 0: 关闭 • 1: 打开
5	R/W	0x0	BTA_EN BTA 发送使能 • 0: 关闭 • 1: 打开
4	R/W	0x0	EOTP_RX_EN HS 结束接收 EOTP 使能 • 0: 关闭 • 1: 打开
3	R/W	0x0	EOTP_TX_EN HS 结束发送 EOTP 使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			DSI 控制 （DSI Control）
位域	类型	默认值	描述
			• 0: 关闭 • 1: 打开
2	–	–	–
1	R/W	0x1	DSI_MODE DSI 模式 • 0: Video 模式 • 1: Command 模式
0	R/W	0x0	DSI_EN DSI 模块使能 • 0: 关闭 • 1: 打开

9.6.7.2. 0x004 CLK_CFG

默认值：0x00000000			时钟配置 （Clock Configuration）
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x0	TO_CLK_DIV 超时时钟除频 本字段表示 HS 转 LP 和 LP 转 HS 错误配置时，用作定时单元的超时时钟除数因子 TO_CLK =HS_CLK_D8 / DIV，DIV 配置为 0 时，除频为 1 注：HS_CLK_D8 即 HS_CLK/8
7:0	R/W	0x0	LP_CLK_DIV LP 时钟除频 LP_CLK = HS_CLK_D8 / DIV，DIV 配置为 0 时，除频为 1 其中除频值为 1 时，LP 停止产生时钟，因此此位建议配置大于等于 2

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.3. 0x010 DPI_IN_POL

默认值：0x00000000			DPI 输入极性（DPI IN Polarity）
位域	类型	默认值	描述
31:5	–	–	–
4	R/W	0x0	COLORM_POL COLORM 极性 • 0: 高有效 • 1: 低有效
3	R/W	0x0	SHUTDOWN_POL SHUTDOWN 极性 • 0: 高有效 • 1: 低有效
2	R/W	0x0	HSYNC_POL HSYNC 极性 • 0: 高有效 • 1: 低有效
1	R/W	0x0	VSYNC_POL VSYNC 极性 • 0: 高有效 • 1: 低有效
0	R/W	0x0	DE_POL DE 极性 • 0: 高有效 • 1: 低有效

9.6.7.4. 0x014 DPI_IN_FMT

默认值：0x00000000			DPI 输入格式（DPI IN Format）
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x0	LOOSELY 18

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DPI 输入格式（DPI IN Format）
位域	类型	默认值	描述
			Loosely 18bit 模式使能关闭打开
7:4	–	–	–
3:0	R/W	0x0	DPI_DT DPI 数据类型 • 0: 16 位格式（RGB565） • 3: 18 位格式（RGB666） • 5: 24 位格式（RGB888） • 1、2、4、6~15：预留

9.6.7.5. 0x018 DPI_VC

默认值：0x00000000			DPI 虚拟通道（DPI Virtual Channel）
位域	类型	默认值	描述
31:2	–	–	–
1:0	R/W	0x0	DPI_VC DPI 虚拟通道 本字段配置为索引到数据包的 DPI 虚拟通道 ID

9.6.7.6. 0x01C DPI_LPTX_TIME

默认值：0x00000000			DPI LPTX 时间（DPI_LPTX_TIME）
位域	类型	默认值	描述
31:25	–	–	–
24:16	R/W	0x0	OUTVACT_LPTX_TIME 非 VACT 区域允许 LPTX 最大时间 本字段用于 LP 命令，定义再 VSA、VBP 以及 VFP 区域中可以容纳一行中的最大数据包的大小（字节为单位）
15:8	–	–	–
7:0	R/W	0x0	INVACT_LPTX_TIME VACT 区域允许 LPTX 最大时间

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DPI LPTX 时间 （DPI_LPTX_TIME）
位域	类型	默认值	描述
			本字段用于 LP 命令，定义再 VACT 区域中可以容纳一行中的最大	数据包的大小（字节为单位）

9.6.7.7. 0x020 GEN_PH_CFG

默认值：0x00000000			数据包头配置 （General Packet Header Configuration）
位域	类型	默认值	描述
31:24	–	–	–
23:8	R/W	0x0	GEN_WC GEN 写计数
7:6	R/W	0x0	GEN_VC GEN 虚拟通道 ID
5:0	R/W	0x0	GEN_DT GEN 数据类型 **注：** 写该寄存器发起一次 GEN 发送操作，因此发送内容先写入	GEN_PD，再配置此寄存器

9.6.7.8. 0x024 GEN_PD_CFG

默认值：0x00000000			数据包配置 （General Packet Data Configuration）
位域	类型	默认值	描述
31:0	R/W	0x0	GEN_PD GEN 数据内容 **注：** 写该寄存器即将需要发送内容写到 GEN_FIFO 中，LP_RX 的数据也会接收到本字段。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.9. 0x028 GEN_VC_RX

默认值：0x00000000			虚拟通道 ID 读取（General Vitural Channel Receive）
位域	类型	默认值	描述
31:2	–	–	–
1:0	R/W	0x0	GEN_VC_RX GEN 接口读回虚拟通道标志 ID

9.6.7.10. 0x030 VID_MODE_CFG

默认值：0x00000000			视频模式配置（Video Mode Configuration）
位域	类型	默认值	描述
31:25	–	–	–
24	R/W	0x0	TEST_PATTERN_DIR 测试图案方向 • 0: 垂直 • 1: 水平
23:21	–	–	–
20	R/W	0x0	TEST_PATTERN_MODE 测试图案模式 • 0: 彩条 • 1: 误码率（只支持垂直模式）
19:17	–	–	–
16	R/W	0x0	TEST_PATTERN_EN 测试图案使能 • 0: 关闭 • 1: 打开
15	R/W	0x0	CMD_LPTX_FORCE 命令强制 LPTX • 0: 关闭 • 1: 打开。设为 1，则 command 传输只允许在 LP 模式。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			视频模式配置（Video Mode Configuration）
位域	类型	默认值	描述
14	R/W	0x0	FRAME_BTA_ACK_EN 每帧 BTA 应答使能 • 0: 关闭 • 1: 打开
13:8	R/W	0x0	LP_EN 区域 LP 使能 • 0: 保持 HS 模式 • 1: 变成 LP 模式 注意每位代表一个区域 • BIT13: LP_EN_HFP • BIT12: LP_EN_HBP • BIT11: LP_EN_VACT • BIT10: LP_EN_VFP • BIT9: LP_EN_VBP • BIT8: LP_EN_VSA 当设置为 1，则允许此区域返回 LP 状态。
7:2	–	–	–
1:0	R/W	0x0	VID_MODE_TYPE Video 模式类型 • 0: Non-burst with sync pulses • 1: Non-burst with sync events • 2~3: Burst mode

9.6.7.11. 0x034 VID_PKG_SIZE

默认值：0x00000000			视频数据包大小（Video Packet Size）
位域	类型	默认值	描述
31:14	–	–	–
13:0	R/W	0x0	VID_PKG_SIZE 视频包大小注意 18-bit not loosely 模式，需要配置为 4 的倍数

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.12. 0x038 VID_CHK_NUM

默认值：0x00000000			视频模式 Chunk 数量（Video Chunk Number）
位域	类型	默认值	描述
31:13	–	–	–
12:0	R/W	0x0	VID_CHK_NUM 视频包块数量 本字段表示在行周期期间要传输的 chunk 的数量（一个 chunk 由一个视频数据包和一个空包组成）。 设置为 0 或 1，视频数据仍以行数据为单个数据包传输。 若 SIZE 大于 0 且此为设为 1，则表示这是一个 chunk，行数据包接着一个空包。 此外，多个 chunk 是用于传输视频中的行数据。实际使用，建议配置为 1

9.6.7.13. 0x03C VID_NULL_SIZE

默认值：0x00000000			视频模式 Null 数量（Video Null Number）
位域	类型	默认值	描述
31:13	–	–	–
12:0	R/W	0x0	VID_NULL_SIZE 空包大小，字节为单位实际使用，建议配置为 0

9.6.7.14. 0x040 VID_HINACT_TIME

默认值：0x00000000			视频模式水平无效时间（Video Horizonal Inactive Time）
位域	类型	默认值	描述
31:28	–	–	–
27:16	R/W	0x0	VID_HBP_TIME HBP 时间 该时间是以 D8 为单位
15:12	–	–	–
11:0	R/W	0x0	VID_HSA_TIME HSYNC 时间 该时间是以 D8 为单位

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.15. 0x044 VID_HT_TIME

默认值：0x00000000			视频模式水平时间（Video Horizonal Time）
位域	类型	默认值	描述
31:15	–	–	–
14:0	R/W	0x0	VID_HT_TIME 行总时间 HT=HSA+HBP+HACT+HFP 该时间是以 HS_CLK_D8 为单位

9.6.7.16. 0x048 VID_VBLANK_LINE

默认值：0x00000000			视频模式垂直空白行数（Video Vertical Blank Line）
位域	类型	默认值	描述
31:26	–	–	–
25:16	R/W	0x0	VID_VFP_TIME VFP 行数
15:10	–	–	–
9:0	R/W	0x0	VID_VBP_TIME VBP 行数

9.6.7.17. 0x04C VID_VACT_LINE

默认值：0x00000000			视频模式垂直有效行数（Video Vertical Active Line）
位域	类型	默认值	描述
31:26	–	–	–
25:16	R/W	0x0	VID_VSA_LINE VSA 行数
15:14	–	–	–
13:0	R/W	0x0	VID_VACT_TIME VACT 行数

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.18. 0x050 CMD_MODE_CFG

默认值：0x00000000			命令模式配置（Command Mode Configuration）
位域	类型	默认值	描述
31:25	–	–	–
24:8	R/W	0x0	PKG_TX_MODE 包发送模式 • 0: HS • 1: LP 注意每位对应一种包控制 • BIT24: MAX_RD_PKG_SIZE • BIT23~20: 保留 • BIT19: DCS_LW • BIT18: DCS_SR_0P • BIT17: DCS_SW_1P • BIT16: DCS_SW_0P • BIT15: 保留 • BIT14: GEN_LW • BIT13: GEN_SR_2P • BIT12: GEN_SR_1P • BIT11: GEN_SR_0P • BIT10: GEN_SW_2P • BIT9: GEN_SW_1P • BIT8: GEN_SW_0P
7:2	–	–	–
1	R/W	0x0	ACK_REQ_EN 传输应答使能，配置为 1 时，每次传输完成后发起应用请求 • 0: 关闭 • 1: 打开
0	R/W	0x0	TE_EN TE 使能 • 0: 关闭 • 1: 打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.19. 0x054 EDPI_CMD_SIZE

默认值：0x00000000			EDPI 命令包大小（EDPI Command Size）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EDPI_CMD_SIZE EDPI CMD 模式包大小 本字段表示 mode 数据包允许的最大大小注意该大小是以像素为单位最大值为 512

9.6.7.20. 0x058 CMD_PKG_STA

默认值：0x00000015			命令包状态（Command Packet Status）
位域	类型	默认值	描述
31:7	–	–	–
6	RO	0x0	GEN_RD_CMD_BUSY GEN 读命令进行中
5	RO	0x0	GEN_PLD_R_FULL GEN PLD 读 FIFO 为满
4	RO	0x1	GEN_PLD_R_EMPTY GEN PLD 读 FIFO 为空
3	RO	0x0	GEN_PLD_W_FULL GEN PLD 写 FIFO 为满
2	RO	0x1	GEN_PLD_W_EMPTY GEN PLD 写 FIFO 为空
1	RO	0x0	GEN_CMD_FULL GEN CMD FIFO 为满
0	RO	0x1	GEN_CMD_EMPTY GEN CMD FIFO 为空

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.21. 0x060 IRQ_EN1

默认值：0x00000000			中断使能 1（Interrupt Enable 1）
位域	类型	默认值	描述
31:21	–	–	–
20:16	R/W	0x0	PHY_ERR_EN PHY 错误中断使能，该错误只检查 DATA0 • 0: 无中断 • 1: 有中断每位代表一种错误 具体定义如下： • BIT20: ErrContention LP1 • BIT19: ErrContention LP0 • BIT18: ErrControl • BIT17: ErrSyncEsc LPDT • BIT16: ErrEsc escape entry
15:0	R/W	0x0	ACK_ERR_EN 应答错误中断使能 • 0: 无中断 • 1: 有中断 每位代表一个应答错误，具体定义如下 • BIT15: DSI Protocol Violation • BIT14: Reserved • BIT13: Invalid Transmission Length • BIT12: DSI VC ID Invalid • BIT11: DSI Data Type Not Recognized • BIT10: Checksum Error (Long packet only) • BIT9: ECC Error, multi-bit (detected, not corrected) • BIT8: ECC Error, single-bit (detected and corrected) • BIT7: Contention Detected • BIT6: False Control Error • BIT5: Peripheral Timeout Error • BIT4: Low-Power Transmit Sync Error • BIT3: Escape Mode Entry Command Error • BIT2: EoT Sync Error

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			中断使能 1（Interrupt Enable 1）
位域	类型	默认值	描述
			• BIT1: SoT Sync Error • BIT0: SoT Error

9.6.7.22. 0x064 IRQ_EN2

默认值：0x00000000			中断使能 2（Interrupt Enable 2）
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	GEN_PLDRD_OV_EN GEN PLD READ FIFO 上溢出中断使能 • 0: 无中断 • 1: 有中断
11	R/W	0x0	GEN_PLDRD_UD_EN GEN PLD READ FIFO 下溢出中断使能 • 0: 无中断 • 1: 有中断
10	R/W	0x0	GEN_PLDSEND_UD_EN GEN PLD SEND FIFO 下溢出中断使能 • 0: 无中断 • 1: 有中断
9	R/W	0x0	GEN_PLD_OV_EN GEN PLD FIFO 上溢出中断使能 • 0: 无中断 • 1: 有中断
8	R/W	0x0	GEN_CMD_OV_EN GEN CMD FIFO 上溢出中断使能 • 0: 无中断 • 1: 有中断
7	R/W	0x0	DPI_FIFO_OV_EN DPI FIFO 上溢出中断使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			中断使能 2（Interrupt Enable 2）
位域	类型	默认值	描述
			• 0: 无中断 • 1: 有中断
6	R/W	0x0	EOPT_ERR_EN EOPT 未接收中断使能 • 0: 无中断 • 1: 有中断
5	R/W	0x0	PSIZE_ERR_EN 接收包大小错误中断使能 • 0: 无中断 • 1: 有中断
4	R/W	0x0	CRC_ERR_EN 接收包 CRC 错误中断使能 • 0: 无中断 • 1: 有中断
3	R/W	0x0	ECC_MERR_EN 接收包 ECC 多个位错误中断使能 • 0: 无中断 • 1: 有中断
2	R/W	0x0	ECC_SERR_EN 接收包 ECC 单个位错误中断使能 • 0: 无中断 • 1: 有中断
1	R/W	0x0	TO_LPRX_EN LPRX 超时中断使能 • 0: 无中断 • 1: 有中断
0	R/W	0x0	TO_HSTX_EN HSTX 超时中断使能 • 0: 无中断 • 1: 有中断

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.23. 0x068 IRQ_STA1

默认值：0x00000000			中断状态 1（Interrupt Status 1）
位域	类型	默认值	描述
31:21	–	–	–
20:16	R/W1C	0x0	PHY_ERR_STA PHY 错误中断状态，该错误只检查 DATA0 • 0: 无中断 1: 有中断 每位代表一种错误，具体定义如下： • BIT20: ErrContention LP1 • BIT19: ErrContention LP0 • BIT18: ErrControl • BIT17: ErrSyncEsc LPDT • BIT16: ErrEsc escape entry
15:0	R/W1C	0x0	ACK_ERR_STA 应答错误中断状态 • 0: 无中断 • 1: 有中断 每位代表一个应答错误，具体定义如下： • BIT15: DSI Protocol Violation • BIT14: Reserved • BIT13: Invalid Transmission Length • BIT12: DSI VC ID Invalid • BIT11: DSI Data Type Not Recognized • BIT10: Checksum Error (Long packet only) • BIT9: ECC Error, multi-bit (detected, not corrected)BIT8: ECC Error, single-bit (detected and corrected) • BIT7: Contention Detected • BIT6: False Control Error • BIT5: Peripheral Timeout Error • BIT4: Low-Power Transmit Sync Error • BIT3: Escape Mode Entry Command Error • BIT2: EoT Sync Error

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			中断状态 1（Interrupt Status 1）
位域	类型	默认值	描述
			• BIT1: SoT Sync Error • BIT0: SoT Error

9.6.7.24. 0x06C IRQ_STA2

默认值：0x00000000			中断状态 2（Interrupt Status 2）
位域	类型	默认值	描述
31:13	–	–	–
12	R/W1C	0x0	GEN_PLDRD_OV_STA GEN PLD READ FIFO 上溢出中断状态 • 0：无中断 • 1：有中断
11	R/W1C	0x0	GEN_PLDRD_UD_STA GEN PLD READ FIFO 下溢出中断状态 • 0：无中断 • 1：有中断
10	R/W1C	0x0	GEN_PLDSEND_UD_STA GEN PLD SEND FIFO 下溢出中断状态 • 0：无中断 • 1：有中断
9	R/W1C	0x0	GEN_PLD_OV_STA GEN PLD FIFO 上溢出中断状态 • 0：无中断 • 1：有中断
8	R/W1C	0x0	GEN_CMD_OV_STA GEN CMD FIFO 上溢出中断状态 • 0：无中断 • 1：有中断
7	R/W1C	0x0	DPI_FIFO_OV_STA DPI FIFO 上溢出中断状态

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			中断状态 2（Interrupt Status 2）
位域	类型	默认值	描述
			• 0：无中断 • 1：有中断
6	R/W1C	0x0	EOPT_ERR_STA EOPT 未接收中断状态 • 0：无中断 • 1：有中断
5	R/W1C	0x0	PSIZE_ERR_STA 接收包大小错误中断状态 • 0：无中断 • 1：有中断
4	R/W1C	0x0	CRC_ERR_STA 接收包 CRC 错误中断状态 • 0：无中断 • 1：有中断
3	R/W1C	0x0	ECC_MERR_STA 接收包 ECC 多个位错误中断状态 • 0：无中断 • 1：有中断
2	R/W1C	0x0	ECC_SERR_STA 接收包 ECC 单个位错误中断状态 • 0：无中断 • 1：有中断
1	R/W1C	0x0	TO_LPRX_STA LPRX 超时中断状态 • 0：无中断 • 1：有中断
0	R/W1C	0x0	TO_HSTX_STA HSTX 超时中断状态 • 0：无中断 • 1：有中断

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.25. 0x070 TO_CNT_CFG

默认值：0x00000000			超时计数器配置（Timeout Count Configuration）
位域	类型	默认值	描述
31:16	R/W	0x0	HSTX_TO_CNT HSTX 超时计数值 本字段用于配置 HS 传输超时触发阈值 如果使用 burst 模式，并且在一行数据传输完成到下一行的 HSYNC 没有足够的时间从 HS 切换到 LP 再切换 HS，则 DSI 只能每帧返回 LP 一次，因此需配置满足以下公式：HSTX_TO_CNT*HS_CLK_D8_period*TO_CLK_DIV >=一帧数据传输时间*（1+10%） 如果使用 burst 模式，RGB 像素数据包经过时间压缩，在扫描行中留下更多的时间。因此如果在 burst 模式下并且在一行数据传输完成到下一行的 HSYNC 有足够的时间从 HS 切换到 LP 再切换 HS，则可在此段时间内切换成 LP 状态节省功耗。此时应满足以下公式：HSTX_TO_CNT*HS_CLK_D8_period*TO_CLK_DIV >=一行数据传输时间*（1+10%） 注意 CNT 计数以 TO_CLK 周期为单位计数
15:0	R/W	0x0	LPRX_TO_CNT LPRX 超时计数值 本字段用于配置 LP 接收超时触发阈值 该计数以 CLK 周期为单位计数

9.6.7.26. 0x074 TO_RD

默认值：0x00000000			读超时（Timeout Read）
位域	类型	默认值	描述
31:16	R/W	0x0	HS_RD_TO_CNT HS_RD 超时计数值 本字段设置 DSI 在发送 HS 读取操作后保持链路静止的时间，从 PHY 进入 LP11 状态并且无中断时开始计数 该计数以 D8 周期为单位计数
15:0	R/W	0x0	LP_RD_TO_CNT HS_RD 超时计数值 本字段设置 DSI 在发送 LP 读取操作后保持链路静止的时间，从 PHY 进入 LP11 状态并且无中断时开始计数 该计数以 D8 周期为单位计数

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.27. 0x078 TO_WR

默认值：0x00000000			写超时（Timeout Write）
位域	类型	默认值	描述
31:16	R/W	0x0	HS_WR_TO_CNT LPRX 超时计数值本字段设置 DSI 在发送 HS 写入操作后保持链路静止的时间，从 PHY 进入 LP11 状态并且无中断时开始计数该计数以 CLK 周期为单位计数
15:0	R/W	0x0	LP_WR_TO_CNT LP_WR 超时计数值 本字段设置 DSI 在发送 LP 写入操作后保持链路静止的时间，从 PHY 进入 LP11 状态并且无中断时开始计数 该计数以 D8 周期为单位计数

9.6.7.28. 0x07C TO_BTA

默认值：0x00000000			总线交换超时（Timeout Bus Turn Around）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	BTA_TO_CNT LP_WR 超时计数值 本字段设置 DSI 在完成 BTA 操作后保持链路静止的时间，从 PHY 进入 LP11 状态并且无中断时开始计数 该计数以 D8 周期为单位计数

9.6.7.29. 0x080 PHY_CFG

默认值：0x00000003			物理层配置（Physical Layer Configuration）
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x0	PHY_LP11_TIME PHY LP11 最小时间 表示在停止状态请求 HS 传输的最小等待时间
7	R/W	0x0	PHY_PLL_FORCE PHY PLL 强制打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000003			物理层配置（Physical Layer Configuration）
位域	类型	默认值	描述
			• 0: 关闭 • 1: 打开
6	R/W	0x0	PHY_CLK_EN PHY 时钟使能 • 0: 关闭 • 1: 打开
5	R/W	0x0	PHY_RSTN PHY 复位 • 0: 复位状态 • 1: 工作状态
4	R/W	0x0	PHY_SHUTDOWNZ PHY 关闭 • 0: PHY 关闭状态 • 1: PHY 工作状态
3	R/W	0x0	AUTO_CLK_EN 自动时钟控制使能 • 0: 关闭 • 1: 打开 设为 1 时，在时间允许时自动停止在时钟通道中提供时钟
2	R/W	0x0	PHY_HSCLK_REQ PHY HS 时钟请求 写该位时，控制到给 PHY 的 PPI 信号，发送 HSCLK 请求。 该位用于时钟非连续模式对时钟控制产生 LP 和 HS 切换
1:0	R/W	0x3	DATA_LANES_NUM 数据通路数量 • 0: 1 LANE（lane 0） • 1: 2 LANE（lane 0~1） • 2: 3 LANE（lane 0~2） • 3: 4 LANE（lane 0~3）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.30. 0x084 PHY_STA

默认值：0x00001540			物理层状态（Physical Layer Status）
位域	类型	默认值	描述
31:0	RO	0x1540	PHY_SIGNAL_STATUS PHY 信号状态 • 0: 低电平 • 1: 高电平 每位代表一个信号，具体定义如下： • BIT31:13: 预留 • BIT12: ULPS_ACTIVE_NOT_3 • BIT11: STOP_STATE_3 • BIT10: ULPS_ACTIVE_NOT_2 • BIT9: STOP_STATE_2 • BIT8: ULPS_ACTIVE_NOT_1 • BIT7: STOP_STATE_1 • BIT6: RXULPS_ESC_0 • BIT5: ULPS_ACTIVE_NOT_0 • BIT4: STOP_STATE_0 • BIT3: ULPS_ACTIVE_NOT_C • BIT2: STOP_STATE_C • BIT1: PHY_DIRECTION • BIT0: PHY_LOCK

9.6.7.31. 0x088 PHY_CLK_TIME

默认值：0x00000000			物理层时钟通道时间（Physical Layer Clock Time）
位域	类型	默认值	描述
31:26	–	–	–
25:16	R/W	0x0	CLK_HS2LP_TIME 时钟通道 HS 切 LP 时间 该计数以 D8 周期为单位计数
15:10	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			物理层时钟通道时间（Physical Layer Clock Time）
位域	类型	默认值	描述
9:0	R/W	0x0	CLK_LP2HS_TIME 时钟通道 LP 切 HS 时间 该计数以 D8 周期为单位计数

9.6.7.32. 0x08C PHY_DATA_TIME

默认值：0x00000000			物理层数据通道时间（Physical Layer Data Time）
位域	类型	默认值	描述
31:26	–	–	–
25:16	R/W	0x0	DATA_HS2LP_TIME 数据通道 HS 切 LP 最长时间 该计数以 D8 周期为单位计数
15:10	–	–	–
9:0	R/W	0x0	DATA_LP2HS_TIME 数据通道 LP 切 HS 最长时间 该计数以 D8 周期为单位计数

9.6.7.33. 0x090 PHY_RD_TIME

默认值：0x00000000			物理层读时间（Physical Layer Read Time）
位域	类型	默认值	描述
31:15	–	–	–
14:0	R/W	0x0	MAX_RD_TIME 允许读操作的最长时间，只有在无读取命令进行时才能修改此值 该计数以 D8 周期为单位计数

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.34. 0x400 DPI_IF_CFG

默认值：0x00000000			DPI 接口配置（DPI Interface Configuration）
位域	类型	默认值	描述
31:4	–	–	–
3	W	0x0	DPI_COLORM DPI_COLORM 输入 • 0: 低电平 • 1: 高电平
2	W	0x0	DPI_SHUTD DPI_SHUTD 输入 • 0: 低电平 • 1: 高电平
1:0	W	0x0	DPI_FMT DPI 输入格式 • 0: 24 位 • 1: 18 位 • 2: 16 位 • 3: 预留

9.6.7.35. 0x410 LANE_CFG

默认值：0x00003210			通道配置（Lane Configuration）
位域	类型	默认值	描述
31:14	–	–	–
13:12	R/W	0x3	LANE3_SEL 数据通道 3 选择 • 0: DATA0 • 1: DATA1 • 2: DATA2 • 3: DATA3
11:10	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00003210			通道配置（Lane Configuration）
位域	类型	默认值	描述
9:8	R/W	0x2	LANE2_SEL 数据通道 2 选择 • 0: DATA0 • 1: DATA1 • 2: DATA2 • 3: DATA3
7:6	–	–	–
5:4	R/W	0x1	LANE1_SEL 数据通道 1 选择 • 0: DATA0 • 1: DATA1 • 2: DATA2 • 3: DATA3
3:2	–	–	–
1:0	R/W	0x0	LANE0_SEL 数据通道 0 选择 • 0: DATA0 • 1: DATA1 • 2: DATA2 • 3: DATA3

9.6.7.36. 0x500 ANA_CFG1

默认值：0x00005000			模拟配置 1（Analog Configuration 1）
位域	类型	默认值	描述
31:20	–	–	–
19:15	R/W	0x0	LANE_POL 正负极取反 每位对应一个通道

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00005000			模拟配置 1（Analog Configuration 1）
位域	类型	默认值	描述
			• BIT19: D3 • BIT18: D2 • BIT17: D1 • BIT16: D0 • BIT15: CLK
14	R/W	0x1	LPTX_SL LPTX 低速模式 • 0: 普通模式 • 1: 低速模式
13:12	R/W	0x1	LPTX_DRV LPTX 驱动能力，总共 4 个档位，所有通路同时生效
11:8	R/W	0x0	HSTX_PREEMP HHSTX 预加重配置，总共 16 个档位，所有通路同时生效
7:4	R/W	0x0	EN_SYNCSEL 数据通路并转串选择 • 0: 本地时钟 • 1: PHY 时钟输入，配置 PHSEL 有四相位可选
3:2	R/W	0x0	SOFT_PHSEL PHY 时钟输入相位设置，调试使用
1:0	R/W	0x0	SYNC_SET PHY 时钟输出相位设置，调试使用

9.6.7.37. 0x504 ANA_CFG2

默认值：0x00000000			模拟配置 2（Analog Configuration 2）
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	EN_CLK 时钟使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			模拟配置 2（Analog Configuration 2）
位域	类型	默认值	描述
			• 0: 关闭 • 1: 打开
11	–	–	–
10	RO	0x0	RCAL_FLAG 自动校准完成 • 0: 未开始 • 1: 完成
9	R/W	0x0	ON_RESCAL 自动校准使能 • 0: 关闭 • 1: 打开
8	R/W	0x0	EN_RESCAL 电阻校准使能 • 0: 关闭 • 1: 打开
7:3	R/W	0x0	EN_LDO HSTX 0.4V 电源使能 • 0: 关闭 • 1: 打开 每位对应一个通道 • BIT7: D3 • BIT6: D2 • BIT5: D1 • BIT4: D0 • BIT3: CLK
2	R/W	0x0	EN_VP DATA 低压 PRE_DRV 使能 • 0: 关闭 • 1: 打开
1	R/W	0x0	EN_VPCK

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			模拟配置 2（Analog Configuration 2）
位域	类型	默认值	描述
			CLK 低压 PRE_DRV 使能 • 0: 关闭 • 1: 打开
0	R/W	0x0	EN_BIAS BAIS 电流使能 • 0: 关闭 • 1: 打开

9.6.7.38. 0x508 ANA_CFG3

默认值：0x00000000			模拟配置 3（Analog Configuration 3）
位域	类型	默认值	描述
31	–	–	–
30:29	R/W	0x0	ATB_SEL 模拟测试选择 • 0: VRES • 1: IPN_5u • 2: V0P4 • 3: VPCK
28	R/W	0x0	ATB_EN 模拟测试使能 • 0: 关闭 • 1: 打开
27:25	–	–	–
24:20	R/W	0x0	SET_ITRIM 精准电流设置，总共 32 个档位
19	R/W	0x0	EN_ITRIM 精准电流使能
18:17	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			模拟配置 3（Analog Configuration 3）
位域	类型	默认值	描述
16:12	RO	0x0	RCAL_VAL 软件校准值，总共 32 个档位
11:9	–	–	–
8:4	R/W	0x0	RCAL_SET 软件校准设置，总共 32 个档位，调试使用
3:2	–	–	–
1	RO	0x0	RCAL_CMPO 电阻校准比较输，调试使用
0	R/W	0x0	EN_SOFTCAL 软件校准使能，调试使用 • 0: 关闭 • 1: 打开

9.6.7.39. 0x50C ANA_CFG4

默认值：0x00000000			模拟配置 4（Analog Configuration 4）
位域	类型	默认值	描述
31:22	R/W	0x0	LP_CD_STALP 冲突检测使能 • 0: 关闭 • 1: 打开 每位对应一个通道 • BIT31: D3N • BIT30: D3P • BIT29: D2N • BIT28: D2P • BIT27: D1N • BIT26: D1P • BIT25: D0N • BIT24: D0P

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			模拟配置 4（Analog Configuration 4）
位域	类型	默认值	描述
			• BIT23: CLKN • BIT22: CLKP
21:16	–	–	–
15:11	R/W	0x0	LP_CD_EN LP 冲突检测使能 • 0: 关闭 • 1: 打开 每位对应一个通道 • BIT15: D3 • BIT14: D2 • BIT13: D1 • BIT12: D0 • BIT11: CLK
10:8	–	–	–
7:3	R/W	0x0	ULPS_ENU LPS 使能 • 0: 关闭 • 1: 打开 每位对应一个通道 • BIT7: D3 • BIT6: D2 • BIT5: D1 • BIT4: D0 • BIT3: CLK
2:0	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.6.7.40. 0xFC VERSION

默认值：0x00000101			版本号（Version）
位域	类型	默认值	描述
31:0	R/W	0x00000101	Version (模块版本号) 采用 BCD 码显示，V1.1

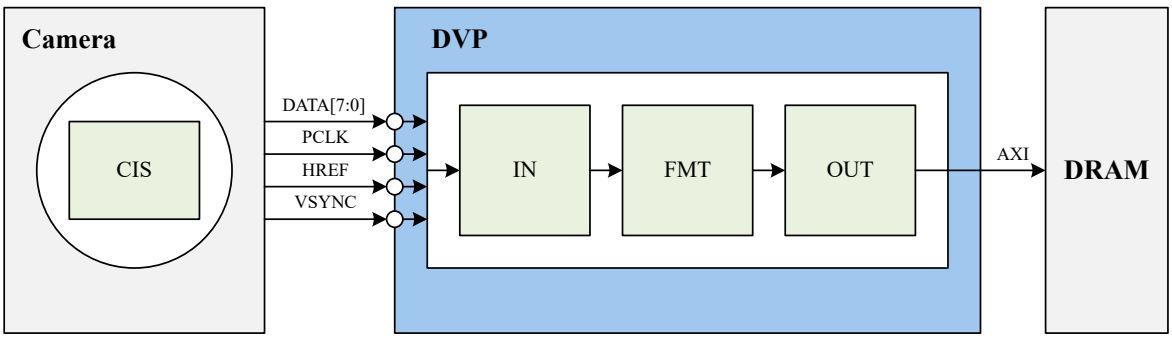
9.7. Digital Video Port (DVP)

Digital Video Port (DVP) 模块用于接收视频流数据，并将视频流数据转换为对应的格式存放到存储器中。

9.7.1. 特性说明

- 最大支持 1080P@30fps 录像，支持 5M 拍照
- 支持 8 bit 并口输入
- 支持 YUV422 /RAW /RGB565 输入
- 支持 BT.656 输入，支持隔行模式
- 支持直通模式（数据直接回写到 PSRAM），支持 2 路交织
- 支持仅输出 Y 模式
- 支持针对图像的帧，行和列分别做裁剪
- 支持 16 阶直方图统计

9.7.2. 原理框图



9.7.3. 功能描述

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.7.3.1. 输入模块

图 9–54 : DVP 输入模块主要功能是将控制信号和数据进行采样，并同步到内部工作时钟 dvp_clk 时钟域。DVP 输入模块支持 BT.656 格式的视频流输入，并通过 BT PARSER 解析这些视频流，分离出控制信号和通道信息，输出到后端进行处理。

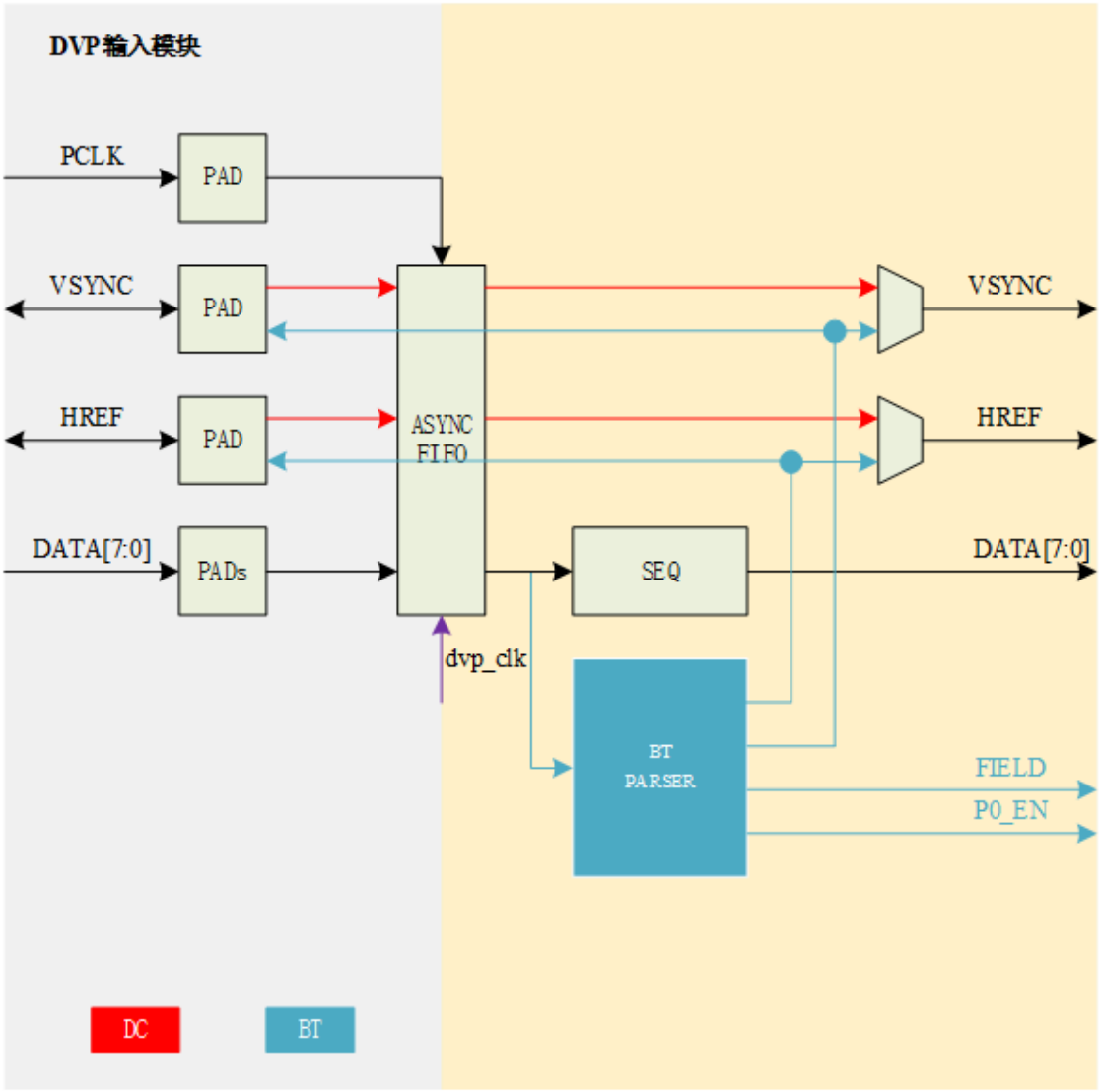


图 9–54 DVP 输入模块

DVP 模块输入 8 bits 格式定义如下，不支持 YUV420 格式输入。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

	YUV4:2:2 8bit				RAW	
bits	1st	2nd	3rd	4th	1st	2nd
7	Y(n)	U(n)	Y(n)	V(n)	R(n)	R(n+1)
6						
5						
4						
3						
2						
1						
0						

9.7.3.1.1. BT.656 格式

BT.656 的格式定义为：

- EAV: 结束信号
- SAV: 开始信号
- XY：嵌入码（0x1FVH P3P2P1P0）
  - F == 0/1 表示偶/ 奇场信号
  - V == 0/1 表示有效/ 无效行数据
  - H == 0/1 表示 SAV/ EAV 信号
  - P3 == V XOR H
  - P2 == F XOR H
  - P1 == F XOR V
  - P0 == F XOR V XOR H

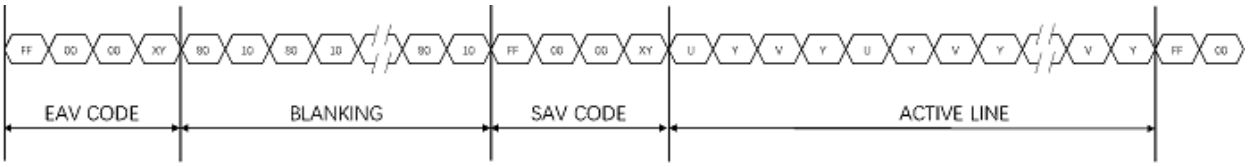


图 9–55 dvp_bt.656_format

针对 BT.656 的格式，DVP 模块输入 8bit 格式定义如下，不支持 YUV420 格式输入：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

	前导码			嵌入码
	1st	2nd	3th	4th
bits	0xFF	0x00	0x00	0xHH
7	1	0	0	1
6	1	0	0	F
5	1	0	0	V
4	1	0	0	H
3	1	0	0	P3
2	1	0	0	P2
1	1	0	0	P1
0	1	0	0	P0

BT.656 嵌入码定义									
		隔行系统 Field0/隔逐行系统				隔行系统 Field1			
		Active		Blank		Active		Blank	
Bits	Code	SAV	EAV	SAV	EAV	SAV	EAV	SAV	EAV
7	1	1	1	1	1	1	1	1	1
6	F	0	0	0	0	1	1	1	1
5	V	0	0	1	1	0	0	1	1
4	H	0	1	0	1	0	1	0	1
3	P3	0	1	1	0	0	1	1	0
2	P2	0	1	0	1	1	0	1	0
1	P1	0	0	1	1	1	1	0	0
0	P0	0	1	1	0	1	0	0	1

图 9–56 BT.656 格式嵌入码定义

9.7.3.2. 输出模块

图 9–57 : DVP 输出模块用于管理回写图像存放到内存，放在图像处理之后，图像帧、行、列均可选定特性窗口输出。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

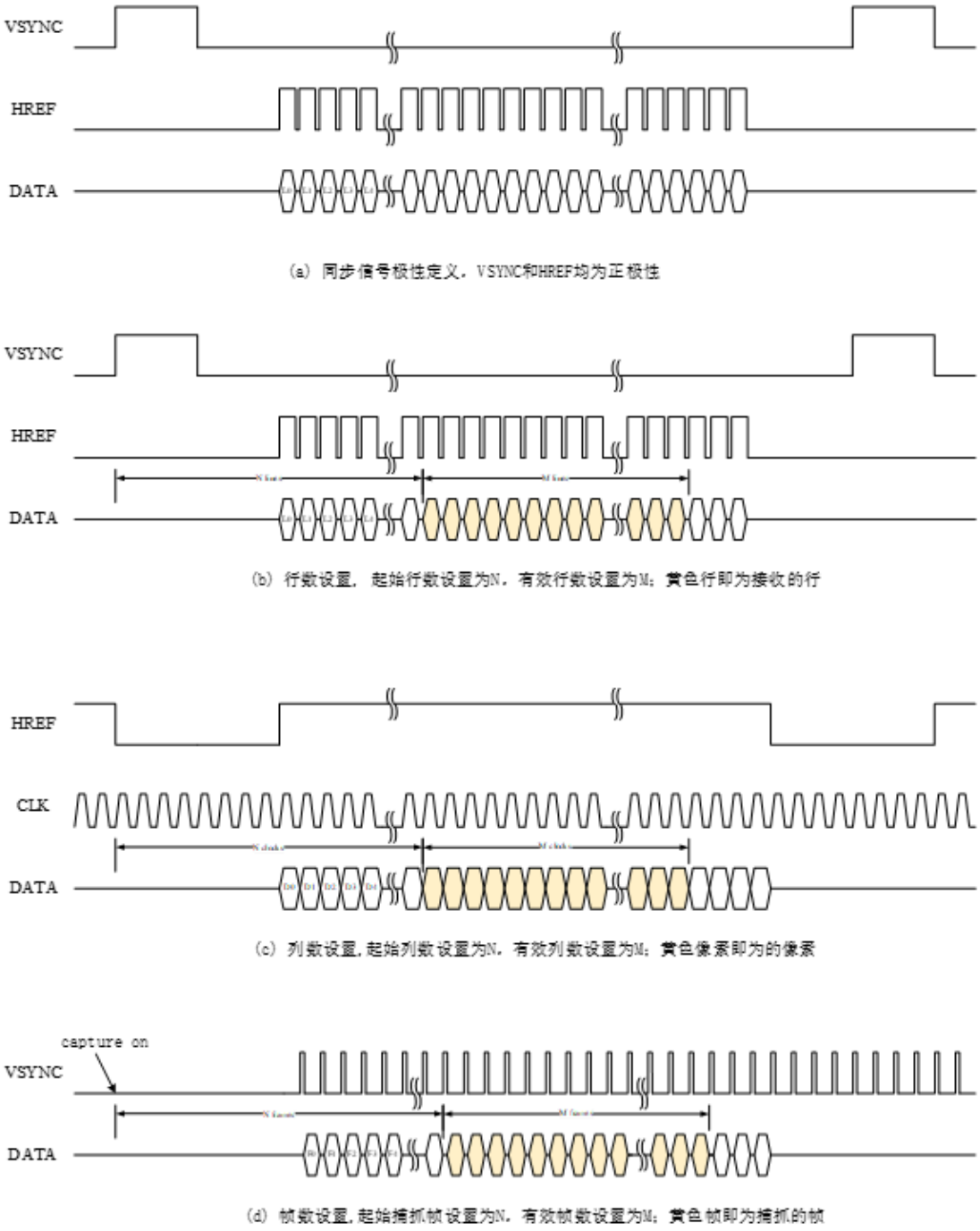


图 9–57 DVP 输出模块

针对隔行视频流，输出模式支持如下配置：

- 奇场模式，偶场模式，双场模式（相当于逐行模式）。
- 双场模式也可以软件配置为按照如下回写，相当于单场模式。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

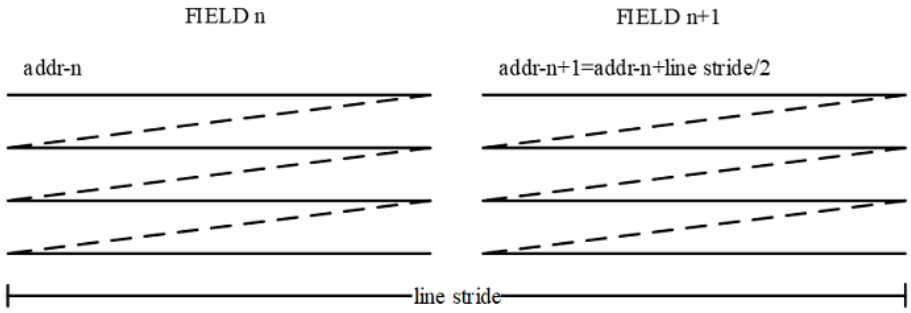


图 9–58 dvp_field

输出模块支持回写 YUV422 转换为 YUV420 功能，逐行模式下采样如下：

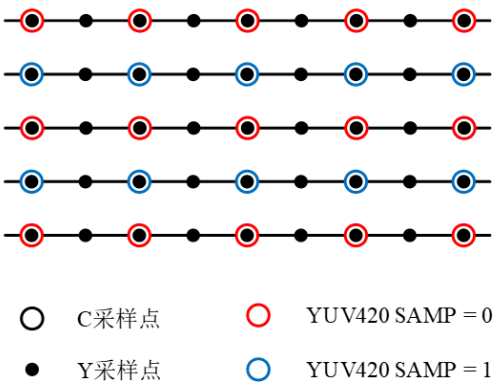


图 9–59 dvp_yuv420_sample

隔行模式采用一样采样方式，采样结果如下所示：

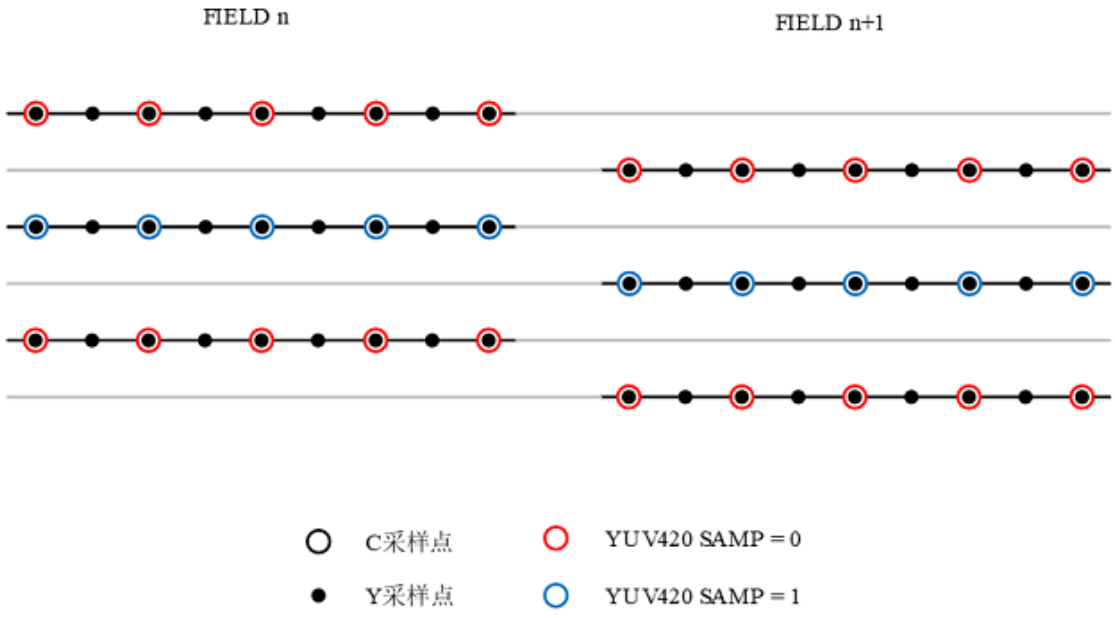


图 9–60 dvp_yuv420_field_sample

DVP 输出格式如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

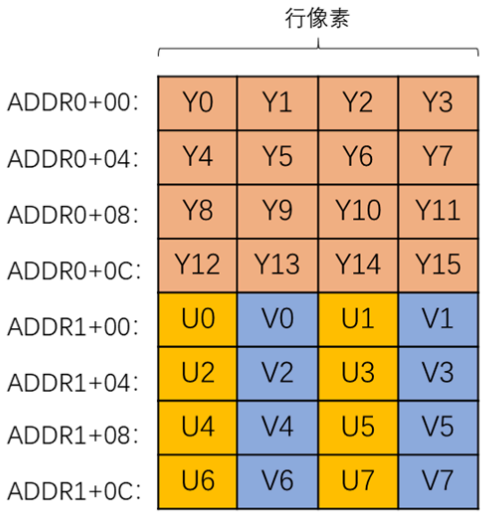


图 9–61 yuv422 uv combined(NV16)

假设一帧图像大小为 x 3 字节，则 YUV422 采样后 2 个 Y 共用 1 个 UV 分量，即大小为 x 2 字节。

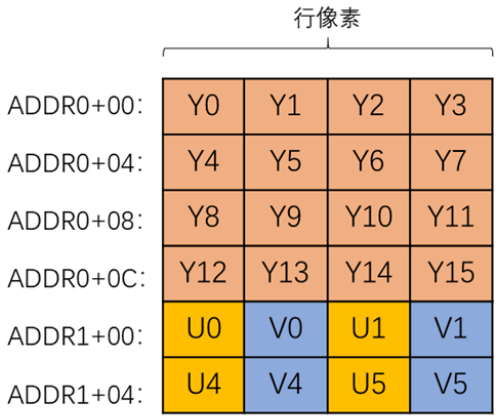


图 9–62 yuv420 uv combined(NV12)

假设一帧图像大小为 x 3 字节，则 YUV420 采样后 4 个 Y 共用 1 个 UV 分量，即大小为 W x H x 3/2 字节。

YUV422 转 YUV420：

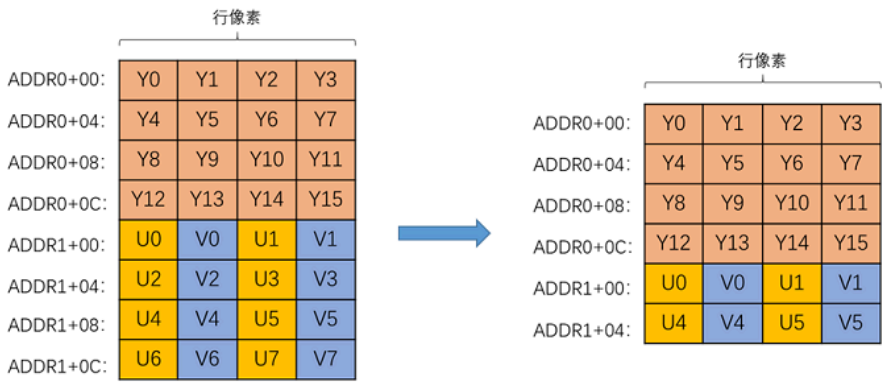


图 9–63 yuv422 to yuv420

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.7.4. DVP 基地址

表 9–18 DVP 基地址信息

模块名称	起始地址	结束地址	空间大小
DVP	0x18830000	0x18830FFF	4 KB

9.7.5. 寄存器列表

表 9–19 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	DVP_CTL	DVP 控制（DVP Control）	0x000 DVP_CTL
0x004	DVP_CH_REF_ID	通道 ID 检测（Channel ID）	0x004 DVP_CH_REF_ID
0x008	DVP_CAP_CTL	捕获控制（Capture Control）	0x008 DVP_CAP_CTL
0x010	DVP_CH_IRQ_STA	通道中断状态（Channel IRQ Status）	0x010 DVP_CH_IRQ_STA
0x100*ch+0x	IRQ_EN	中断使能（Interrupt Enable）	0x100*ch+0x0 IRQ_EN
0x100*ch+0x4	IRQ_STA	中断状态（Interrupt Status）	0x100*ch+0x4 IRQ_STA
0x100*ch+0x8	IRQ_CFG	中断配置（Interrupt Configuration）	0x100*ch+0x8 IRQ_CFG
0x100*ch+0xC	IN_CFG	输入配置（Input Configuration）	0x100*ch+0xC IN_CFG
0x100*ch+0x10	IN_HOR_SIZE	输入水平大小（Input Horizon Size）	0x100*ch+0x10 IN_HOR_SIZE
0x100*ch+0x14	IN_VER_SIZE	输入垂直大小（Input Vertical Size）	0x100*ch+0x14 IN_VER_SIZE
0x100*ch+0x20	OUT_HOR_SIZE	输出水平大小（Output Horizon Size）	0x100*ch+0x20 OUT_HOR_SIZE
0x100*ch+0x28	OUT_VER_SIZE	输出垂直大小（Output Vertical Size）	0x100*ch+0x28 OUT_VER_SIZE
0x100*ch+0x30	OUT_FRA_NUM	输出帧数（Output Frame Number）	0x100*ch+0x30 OUT_FRA_NUM

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–19 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x100*ch+0x34	CURRENT_FRAME	当前帧数（Current Frame Number）	0x100*ch+0x34 CURRENT_FRAME
0x100*ch+0x38	OUT_CTL	输出控制（Output Control）	0x100*ch+0x38 OUT_CTL
0x100*ch+0x3C	UPDATE_CTL	更新控制（Update Control）	0x100*ch+0x3C UPDATE_CTL
0x100*ch+0x40	OUT_ADDR_BUF0	输出缓存空间 0 地址（Output Discuss Buffer 0）	0x100*ch+0x40 OUT_ADDR_BUF0
0x100*ch+0x44	OUT_ADDR_BUF1	输出缓存空间 1 地址（Output Discuss Buffer 1）	0x100*ch+0x44 OUT_ADDR_BUF1
0x100*ch+0x48	READ_ADDR0	读取地址 0（Read Discuss 0）	0x100*ch+0x48 READ_ADDR0
0x100*ch+0x4C	READ_ADDR1	读取地址 1（Read Discuss 1）	0x100*ch+0x4C READ_ADDR1
0x100*ch+0x50	OUT_LINE_STRIDE0	输出行间隔 0（Output Line Stride 0）	0x100*ch+0x50 OUT_LINE_STRIDE0
0x100*ch+0x54	OUT_LINE_STRIDE1	输出行间隔 1（Output Line Stride 1）	0x100*ch+0x54 OUT_LINE_STRIDE1
0x100*ch+0x58	OUT_ADDR_BUF0_SHA	输出缓存空间 0 地址映射（Output Discuss Buffer 0 Shadow）	0x100*ch+0x58 OUT_ADDR_BUF0_SHA
0x100*ch+0x5C	OUT_ADDR_BUF1_SHA	输出缓存空间 1 地址映射（Output Discuss Buffer 1 Shadow）	0x100*ch+0x5C OUT_ADDR_BUF1_SHA
0x100*ch+0x60	OUT_LINE_STRIDE_SHA	输出行间隔映射（Output Line Stride Shadow）	0x100*ch+0x60 OUT_LINE_STRIDE_SHA
0x1B8	QOS_CFG	总线优先级配置（Bus QOS Configuration）	0x1B8 QOS_CFG
0x1BC	AXI_CFG	AXI 总线配置（AXI Configuration）	0x1BC AXI_CFG
0x100*ch+0xC0	HIST_RESULT0	直方图统计 0（Hist Result 0）	0x100*ch+0xC0 HIST_RESULT0
0x100*ch+0xC4	HIST_RESULT1	直方图统计 1（Hist Result 1）	0x100*ch+0xC4 HIST_RESULT1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–19 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x100*ch+0xC8	HIST_RESULT2	直方图统计 2（Hist Result 2）	0x100*ch+0xC8 HIST_RESULT2
0x100*ch+0xCC	HIST_RESULT3	直方图统计 3（Hist Result 3）	0x100*ch+0xCC HIST_RESULT3
0x100*ch+0xD0	HIST_RESULT4	直方图统计 4（Hist Result 4）	0x100*ch+0xD0 HIST_RESULT4
0x100*ch+0xD4	HIST_RESULT5	直方图统计 5（Hist Result 5）	0x100*ch+0xD4 HIST_RESULT5
0x100*ch+0xD8	HIST_RESULT6	直方图统计 6（Hist Result 6）	0x100*ch+0xD8 HIST_RESULT6
0x100*ch+0xDC	HIST_RESULT7	直方图统计 7（Hist Result 7）	0x100*ch+0xDC HIST_RESULT7
0x100*ch+0xE0	HIST_RESULT8	直方图统计 8（Hist Result 8）	0x100*ch+0xE0 HIST_RESULT8
0x100*ch+0xE4	HIST_RESULT9	直方图统计 9（Hist Result 9）	0x100*ch+0xE4 HIST_RESULT9
0x100*ch+0xE8	HIST_RESULT10	直方图统计 10（Hist Result 10）	0x100*ch+0xE8 HIST_RESULT10
0x100*ch+0xEC	HIST_RESULT11	直方图统计 11（Hist Result 11）	0x100*ch+0xEC HIST_RESULT11
0x100*ch+0xF0	HIST_RESULT12	直方图统计 12（Hist Result 12）	0x100*ch+0xF0 HIST_RESULT12
0x100*ch+0xF4	HIST_RESULT13	直方图统计 13（Hist Result 13）	0x100*ch+0xF4 HIST_RESULT13
0x100*ch+0xF8	HIST_RESULT14	直方图统计 14（Hist Result 14）	0x100*ch+0xF8 HIST_RESULT14
0x100*ch+0xFC	HIST_RESULT15	直方图统计 15（Hist Result 15）	0x100*ch+0xFC HIST_RESULT15
0xFF0	DEBUG_SEL	调试信号选择（Debug Select）	#unique_170_Connect_42_section_jsx_4sy_ghc
0xFF4	DEBUG	调试	#unique_170_Connect_42_section_wwx_4sy_ghc
0xFFC	VERSION	版本号	0xFFC VERSION

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.7.6. 寄存器描述

9.7.6.1. 0x000 DVP_CTL

默认值：0x0A400000			DVP 控制（DVP Control）
位域	类型	默认值	描述
31:24	R/W	0xA	AXI_INTI_THR
23	R/W	0x0	AXI_RESP_EN 是否查看 AXI response 使能 • 0x0: 不需要等到 AXI 返回 respons 就可以结束传输 • 0x1: 需要等到 AXI 返回 respons 才可以结束传输
22	R/W	0x1	IN_CLK_POL INPUT 采样时钟极性 • 0x0: 使用 input clock 的下降沿采样输入数据 • 0x1: 使用 input clock 的上升沿采样输入数据
21	R/W	0x0	CAPTURE_IFULL_EN CAPTURE FIFO 的上溢出控制 • 0x0: 上溢出时，覆盖旧的控制 • 0x1: 上溢出时，不覆盖旧的控制，不接收新的数据
20	–	–	–
19	R/W	0x0	CLR_MODE
18	R/W	0x0	CLK_GATE_BYPASS CLOCK GATE 控制 • 0x0: clock gate 正常生效 • 0x1: clock gate 无效，clock gate 被 bypass
17	R/W	0x0	HIST_EN 直方图统计使能
16	R/W	0x0	CHANNEL_SEL 通道选择 • 0x0：1 路视频输入 • 0x1：2 路视频输入
15	–	–	–
14:12	R/W	0x0	DVP_OUT_FMT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0A400000			DVP 控制（DVP Control）
位域	类型	默认值	描述
			DVP 输出格式 • 0x0: RAW (pass-through) • 0x1: YUV422 UV Combined (NV16) • 0x2: YUV420 UV Combined (NV12) • 0x3: Y only • 0x4~0x7: 预留
11	R/W	0x0	DDR_EN 双边沿采样使能 • 0x0: SDR 采样 • 0x1: DDR 采样
10	R/W	0x0	RAW_IN_SEQ • 0x0: 数据递增排列 表示 RAW 数据从低地址往高地址递增存储。 • 0x1: 奇偶数据交换 表示 RAW 数据的奇偶地址数据交换，比如 0x00 与 0x01 地址的数据交换，0x02 与 0x03 地址的数据交换，依次类推；
9:8	R/W	0x0	YUYV_IN_SEQ YUYV 输入顺序，8 位接口定义 • 0x0: YUYV • 0x1: YVYU • 0x2: UYVY • 0x3: VYUY
7	–	–	–
6:4	R/W	0x0	DVP_IN_FMT DVP 输入格式 • 0x0: RAW • 0x1: YUV422 8bit • 0x2: BT.656 • 其他: 预留
3	R/W	0x0	VEDIO_CONTINUE_EN Vedio 连续模式使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0A400000			DVP 控制（DVP Control）
位域	类型	默认值	描述
			• 0x0: 关闭 • 0x1: 打开
2	R/W	0x0	FALSE_FRAME_EN 此位设为 1 时，在连续捕获多帧图像的模式下，允许丢帧
1	R/W1C	0x0	DVP_CLR DVP 清除位 • 0x0: 写 0 无作用 • 0x1: 写 1 自动清零，完成清零表示恢复 BUF 地址，清除 ERRO
0	R/W	0x0	DVP_EN DVP 模块使能 • 0x0: 关闭 • 0x1: 打开

9.7.6.2. 0x004 DVP_CH_REF_ID

默认值：0x00010000			通道 ID 检测（Channel ID）
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x1	CH1_INDEX 通道 1 的 index • 0x0: dvp 内部通道 1 处理第 0 路输入 • 0x1: dvp 内部通道 1 处理第 1 路输入
15:13	–	–	–
12	R/W	0x0	CH0_INDEX 通道 0 的 index • 0x0: dvp 内部通道 0 处理第 0 路输入 • 0x1: dvp 内部通道 0 处理第 1 路输入
11:8	R/W	0x0	CH1_REF_ID 多路交织输入通道 1 参考 ID 配置
7:4	R/W	0x0	CH0_REF_ID 多路交织输入通道 0 参考 ID 配置

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00010000			通道 ID 检测（Channel ID）
位域	类型	默认值	描述
3:1	–	–	–
0	R/W	0x0	CH_ID_EN 通道 ID 检测使能，检测 BT656 格式 中多路交织输入的通道 ID

9.7.6.3. 0x008 DVP_CAP_CTL

默认值：0x00000000			捕获控制（Capture Control）
位域	类型	默认值	描述
31:9	–	–	–
8:4	R/W	0x0	DELAY_CHAIN_SEL input clock delay chain 选择
3:1	–	–	–
0	R/W	0x0	CAP_PATH_SEL 采样数据路径选择 • 0x0: 普通采样的路径，该路径只有上下沿采样可选 • 0x1: delay chain 采样的路径

9.7.6.4. 0x010 DVP_CH_IRQ_STA

默认值：0x00000000			通道中断状态（Channel IRQ Status）
位域	类型	默认值	描述
31:2	–	–	–
1	R	0x0	CH1_IRQ_SET 通道 1 中断响应
0	R	0x0	CH0_IRQ_SET 通道 0 中断响应

9.7.6.5. 0x100*ch+0x0 IRQ_EN

默认值：0x00000000			中断使能（Interrupt Enable）
位域	类型	默认值	描述
31:8	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			中断使能（Interrupt Enable）
位域	类型	默认值	描述
7	R/W	0x0	UPDATE_DONE 更新配置完成中断使能 • 0x0: 关闭 • 0x1: 打开
6	R/W	0x0	XY_CODE_ERR_EN 校验码错误中断使能 • 0x0: 关闭 • 0x1: 打开
5	R/W	0x0	IN_VER_CHG_EN 输入行数变化中断使能 • 0x0: 关闭 • 0x1: 打开
4	R/W	0x0	IN_HOR_CHG_EN 输入列数变化中断使能 • 0x0: 关闭 • 0x1: 打开
3	R/W	0x0	BUF_FULL_EN BUF 满中断使能 • 0x0: 关闭 • 0x1: 打开
2	R/W	0x0	HNUM_EN 行数可配中断使能 • 0x0: 关闭 • 0x1: 打开
1	R/W	0x0	FRA_DONE_EN 帧传输完成中断使能 • 0x0: 关闭 • 0x1: 打开
0	R/W	0x0	CAP_DONE_EN 捕获传输完成中断使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			中断使能（Interrupt Enable）
位域	类型	默认值	描述
			• 0x0: 关闭 • 0x1: 打开

9.7.6.6. 0x100*ch+0x4 IRQ_STA

默认值：0x00000000			中断状态（Interrupt Status）
位域	类型	默认值	描述
31:8	–	–	–
7	R/W1C	0x0	UPDATE_DONE（事件型） 更新配置完成中断状态 • 0x0: 无中断 • 0x1: 有中断
6	R/W1C	0x0	XY_CODE_ERR（事件型） 校验码错误中断状态 • 0x0: 无中断 • 0x1: 有中断
5	R/W1C	0x0	IN_VER_CHG（事件型） 输入行数变化中断状态 • 0x0: 无中断 • 0x1: 有中断
4	R/W1C	0x0	IN_HOR_CHG（事件型） 输入列数变化中断状态 • 0x0: 无中断 • 0x1: 有中断
3	R/W1C	0x0	BUF_FULL（状态型） BUF 满中断状态 • 0x0: 无中断 • 0x1: 有中断
2	R/W1C	0x0	HNUM（事件型） 行数可配中断使能中断状态

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			中断状态（Interrupt Status）
位域	类型	默认值	描述
			• 0x0: 无中断 • 0x1: 有中断参考 IRQ_CFG[30:16]
1	R/W1C	0x0	FRA_DONE（事件型） 帧传输完成中断状态 • 0x0: 无中断 • 0x1: 有中断
0	R/W1C	0x0	CAP_DONE（事件型） 捕获传输完成中断状态 • 0x0: 无中断 • 0x1: 有中断

9.7.6.7. 0x100*ch+0x8 IRQ_CFG

默认值：0x00000000			中断配置（Interrupt Configuration）
位域	类型	默认值	描述
31	–	–	–
30:16	R/W	0x0	HER_INT_NUMS 行中断行数 **注：** 行中断行数由计数 HREF 下降沿个数产生，设置为 0 表示所有行都产生中断，设置 N 行表示在第 N 行产生中断。
15:0	–	–	–

9.7.6.8. 0x100*ch+0xC IN_CFG

默认值：0x00000000			输入配置（Input Configuration）
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x0	FIELD_POL 场参考信号极性 • 0x0: 信号高有效，场开始为同步脉冲上升沿 • 0x1: 信号低有效，场开始为同步脉冲下降沿

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输入配置（Input Configuration）
位域	类型	默认值	描述
			该字段对 YUV422 输入格式无效。
2	R/W	0x0	VSYNC_POL 垂直同步信号极性 • 0x0: 上升沿触发，帧开始为同步脉冲上升沿 • 0x1: 下降沿触发，帧开始为同步脉冲下降沿
1	R/W	0x0	HREF_POL 行参考信号极性 • 0x0: 信号低有效，空闲电平为低电平，上升沿触发行开始 • 0x1: 信号高有效，信号电平反转，空闲电平为高电平，下降沿触发行开始
0	R/W	0x0	PCLK_POL 像素时钟极性 • 0x0: 上升沿采样 • 0x1: 下降沿采样

9.7.6.9. 0x100*ch+0x10 IN_HOR_SIZE

默认值：0x00000000			输入水平大小（Input Horizon Size）
位域	类型	默认值	描述
31	–	–	–
30:16	RO	0x0	IN_HOR 每行 HREF 时钟周期，每行更新一次
15:8	RO	0x0	XY_CODE_ERR 校验码错误值 当 BT656 检验码出现错误时，显示最新的 XY 错误值
7:0	RO	0x0	XY_CODE 当前 XY 值

9.7.6.10. 0x100*ch+0x14 IN_VER_SIZE

默认值：0x00000000			输入垂直大小（Input Vertical Size）
位域	类型	默认值	描述
31	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输入垂直大小（Input Vertical Size）
位域	类型	默认值	描述
30:16	RO	0x0	IN_VER 每帧 HREF 行数，每帧更新一次
15	RO	0x0	CURR_FILED 当前场信号
14:0	RO	0x0	CURR_VER 当前行数

9.7.6.11. 0x100*ch+0x20 OUT_HOR_SIZE

默认值：0x00000000			输出水平大小（Output Horizon Size）
位域	类型	默认值	描述
31:30	–	–	–
29:16	R/W	0x0	HOR_NUM 水平数据数量 • RGB888 RAW 输入：假设需显示行像素 n，则水平数据数量需配置为 3n – 1 • YUV 422/ RGB565 RAW 输入：假设需显示行像素 n，则水平数据数量需配置为 2n – 1 • RAW 8 输入：假设需显示行像素 n，则水平数据数量需配置为 n – 1 该字段配置为 0 时，实际生效值为 1。
15:14	–	–	–
13:0	R/W	0x0	HOR_BEG 水平起始像素，需配置 4 的倍数 该字段配置为 0 时，实际生效值为 1。

9.7.6.12. 0x100*ch+0x28 OUT_VER_SIZE

默认值：0x00000000			输出垂直大小（Output Vertical Size）
位域	类型	默认值	描述
31:30	–	–	–
29:16	R/W	0x0	VER_NUM 垂直行数 该字段配置为 0 时，实际生效值为 1。
15:14	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输出垂直大小（Output Vertical Size）
位域	类型	默认值	描述
13:0	R/W	0x0	VER_BEG 垂直起始行 该字段配置为 0 时，实际生效值为 1。

9.7.6.13. 0x100*ch+0x30 OUT_FRA_NUM

默认值：0x00000000			输出帧数（Output Frame Number）
位域	类型	默认值	描述
31	R/W	0x0	VIDEO_CTL 录像功能控制 • 0x0: 拍照功能 • 0x1: 录像功能
30	–	–	–
29:16	R/W	0x0	FRA_NUM 帧数量 该字段配置为 0 时，实际生效值为 1。
15	R/W	0x0	FRA_BEN_FIELD 起始帧的场信号 • 0x0: 从场信号为 0 开始 • 0x1: 从场信号为 1 开始
14	–	–	–
13:0	R/W	0x0	FRA_BEG 起始帧 在 CAP 使能后，计数达到本字段配置值后开始捕获数据，在此前的帧数据不被接收。 该字段配置为 0 时，实际生效值为 1。

9.7.6.14. 0x100*ch+0x34 CURRENT_FRAME

默认值：0x00000000			当前帧数（Current Frame Number）
位域	类型	默认值	描述
31:15	–	–	–
14:0	R	0x0	CURRENT_FRAME_NUMS 当前帧数，显示当前第几帧传输完成

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			当前帧数（Current Frame Number）
位域	类型	默认值	描述
			该字段配置为 0 时，实际生效值为 1。

9.7.6.15. 0x100*ch+0x38 OUT_CTL

默认值：0x00000000			输出控制（Output Control）
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	CAP_OFF_MODE CAP_ON 关闭模式 • 0x0: CAP_ON 由 1 配置为 0 时，此模式为当前帧结束 • 0x1: CAP_ON 由 1 配置为 0 时，此模式为立刻结束
0	R/W	0x0	CAP_ON 捕获使能 • 0x0: 关闭 • 0x1: 打开 使用拍照功能时，该字段配合 FRA_NUM 使用，当 FRA_NUM=N 时，即捕获 N 帧图像。 **注：** 地址设置受 UPDATE 字段影响。当完成当前图像接收存放到内存后，该字段自动清零，软件可读取该字段状态判断当前是否在捕获图像。

9.7.6.16. 0x100*ch+0x3C UPDATE_CTL

默认值：0x00000000			更新控制（Update Control）
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	UPDATE 地址更新控制 • 0x0: 配置不更新 • 0x1: 配置准备好更新 软件写“1”后，表示地址和行距，捕获已经准备好，允许硬件更新设置到影子寄存器，硬件在每帧回写前查看该寄存器更新，当硬件完成更新后，自动清零“0”。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			更新控制（Update Control）
位域	类型	默认值	描述
			当软件写“1”后，软件也可以在任意时刻写“0”，由硬件来保证对此控制阈的操作是原子操作。

9.7.6.17. 0x100*ch+0x40 OUT_ADDR_BUF0

默认值：0x00000000			输出缓存空间 0 地址（Output Discuss Buffer 0）
位域	类型	默认值	描述
31:0	R/W	0x0	ADDR_BUF0 回写内存地址 BUF0 存放 YUV 中的 Y，BUF1 存放 YUV 中的 UV **注：** 地址设置受 UPDATE 字段影响，芯片根据 OUT_HOR/OUT_VER/OUT_FRA 以及 OUT_FORMAT 参数自动计算写入地址，INTERLAEVE 使能下需要针对 FIELD 信号计算写入地址 RAW 输入模式，只用到 BUF0；YUV422 以及 BT656 输入模式用到 BUF0 和 BUF1。

9.7.6.18. 0x100*ch+0x44 OUT_ADDR_BUF1

默认值：0x00000000			输出缓存空间 1 地址（Output Discuss Buffer 1）
位域	类型	默认值	描述
31:0	R/W	0x0	ADDR_BUF1 回写内存地址 BUF0 存放 YUV 中的 Y，BUF1 存放 YUV 中的 UV **注：** 地址设置受 UPDATE 字段影响，芯片根据 OUT_HOR/OUT_VER/OUT_FRA 以及 FORMAT 参数自动计算写入地址，INTERLAEVE 使能下需要针对 FIELD 信号计算写入地址 RAW 输入模式，只用到 BUF0；YUV422 以及 BT656 输入模式用到 BUF0 和 BUF1。

9.7.6.19. 0x100*ch+0x48 READ_ADDR0

默认值：0x00000000			读取地址 0（Read Discuss 0）
位域	类型	默认值	描述
31:0	R	0x0	READ_ADDR0 读取当前内存地址

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			读取地址 0（Read Discuss 0）
位域	类型	默认值	描述
			读取当前数据存储位置的地址，即任意时刻数据写到 memory 的某一处时所捕获的地址信息，Debug 调试作用

9.7.6.20. 0x100*ch+0x4C READ_ADDR1

默认值：0x00000000			读取地址 1（Read Discuss 1）
位域	类型	默认值	描述
31:0	R	0x0	READ_ADDR1 读取当前内存地址 读取当前数据存储位置的地址，即任意时刻数据写到 memory 的某一处时所捕获的地址信息，Debug 调试作用。

9.7.6.21. 0x100*ch+0x50 OUT_LINE_STRIDE0

默认值：0x00000000			输出行间隔 0（Output Line Stride 0）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	LINE_STRIDE0 回写行距设置 当前行的起始地址+本字段配置的行距=下一行的起始地址，以 BYTE 为单位，软件配置时需为以 8 为单位。 **注：** 该字段设置受 UPDATE 字段影响。

9.7.6.22. 0x100*ch+0x54 OUT_LINE_STRIDE1

默认值：0x00000000			输出行间隔 1（Output Line Stride 1）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	LINE_STRIDE1 回写行距设置 当前行的起始地址+本字段配置的行距=下一行的起始地址，以 BYTE 为单位，软件配置时需以 8 为单位。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输出行间隔 1（Output Line Stride 1）
位域	类型	默认值	描述
			注： 该字段设置受 UPDATE 字段影响。

9.7.6.23. 0x100*ch+0x58 OUT_ADDR_BUF0_SHA

默认值：0x00000000			输出缓存空间 0 地址映射（Output Discuss Buffer 0 Shadow）
位域	类型	默认值	描述
31:0	R	0x0	ADDR_BUF0_SHADOW 回写内存地址影子寄存器

9.7.6.24. 0x100*ch+0x5C OUT_ADDR_BUF1_SHA

默认值：0x00000000			输出缓存空间 1 地址映射（Output Discuss Buffer 1 Shadow）
位域	类型	默认值	描述
31:0	R	0x0	ADDR_BUF1_SHADOW 回写内存地址影子寄存器

9.7.6.25. 0x100*ch+0x60 OUT_LINE_STRIDE_SHA

默认值：0x00000000			输出行间隔映射（Output Line Stride Shadow）
位域	类型	默认值	描述
31:16	R	0x0	OUT_LINE_STRIDE0_SHADOW 输出行间距影子寄存器
15:0	R	0x0	OUT_LINE_STRIDE1_SHADOW 输出行间距影子寄存器

9.7.6.26. 0x1B8 QOS_CFG

默认值：0x030080C0			总线优先级配置（Bus QOS Configuration）
位域	类型	默认值	描述
31:27	–	–	–
26	R/W	0x0	QOS_CTL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x030080C0			总线优先级配置（Bus QOS Configuration）
位域	类型	默认值	描述
			• 0x0: 默认 QOS • 0x1: 使用 QOS 配置
25:17	R/W	0x30	QOS_INC_THR QOS 上升水位配置
16:8	R/W	0x80	QOS_DEC_THR QOS 下降水位配置
7:4	R/W	0xC	QOS_CFG_H QOS 配置高位
3:0	R/W	0x0	QOS_CFG_L QOS 配置低位

9.7.6.27. 0x1BC AXI_CFG

默认值：0x00000000			AXI 总线配置（AXI Configuration）
位域	类型	默认值	描述
31:7	–	–	–
6:4	R/W	0xC	AWPROT
3:0	R/W	0x0	AWCACHE

9.7.6.28. 0x100*ch+0xC0 HIST_RESULT0

默认值：0x00000000			直方图统计 0（Hist Result 0）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESULT_0 直方图统计 0

9.7.6.29. 0x100*ch+0xC4 HIST_RESULT1

默认值：0x00000000			直方图统计 1（Hist Result 1）
位域	类型	默认值	描述
31:22	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			直方图统计 1（Hist Result 1）
位域	类型	默认值	描述
21:0	R	0x0	HIST_RESUL 1

9.7.6.30. 0x100*ch+0xC8 HIST_RESULT2

默认值：0x00000000			直方图统计 2（Hist Result 2）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 2

9.7.6.31. 0x100*ch+0xCC HIST_RESULT3

默认值：0x00000000			直方图统计 3（Hist Result 3）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 3

9.7.6.32. 0x100*ch+0xD0 HIST_RESULT4

默认值：0x00000000			直方图统计 4（Hist Result 4）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 4

9.7.6.33. 0x100*ch+0xD4 HIST_RESULT5

默认值：0x00000000			直方图统计 5（Hist Result 5）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 5

9.7.6.34. 0x100*ch+0xD8 HIST_RESULT6

默认值：0x00000000			直方图统计 6（Hist Result 6）
位域	类型	默认值	描述
31:22	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			直方图统计 6（Hist Result 6）
位域	类型	默认值	描述
21:0	R	0x0	HIST_RESUL 6

9.7.6.35. 0x100*ch+0xDC HIST_RESULT7

默认值：0x00000000			直方图统计 7（Hist Result 7）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 7

9.7.6.36. 0x100*ch+0xE0 HIST_RESULT8

默认值：0x00000000			直方图统计 8（Hist Result 8）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 8

9.7.6.37. 0x100*ch+0xE4 HIST_RESULT9

默认值：0x00000000			直方图统计 9（Hist Result 9）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 9

9.7.6.38. 0x100*ch+0xE8 HIST_RESULT10

默认值：0x00000000			直方图统计 10（Hist Result 10）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 10

9.7.6.39. 0x100*ch+0xEC HIST_RESULT11

默认值：0x00000000			直方图统计 11（Hist Result 11）
位域	类型	默认值	描述
31:22	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			直方图统计 11（Hist Result 11）
位域	类型	默认值	描述
21:0	R	0x0	HIST_RESUL 11

9.7.6.40. 0x100*ch+0xF0 HIST_RESULT12

默认值：0x00000000			直方图统计 12（Hist Result 12）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 12

9.7.6.41. 0x100*ch+0xF4 HIST_RESULT13

默认值：0x00000000			直方图统计 13（Hist Result 13）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 13

9.7.6.42. 0x100*ch+0xF8 HIST_RESULT14

默认值：0x00000000			直方图统计 14（Hist Result 14）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 14

9.7.6.43. 0x100*ch+0xFC HIST_RESULT15

默认值：0x00000000			直方图统计 15（Hist Result 15）
位域	类型	默认值	描述
31:22	–	–	–
21:0	R	0x0	HIST_RESUL 15

9.7.6.44. 0xFFC VERSION

默认值：0x00000202			版本号 (Version)
位域	类型	默认值	描述
31:0	R/W	0x00000202	模块版本号，采用 BCD 码显示，V2.2

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

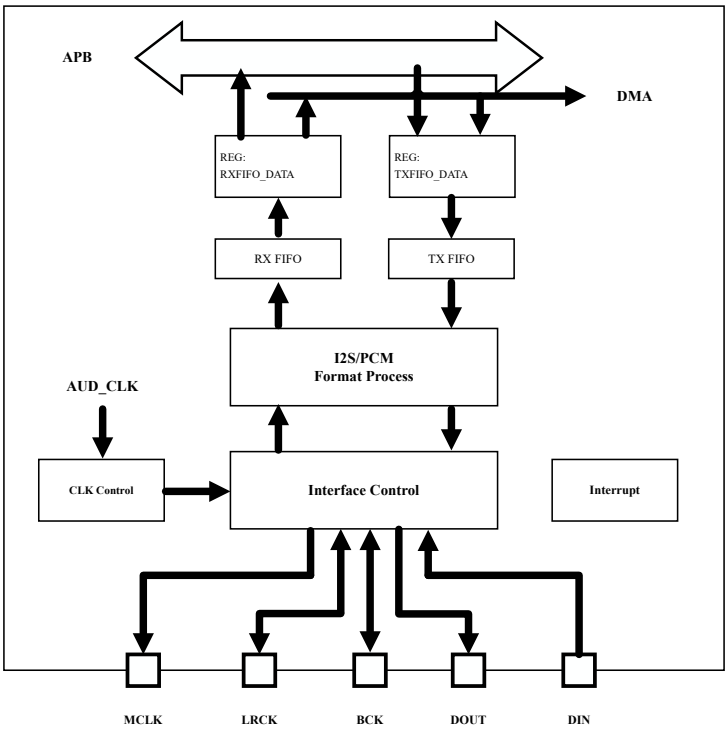
9.8. Integrated Interchip Sound (I2S)

Inter-IC Sound (I2S) 是一种常见的音频接口，主要用于音频数据的传输。常见的应用场景是 SoC 和音频 codec 通过 I2S 接口实现音频的播放与录音。由于音频数据量较大，SoC 一般通过 DMA 实现音频数据在内存和 I2S 接口之间的传输，所以需要 DMA 驱动的支持。

9.8.1. 特性说明

- 支持 I2S 标准协议
- 支持 I2S、左对齐、右对齐、PCM（长帧/ 短帧）、TDM 格式
- 支持主/ 从模式
- 采样精度支持 8-bit ~ 32-bit
- 采样率支持 8 KHz ~ 384 KHz
- TDM 格式下输入输出均支持 16 通道的传输
- 支持 8-bit u-law 和 8-bit A-law 压缩数据
- TXFIFO 为 128 x 32bit，RXFIFO 为 64 x 32bit
- FIFO 阈值可调
- 支持 CPU 和 DMA 两种方式实现传输
- 支持 loopback 模式

9.8.2. 原理框图



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.3. 功能描述

9.8.3.1. I2S mode

1. 图 9–64 : I2S Format：通过两通道的 TDM，即左右声道，Mode SEL = 0x1 实现。

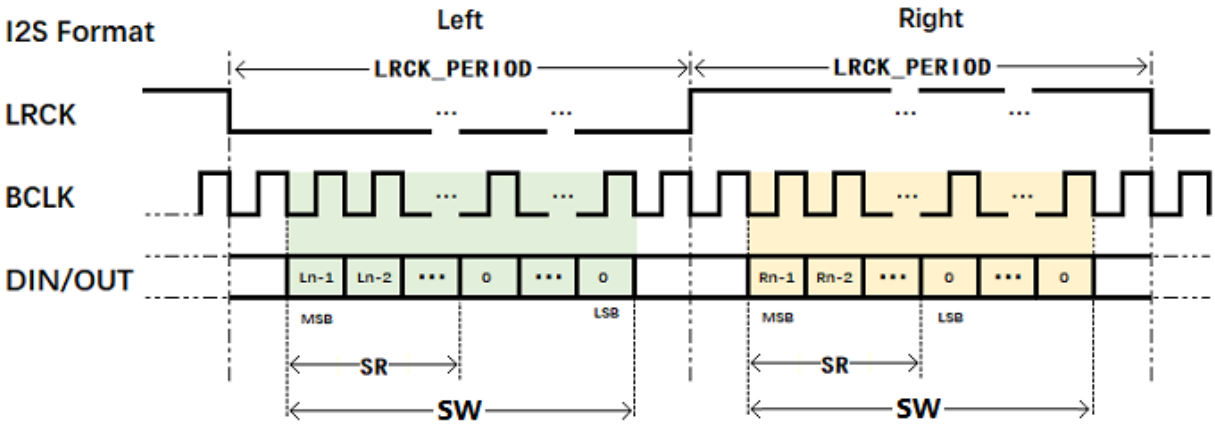


图 9–64 I2S Format

其它配置描述如下：

- 配置寄存器 T/RX0_OFFSET=1，使采样数据滞后 LRCK 一个 BCLK 的时间长度。
- 配置寄存器 LRCK_POLARITY，选择 LRCK 左右声道的有效电平。
  - 图中为默认值。
  - 低电平为左声道。
  - 高电平为右声道

图 9–64 : I2S Format 中涉及下列关键参数，所有 I2S mode 以及 PCM mode 均适用。通过配置关键参数相应的寄存器可以满足具体的需求，关键参数及其含义如下：

- LRCK_PERIOD：LRCK 传输数据的时间长度，I2S 模式下指的是左声道或右声道的时间长度。
- SW：Slot Width，通道长度，指的是最大可采样的数据长度。
- SR：Sample Resolution，采样点精度，指的是实际采样的数据长度。

> **注：**
>
> 当 SR 小于 SW 时，超出 SR 长度的数据无法采集且会被填充，填充内容可通过寄存器 SEXT 配置，一般为 0。

2. 图 9–65 : Left Justified Format：通过两通道的 TDM，Mode SEL = 0x1 实现。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

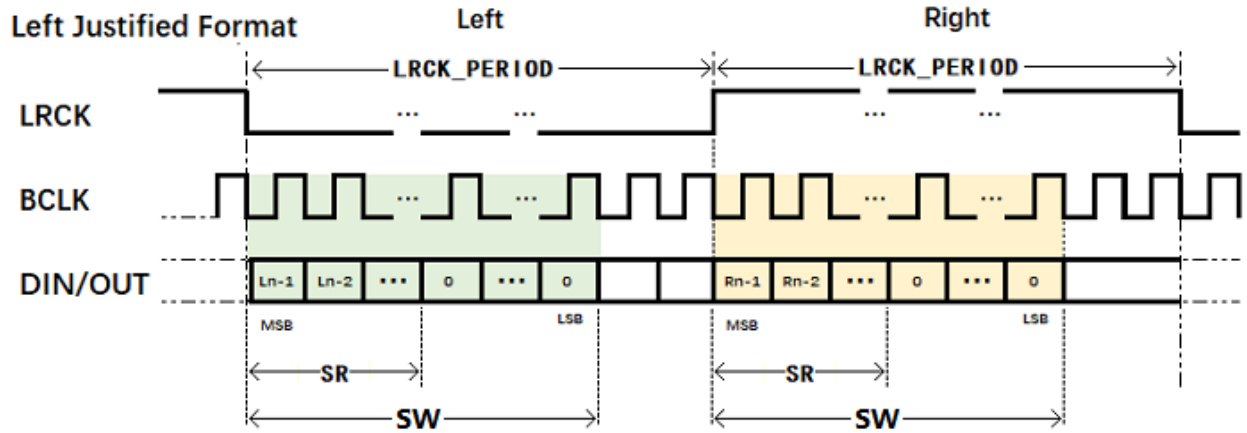


图 9–65 Left Justified Format

其它配置描述如下：

- 配置寄存器 T/RX0_OFFSET=0，使采样数据无需滞后 LRCK。
- 配置寄存器 LRCK_POLARITY，选择 LRCK 左右声道的有效电平。
  - 图中为默认值。
  - 低电平为左声道。
  - 高电平为右声道。

3. 图 9–66 : Right Justified Format：通过两通道的 TDM，Mode SEL = 0x2 实现。

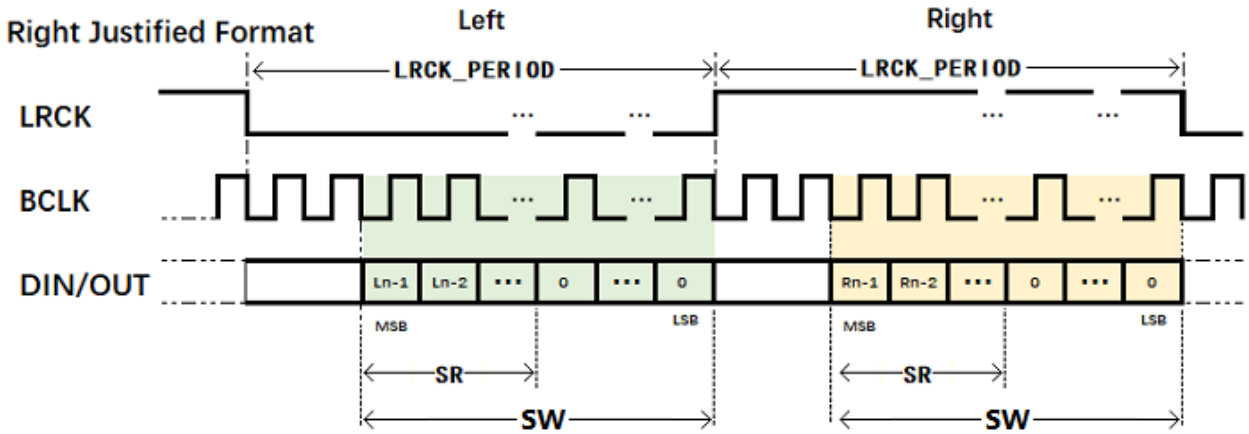


图 9–66 Right Justified Format

其它配置描述如下：

- 配置寄存器 LRCK_POLARITY，选择 LRCK 左右声道的有效电平。
  - 图中为默认值。
  - 低电平为左声道。
  - 高电平为右声道

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.3.2. PCM mode

1. 图 9–67 : PCM Short Frame Format：通过两通道的 TDM，Mode SEL = 0x0 实现。

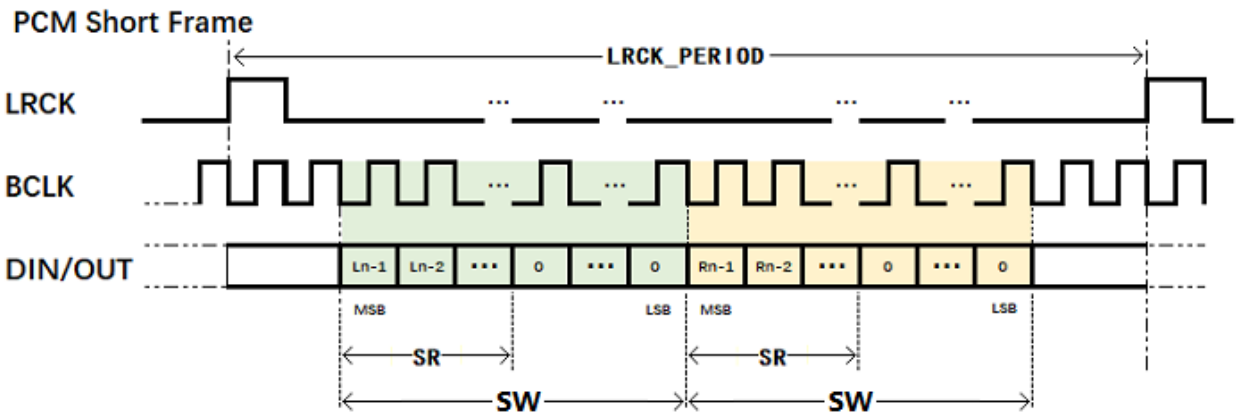


图 9–67 PCM Short Frame Format

其它配置描述如下：

- 配置寄存器 LRCK_WIDTH = 0，使 LRCK 产生一个 BCLK 周期长度的脉冲。
- 配置 LRCK_POLARITY = 0，LRCK 的下降沿开始进行数据的传输。

2. 图 9–68 : PCM Long Frame Format：通过两通道的 TDM，Mode SEL = 0x0 实现。

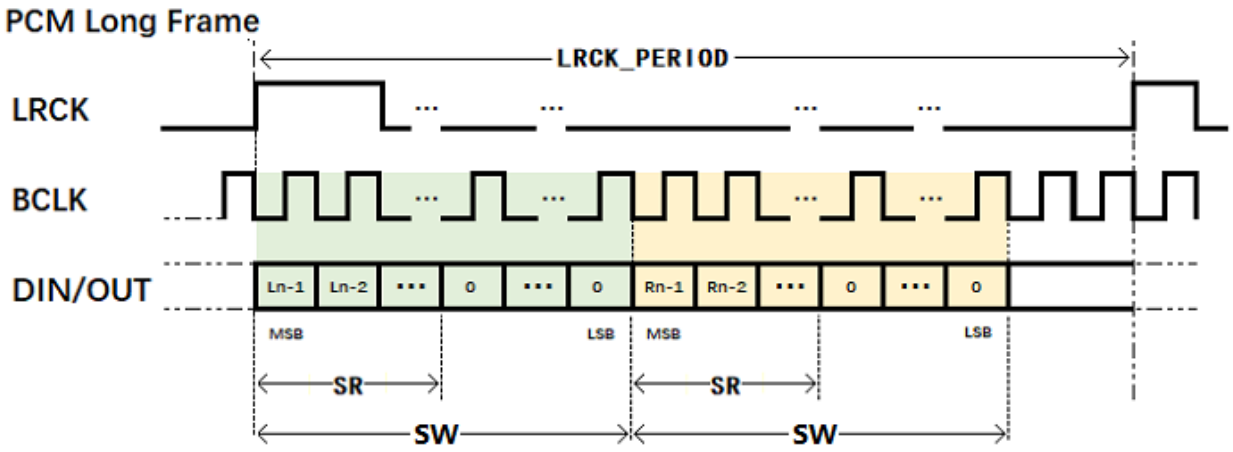


图 9–68 PCM Long Frame Format

其它配置描述如下：

- 配置寄存器 LRCK_WIDTH = 1，使 LRCK 产生两个 BCLK 周期长度的脉冲。
- 配置 LRCK_POLARITY = 1，LRCK 的上升沿开始进行数据的传输。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.3.3. TDM mode

I2S 接口模块输入输出均支持最大 16 通道的 TDM 模式，图 9–69 : TDM–I2S Format 和 图 9–70 : TDM–PCM Format 的时序描述如下。I2S 接口模块支持通过软件配置 TDM 模式，实现灵活改变通道数目、通道的位宽、LRCK 和 BCLK 的时序。

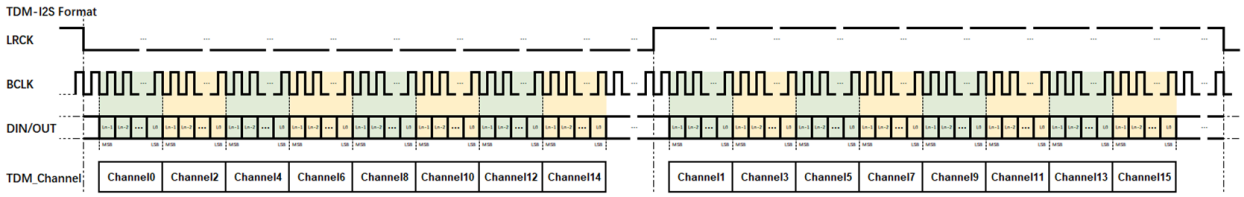


图 9–69 TDM–I2S Format

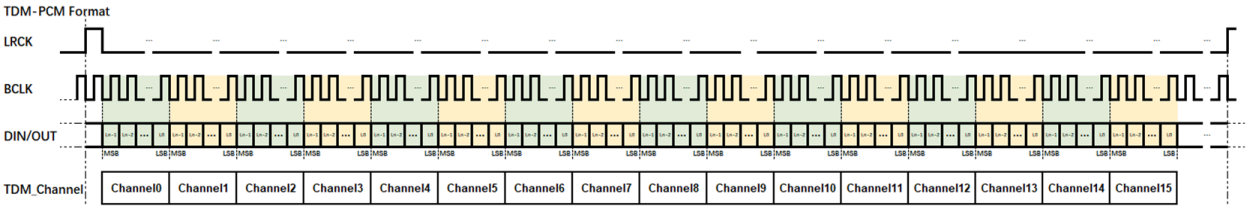


图 9–70 TDM–PCM Format

9.8.4. 编程指南

对于播放 48 KHz、16bit 的音源数据，采用 **S 格式**进行传输，初始化配置如下：

1. 接口信号配置，I2S_CTL 寄存器相关参数值及描述如下：
   - bclk_out = 1， BCLK 为输出信号。
   - lrck_out = 1，LRCK 为输出信号。
   - dout0_en = 1，DOUT0 输出使能。
2. 格式配置，I2S 格式：
   - I2S_CTL 寄存器

     mode_sel = 0x1，I2S 模式。
   - I2S_FMT0 寄存器

     lrck_polarity = 0x0，LRCK 低电平为左声道，高电平为右声道。

     lrck_period = 0x1f，在 S 模式下，左/右声道的数据时间长度，这里配置为 32 * BCLK。

     bclk_polarity = 0x0，DOUT 在 BCLK 的下降沿发送数据。

     sr = 0x3，采样点的数据精度为 16bit。

     sw = 0x7，通道位宽设定为 32bit，配置与 period 一致。
   - I2S_FMT1 寄存器

     tx_mls = 0x0，最高比特 MSB 先发送。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

sext = 0x0，在 sr < sw 的情况下，在低位补 0。

tx_pdm = 0x0，线性 PCM 数据。

- I2S_TX0CHSEL 寄存器

tx0_offset = 0x1，1x BCLK 偏移，实现 S 格式。

tx0_chsel = 0x1， TDM 采用 2x 通道，1 路通道作为左声道，1 路通道作为右声道。

tx0_chen = 0x3，TDM 使能通道 0 和通道 1。

- I2S_TX0MAP1 寄存器

tx0_ch0_map = 0x0，通道 0 映射 FIFO 读取的第一个采样点，为左声道数据。

tx0_ch1_map = 0x1，通道 0 映射 FIFO 读取的第二个样点，为右声道数据。

对于播放 48 KHz、16bit 的音源数据，采用 **PCM 格式 Short Frame** 进行传输，初始化配置如下：

1. 接口信号配置，I2S_CTL 寄存器相关参数值及描述如下：

- bclk_out = 1， BCLK 为输出信号。
- lrck_out = 1，LRCK 为输出信号。
- dout0_en = 1，DOUT0 输出使能。

2. PCM Short Frame 格式配置：

- I2S_CTL 寄存器

mode_sel = 0x0，PCM 模式

- I2S_FMT0 寄存器

pcm_fmt = 0x0，Short Frame 模式。

lrck_polarity = 0x0，short Frame 模式下对应 LRCK 的下降沿触发数据传输。

lrck_period = 0x3F，总的数据长度为 64x BCLK。

bclk_polarity = 0x0，DOUT 在 BCLK 的下降沿发送数据。

sr = 0x3，采样点的数据精度为 16bit。

sw = 0x7，通道位宽设定为 32bit。

- I2S_FMT1 寄存器

tx_mls = 0x0，最高比特 MSB 先发送。

sext = 0x0，在 sr < sw 的情况下，在低位补 0。

tx_pdm = 0x0，线性 PCM 数据。

- I2S_TX0CHSEL 寄存器

tx0_offset = 0x1，1x BCLK 偏移。

tx0_chsel = 0x1， TDM 采用 2x 通道，1 路通道作为左声道，1 路通道作为右声道。

tx0_chen = 0x3，TDM 使能通道 0 和通道 1。

- I2S_TX0MAP1 寄存器

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

tx0_ch0_map = 0x0，通道 0 映射 FIFO 读取的第一个采样点，为左声道数据。

tx0_ch1_map = 0x1，通道 0 映射 FIFO 读取的第二个样点，为右声道数据。

9.8.5. 寄存器列表

表 9–20 I2S 寄存器列表

偏移	缩写	寄存器名称	章节
0x000	I2S_CTL	I2S 控制	0x000 I2S_CTL
0x004	I2S_FMT0	I2S 格式 0 寄存器	0x004 I2S_FMT0
0x008	I2S_FMT1	I2S 格式 1 寄存器	0x008 I2S_FMT1
0x00C	I2S_INT_STS	I2S 中断状态寄存器	0x00C I2S_INT_STS
0x010	I2S_RXFIFO	I2S RXFIFO 寄存器	0x010 I2S_RXFIFO
0x014	I2S_FIFO_CTL	I2S FIFO 控制寄存器	0x014 I2S_FIFO_CTL
0x018	I2S_FIFO_STS	I2S FIFO 状态寄存器	0x018 I2S_FIFO_STS
0x01C	I2S_INT_EN	I2S 中断使能寄存器	0x01C I2S_INT_EN
0x020	I2S_TXFIFO	I2S TXFIFO 寄存器	0x020 I2S_TXFIFO
0x024	I2S_CLK_DIV	I2S 时钟分频寄存器	0x024 I2S_CLK_DIV
0x028	I2S_TX_CNT	I2S 发送计数器寄存器	0x028 I2S_TX_CNT
0x02C	I2S_RX_CNT	I2S 发送计数器寄存器	0x02C I2S_RX_CNT
0x030	I2S_CH_CFG	I2S 通道配置寄存器	0x030 I2S_CH_CFG
0x034	I2S_TX0CH_SEL	I2S TX0 通道选择寄存器	0x034 I2S_TX0CH_SEL
0x044	I2S_TX0CH_MAP0	I2S TX0 通道映射 0 寄存器	0x044 I2S_TX0CH_MAP0
0x048	I2S_TX0CH_MAP1	I2S TX0 通道映射 1 寄存器	0x048 I2S_TX0CH_MAP1
0x064	I2S_RX0CH_SEL	I2S RX0 通道选择寄存器	0x064 I2S_RX0CH_SEL
0x068	I2S_RX0CH_MAP0	I2S RX0 通道映射 0 寄存器	0x068 I2S_RX0CH_MAP0
0x06C	I2S_RX0CH_MAP1	I2S RX0 通道映射 1 寄存器	0x06C I2S_RX0CH_MAP1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 9–20 I2S 寄存器列表 (续)

偏移	缩写	寄存器名称	章节
0x074	VERSION	I2S 版本号	0x074 VERSION

9.8.6. 寄存器描述

9.8.6.1. 0x000 I2S_CTL

默认值：0x00060000			I2S 控制 （I2S Control）
位域	类型	默认值	描述
31:19	–	–	–
18	R/W	0x1	BCLK_OUTBCLK 输出输入使能 • 0x0：BCLK 为输入信号 • 0x1：BCLK 为输出信号
17	R/W	0x1	LRCK_OUTLRCK 输出输入使能 • 0x0：LRCK 为输入信号 • 0x1：LRCK 为输出信号
16:9	–	–	–
8	R/W	0x0	DOUT0_EN • 0x0：DOUT0 关闭，高阻态 • 0x1：DOUT0 使能
7	–	–	–
6	R/W	0x0	OUT_MUTE，输出静音使能 • 0x0：正常传输模式 • 0x1：DOUT 强制输出 0
5:4	R/W	0x0	Mode SEL，模式选择

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00060000			I2S 控制（I2S Control）
位域	类型	默认值	描述
			• 0x0：PCM 模式 (offset = 0, Long Frame 模式;offset = 1, Short Frame 模式) • 0x1：Left Mode（offset = 0，Left Justified 模式。offset = 1，I2s 模式）0x2：Right Justified 模式 0x3：Reserved
3	R/W	0x0	LOOP，Loop Back 测试 • 0x0：正常工作模式 • 0x1：Loop Back 测试模式
2	R/W	0x0	TXEN，发送模块使能 • 0x0：发送模块禁止 • 0x1：发送模块使能
1	R/W	0x0	RXEN，接收模块使能 • 0x0：接收模块禁止 • 0x1：接收模块使能
0	R/W	0x0	GEN，全局使能 • 0x0：全局模块禁止 • 0x1：全局模块使能

9.8.6.2. 0x004 I2S_FMT0

默认值：0x00000033			I2S 格式 0 寄存器（I2S Format 0）
位域	类型	默认值	描述
31	–	–	–
30	R/W	0x0	LRCK_WIDTH 选择 PCM long frame/short frame • 0x0：Short Frame 模式 • 0x1：Long Frame 模式
29:20	–	–	–
19	R/W	0x0	LRCK_POLARITY 选择 LRCK 的左右通道极性

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000033			I2S 格式 0 寄存器（I2S Format 0）
位域	类型	默认值	描述
			• 0x0：I2S 模式下，LRCK 低电平表示左声道。PCM 模式下，LRCK 下降沿有效进行数据传输 • 0x1：I2S 模式下，LRCK 高电平表示左声道。PCM 模式下，LRCK 上升沿有效进行数据传输
18	–	–	–
17:8	R/W	0x0	LRCK_PERIOD LRCK 的数据时间长度，在 PCM 模式下，这里是左右声道的数据时间长度，在 I2S 模式下，这里是左声道或右声道的数据时间长度。 • 0x0：1x BCLK 时间长度 • 0x1：2x BCLK 时间长度 • 0x2：3x BCLK 时间长度 • … • 0x3FF：1024x BCLK 时间长度
7	R/W	0x0	BCLK_POLARITY 选择 BCLK 的工作模式 • 0：正常模式，DOUT 在 BCLK 的下降沿发送数据 • 1：反相模式，DOUT 在 BCLK 的上升沿发送数据
6:4	R/W	0x3	SR Sample Resolution 采样点精度配置 • 0x0：Reserved • 0x1：8–bit • 0x2：12–bit • 0x3：16–bit • 0x4：20–bit • 0x5：24–bit • 0x6：28–bit • 0x7：32–bit
3	R/W	0x0	EDGE_TRANSFER DOUT 和 DIN 收发数据边沿配置 • 0x0：DOUT 和 DIN 采用不同的 BCLK 边沿进行收发 • 0x1：DOUT 和 DIN 采用相同的 BCLK 边沿进行收发

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000033			I2S 格式 0 寄存器（I2S Format 0）
位域	类型	默认值	描述
2:0	R/W	0x3	SWSlot Width Select 通道位宽设定 • 0x0：Reserved • 0x1：8–bit • 0x2：12–bit • 0x3：16–bit • 0x4：20–bit • 0x5：24–bit • 0x6：28–bit • 0x7：32–bit

9.8.6.3. 0x008 I2S_FMT1

默认值：0x00000030			I2S 格式 1 寄存器（I2S Format 1）
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	RX MLS MSB/ LSB First Select • 0x0：最高比特 MSB 先接收 • 0x1：最低比特 LSB 先接收
6	R/W	0x0	TX MLS MSB/ LSB First Select • 0x0：最高比特 MSB 先发送 • 0x1：最低比特 LSB 先发送
5:4	R/W	0x3	SEXT Slot 扩展方式（在 SR<Slot Width 的情况下） • 0x0：Zeros or Audio gain padding at LSB Position • 0x1：以 MSB 符号位填充 • 0x2：Reserved • 0x3：以 0 填充
3:2	R/W	0x0	RX_PDM

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000030			I2S 格式 1 寄存器（I2S Format 1）
位域	类型	默认值	描述
			接收 PCM 数据模式 • 0x0：线性 PCM • 0x1：Reserved • 0x2：8-bit u-law • 0x3：8-bit A-law
1:0	R/W	0x0	TX_PDM 发送 PCM 数据模式 • 0x0：线性 PCM • 0x1：Reserved • 0x2：8-bit u-law • 0x3：8-bit A-law

9.8.6.4. 0x00C I2S_INT_STS

默认值：0x00000010			I2S 中断状态寄存器（I2S Interrupt Status）
位域	类型	默认值	描述
31:7	–	–	–
6	R/W1C	0x0	TXU_INT TXFIFO 下溢出中断 • 0x0：中断未产生 • 0x1：中断产生
5	R/W1C	0x0	TXO_INT TXFIFO 上溢出中断 • 0x0：中断未产生 • 0x1：中断产生
4	R/W1C	0x1	TXE_INT TXFIFO 的空中断产生（小于触发阈值 TXTL） • 0x0：中断未产生 • 0x1：中断产生
3	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000010			I2S 中断状态寄存器（I2S Interrupt Status）
位域	类型	默认值	描述
2	R/W1C	0x0	RXU_INT RXFIFO 下溢出中断产生 • 0x0：中断未产生 • 0x1：中断产生
1	R/W1C	0x0	RXO_INT RXFIFO 上溢出中断产生 • 0x0：中断未产生 • 0x1：中断产生
0	R/W1C	0x0	RXA_INT RXFIFO 接收到有用数据（大于触发阈值 RXTL+1）中断产生 • 0x0：中断未产生 • 0x1：中断产生

9.8.6.5. 0x010 I2S_RXFIFO

默认值：0x00000000			I2S RXFIFO 寄存器（I2S RXFIFO）
位域	类型	默认值	描述
31:0	R	0x0	RX_DATA RXFIFO 的数据从这里读出，左通道先读，然后是右通道。

9.8.6.6. 0x014 I2S_FIFO_CTL

默认值：0x000400F0			I2S FIFO 控制寄存器（I2S FIFO Control）
位域	类型	默认值	描述
31:26	–	–	–
25	R/WAC	0x0	FTX 清除 TXFIFO，写 1 清除 TXFIFO，自动清 0
24	R/WAC	0x0	FRX 清除 RXFIFO，写 1 清除 RXFIFO，自动清 0

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000400F0			I2S FIFO 控制寄存器（I2S FIFO Control）
位域	类型	默认值	描述
23:19	–	–	–
18:12	R/W	0x40	TXTL TXFIFO 触发阈值，在 TXFIFO 的数据小于 TXTL，将触发中断以及 DMA 请求。
11:10	–	–	–
9:4	R/W	0xF	RXTL RXFIFO 触发阈值，在 RXFIFO 的数据大于（RXTL+1），将触发中断以及 DMA 请求。
3	–	–	–
2	R/W	0x0	TXIMTXFIFO 输入模式 • 0x0：发送有效数据占据高位，例如 TXFIFO[31:0] = {APB_WDTATA[31:12]，12’h0} • 0x1：发送有效数据占据低位，例如 TXFIFO[31:0] = {12’h0，APB_WDTATA[19:0] }
1:0	R/W	0x0	RXOM RXFIFO 输出模式 • 0x0：RXFIFO 输出数据低位填充 0 例如 APB_RDATA = {RXFIFO[31:12]，12’h0} • 0x1：RXFIFO 输出数据高位填充 MSB 符号位 例如 APB_RDATA = {12*RXFIFO[31]，RXFIFO[31:12]} • 0x2：截取 RXFIFO 的高 16–bit 数据，低 16 位补充 0 例如 APB_RDATA = {RXFIFO[31:16]，16’h0} • 0x3：截取 RXFIFO 的低 16–bit 数据，高 16 位补充 MSB 例如 APB_RDATA = {16*RXFIFO[31]，RXFIFO[31:16]}

9.8.6.7. 0x018 I2S_FIFO_STS

默认值：0x10800000			I2S FIFO 状态寄存器（I2S FIFO Status）
位域	类型	默认值	描述
31:29	–	–	–
28	R	0x1	TXE TX FIFO 空状态

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x10800000			I2S FIFO 状态寄存器（I2S FIFO Status）
位域	类型	默认值	描述
			• 0x0：TXFIFO 空间满，无空间存放新的采样点数据 • 0x1：TXFIFO 空间未满，可以存放多于 1 个采样点数据（大于 1word）
27:24	–	–	–
23:16	R	0x0	TXE_CNT TX FIFO 可用空间（Word）计数
15:9	–	–	–
8	R	0x0	RXA RXFIFO 接收有用数据状态 • 0x0：RXFIFO 没有可用的数据 • 0x1：FIFO 存在超过 1 个采样点数据（大于 1word）
7	–	–	–
6:0	R	0x0	RXA_CNT RXFIFO 接收的有用数据（Word）计数

9.8.6.8. 0x01C I2S_INT_EN

默认值：0x00000000			I2S 中断使能寄存器（I2S Interrupt Enable）
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	TX_DRQ_EN TXFIFO 发送数据的 DRQ 请求 • 0x0：禁止请求 • 0x1：使能请求
6	R/W	0x0	TXUI_EN TXFIFO 发送数据下溢出中断 INT 使能 • 0x0：禁止中断 • 0x1：使能中断
5	R/W	0x0	TXOI_EN TXFIFO 发送数据上溢出中断 INT 使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2S 中断使能寄存器（I2S Interrupt Enable）
位域	类型	默认值	描述
			• 0x0：禁止中断 • 0x1：使能中断
4	R/W	0x0	TXEI_EN TXFIFO 发送数据空中断 INT 使能 • 0x0：禁止中断 • 0x1：使能中断
3	R/W	0x0	RX_DRQ RXFIFO 接收有用数据的 DRQ 请求 • 0x0：禁止请求 • 0x1：使能请求
2	R/W	0x0	RXUI_EN RXFIFO 接收数据下溢出中断 INT 使能 • 0x0：禁止中断 • 0x1：使能中断
1	R/W	0x0	RXOI_EN RXFIFO 接收数据上溢出中断 INT 使能 • 0x0：禁止中断 • 0x1：使能中断
0	R/W	0x0	RXAI_EN RXFIFO 接收有用数据中断 INT 使能 • 0x0：禁止中断 • 0x1：使能中断

9.8.6.9. 0x020 I2S_TXFIFO

默认值：0x00000000			I2S TXFIFO 寄存器（I2S TXFIFO）
位域	类型	默认值	描述
31:0	W	0x0	TX_DATA TXFIFO 的数据需从这里写入，左通道的数据先写，然后是右通道的数据。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.6.10. 0x024 I2S_CLK_DIV

默认值：0x00000000			I2S 时钟分频寄存器（I2S Clock Divide）
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x0	MCLKO_EN 使能 MCLK 输出 • 0x0：MCLK 禁止输出 • 0x1：MCLK 使能输出
7:4	R/W	0x0	BCLKDIV BCLK 的分频系数 • 0x0：Reserved • 0x1：除 1 • 0x2：除 2 • 0x3：除 4 • 0x4：除 6 • 0x5：除 8 • 0x6：除 12 • 0x7：除 16 • 0x8：除 24 • 0x9：除 32 • 0xA：除 48 • 0xB：除 64 • 0xC：除 96 • 0xD：除 128 • 0xE：除 176 • 0xF：除 192
3:0	R/W	0x0	MCLKDIV MCLK 分频系数 • 0x0：Reserved • 0x1：除 1 • 0x2：除 2 • 0x3：除 4 • 0x4：除 6

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2S 时钟分频寄存器（I2S Clock Divide）
位域	类型	默认值	描述
			• 0x5：除 8 • 0x6：除 12 • 0x7：除 16 • 0x8：除 24 • 0x9：除 32 • 0xA：除 48 • 0xB：除 64 • 0xC：除 96 • 0xD：除 128 • 0xE：除 176 • 0xF：除 192

9.8.6.11. 0x028 I2S_TX_CNT

默认值：0x00000000			I2S 发送计数器寄存器（I2S Transmit Counter）
位域	类型	默认值	描述
31:9	R/W	0x0	TX_CNT TX Sample Counter，传送至 TXFIFO 的采样点数据的计数器。当一个采样点写入 TXFIFO，这里自增 1。这里可以在任意时间写入任意初始值。

9.8.6.12. 0x02C I2S_RX_CNT

默认值：0x00000000			I2S 发送计数器寄存器（I2S Transmit Counter）
位域	类型	默认值	描述
31:9	R/W	0x0	RX_CNT RX Sample Counter，传送至 RXFIFO 的采样点数据的计数器。当一个采样点写入 RXFIFO，这里自增 1。这里可以在任意时间写入任意初始值。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.6.13. 0x030 I2S_CH_CFG

默认值：0x00000000			I2S 通道配置寄存器（I2S Channel Configure）
位域	类型	默认值	描述
31:10	–	–	–
9	R/W	0x0	TX_SLOT_HIZ • 0x0：Normal mode for the last half cycle of BCLK in the slot • 0x1：Turn to Hi-Z state for the last half cycle of BCLK in the slot
8	R/W	0x0	TX_STATE 在不需要的 Slot 上发送 0/设置高阻态 • 0x0：在不需要传输的 slot 上发送 0 • 0x1：在不需要传输的 slot 上设置高阻态
7:4	R/W	0x0	RX_SLOT_NUMRX 的 SLOT 数量 • 0x0：1x SLOT • 0x1：2x SLOT • … • 0xF：16x SLOT
3:0	R/W	0x0	TX_SLOT_NUMTX 的 SLOT 数量 • 0x0：1x SLOT • 0x1：2x SLOT • … • 0xF：16x SLOT

9.8.6.14. 0x034 I2S_TX0CH_SEL

默认值：0x00000000			I2S TX0 通道选择寄存器（I2S TX0 Channel Select）
位域	类型	默认值	描述
31:22	–	–	–
21:20	R/W	0x0	TX0_OFFSET 配置 DATA 与 LRCK 的偏移量，单位为 BCLK • 0x0：无偏移 • 0x1：1x BCLK 偏移

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2S TX0 通道选择寄存器（I2S TX0 Channel Select）
位域	类型	默认值	描述
			• 0x2：2x BCLK 偏移 • 0x3：3x BCLK 偏移
19:16	R/W	0x0	TX0_CHSEL 配置 TX0 的 TDM 模式通道数量 • 0x0：1x 通道 • 0x1：2x 通道 • … • 0xF：16x 通道
15:0	R/W	0x0	TX0_CHEN 配置 TX0 的 TDM 模式通道使能，BIT[15:0] 分别对应通道 15~0 的使能。 • 0x0：通道禁止 • 0x1：通道使能

9.8.6.15. 0x044 I2S_TX0CH_MAP0

默认值：0x00000000			I2S TX0 通道映射 0 寄存器（I2S TX0 Channel Map0）
位域	类型	默认值	描述
31:28	R/W	0x0	TX0_CH15_MAP TX0 CH15 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
27:24	R/W	0x0	TX0_CH14_MAP TX0 CH14 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
23:20	R/W	0x0	TX0_CH13_MAP TX0 CH13 的通道映射

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2S TX0 通道映射 0 寄存器（I2S TX0 Channel Map0）
位域	类型	默认值	描述
			• 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
19:16	R/W	0x0	TX0_CH12_MAP TX0 CH12 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
15:12	R/W	0x0	TX0_CH11_MAP TX0 CH11 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
11:8	R/W	0x0	TX0_CH10_MAP TX0 CH10 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
7:4	R/W	0x0	TX0_CH9_MAP TX0 CH9 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
3:0	R/W	0x0	TX0_CH8_MAP TX0 CH8 的通道映射

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2S TX0 通道映射 0 寄存器（I2S TX0 Channel Map0）
位域	类型	默认值	描述
			• 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据

9.8.6.16. 0x048 I2S_TX0CH_MAP1

默认值：0x00000000			I2S TX0 通道映射 1 寄存器（I2S TX0 Channel Map1）
位域	类型	默认值	描述
31:28	R/W	0x0	TX0_CH7_MAP TX0 CH7 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
27:24	R/W	0x0	TX0_CH6_MAP TX0 CH6 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
23:20	R/W	0x0	TX0_CH5_MAP TX0 CH5 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
19:16	R/W	0x0	TX0_CH4_MAP TX0 CH4 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2S TX0 通道映射 1 寄存器（I2S TX0 Channel Map1）
位域	类型	默认值	描述
			• … • 0xF：第 16 个采样点数据
15:12	R/W	0x0	TX0_CH3_MAP TX0 CH3 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
11:8	R/W	0x0	TX0_CH2_MAP TX0 CH2 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
7:4	R/W	0x0	TX0_CH1_MAP TX0 CH1 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
3:0	R/W	0x0	TX0_CH0_MAP TX0 CH0 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.6.17. 0x064 I2S_RX0CH_SEL

默认值：0x00000000			I2S RX0 通道选择寄存器（I2S RX0 Channel Select）
位域	类型	默认值	描述
31:22	–	–	–
21:20	R/W	0x0	RX0_OFFSET 配置 DATA 与 LRCK 的偏移量，单位为 BCLK • 0x0：无偏移 • 0x1：1x BCLK 偏移 • 0x2：2x BCLK 偏移 • 0x3：3x BCLK 偏移
19:16	R/W	0x0	RX0_CHSEL 配置 RX0 的 TDM 模式通道数量 • 0x0：1x 通道 • 0x1：2x 通道 • … • 0xF：16x 通道
15:0	–	–	–

9.8.6.18. 0x068 I2S_RX0CH_MAP0

默认值：0x00000000			I2S RX0 通道映射 0 寄存器（I2S RX0 Channel Map0）
位域	类型	默认值	描述
31:28	R/W	0x0	RX0_CH15_MAP RX0 CH15 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
27:24	R/W	0x0	RX0_CH14_MAP RX0 CH14 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2S RX0 通道映射 0 寄存器（I2S RX0 Channel Map0）
位域	类型	默认值	描述
			• … • 0xF：第 16 个采样点数据
23:20	R/W	0x0	RX0_CH13_MAP RX0 CH13 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
19:16	R/W	0x0	RX0_CH12_MAP RX0 CH12 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
15:12	R/W	0x0	RX0_CH11_MAP RX0 CH11 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
11:8	R/W	0x0	RX0_CH10_MAP RX0 CH10 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
7:4	R/W	0x0	RX0_CH9_MAP RX0 CH9 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2S RX0 通道映射 0 寄存器（I2S RX0 Channel Map0）
位域	类型	默认值	描述
			• … • 0xF：第 16 个采样点数据
3:0	R/W	0x0	RX0_CH8_MAP RX0 CH8 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据

9.8.6.19. 0x06C I2S_RX0CH_MAP1

默认值：0x00000000			I2S RX0 通道映射 1 寄存器（I2S RX0 Channel Map1）
位域	类型	默认值	描述
31:28	R/W	0x0	RX0_CH7_MAP RX0 CH7 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
27:24	R/W	0x0	RX0_CH6_MAP RX0 CH6 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
23:20	R/W	0x0	RX0_CH5_MA PRX0 CH5 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2S RX0 通道映射 1 寄存器（I2S RX0 Channel Map1）
位域	类型	默认值	描述
19:16	R/W	0x0	RX0_CH4_MAP RX0 CH4 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
15:12	R/W	0x0	RX0_CH3_MAP RX0 CH3 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
11:8	R/W	0x0	RX0_CH2_MAP RX0 CH2 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
7:4	R/W	0x0	RX0_CH1_MAP RX0 CH1 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据
3:0	R/W	0x0	RX0_CH0_MAP RX0 CH0 的通道映射 • 0x0：第 1 个采样点数据 • 0x1：第 2 个采样点数据 • … • 0xF：第 16 个采样点数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

9.8.6.20. 0x074 VERSION

默认值：0x00000100			I2S 版本号（VERSION）
位域	类型	默认值	描述
31:0	RO	0x00000100	Version (模块版本号) 采用 BCD 码显示，V1.0

ArtInChip

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10. 计时器

10.1. Generic Timer Controller (GTC)

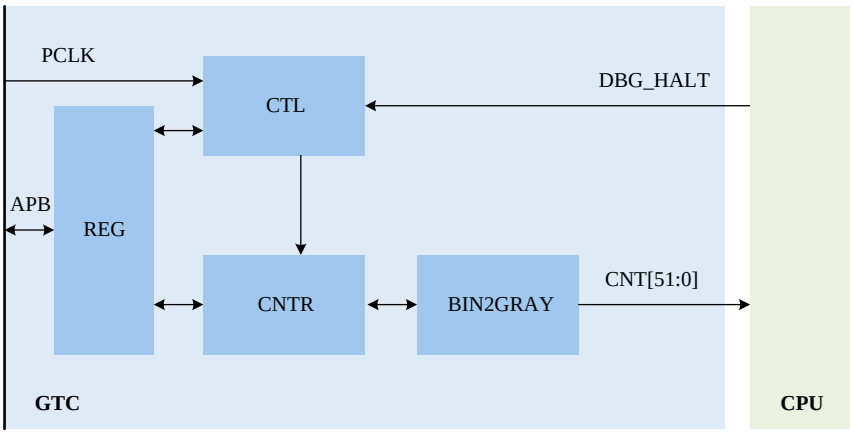
General Timer Counter (GTC) 通用计数器模块，为 CPU 提供基础时钟。GTC 模块输出计数值为 52 bits，计数的最高频率（基频）为 4 MHz，计数周期约为 35 年。

GTC 模块输出为 52 bits，但 CPU 输入为 64 bits，因此计数值高位寄存器的高 12 bits 固定为 0。

10.1.1. 特性说明

- 总线时钟 PCLK 的频率可选，但必须为 4 MHz 的整数倍频，例如 12 MHz/ 24 MHz/ 48 MHz/ 60 MHz 等
- 计数器最高计数频率（基频）为 4 MHz，计数精度为 0.25 MHz，即 250 ns
- 计数时钟频率误差不超过 10 s/24 h，约为 100 ppm
- 计数器位宽为 52 bits，计数周期约 35 年
- 计数频率可选，4 MHz/ 1 MHz/ 250 KHz
- 不同的计数频率，计数精度不变，例如 4 MHz 每周期增加 1，1 MHz 每周期增加 4，250 KHz 则每周期增加 16
- 52 bits 计数值以格雷码 (Gray Code) 编码方式输出
- 复位后模块计数从 0 开始，并且仅支持增量计数

10.1.2. 原理框图



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.1.3. GTC 基地址

表 10–1 GTC 基地址信息

模块名称	起始地址	结束地址	空间大小
GTC	0x19050000	0x19051FFF	8KB

10.1.4. 寄存器列表

表 10–2 GTC 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x0000	GTC_CNTCR	GTC 计数器控制	0x0000 GTC_CNTCR
0x0004	GTC_CNTSR	GTC 计数器控制	0x0004 GTC_CNTSR
0x0008	GTC_CNTVL	GTC 计数值低位	0x0008 GTC_CNTVL
0x000C	GTC_CNTVH	GTC 计数值高位	0x000C GTC_CNTVH
0x0020	GTC_CNTFID0	GTC 计数频率 ID0	0x0020 GTC_CNTFID0
0x0024	GTC_CNTFID1	GTC 计数频率 ID1	0x0024 GTC_CNTFID1
0x0028	GTC_CNTFID2	GTC 计数频率 ID2	0x0028 GTC_CNTFID2
0x002C	GTC_CNTFID3	GTC 计数频率 ID3	0x002C GTC_CNTFID3
0x00C0	GTC_CONFG	GTC 配置	0x00C0 GTC_CONFG
0x0FFC	GTC_VERSION	GTC 版本	0x0FFC GTC_VERSION

10.1.5. 寄存器描述

10.1.5.1. 0x0000 GTC_CNTCR

默认值：0x00000000			GTC 计数器控制 (GTC Counter Control)
位域	类型	默认值	描述
31:10	–	–	–
9:8	R/W	0x0	FCREQ

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GTC 计数器控制 (GTC Counter Control)
位域	类型	默认值	描述
			计数频率调整请求，本字段控制计数器计数频率选择： • 0：计数频率为基频 4 MHz • 1：计数频率为 1 MHz • 2：计数频率为 250 KHz • 3：未定义 写入新的值后，GTC 模块会切换计数频率，可通过查询状态寄存器 CNTSR 的 FCACK 确认是否切换完成。
1	R/W	0x0	CNT_ON_DBG 调试模式下继续计时 • 0：暂停计时 • 1：继续计时
0	R/W	0x0	EN 使能控制，仅控制计数器是否正常工作，不会复位计数器的其它配置。 • 0：计数器模块停止工作 • 1：计数器模块正常工作

10.1.5.2. 0x0004 GTC_CNTSR

默认值：0x00000000			GTC 计数器控制 (GTC Counter Control)
位域	类型	默认值	描述
31:10	–	–	–
9:8	RO	0x0	FCACK 当前计数频率 显示正在使用的计数频率点,可以通过查询本字段确定频率切换是否完成。 • 0：当前计数频率为基频 4 MHz • 1：当前计数频率为 1 MHz • 2：当前计数频率为 250 KHz • 3：未定义
7:0	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.1.5.3. 0x0008 GTC_CNTVL

默认值：0x00000000			GTC 计数值低位 (GTC Counter Value Low)
位域	类型	默认值	描述
31:0	R/W	0x00000000	CNTVL 计数值低位 显示计数器的低 32 bits。 • 计数频率为 250 KHz 时，计数值保持低 4 bits 恒定为 0。 • 计数频率为 1 MHz 时，计数值保持低 2 bits 恒定为 0。 **计数器使能后，本寄存器禁止写操作。** **模块复位后，本寄存器清零。**

10.1.5.4. 0x000C GTC_CNTVH

默认值：0x00000000			GTC 计数值高位 (GTC Counter Value High)
位域	类型	默认值	描述
31:20	–	–	–
19:0	R/W	0x000000	CNTVH 计数值高位 本寄存器显示 52–bit 计数器的高 20 bits。 **计数器使能后，本寄存器禁止写操作。** **模块复位后，本寄存器清零。**

10.1.5.5. 0x0020 GTC_CNTFID0

默认值：0x003D0900			GTC 计数频率 ID0 (GTC Counter Frequencey ID0)
位域	类型	默认值	描述
31:0	RO	0x003D0900	CNTFID0 计数频率 0，单位为 Hz 保存计数器的计数频率 0 的频率值，即 4 MHz。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.1.5.6. 0x0024 GTC_CNTFID1

默认值：0x000F4240			GTC 计数频率 ID1 (GTC Counter Frequencey ID1)
位域	类型	默认值	描述
31:0	RO	0x000F4240	CNTFID1 计数频率 1，单位为 Hz 保存计数器的计数频率 1 的频率值，即 1 MHz。

10.1.5.7. 0x0028 GTC_CNTFID2

默认值：0x0003D090			GTC 计数频率 ID2 (GTC Counter Frequencey ID2)
位域	类型	默认值	描述
31:0	RO	0x0003D090	CNTFID2 计数频率 2，单位为 Hz 保存计数器的计数频率 2 的频率值，即 250 KHz。

10.1.5.8. 0x002C GTC_CNTFID3

默认值：0x00000000			GTC 计数频率 ID3 (GTC Counter Frequencey ID3)
位域	类型	默认值	描述
31:0	RO	0x00000000	CNTFID3 计数频率 3

10.1.5.9. 0x00C0 GTC_CONFG

默认值：0x00000600			GTC 配置
位域	类型	默认值	描述
31:13	–	–	–
12:8	R/W	0x06	FDIV 总线时钟/计数基频，即 PCLK 与基频 4 MHz 的分频系数。 APB 总线时钟 PCLK 默认为 24 MHz，FDIV 可以采用默认值 6。
7:0	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.1.5.10. 0x0FFC GTC_VERSION

默认值：0x00000101			GTC 版本 (Version)
位域	类型	默认值	描述
31:0	R/W	0x00000101	VERSION 模块版本，V1.1

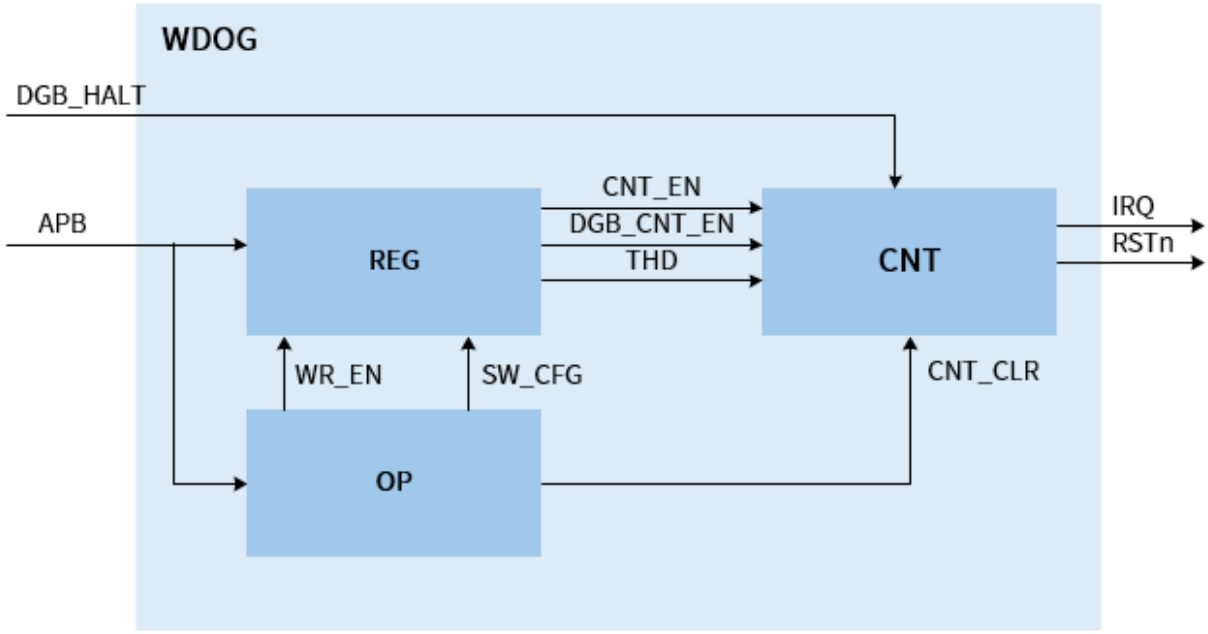
10.2. Watch Dog (WDOG)

Watch Dog (WDOG) 由一个 32 位计时器进行计数产生信号，用于监控系统。CPU 正常运行时，当计时器达到清零阈值后，可通过 CPU 操作定时清除 WDOG 计时器，保证 WDOG 模块不会超时并触发复位。当 WDOG 计时器先后达到中断和复位阈值时，WDOG 模块就会产生中断和复位。

10.2.1. 特性说明

- 32K 时钟源输入，默认来源于 XTAL24M 750 分频时钟，可选 RTC1M 32 分频时钟
- 内部实现一个 32 位计时器，计时单位为一个 32K 时钟周期
- 实现两个信号输出，分别用于产生系统复位和中断信号
- 通过指令方式复位计时器和切换超时配置，支持写入窗口设置
- 调试模式下，可配置暂停计时或继续计时

10.2.2. 原理框图



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.2.3. 功能描述

10.2.3.1. WDOG 工作流程

图 10–1 : WDOG 工作流程涉及以下参数和步骤：

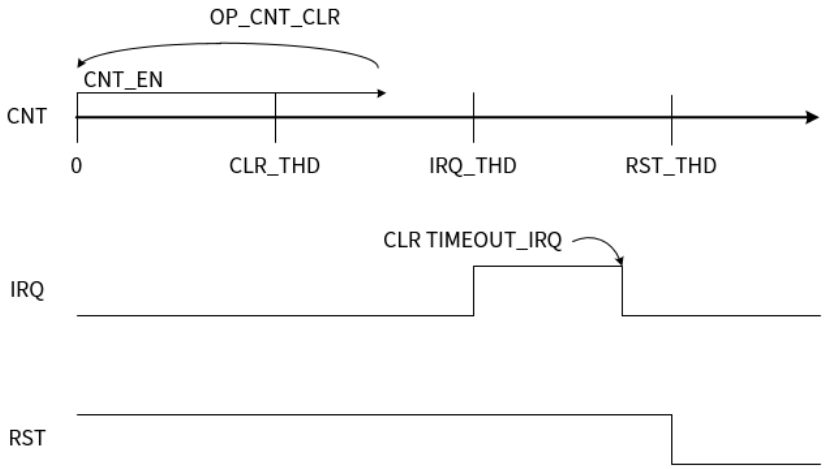


图 10–1 WDOG 工作流程

1. 计时器使能 (CNT_EN = 1) 并开始计时。计时以每个 32K 时钟周期为单位加一。

   使能计时器后，建议用户切换为写保护模式，具体配置可查看寄存器写保护功能。

2. 计时器达到清零阈值 (CNT > CLR_THD)。

   - 如系统运行正常，即可通过 CPU 执行 OP_CNT_CLR 对计时器进行清零。此时不会产生中断或者复位。

     关于 OP_CNT_CLR 的操作说明，可查看 功能描述。

   - 如系统出现异常，无法通过 CPU 对计时器进行清零，则计时器继续计时：

     注：

     为了最大化防止以下中断或复位情况中 WDOG 功能被关闭，可设置寄存器写保护功能。

     a. 计时器先达到中断阈值 (CNT > IRQ_THD)：计时器产生 CLR TIMEOUT_IRQ 中断，保存异常现场，该中断可被清除。

     b. 计时器达到复位阈值 (CNT > RST_THD)：计时器产生复位，复位整个系统。

        如需系统强制复位，设置 RST_THD 的值为较小值（例如 32），并执行 OP_CNT_CLR 进行复位。

10.2.3.2. 寄存器写保护功能

WDOG 具有寄存器写保护功能，针对异常状态下处理器的未知行为，以防止 WDOG 功能被关闭。寄存器写保护功能使能后，只有 OP 寄存器和 IRQ_STA 寄存器可被访问，只能执行 OP 指令和清中断操作。关于 OP 指令的详细说明，可查看 功能描述。

寄存器写保护功能具有多种模式，可通过 REG_WR_DIS 位域进行配置，具体模式和配置说明如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

关于 REG_WR_DIS 的说明，可查看寄存器描述。

- 写允许 (REG_WR_DIS = 0)：正常写寄存器，在 WDOG 初始化时使用。

  设置 CNT_EN = 1 后建议切换为写失效模式。

- 写保护 (REG_WR_DIS = 1/2)：在需要动态配置 WDOG 的方案中使用。

  配置此寄存器前需先执行 OP_WR_EN，寄存器配置完成后再配置 REG_WR_DIS = 1/2，可以保护异常下不被误写。

- 写失效 (REG_WR_DIS = 3)：在无需动态配置 WDOG 方案中使用。

  配置完成后设置 CNT_EN = 1 && REG_WR_DIS = 3，运行期间配置不再被改写。

如有多场景需求且无需进行动态配置参数，可在初始化时完成多个场景配置后，设置 REG_WR_DIS = 3，应用过程只需要进行场景切换。 场景切换详细描述见场景切换。

10.2.3.3. 场景切换

WDOG 是基于 CLR_THD、IRQ_THD 和 RST_THD 三个参数为一组配置工作的，每个参数各有四个参数寄存器，用 n 进行区分，n = 0 ~ 3，详情可查看对应的寄存器描述。

通过设置参数寄存器，可组成不同的场景配置。WDOG 可支持保存最多四种组合场景，切换场景的 OP 指令分别为 OP_SW_CFG0、OP_SW_CFG1、OP_SW_CFG2 和 OP_SW_CFG3。

进行场景切换需要执行 OP 指令：

1. 执行 OP_SW_CFGn (n=0~3) 切换到配置好的第 n 个场景。

   若只需要一种场景，为了最大化防止异常情况下误切换了场景，可以把四个场景配置为相同参数。

2. 执行 OP_CNT_CLR 将计数器清零。

   新的一轮计数将按照新的场景参数运行。

关于 OP 指令的详细说明，可查看操作指令。

10.2.3.4. 操作指令

OP 寄存器是写失效下唯一可以进行写操作的寄存器， 通过连续两个写操作数与序列匹配，启动对应的指令。

现有支持指令如下表所示：

表 10–3 OP 指令定义

指令操作	指令名称	写操作数序列	备注
计时清零	OP_CNT_CLR	0xA1C55555 → 0xA1CAAAAA	需要满足 CNT > CLR_THD，操作才生效。
切换到配置 0	OP_SW_CFG0	0xA1C5A5A0 → 0xA1CA5A50	–
切换到配置 1	OP_SW_CFG1	0xA1C5A5A1 → 0xA1CA5A51	–
切换到配置 2	OP_SW_CFG2	0xA1C5A5A2 → 0xA1CA5A52	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 10–3 OP 指令定义 (续)

指令操作	指令名称	写操作数序列	备注
切换到配置 3	OP_SW_CFG3	0xA1C5A5A3 → 0xA1CA5A53	–
写使能	OP_WR_EN	0xA1C99999 → 0xA1C66666	在 REG_WR_DIS = 3 下无效。

10.2.4. WDOG 基地址

表 10–4 WDOG 基地址信息

模块名称	起始地址	结束地址	空间大小
WDOG	0x19000000	0x19000FFF	4 KB

10.2.5. 寄存器列表

表 10–5 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	WDOG_CTL	看门狗控制	0x000 WDOG_CTL
0x004	WDOG_CNT	看门狗计时器	0x004 WDOG_CNT
0x008	IRQ_EN	中断使能	0x008 IRQ_EN
0x00C	IRQ_STA	中断状态	0x00C IRQ_STA
0x014	FORCE_RST	强制复位（Force Reset）	0x014 FORCE_RST
0x040+n*0x10 (n=0~3)	CLR_THDn	清除阈值	0x040+n*0x10 (n=0~3) CLR_THDn
0x044+n*0x10 (n=0~3)	IRQ_THDn	中断阈值	0x044+n*0x10 (n=0~3) IRQ_THDn
0x048+n*0x10 (n=0~3)	RST_THDn	复位阈值	0x048+n*0x10 (n=0~3) RST_THDn
0x0E8	WDOG_OP	看门狗指令	0x0E8 WDOG_OP
0xFFC	WDOG_VER	看门狗版本（Watch Dog Version）	0xFFC WDOG_VER

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.2.6. 寄存器描述

10.2.6.1. 0x000 WDOG_CTL

默认值：0x00000000			看门狗控制 (Watch Dog Control)
位域	类型	默认值	描述
31:30	–	–	–
29:28	R/W	0x0	REG_WR_DIS 寄存器写失效 • 0：写允许 • 1：写保护。可通过 OP_WR_EN 回到允许写。除了 OP 寄存器，其它寄存器都不可写，可执行 OP 写使能将该寄存器清零。 • 2：写保护。可通过 OP_WR_EN 回到允许写。除了 OP 寄存器，其它寄存器都不可写，可执行 OP 写使能将该寄存器清零。 • 3：写失效，除了 OP 寄存器，其它寄存器都不可写。只能通过复位将寄存器清零，回到允许写。
27:24	RO	0x0	CFG_ID 配置场景 ID **配置当前使用的场景，复位后使用配置 0**
23:2	–	–	–
1	R/W	0x0	DBG_CNT_CONTINUE CPU 在调试模式下计时继续 • 0：计时暂停 • 1：计时继续 **调试信号来源于处理器，如连接仿真器后进入调试模式。**
0	R/W	0x0	CNT_EN 计时使能 • 0：计时暂停 • 1：计时启动

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.2.6.2. 0x004 WDOG_CNT

默认值：0x00000000			看门狗计时器 (Watch Dog Counter)
位域	类型	默认值	描述
31:0	R	0x0	WDOG_CNT 当前计时器值，单位为一个 32K 时钟周期 **注：** • CNT 每个计时时钟周期更新一次。 • 执行 OP_CLR_CNT 后需要等待一个 32K 时钟周期，才能保证该值被清零。

10.2.6.3. 0x008 IRQ_EN

默认值：0x00000000			中断使能 (Interrupt Request Enable)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0	TIMEOUT_IRQ_EN 超时中断使能

10.2.6.4. 0x00C IRQ_STA

默认值：0x00000000			中断状态 (Interrupt Request Status)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W1C	0	TIMEOUT_IRQ_STA 超时中断状态

10.2.6.5. 0x014 FORCE_RST

默认值：0x00000000			强制复位（Force Reset）
位域	类型	默认值	描述
31:0	WO	0	Force Reset 0xFEDCBA98：强制复位

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			强制复位（Force Reset）
位域	类型	默认值	描述
			其它：Reserved

10.2.6.6. 0x040+n*0x10 (n=0~3) CLR_THDn

默认值：0x00000000			清除阈值 (Clear Threshold)
位域	类型	默认值	描述
31:0	R/W	0	CLR_THDn 当计时大于该值，计时清零操作才能生效。

10.2.6.7. 0x044+n*0x10 (n=0~3) IRQ_THDn

默认值：0x00027100			中断阈值 (Interrupt Request Threshold)
位域	类型	默认值	描述
31:0	R/W	0x27100	IRQ_THDn 当计时大于该值，产生中断信号。

10.2.6.8. 0x048+n*0x10 (n=0~3) RST_THDn

默认值：0x0004e200			复位阈值 (Reset Threshold)
位域	类型	默认值	描述
31:0	R/W	0x4e200	RST_THDn 当计时大于该值，产生系统复位。

10.2.6.9. 0x0E8 WDOG_OP

默认值：0x00000000			看门狗指令 (Watch Dog Operator)
位域	类型	默认值	描述
31:0	R/W	0x0	WDOG_OP 指令寄存器，详细说明见操作指令。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.2.6.10. 0xFFC WDOG_VER

默认值：0x00000103			看门狗版本（Watch Dog Version）
位域	类型	默认值	描述
31:0	RO	0x00000103	VERSION 模块版本，V1.3

10.3. XPWM

XPWM 支持 PWM 输出和脉冲输出两种模式，主要应用于马达控制、高压控制、加热控制及其它 PWM 接口外设控制。

10.3.1. 特性说明

- 内置 32-bit 计数器
- 支持 PWM 输出模式和脉冲输出模式
- PWM 输出支持周期、占空比动态可调
- PWM 输出初始值可配置
- PWM 输出支持反相
- 脉冲输出模式支持 DMA 和中断
- 脉冲输出模式支持脉冲数量统计以及脉冲限制功能

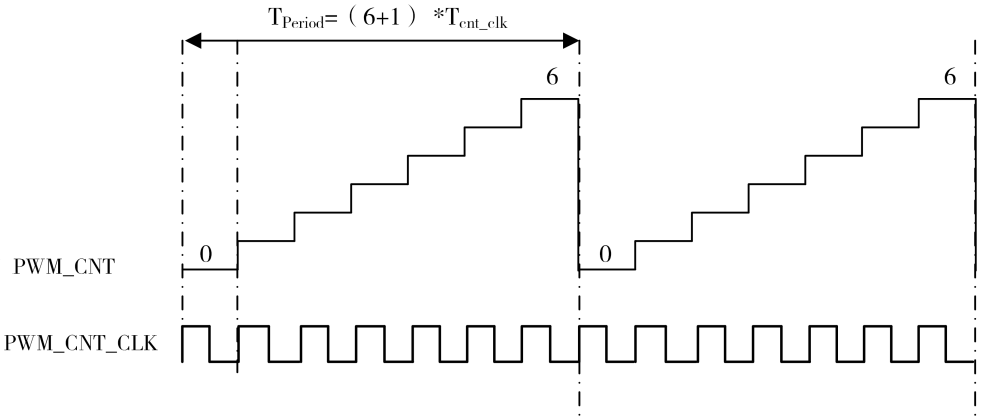
10.3.2. 功能描述

10.3.2.1. 计数功能模块

XPWM 计数器为 32-bit 的计数器，计数器计数时钟 XPWM_CNT_CLK 由 SYS_CLK 进行分频得出，分频系数为 CLK_DIV，即 XPWM_CNT_CLK = SYS_CLK / CLK_DIV。

另外，计数器采用递增的计数方式，通过设置周期 XPWM_PRD 寄存器可以设置计数器的计数最大值，计数器达到 (XPWM_PRD – 1) 值后重新复位到 0 开始递增计数，下图以 XPWM_PRD = 7 为例演示计数功能：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



10.3.2.2. PWM 输出模式

10.3.2.2.1. PWM 产生

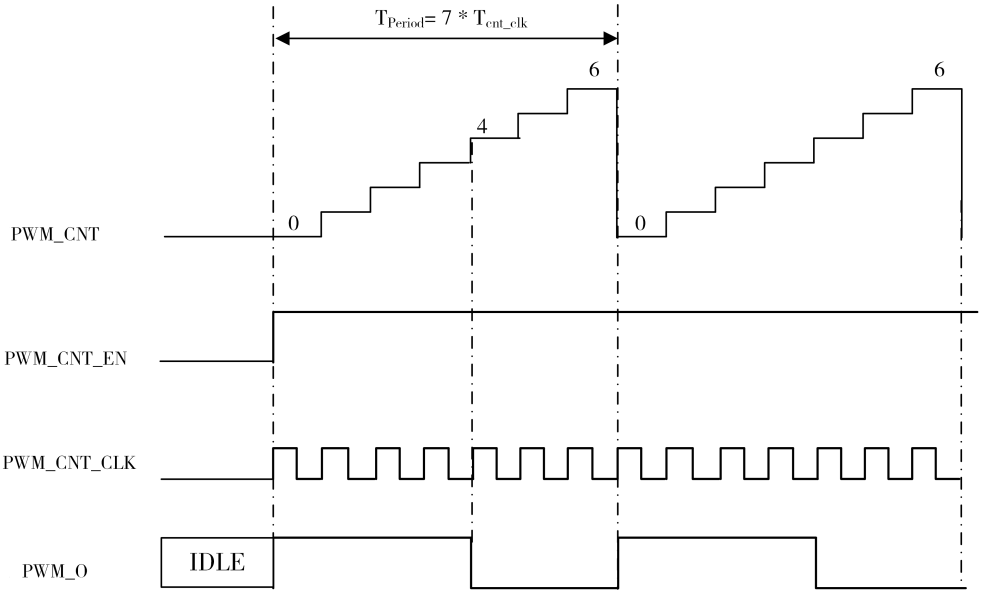
通过设置寄存器字段 XPWM_MODE = 0x0，使 XPWM 进入 PWM 输出模式。在该模式下，通过周期寄存器 XPWM_PRD 和比较寄存器 XPWM_CMP，可以调节 PWM 的频率以及占空比。

PWM 的生成方式，固定为在计数器 XPWM_CNT = 0 的时刻，XPWM 的输出为高电平。在 XPWM_CNT = XPWM_CMP 的时刻，XPWM 的输出为低电平。

PWM 的输出频率和占空比计算方式如下：

- PWM_FRE = XPWM_CNT_CLK / XPWM_PRD
- PWM_DUTY = XPWM_CMP / XPWM_PRD
- XPWM_CNT_CLK = SYS_CLK / DIV

下图以 XPWM_PRD = 0x7，XPWM_CMP = 0x4 的 PWM 输出为例，占空比为 4/7：



10.3.2.2.2. 动态更新

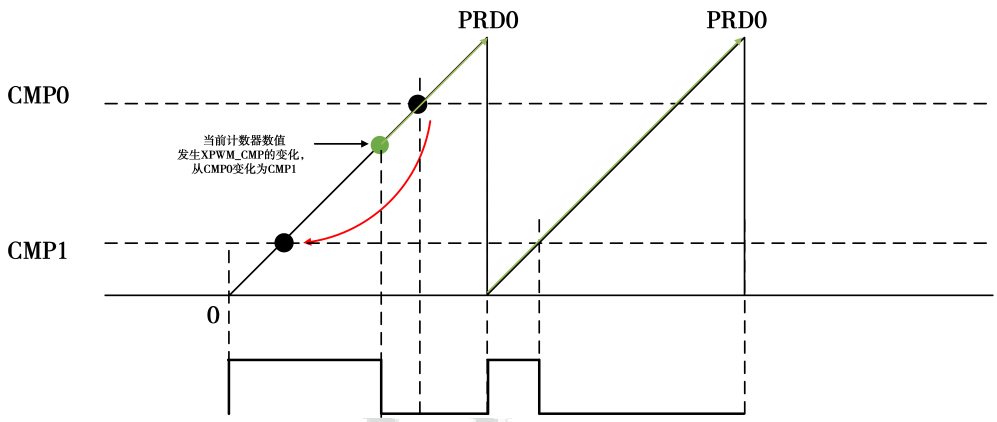
XPWM 的周期值 XPWM_PRD 和比较值 XPWM_CMP，支持动态更新，更新的方式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 立即更新：修改 XPWM_PRD 和 XPWM_CMP 寄存器后，PWM 立即生效。
- 影子更新：修改 XPWM_PRD 和 XPWM_CMP 寄存器后，在下一个周期进行 PWM 的更新，即下一个周期的 XPWM_CNT_Z 对应的时刻进行更新。

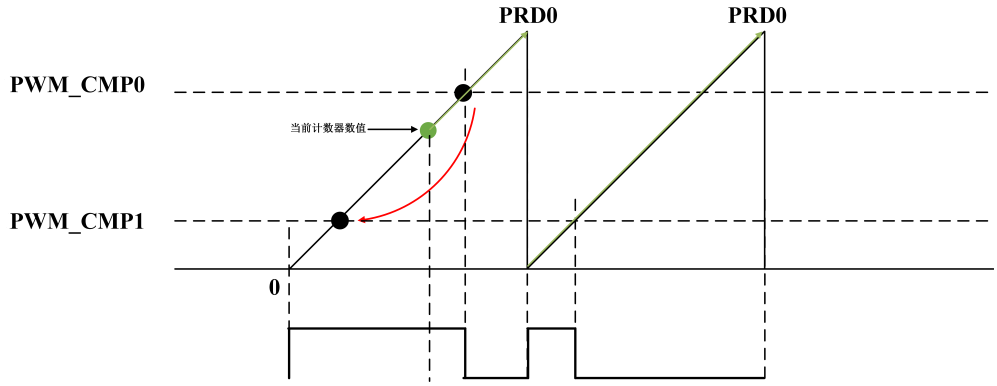
XPWM_CMP 立即更新的举例：

XPWM_CMP 从 CMP0 更新到 CMP1，其中 CMP1 小于 CMP0，也小于当前的计数器数值。



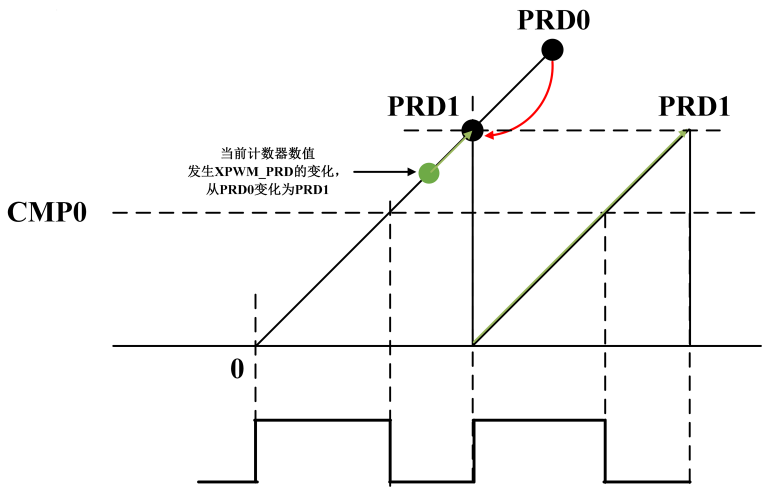
XPWM_CMP 影子更新的举例

XPWM_CMP 从 CMP0 更新到 CMP1，其中 CMP1 小于 CMP0，也小于当前的计数器数值。



XPWM_PRD 立即更新的举例：

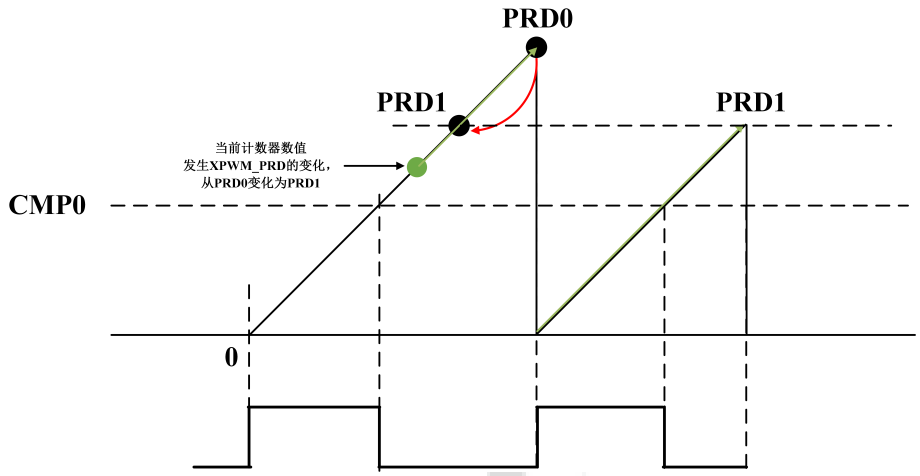
XPWM_PRD 从 PRD0 更新到 PRD1，其中 PRD1 小于 PRD0。



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

XPWM_PRD 影子更新的举例：

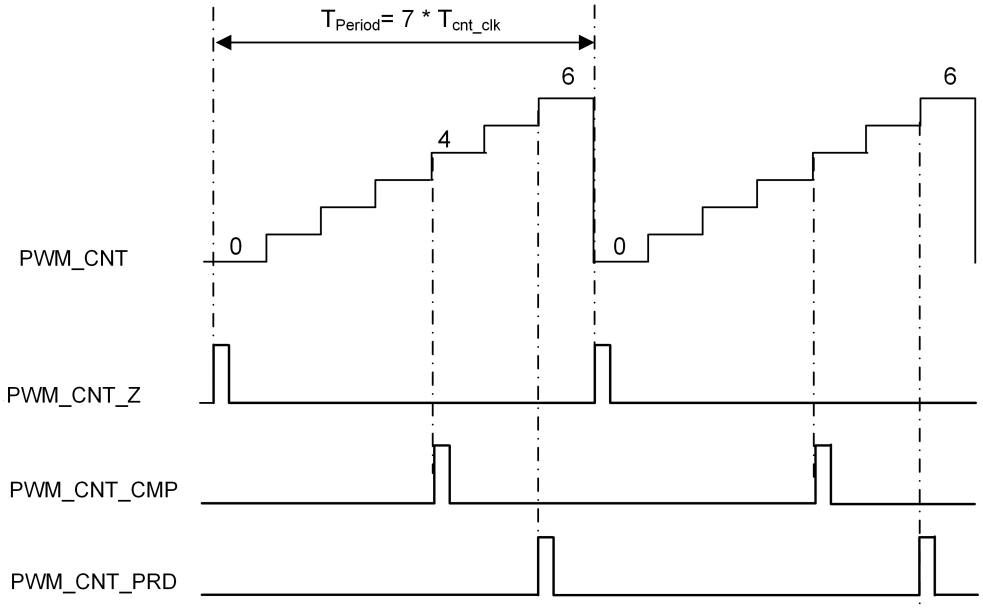
XPWM_PRD 从 PRD0 更新到 PRD1，其中 PRD1 是小于 PRD0。



10.3.2.2.3. 中断信号

XPWM 在 PWM 模式下，支持中断的产生，中断信号如下：

- XPWM_CNT_Z：在计数器 XPWM_CNT = 0 的时刻，对应产生的标记信号。
- XPWM_CNT_CMP：在计数器 XPWM_CNT = XPWM_CMP 的时刻，对应产生的标记信号。
- XPWM_CNT_PRD：在计数器 XPWM_CNT =（XPWM_CNT_PRD – 1）的时刻，对应产生的标记信号。



10.3.2.3. 脉冲输出模式

设置寄存器字段 XPWM_MODE = 0x1，XPWM 进入脉冲输出模式。在此模式下，通过配置以下寄存器来更新影子寄存器：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- XPWM_PRD
- XPWM_CMP
- 输出脉冲数量的寄存器 PUL_CNT

注：

通过上述寄存器更新影子寄存器需满足以下条件：

- **PUL_CNT 寄存器进行了写的操作。**
- **REG_UPDT 有效信号的到来。**

脉冲输出支持以下两种更新模式，通过配置 XPWM_UPDATE_MODE 进行选择：

- 硬件更新：

  在 FIFO 模式下，FIFO 不为空时自动加载数据，非 FIFO 模式 IDLE 状态下写 PUL_CNT 会触发寄存器的影子更新。

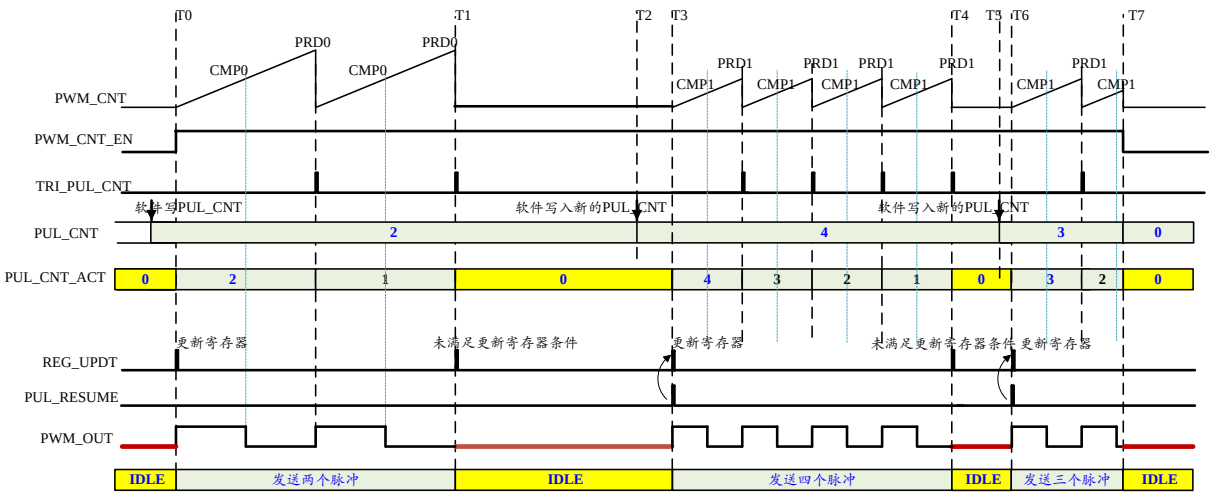
- 软件更新

  在 IDLE 下需要软件触发 resume 产生 REG_UPDT 信号，触发寄存器的影子更新。

脉冲输出模式支持三种方式实现脉冲输出的功能，分别是自由方式（未采用中断和 DMA）、持续方式（采用中断）、FIFO（采用中断或 DMA）方式。

10.3.2.3.1. 自由方式

自由方式输出脉冲，每设置一次发送脉冲数量的数值，XPWM 输出则发送相应数量的脉冲后则处于一直 IDLE 的状态（IDLE 状态可以设置为输出高电平或低电平）。以下为自由配置方式的脉冲输出例子：



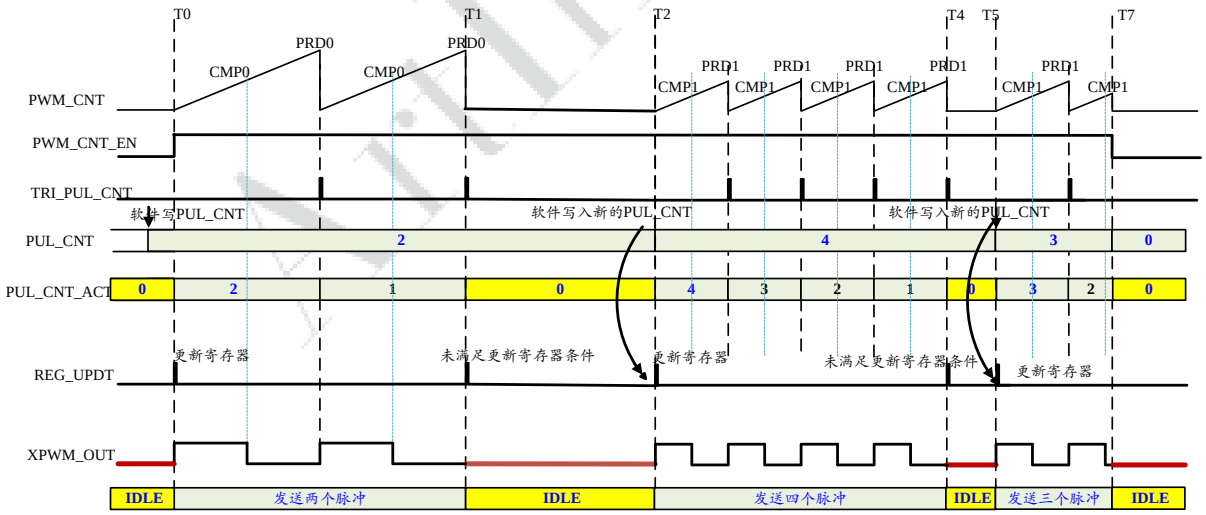
如上图所示，为使用软件更新自由方式的脉冲输出，对应的说明如下：

1. 在脉冲输出的模式下，使能 XPWM 的计数器，即 XPWM_CNT_EN 从 0x0 跳变 0x1，此时产生一次的 REG_UPDT，即进行一次的寄存器更新。如上图的 T0 时刻。
2. 如上图，经过 T0 时刻的 REG_UPDT，XPWM_PRD、XPWM_CMP 和 PUL_CNT 加载影子寄存器的数值，即生效寄存器的情况为 XPWM_PRD_ACT = PRD0、XPWM_CMP_ACT = CMP0 和 PUL_CNT_ACT = 2。此时 XPWM 的计数器开始计数，从零开始计数至 PRD0，在计数至 PRD0 触发一次 TRI_PUL_CNT，进而触发 PUL_CNT_ACT 自减一，此

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

时 XPWM 输出一个脉冲信号。如此重复，XPWM 计数器再完成一次从零递增至 PRD0，XPWM 再输出一个脉冲信号，并且此时 ACT 自减一，PUL_CNT_ACT = 0。

3. 在 PUL_CNT_ACT 跳变至零的时刻，产生一次 REG_UPDT 有效信号。如上图的例子，T1 时刻产生了一次有效的 REG_UPDT 信号，但是由于没有发生对 PUL_CNT 寄存器的写操作，此时并不会进行一次影子更新。
4. 在 PUL_CNT_ACT = 0 的状态下，进入 IDLE 状态，XPWM 的计数器停止计数，上述例子中，XPWM 的输出信号强制设置为低电平状态（此状态可以通过寄存器配置为高/低电平）。
5. 如上图示例，在 T3 时刻软件通过对寄存器字段 PUL_RESUME 写入 0x1，产生了一次的 REG_UPDT 有效信号，由于在 T2 时刻已对 PUL_CNT 寄存器进行写操作，所以此次的 REG_UPDT 会进行影子寄存器的更新。另外这里会将计数器重置为零开始计数。
6. 从 T4 时刻到 T6 时刻均为类似的过程。
7. 最后上图的 T7 时刻，将 XPWM_CNT_EN 拉低为 0x0，XPWM 计数器停止计数回到零，XPWM_PRD、XPWM_CMP 和 PUL_CNT 的影子寄存器均自动清零，XPWM 的输出为 IDLE 状态。



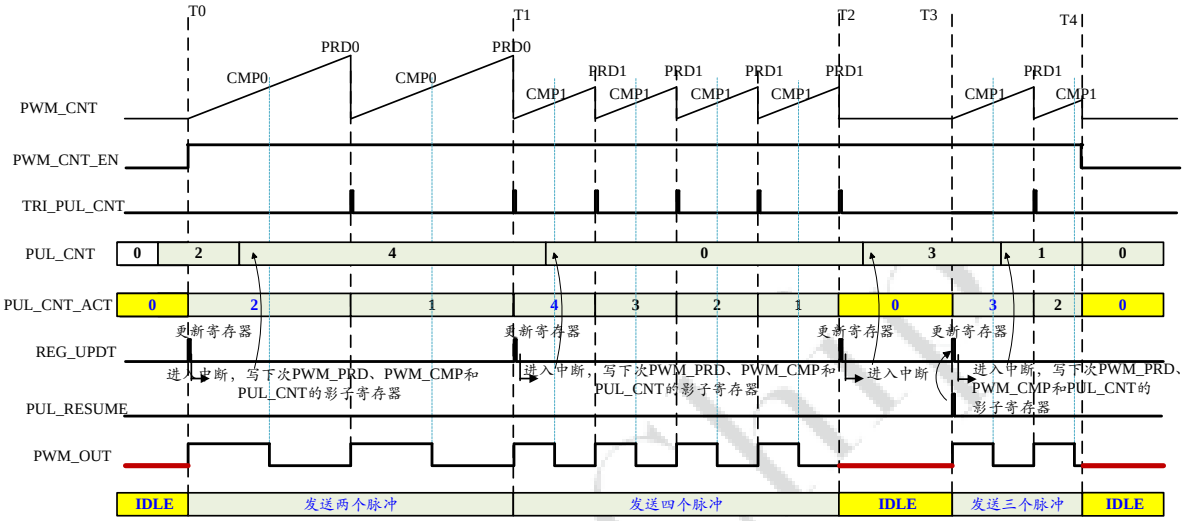
如上图所示，为使用硬件更新自由方式的脉冲输出，对应的说明如下：

1. 硬件更新和软件更新类似，在 T0 时刻使能 XPWM，脉冲信号开始输出。
2. T2 时刻，在 IDLE 状态对 PUL_CNT 寄存器进行写操作，会触发影子寄存器的更新，脉冲信号开始输出。T5 时刻类似。
3. 最后 T7 时刻，XPWM_CNT_EN 拉低为 0x0，XPWM 计数器停止计数回零，XPWM 的输出为 IDLE 状态。

10.3.2.3.2. 持续方式

中断方式输出脉冲，即通过中断，每次中断函数设置下次发送脉冲数量的数值，XPWM 输出则一直按照设置的数值持续发送脉冲。以下为持续方式的脉冲输出例子：

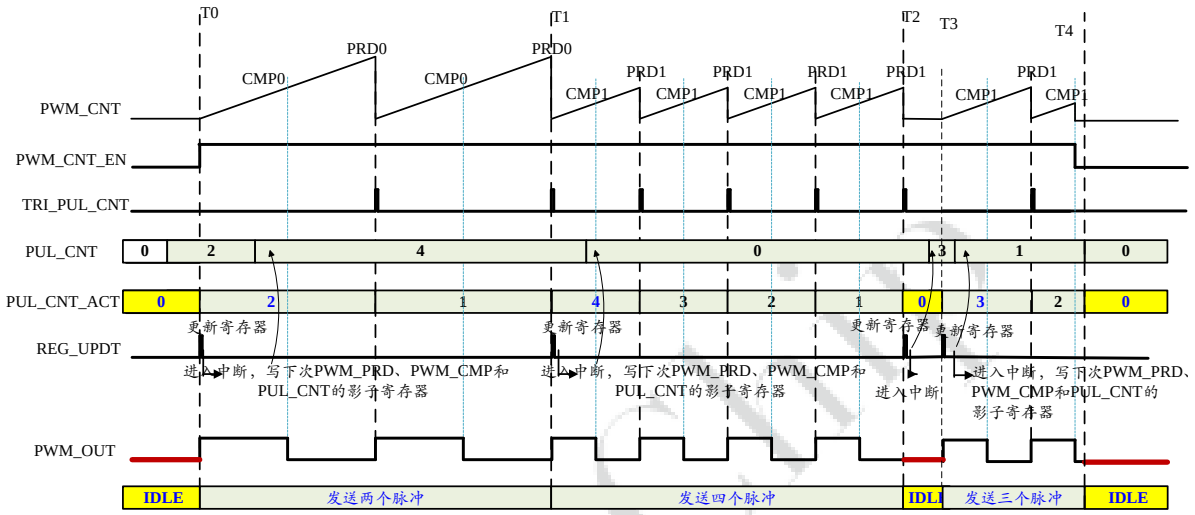
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



如上图所示，为使用软件更新持续方式的脉冲输出，其中 REG_UPDT 信号在更新寄存器后同时产生中断信号通知 CPU 进入中断函数，对应的说明如下：

1. 在 T0 时刻之前，XPWM_CNT_EN = 0x0，写入一次 PRD、XPWM_CMP 和 CNT 的影子寄存器数值，XPWM_PRD = PRD0、XPWM_CMP = CMP0 和 PUL_CNT = 2。
2. 在 T0 时刻使能 XPWM 的计数器进行计数，XPWM_CNT_EN = 0x1，这时产生一次 REG_UPDT，进行一次的寄存器更新，更新 T0 时刻之前写入的数值。更新的同时也产生一次中断信号进入中断函数，中断函数需要写入下一次的影子寄存器的数值，这里的设置是 XPWM_PRD = PRD1、XPWM_CMP = CMP1 和 PUL_CNT = 4。
3. 在 T1 时刻，PUL_CNT_ACT 会从 0x1 递减至 0x0，并且产生一次寄存器更新信号 REG_UPDT，加载了新的影子寄存器值。
4. 在 T 1 时刻更新寄存器的同时也会进入中断函数，软件会再写入下一次的影子寄存器值，XPWM_PRD = PRD1、XPWM_CMP = CMP1 和 PUL_CNT = 0。
5. 在 T2 时刻，更新了脉冲输出数为零的情况，此时 XPWM 输出为 IDLE 状态。需等待 PUL_RESUME 信号的到来才可以继续进行脉冲输出的功能。
6. 在 T3 时刻，软件更新出现软件写 PUL_RESUME = 0x1，此时会产生一次的 REG_UPDT 有效信号。进行影子寄存器的更新并且计数器复位为零，这样脉冲输出的功能则按照之前的同样方式持续进行。
7. 最后在 T4 时刻，XPWM_CNT_EN = 0x0，计数器停止计数，输出为 IDLE 状态。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



如上图所示，为使用硬件更新持续方式的脉冲输出，其中 REG_UPDT 信号在更新寄存器后同时产生中断信号通知 CPU 进入中断函数，对应的说明如下：

1. T2 时刻前，硬件更新与软件更新一致，寄存器更新的同时也产生一次中断信号进入中断函数，中断函数需要写入下一次的影子寄存器的数值，脉冲信号持续输出。
2. T2 时刻，更新的脉冲输出数为零的情况，XPWM 输出为 IDLE 状态。T3 时刻写入 PUL_CNT，会进行影子寄存器的更新并且计数器复位为零，这样脉冲输出的功能则按照之前的同样方式持续进行。
3. 最后在 T4 时刻，XPWM_CNT_EN = 0x0，计数器停止计数，输出为 IDLE 状态。

10.3.2.3.3. FIFO 方式

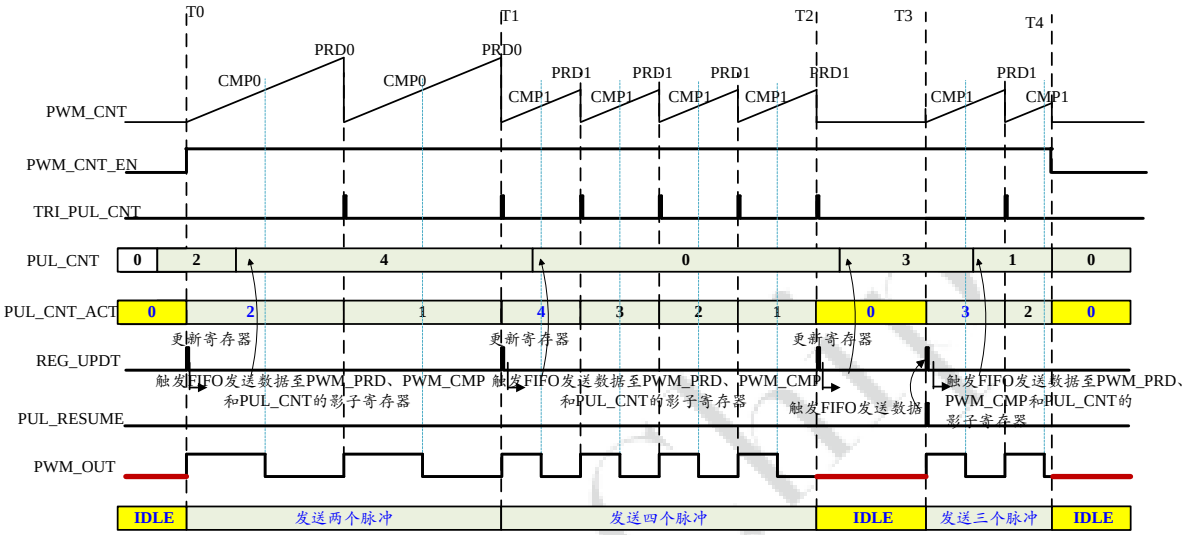
FIFO 方式输出脉冲，是利用内置的 FIFO 对影子寄存器更新的方式，实现持续发送脉冲。这样相对上面提到的持续方式，可以大大提高脉冲输出的效率，避免频繁进入中断函数。

针对 FIFO 方式的脉冲输出功能，内置了6 * 32–bit 的 FIFO，用于存放 PUL_CNT、XPWM_PRD、XPWM_CMP。在触发信号 REG_UPDT 的作用下，FIFO 可以依次往 XPMW_PRD、XPWM_CMP、PUL_CNT 进行写入新的影子寄存器值，因此 FIFO 写入也需按此顺序依次写入。

另外此 FIFO 支持 DMA 或中断的方式写入，通过设置 FIFO 的阈值，使能 DMA 请求或 FIFO 中断信号，即可进行数据的写入。

以下为 FIFO 方式的脉冲输出例子：

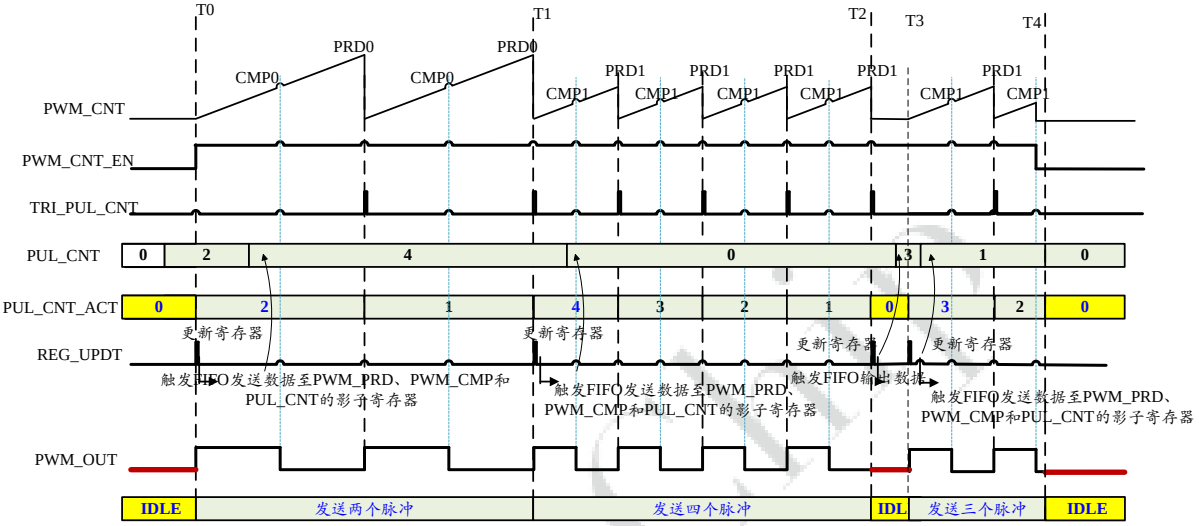
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



如上图所示，为软件更新 FIFO 方式的脉冲输出，其中 REG_UPDT 信号在更新寄存器后同时产生，触发 FIFO 进行更新影子寄存器的数值，对应的说明如下：

1. 在 T0 时刻之前，即 XPWM_CNT_EN = 0x0，FIFO 需提前备好数据，可以通过中断或 DMA 进行写入。
2. 在 T0 时刻使能 XPWM 的计数器进行计数，XPWM_CNT_EN = 0x1，这时产生一次的 REG_UPDT，进行一次的寄存器更新，更新 T0 时刻之前写入的数值。更新的同时触发 FIFO 发送数据写入下一次的 XPWM_PRD、XPWM_CMP 和 PUL_CNT，这里的设置是 XPWM_PRD = PRD1、XPWM_CMP = CMP1 和 PUL_CNT = 4。
3. 在 T1 时刻，PUL_CNT_ACT 从 0x1 递减至 0x0，并且产生一次寄存器更新信号 UPDT，加载了新的影子寄存器值。
4. T1 时刻更新寄存器之后 ，FIFO 随后也写入新的影子寄存器的数值，XPWM_PRD = PRD1、XPWM_CMP = CMP1 和 PUL_CNT = 0。
5. 在 T2 时刻，更新了脉冲输出数为零的情况，此时 XPWM 输出为 IDLE 状态。需等待 PUL_RESUME 信号的到来才可以继续进行脉冲输出的功能。
6. 在 T3 时刻，出现软件写 PUL_RESUME = 0x1，此时会重置计数器为零，并且产生一次 UPDT 有效信号，这样脉冲输出的功能则按照之前的同样方式持续进行。
7. 最后在 T4 时刻，XPWM_CNT_EN = 0x0，计数器停止计数，输出为 IDLE 状态。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



如上图所示，为硬件更新 FIFO 方式的脉冲输出，其中 REG_UPDT 信号在更新寄存器后同时产生，触发 FIFO 进行更新影子寄存器的数值，对应的说明如下：

T2 时刻前，硬件更新和软件更新一致。当 T2 时刻，XPWM 输出为 IDLE 状态且此时 FIFO 不为空，硬件更新自动加载配置，更新影子寄存器继续输出脉冲信号。

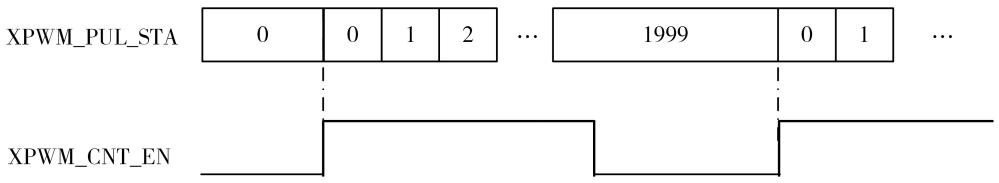
10.3.2.3.4. 软件触发 RESUME 功能

软件触发，可以通过对寄存器字段 PUL_RESUME 写 0x1，硬件产生一次 REG_UPDT 触发信号，该触发信号能够强制进行一次对 PUL_CNT、XPWM_PRD、XPWM_CPM 寄存器的影子更新，并且强制 CNT 复位至零。

10.3.2.3.5. 脉冲数量统计功能

在脉冲输出模式下，支持对发送脉冲数量的统计，统计的数量保存在寄存器 XPWM_PUL_STA 中。

如下图所示，在 XPWM_CNT_EN = 0x1 的时刻（即上升沿），XPWM_PUL_STA 寄存器自动清零，从零开始统计发送的脉冲数量。在 XPWM_CNT_EN 从 0x1 跳变为 0x0，此时 XPWM_PUL_STA 寄存器保持当前的数据，只有在下一次的 XPWM_CNT_EN 使能或对 XPWM_PUL_STA_FLUSH 写 1，才会自清零开始下一次的脉冲数量统计。



10.3.2.3.6. 脉冲数量限制功能

在脉冲输出模式下，通过设置寄存器字段 PUL_LIMIT_EN = 0x1 可以使能脉冲数量限制的功能。脉冲数量限制功能是当前已发送脉冲数量 XPWM_PUL_STA 等于所设置的脉冲阈值 PUL_THR 时，会触发中断状态 XPWM_PUL_LIMIT。

当 XPWM 达到 PUL_THR 后，XPWM 的计数器停止计数，脉冲也会停止输出。如需继续按照之前的配置情况重新启动 XPWM，则对寄存器字段 PUL_THR_RS 写 0x1，触发 XPWM 的计数器继续进行计数。需注意此时需要配置新的 PUL_THR，否则会一直存在已发送脉冲数量 XPWM_PUL_STA 大于 THR 的情况。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.3.2.3.7. 强制脉冲输出功能

在脉冲输出模式下，对 PUL_CNT 写入 0xFFFF FFFF 后，脉冲输出进入强制输出模式，在此模式下，XPWM 持续发送脉冲，发送脉冲的频率和占空比可以通过 XPWM_PRD 和 XPWM_CPM 寄存器动态调整。此时脉冲数量统计以及脉冲数量限制的功能仍然生效。

如需退出强制脉冲输出功能，则需通过对 PUL_CNT 写入非 0xFFFF FFFF 的脉冲数量值，然后在对寄存器 PUL_RESUME 写 0x1，触发一次软件更新信号，进行 CNT 的更新。

另外，在进入强制脉冲输出模式的时刻，支持触发中断信号 PWM_FRC_PUL。

10.3.2.3.8. 中断信号

在脉冲输出的模式下，支持的中断信号包括如下：

- REG_UPDT，更新寄存器信号中断
- FIFO_AVAL，FIFO Available 信号中断，即 FIFO 的数据低于设定阈值时产生的中断信号
- FIFO_EMPTY，FIFO 空信号中断，即此时 FIFO 无数据
- FIFO_FULL，FIFO 满信号中断，即此时 FIFO 已满
- XPWM_FRC_PUL，输出进入了强制输出脉冲模式
- XPWM_PUL_LIMIT，脉冲数量达到限制值 PUL_THR

10.3.2.4. 输出 IDLE

通过寄存器可以设置在 IDLE 状态时输出的电平，XPWM_IDLE = 0x0 表示低电平，XPWM_IDLE = 0x1 表示高电平。

在 PWM 输出的模式下，在 XPWM_CNT_EN = 0x0 的时候，PWM 的输出为 IDLE 状态。而在脉冲输出的模式下，在 PUL_CNT = 0 的时候，PWM 的输出为 IDLE 状态。

10.3.2.5. 输出反相

XPWM 的输出可以通过输出反相的功能对输出信号进行反相，此功能对于 PWM 输出模式以及脉冲输出模式均有效。。

10.3.3. 寄存器列表

表 10–6 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	XPWM_CONF	配置寄存器	0x000 XPWM_CONF
0x004	XPWM_CH_CONF	通道控制寄存器	0x004 XPWM_CH_CONF
0x008	XPWM_STS_FLAG	状态标记寄存器	0x008 XPWM_STS_FLAG
0x00C	XPWM_INT_EN	中断使能寄存器	0x00C XPWM_INT_EN
0x010	XPWM_FIFO_FLUSH	FIFO 清空寄存器	0x010 XPWM_FIFO_FLUSH
0x014	XPWM_RESUME	脉冲 RESUME 使能寄存器	0x014 XPWM_RESUME

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 10–6 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x018	PUL_THR_RS	脉冲重启使能寄存器	0x018 PUL_THR_RS
0x020	XPWM_FIFO	FIFO 寄存器	0x020 XPWM_FIFO
0x24	XPWM_PUL_STA	脉冲统计寄存器	0x24 XPWM_PUL_STA
0x28	XPWM_CNT_STA	Counter 计数数值	0x28 XPWM_CNT_STA
0x50	XPWM_PRD	Counter 计数周期	0x50 XPWM_PRD
0x54	PUL_CNT	Pulse 输出设置值	0x54 PUL_CNT
0x58	PUL_THR	脉冲阈值寄存器	0x58 PUL_THR
0x60	XPWM_CMP	Counter 计数比较值	0x60 XPWM_CMP
0xFC	XPWM_VERSION	模块版本寄存器	0xFC XPWM_VERSION

10.3.4. 寄存器描述

10.3.4.1. 0x000 XPWM_CONF

默认值：0x00000C00			XPWM 配置寄存器 (XPWM_CONF)
位域	类型	默认值	描述
31:28	–	–	–
27:26	R/W	0x0	XPWM_HALT_IN XPWM Halt In，调试暂停触发信号选择。 • 0x0：CPU0_HALT
25:16	R/W	0x0	CLK_DIV XPWM Clock Divisor，XPWM 计数器的时钟分频系数。计数器的计数时钟为 SYS_CLK / XPWM_CLK_DIV。 • 0x0：1 • 0x1：2 • 0x2：3 • 0x3：4 • … • 0x3FF：1024
15:8	R/W	0x6	XPWM_FIFO_TH

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000C00			XPWM 配置寄存器 (XPWM_CONF)
位域	类型	默认值	描述
			XPWM FIFO Threshold，FIFO 阈值设置。当 FIFO 的数据量低于这里设置的阈值，那么可以产生 DMA 请求或中断信号。 • 0x0：1 • 0x1：2 • 0x2：3 • 0x3：4 … • 0x5：6 • Others：6
7	R/W	0x0	PUL_LIMIT_EN Pulse Limit Enable，脉冲限制使能，使能后寄存器 THR 生效。 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	XPWM_DMA_EN XPWM DMA Enable，XPWM 的 DMA 使能，此位只有在 XPWM_MOD = 0x1 的时候有效。使能后，可以通过 DMA 对 FIFO 的数据进行填充。 • 0x0：未使能 • 0x1：使能
5	–	–	–
4	R/W	0x0	XPWM_FIFO_EN XPWM FIFO Enable，FIFO 使能，此位只有在 XPWM_MOD = 0x1 的时候有效。使能后，脉冲输出可以采用 FIFO 方式控制脉冲产生。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	XPWM_HALT_EN XPWM Halt Enable，XPWM 调试暂停计数使能。 • 0x0：一直计数 • 0x1：调试模式暂停计数
2	R/W	0x0	XPWM_UPDATE_MODE XPWM UPDATE Mode，XPWM 更新模式，此位只有在 XPWM_MOD = 0x1 的时候有效。硬件更新在 FIFO 模式下自动加载配置。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000C00			XPWM 配置寄存器 (XPWM_CONF)
位域	类型	默认值	描述
			• 0x0：硬件更新 • 0x1：软件更新
1	R/W	0x0	XPWM_MOD XPWM Operation Mode，XPWM 工作模式 • 0x0：PWM 输出模式 • 0x1：脉冲输出模式
0	R/W	0x0	XPWM_CNT_EN XPWM Counter Enable，XPWM 计数器使能。使能后 XPWM 计数器开始计数。 • 0x0：未使能 • 0x1：使能

10.3.4.2. 0x004 XPWM_CH_CONF

默认值：0x00000000			XPWM 通道控制寄存器 (XPWM_CH_CONF)
位域	类型	默认值	描述
31:5	–	–	–
4	R/W	0x0	XPWM_PUL_STA_MODE XPWM Pulse Statistics Mode，脉冲输出统计模式 • 0x0：外部计数，利用脉冲边缘计数 • 0x1：内部计数，利用 XPWM 内部计数器进行计数
3	R/W	0x0	XPWM_ PUL_STA_POL XPWM Pulse Statistic Polarity Set 脉冲输出统计极性控制，当 XPWM_PUL_STA_MODE = 0x0 时有效 • 0x0：上升沿触发 • 0x1：下降沿触发
2	R/W	0x0	XPWM_IDLE XPWM Idle Status Set，XPWM 在 IDLE 状态的输出电平设置。 • 0x0：IDLE 状态设置输出为低电平 • 0x1：IDLE 状态设置输出为高电平

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XPWM 通道控制寄存器 (XPWM_CH_CONF)
位域	类型	默认值	描述
1	R/W	0x0	XPWM_INV_EN XPWM Output Invert Enable，XPWM 模块输出反相使能。使能后 XPWM 输出信号进行反相。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	XPWM_IMD_UPDT XPWM Immediate Update Enable，XPWM 立即更新使能。此位只有在 XPWM_MOD = 0x0 有效。此位使能后，XPWM_PRD 以及 CMP 采用立即更新的方式。 • 0x0：未使能 • 0x1：使能

10.3.4.3. 0x008 XPWM_STS_FLAG

默认值：0x00000000			XPWM 状态标记寄存器 (XPWM_STS_FLAG)
位域	类型	默认值	描述
31:9	–	0x0	–
8	R/W1C	0x0	CNT_CMP_FLG Counter Compare Flag，计数器数值达到 XPWM_CMP 的标记信号。 • 0x0：无标记信号产生 • 0x1：产生标记信号
7	R/W1C	0x0	XPWM_PUL_LIMIT _FLG XPWM Pulse Limit Flag，XPWM 脉冲输出达到输出阈值标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
6	R/W1C	0x0	XPWM_FRC_PUL _FLG XPWM Force Pulse Output Flag，XPWM 进入强制脉冲输出标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
5	R/W1C	0x0	FIFO_OVFL_FLG FIFO Overflow Flag，FIFO 上溢出标记。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XPWM 状态标记寄存器 (XPWM_STS_FLAG)
位域	类型	默认值	描述
			• 0x0：无标记信号产生 • 0x1：产生标记信号，FIFO 出现上溢出的状态
4	R/W1C	0x0	FIFO_UDFL_FLG FIFO Underflow Flag，FIFO 下溢出标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号，FIFO 出现下溢出的状态
3	R/W1C	0x0	FIFO_AVAL_FLG FIFO Available Flag，FIFO 可用标记。在 FIFO 的数据量低于 FIFO 阈值时，此标记产生。 • 0x0：无标记信号产生 • 0x1：产生标记信号
2	R/W1C	0x0	REG_UPDT_FLG Register Update Flag，寄存器更新标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
1	R/W1C	0x0	CNT_PRD_FLG Counter Period Flag，计数器数值达到 XPWM_PRD 的标记信号。 • 0x0：无标记信号产生 • 0x1：产生标记信号
0	R/W1C	0x0	CNT_ZRO_FLG Counter Zero Flag，计数器数值达到零的标记信号。 • 0x0：无标记信号产生 • 0x1：产生标记信号

10.3.4.4. 0x00C XPWM_INT_EN

默认值：0x00000000			XPWM 中断使能寄存器 (XPWM_INT_EN)
位域	类型	默认值	描述
31:9	–	0x0	–
8	R/W	0x0	CNT_CMP_INT_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XPWM 中断使能寄存器 (XPWM_INT_EN)
位域	类型	默认值	描述
			Counter Compare Interrupt Enable，XPWM 计数器达到 CMP 的标记中断使能。 • 0x0：未使能 • 0x1：使能
7	R/W	0x0	XPWM_PUL_LIMIT_ INT_EN XPWM Pulse Limit Interrup Enable，XPWM 脉冲输出达到输出阈值的中断使能。 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	XPWM_FRC_PUL_INT_EN XPWM Fource Pulse Output Interrup Enable，XPWM 进入强制脉冲输出的中断使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	FIFO_OVFL_INT_EN FIFO Overflow Interrupt Enable，FIFO 上溢出中断使能 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	FIFO_UDFL_INT_EN FIFO Underflow Interrupt Enable，FIFO 下 溢出中断使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	FIFO_AVAL_INT_EN FIFO Available Interrupt Enable，FIFO 中断使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	REG_UPDT_INT_EN Register Update Interrupt Enable，寄存器更新中断使能。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	CNT_PRD_INT_EN Counter Period Interrupt Enable，XPWM 计数器达到 XPWM_PRD 的标记中断使能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XPWM 中断使能寄存器 (XPWM_INT_EN)
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
0	R/W	0x0	CNT_ZRO_INT_EN Counter Zero Interrupt Enable，XPWM 计数器达到零的标记中断使能。 • 0x0：未使能 • 0x1：使能

10.3.4.5. 0x010 XPWM_FIFO_FLUSH

默认值：0x00000000			XPWM FIFO 清空寄存器 (XPWM_FIFO_FLUSH)
位域	类型	默认值	描述
31:24	–	–	–
23:16	R	0x0	FIFO_DATA_LEN FIFO Data Length，FIFO 缓存数据大小，指示当前 FIFO 缓存的数据量，单位是 32–bit。
15:1	–	–	–
0	W1AC	0x0	XPWM_FIFO_FLUSH XPWM FIFO Flush，清除 FIFO，此位写 1 自动清除 FIFO 的数据，完成后此位自动清 0。

10.3.4.6. 0x014 XPWM_RESUME

默认值：0x00000000			XPWM 脉冲 RESUME 使能寄存器 （XPWM_RESUME)
位域	类型	默认值	描述
31:5	–	–	–
4	W1C	0x0	XPWM_PUL_STA_FLUSH XPWM PUL STA FLUSH，脉冲输出统计清零，此位写 1 脉冲输出统计个数置为 0，完成后此位自动清 0。
3:1	–	–	–
0	W1AC	0x0	PUL_RESUME

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			XPWM 脉冲 RESUME 使能寄存器 （XPWM_RESUME)
位域	类型	默认值	描述
			Pulse Resume，脉冲继续发送使能。写 1 使能后，产生一次的 UPDT 的有效信号，并且此位自动清 0。

10.3.4.7. 0x018 PUL_THR_RS

默认值：0x00000000			XPWM 脉冲重启使能寄存器 (PUL_THR_RS)
位域	类型	默认值	描述
31:1	–	0x0	–
0	W1AC	0x0	PUL_THR_RS Pulse Threshold Restart，脉冲重启发送使能。写 1 使能后，重新启动计数器，触发脉冲继续输出，完成后此位自动清 0。此位用于在脉冲输出达到脉冲阈值后，重启计数器的操作。

10.3.4.8. 0x020 XPWM_FIFO

默认值：0x00000000			XPWM FIFO 寄存器 (XPWM_FIFO)
位域	类型	默认值	描述
31:0	R/W	0x0	XPWM_FIFO XPWM FIFO Address Register，FIFO 地址寄存器，利用此地址写入 FIFO 数据。

10.3.4.9. 0x24 XPWM_PUL_STA

默认值：0x00000000			XPWM 脉冲统计寄存器 (XPWM_PUL_STA)
位域	类型	默认值	描述
31:0	R	0x0	XPWM_PUL_STA XPWM Pulse Statistics，脉冲输出统计，用于统计脉冲发出的数量。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.3.4.10. 0x28 XPWM_CNT_STA

默认值：0x00000000			XPWM Counter 计数数值 (XPWM_CNT_STA)
位域	类型	默认值	描述
31:0	R	0x0	XPWM_CNT_STA XPWM Counter Status Value，XPWM 计数器的计数值。

10.3.4.11. 0x50 XPWM_PRD

默认值：0x00000000			XPWM Counter 计数周期 (XPWM_PRD)
位域	类型	默认值	描述
31:0	R/W	0x0	XPWM_PRD XPWM Counter Period Value，XPWM 计数器的周期值。计数器计数从 0 计数到 XPWM_PRD – 1，完成一个周期。

10.3.4.12. 0x54 PUL_CNT

默认值：0x00000000			XPWM Pulse 输出设置值 (PUL_CNT)
位域	类型	默认值	描述
31:0	R/W	0x0	PUL_CNT Pulse Counter，脉冲输出设置值，此寄存器只有在脉冲输出模式有效，并且采用影子更新。

10.3.4.13. 0x58 PUL_THR

默认值：0xFFFFFFFF			XPWM 脉冲阈值寄存器 (PUL_THR)
位域	类型	默认值	描述
31:0	R/W	0xFFFFFFFF	PUL_THR Pulse Threshold，发送脉冲阈值，此域在 PUL_LIMIT_EN = 0x1 有效，即脉冲数量限制功能使能后有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.3.4.14. 0x60 XPWM_CMP

默认值：0x00000000			XPWM Counter 计数比较值（XPWM_CMP)
位域	类型	默认值	描述
31:0	R/W	0x0	XPWM_CMP XPWM Counter Compare Value，XPWM 计数器的比较值。

10.3.4.15. 0xFC XPWM_VERSION

默认值：0x00000101			XPWM 模块版本寄存器 (XPWM_VERSION)
位域	类型	默认值	描述
31:0	RO	0x00000101	Version V1.1（版本号)

10.4. Real Time Clock (RTC)

Real Time Clock (RTC) 模块用于日历时间保持：在离线情况下，可以提供本地日历和时间参考。 在断电场景下，通过备用电池供电，可以一直计数和保持时间。同时，RTC 还具有闹钟唤醒功能。

10.4.1. 特性说明

- 以秒为单位，最大可支持 100 年计时跨度
- 计时需外挂 32.768 KHz 无源晶振
- 计时精度可进行数字微调，微调步进为 ± 1 ppm (part per million)，最大微调范围为 ± 975 ppm
- 一路闹钟设置，软件可拓展多路，闹钟精确到秒
- 关机场景使用 VCOIN 供电，可外挂 3 V 纽扣电池或法拉电容
- 开机场景使用 VCC33_RTC (VCC33_IO) 供电
- 128 bits 寄存器用于系统数据备份，如掉电重点保护数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.4.2. 原理框图

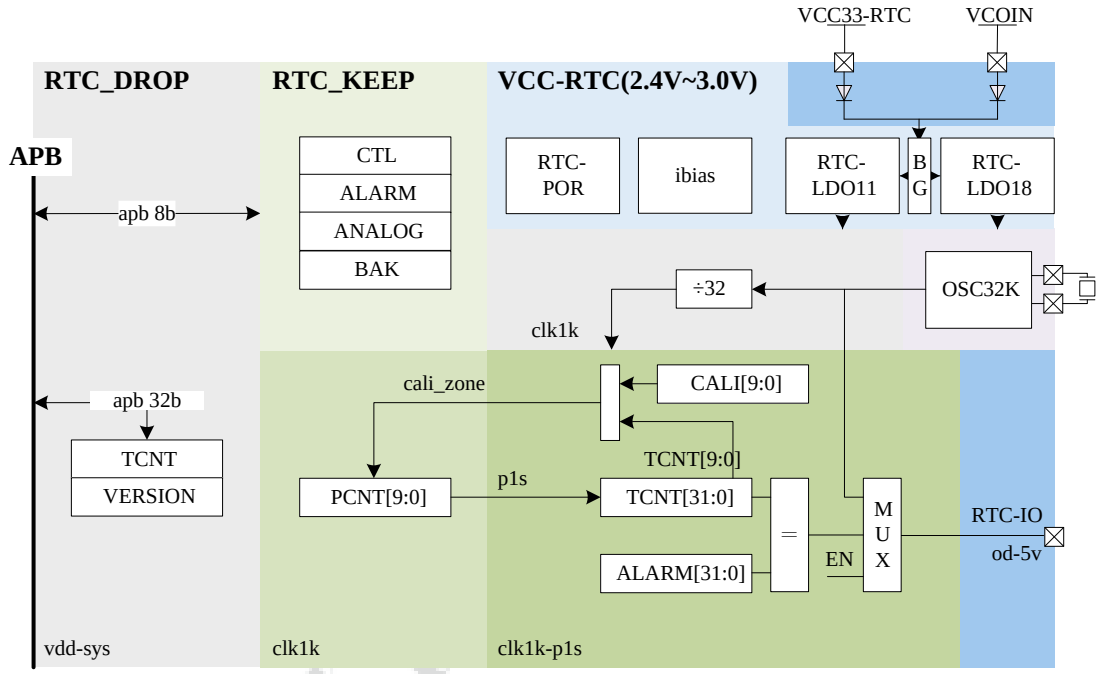


图 10–2 RTC 原理框图

10.4.3. 功能描述

RTC 模块可以实现下述功能：

- 时钟精度校准
- 闹钟设置
- 电源切换
- RTC_IO功能配置

关于 RTC 功能的详细配置说明，可查看 编程指南。

10.4.3.1. 精度校准

RTC 通过 PCNT 产生周期为一秒左右、高电平宽度为一个 clk1k 时钟周期的脉冲信号， 由该信号对 TCNT 进行时间计时。调整脉冲信号的周期，即可微调约为 1 ppm 精度。

如 图 10–3 : RTC 校准原理所示：

- 一行代表一个 PCNT 计时周期。
- 黄色为标准时间，每个计时周期为 1024 个 clk1k 周期。
- 红色为 cali_dir = 1，即为加快时间，每个计时周期为 1023 个 clk1k 时间。
- 绿色为 cali_dir = 0， 即为放慢时间，每个计时周期为 1025 个 clk1k 时间。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- TCNT：计时周期，共 1024 个，约为 1024 秒，即为一个校准循环周期。
- 可调最小单位为一个 clk1k 时间，约为一毫秒，即实现精度为 1 ppm 的调整。
- cali_value：可配范围为 0 ~ 1023，最大可实现 ±976 ppm 调整。

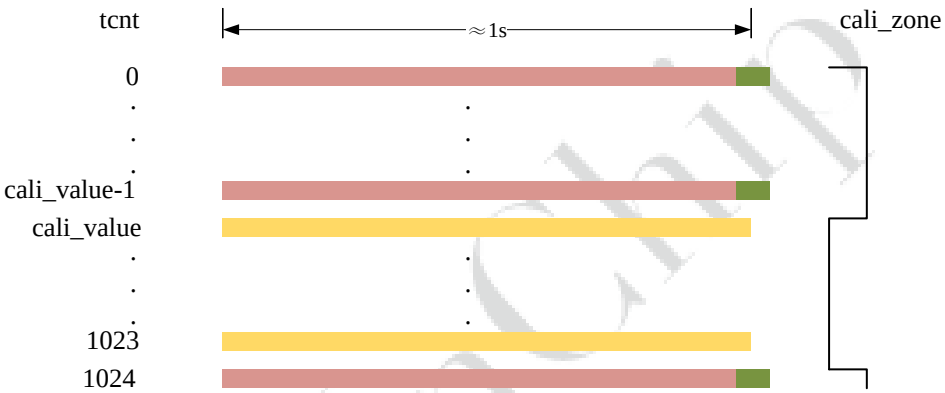


图 10–3 RTC 校准原理

图 10–4 : PCNT 校准时序 中可见 PCNT 值的加速和放慢示例，其中 p1s 固定在 PCNT = 1023 产生。

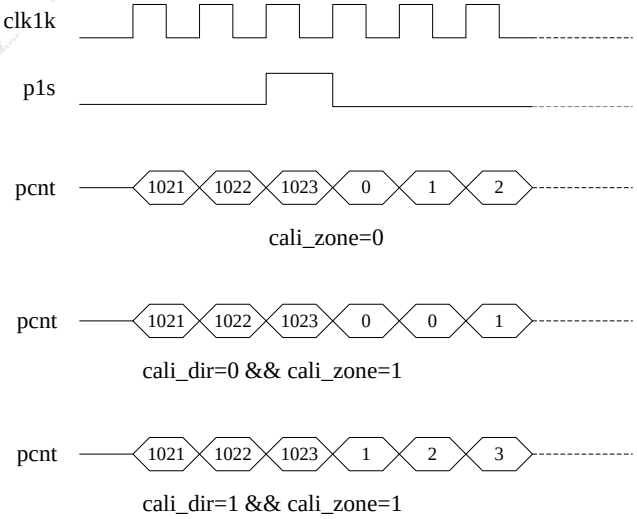


图 10–4 PCNT 校准时序

综上描述，校准电路以 1/1024 秒的基准进行，每个秒计数周期存在三种计时模式：

- 1023：计时加快
- 1024：正常计时
- 1025：计时放慢

每 1024 个秒计数周期为一个校准周期，校准后计数周期为：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

cali_per = 1/1024*(1024+cali_dir)*cali_val+1/1024*1024*(1024−cali_val) = 1024+cali_dir*cali_val/1024

即校准精度为 cali_per/1024−1 = (cali_dir*cali_val)/(1024*1024)。

10.4.3.2. 闹钟

RTC 闹钟模块每秒对当前时间和闹钟时间进行比较，当 RTC_TCNT_VAL = RTC_ALARM 时，对 ALARM_IRQ_STA 置位。所以，当中断状态位被清除后下一秒到来时，RTC_TCNT_VAL ≠ RTC_ALARM，即不会再触发中断。

RTC 闹钟软件清零机制：执行写 1 清零且会立即执行清零，无需按秒同步。

RTC 模块实时时间和闹钟时间以秒为单位计数，为了获取年月日时分秒时间，需要将寄存器的值通过软件换算成年月日时分秒时间。

硬件只支持一个闹钟设置，并且设置闹钟后仅当次有效。一旦产生了中断，上一次设置的闹钟会被自动取消。 如果存在多个闹钟，需要软件上保持并记录一个队列。 在软件初次设置闹钟时，软件需要将最靠近的闹钟值设置到寄存器，并在响应闹钟后，立即将最近的下一个闹钟值设置到寄存器。 如果需要每天固定时间产生闹钟，即需要软件进行每天重新设置。

10.4.3.3. 电源

为了保持关机下计数，在关机场景下，RTC 模块采用纽扣电池或法拉电容供电，从 VCOIN 引脚直接输入。 为了最大化纽扣电池使用寿命，在开机后，内部电源开关会自动切换到 VCC33_IO 进行供电，但注意 VCC33_IO 电源不会对 VCOIN 电源进行充电。

如图 10–2 : RTC 原理框图 所示，RTC 模块提供两路供电输入，关机电源输入 VCOIN 和开机电源输入 RTC， RTC 模块供电选择由内部硬件开关自动切换完成，切换的条件是另外一路供电比当前供电的电压更高。

10.4.3.4. RTC_IO

RTC_IO0 和 RTC_IO1 为 开漏 (OD) 引脚，支持 5 V 上拉电压。

RTC_IO0 和 RTC_IO1 可配合实现深度休眠唤醒：

- 休眠时，RTC_IO0 输出关闭，板级电路关闭外部供电。RTC_IO1 用于监控外部唤醒信号。
- 唤醒时，RTC_IO0 输出低电平，板级电路打开闭外部供电。RTC_IO1 用于监控外部休眠信号。

10.4.4. 编程指南

10.4.4.1. 初始化流程

为了获取更低的功耗，建议降低工作电压和减小晶振的驱动能力，可按照以下步骤进行初始化：

1. 解锁写操作。
2. 输出负载关闭，除去片内电阻功耗，LDO11 低功耗模式使能。
3. 设置 LDO18 输出为 1.2 V，电压降到最低电压。
4. 设置 LDO11 输出为 0.9 V，电压降到最低电压。
5. 锁定写操作

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

为了获取更精准的时间，可在初始化流程种增加时间计时校准；即将计算出来的校准值设置到 RTC_CALI 寄存器，注意每次设置后会导致设置后的 1 秒内会有 1 ms 以内的偏差。

10.4.4.2. 时间设置流程

1. 设置时间，RTC_TIME.TIME_SET 设置为对应时间值，注意以秒为单位。
2. 设置初始化标志，RTC_CTL.TCNT_INIT = 1。
3. 重新计时，RTC_CTL.TCNT_EN = 1。

此时硬件电路会自动将 TIME_SET 初始化到 TCNT，并开始计时。 完成初始后硬件自动将 TCNT_INIT 清零。

10.4.4.3. 闹钟设置流程

1. 关闭闹钟，RTC_CTL.ALARM_EN = 0。
2. 设置闹钟，RTC_ALARM.ALARM_SET 设置为对应闹钟值，注意以秒为单位。
3. 打开闹钟，RTC_CTL.ALARM_EN = 1。

10.4.5. 寄存器列表

表 10–7 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	RTC_CTL	RTC 控制	0x000 RTC_CTL
0x004	RTC_INIT	RTC 初始化	0x004 RTC_INIT
0x008	RTC_AON_IRQ_EN	RTC 不掉电中断使能	0x008 RTC_AON_IRQ_EN
0x00C	RTC_AON_IRQ_STA	RTC 不掉电中断状态	0x00C RTC_AON_IRQ_STA
0x010	RTC_IO1_CFG	RTC_IO1 配置	0x010 RTC_IO1_CFG
0x030~0x03C	RTC_ALARM	RTC 闹钟	0x030~0x03C RTC_ALARM
0x040	RTC_CALI0	RTC 校准 0	0x040 RTC_CALI0
0x044	RTC_CALI1	RTC 校准 1	0x044 RTC_CALI1
0x050	RTC_ANALOG0	RTC 模拟 0	0x050 RTC_ANALOG0
0x054	RTC_ANALOG1	RTC 模拟 1	0x054 RTC_ANALOG1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 10–7 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x058	RTC_ANALOG2	RTC 模拟 2	0x058 RTC_ANALOG2
0x05C	RTC_ANALOG3	RTC 模拟 3	0x05C RTC_ANALOG3
0x0FC	RTC_WR_KEY	RTC 写密钥	0x0FC RTC_WR_KEY
0x110~0x13F	WAKEUP_STATUS	唤醒状态	0x110 WAKEUP_ADDR[7:0]
0x800	RTC_TCNT_VAL	RTC 时间计数值	0x800 RTC_TCNT_VAL
0x804	RTC_32K_DET	RTC 32K 检测	0x804 RTC_32K_DET
0x808	RTC_IRQ_EN	RTC 中断使能	0x808 RTC_IRQ_EN
0x80C	RTC_IRQ_STA	RTC 中断状态	0x80C RTC_IRQ_STA
0x8FC	RTC_VER	RTC 版本	0x8FC RTC_VER

10.4.6. 寄存器描述

10.4.6.1. 0x000 RTC_CTL

默认值：0x00000000			RTC 控制 (RTC Control)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	RTC_IO1_CFG RTC_IO1 配置 • 0: 来自 GPIO 模块 • 1: 来自 RTC 模块
6	R/W	0x0	RTC_IO0_CFG RTC_IO0 配置 • 0: 来自 GPIO 模块 • 1: 来自 RTC 模块
5:4	R/W	0x0	RTC_IO0_SEL RTC IO0 输出选择

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTC 控制 (RTC Control)
位域	类型	默认值	描述
			• 0: 关闭输出（ 高阻 ） • 1: 输出低电平 • 2: 唤醒输出低电平，休眠下切换为高阻 • 3 唤醒切换为高阻，休眠下输出低电平 RTC_IO0 为开漏设计，方案设计 RTC_IO 上拉电阻。
3	–	–	–
2	R/W	0x0	ALARM_EN 闹钟使能 • 0: 关闭闹钟 • 1: 打开闹钟
1	R/W	0x0	RTC_TCLK_SEL RTC 计时时钟选择 • 0: XTAL32K • 1: OSC32K **注：** 建议在配置 RTC 寄存器前切换此时钟以避免出错。
0	R/W	0x0	TCNT_EN 时钟计数使能 • 0: 时钟暂停计数 • 1: 时钟开始计数 **注：** 每次 TCNT_EN 从 0 到 1，将检查 TCNT_INIT 的值，如果为 1，则将 RTC_TIME 的值初始化到 TCNT。

10.4.6.2. 0x004 RTC_INIT

默认值：0x00000000			RTC 初始化 (RTC Initial)
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	TCNT_INIT 时钟计数初始化

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTC 初始化 (RTC Initial)
位域	类型	默认值	描述
			• 0: 不做初始化 • 1: 进行初始化

10.4.6.3. 0x008 RTC_AON_IRQ_EN

默认值：0x00000000			RTC 不掉电中断使能 (RTC Always On Interrupt Enable)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	RTC_IO1_RISE_IRQ_EN RTC_IO1 检测到上升沿中断使能
6	R/W	0x0	RTC_IO1_FALL_IRQ_EN RTC_IO1 检测到下降沿中断使能
5:1	–	–	–
0	R/W	0x0	ALARM_IRQ_EN 闹钟中断使能

10.4.6.4. 0x00C RTC_AON_IRQ_STA

默认值：0x00000000			RTC 不掉电中断状态 (RTC Always On Interrupt Status)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W1C	0x0	RTC_IO1_RISE_IRQ_STA RTC_IO1 检测到上升沿中断状态
6	R/W1C	0x0	RTC_IO1_FALL_IRQ_STA RTC_IO1 检测到下降沿中断状态
5:2	–	–	–
1	R/W1C	0x0	RTC_IO0_STA RTC_IO0 输出状态 • 0: 输出关闭 • 1: 输出使能 RTC_IO 为开漏输出设计，需要连接上拉电阻到电源，该位为 1 时输出使能，即 RTC_IO 为低电平。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTC 不掉电中断状态 (RTC Always On Interrupt Status)
位域	类型	默认值	描述
0	R/W1C	0x0	ALARM_IRQ_STA 闹钟中断状态

10.4.6.5. 0x010 RTC_IO1_CFG

默认值：0x00000000			RTC_IO1 配置 (RTC_IO1 Configuration)
位域	类型	默认值	描述
31:	–	–	–
3:2	R/W	0x0	RTC_IO1_TRIG_SEL RTC_IO1 触发模式选择 • 0: RTC_IO1 检测到低电平 • 1: RTC_IO1 检测到高电平 • 2: RTC_IO1 检测到下降沿 • 3: RTC_IO1 检测到上升沿
1	–	–	–
0	R/W	0x0	RTC_IO1_TRG_EN RTC_IO1 触发使能 • 0: 关闭 • 1: 使能

10.4.6.6. 0x014 RTC_SLEEP_CFG

默认值：0x00000000			RTC 休眠配置 (RTC_Sleep Configuration)
位域	类型	默认值	描述
31:5	–	–	–
4	WO	0x0	SLEEP_START 休眠启动 • 0: 无动作 • 1: 启动休眠
3:0	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.4.6.7. 0x020~0x02C RTC_TIME

默认值：0x00000000			RTC 时间 (RTC Time)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	TIME_SET 时间设置值 0x020~0x02C 四个低 8 位拼接为 32 位时间设置，低地址表示低位。

10.4.6.8. 0x030~0x03C RTC_ALARM

默认值：0x00000000			RTC 闹钟 (RTC Alarm)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	ALARM_SET 闹钟设置值 0x030~0x03C 四个低 8 位拼接为 32 位闹钟设置，低地址表示低位。

10.4.6.9. 0x040 RTC_CALI0

默认值：0x00000000			RTC 校准 0 (RTC Calibration0)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	CALI_VAL[7:0] 校准值 校准时间为 CALI_VAL × 1 ppm

10.4.6.10. 0x044 RTC_CALI1

默认值：0x00000000			RTC 校准 1 (RTC Calibration1)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	CALI_DIR 校准方向 • 0: 减慢 • 1: 加快

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTC 校准 1 (RTC Calibration1)
位域	类型	默认值	描述
6:2	–	–	–
1:0	R/W	0x0	CALI_VAL[9:8] 校准值 校准时间为 CALI_VAL × 1 ppm

10.4.6.11. 0x050 RTC_ANALOG0

默认值：0x00000003			RTC 模拟 0 (RTC Analog0)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	RC1M_ISEL RC1M 参考电流选择 • 0: IBIAS • 1: BG
6	–	–	–
5	R/W	0x0	LDO18_VREF_SW 1.8V LDO 参考电压切换
4	R/W	0x0	LDO18_BYPASS 1.8V LDO 旁路 • 0: 关闭 • 1: 打开，即 XTAL 32K 工作在 VCC_RTC 域
3:1	R/W	0x1	LDO18_VOL 1.8 V LDO 输出电压设置 • 0: 1.9 V • 1: 1.8 V • 2: 1.7 V • 3: 1.6 V • 4: 1.5 V • 5: 1.4 V • 6: 1.3 V • 7: 1.2 V
0	R/W	0x1	LDO18_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000003			RTC 模拟 0 (RTC Analog0)
位域	类型	默认值	描述
			1.8 V LDO 使能 • 0: 关闭 • 1: 打开

10.4.6.12. 0x054 RTC_ANALOG1

默认值：0x00000011			RTC 模拟 1 (RTC Analog1)
位域	类型	默认值	描述
31:7	–	–	–
6:5	R/W	0x0	PD_CUR_SEL 1.1V LDO 输出负载电流 • 0: 0.25 uA • 1: 0.50 uA • 2: 0.75 uA • 3: 1.00 uA
4	R/W	0x1	PD_CUR_EN 1.1V LDO 输出负载使能 • 0: 关闭 • 1: 打开
3:1	R/W	0x0	LDO11_VOL 1.1V LDO 输出电压设置 • 0: 1.10 V • 1: 1.05 V • 2: 1.00 V • 3: 0.95 V • 4: 0.90 V • 5: 0.85 V • 6: 0.80 V • 7: 预留
0	R/W	0x1	LDO11_LPEN 1.1V LDO 低功耗模式使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000011			RTC 模拟 1 (RTC Analog1)
位域	类型	默认值	描述
			• 0: 关闭 • 1: 打开

10.4.6.13. 0x058 RTC_ANALOG2

默认值：0x00000008			RTC 模拟 2 (RTC Analog2)
位域	类型	默认值	描述
31:7	–	–	–
6:5	R/W	0x0	ATB_SEL 模拟测试选择 • 0: vref • 1: vosc • 2: ibp_ibias (≈20 nA) • 3: ibp_vdet (≈15.6 nA)
4	R/W	0x0	ATB_EN 模拟测试使能 • 0: 关闭 • 1: 打开
3	R/W	0x1	XTAL32K_STRENGTH_UP XTAL 32K 增强 • 0: 关闭 • 1: 打开
2:0	R/W	0x0	XTAL32K_DRVXTAL 32K 驱动能力 值越大驱动能力越强

10.4.6.14. 0x05C RTC_ANALOG3

默认值：0x00000001			RTC 模拟 3 (RTC Analog3)
位域	类型	默认值	描述
31:8	–	–	–
7:4	R/W	0x0	RSV 预留
3	R/W	0x0	PSRAM_PAD_HOLD

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			RTC 模拟 3 (RTC Analog3)
位域	类型	默认值	描述
			PSRAM PAD HOLD • 0: 正常输出 • 1: 保持不变
2	–	–	–
1	R/W	0x0	LDO12_XTAL32K_SW LDO12 到 XTAL32K 开关 • 0: 关闭 • 1: 打开
0	R/W	0x0	XTAL32K_ENXTAL 32K 使能 • 0: 关闭 • 1: 打开

10.4.6.15. 0x0FC RTC_WR_KEY

默认值：0x00000000			RTC 写密钥 (RTC Write Key)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	WR_KEY 写操作密钥 0xAC: 允许写 其它：不允许写， **注：** 写 RTC_KEEP 寄存器（0x000 ~ 0x7FC，该寄存器除外），写入 0xAC 后该寄存器值为0x1，指示 RTC_KEEP 寄存器写允许；读该寄存器无影响。

10.4.6.16. 0x110 WAKEUP_ADDR[7:0]

默认值：0x00000000			唤醒地址(Wake Up Address)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	BROM 唤醒后跳转的地址，ADDR[7:0]

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

10.4.6.17. 0x114 WAKEUP_ADDR[15:8]

默认值：0x00000000			唤醒地址 (Wake Up Address)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	BROM 唤醒后跳转的地址，ADDR[15:8]

10.4.6.18. 0x118 WAKEUP_ADDR[23:16]

默认值：0x00000000			唤醒地址 (Wake Up Address)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	BROM 唤醒后跳转的地址，ADDR[23:16]

10.4.6.19. 0x11C WAKEUP_ADDR[31:24]

默认值：0x00000000			唤醒地址 (Wake Up Address)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	BROM 唤醒后跳转的地址，ADDR[31:24]

10.4.6.20. 0x120 ~ 0x12C SYS_BAK

默认值：0x00000000			系统备份 (SYS_BAK)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	SYS_BAK

10.4.6.21. 0x130 WAKEUP_STATUS

默认值：0x00000000			唤醒状态 (WAKE UP STATUS)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	RESUME STATUS 休眠状态 • 0：休眠中 • 1：已退出休眠 进入休眠前设置为 0，BROM 跳转唤醒程序前设置为 1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			唤醒状态 (WAKE UP STATUS)
位域	类型	默认值	描述
5:6	–	–	–
4	R/W	0x0	PSRAM/DRAM STATUS PSRAM/DRAM 状态 • 0：PSRAM/DRAM 可用 • 1：PSRAM/DRAM 不可用 PSRAM/DRAM 掉电前设置为 1，唤醒过程 PBP 完成初始化后设置为 0
3:1	–	–	–
0	R/W	0x0	SLEEP MODE 休眠模式 • 0：深度休眠 • 1：普通休眠

10.4.6.22. 0x134 BOOT_INFO

默认值：0x00000000			启动信息 (Boot info)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	BOOT_INFO 启动介质记录寄存器，该信息由 BROM 启动时设置。 唤醒时由 BROM 读取，BROM 启动后不可改变其内容。

10.4.6.23. 0x800 RTC_TCNT_VAL

默认值：0x00000000			RTC 时间计数值 (RTC Time Counter Value)
位域	类型	默认值	描述
31:0	RO	0x0	TCNT 时间计数值，以秒为单位计数，时间跨度 136 年。

10.4.6.24. 0x804 RTC_32K_DET

注：

注意该寄存器掉电后值不保存

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x03000000			RTC 32K 检测 (RTC 32K Detect)
位域	类型	默认值	描述
31:26	–	–	–
25:16	R/W	0x300	DET_LEVEL 检测水位 使用 PCLK 进行计数，每个 32K 周期进行复位，当计数值大于该字段表示 32K 时钟异常
15:1	–	–	–
0	R/W	0	DET_EN 检测使能 • 0: 关闭 • 1: 打开

10.4.6.25. 0x808 RTC_IRQ_EN

注：

注意该寄存器掉电后值不保存

默认值：0x00000000			RTC 中断使能 (RTC Interrupt Request Enable)
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x0	32K_ERR_IRQ_EN 32K 时钟异常中断使能
1:0	–	–	–

10.4.6.26. 0x80C RTC_IRQ_STA

注：

注意该寄存器掉电后值不保存

默认值：0x00000000			RTC 中断状态 (RTC Interrupt Request Status)
位域	类型	默认值	描述
31:3	–	–	–
2	R/W1C	0x0	32K_ERR_IRQ_STA 32K 时钟异常中断状态

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTC 中断状态 (RTC Interrupt Request Status)
位域	类型	默认值	描述
1:0	–	–	–

10.4.6.27. 0x8FC RTC_VER

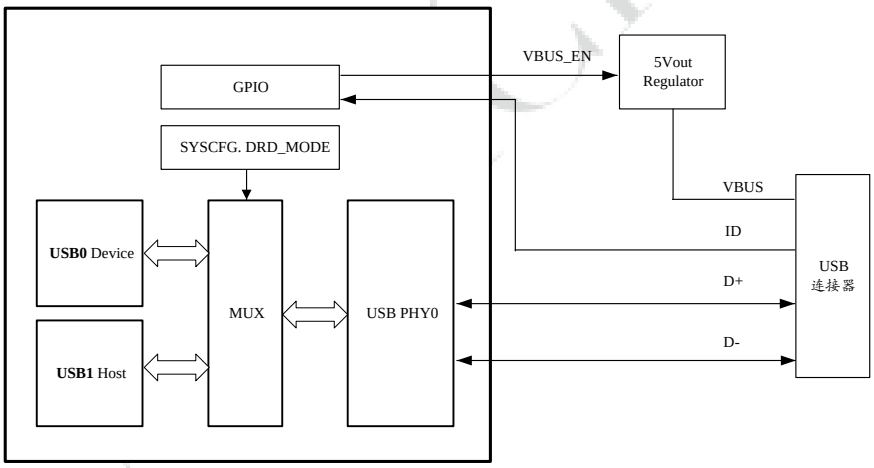
默认值：0x00000102			RTC 版本 (RTC Version)
位域	类型	默认值	描述
31:0	RO	0x00000102	VERSION 实时时钟版本，V1.2

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11. 接口

11.1. USB Dual-Role Device (USBDRD)

11.1.1. USB Dual Role 实现方式



USB Dual Role，即 Devcie 和 Host 的角色切换，具体角色说明如下：

- USB0 为 Device Only 控制 IP，USB1 为 Host Only 控制 IP。
- USB0 和 USB1 共用 USB PHY0。

  USB0 和 USB1 可以实现 USB Dual Role 的功能，即进行 Devcie 和 Host 的角色切换，默认为 Device 角色。

Devcie 和 Host 的角色切换可以通过 GPIO 检测 USB 线缆的 ID 信号电平方式来实现：

- 如 GPIO 检测 ID 信号为高电平，USB Dual Role 则确定为 USB Device。
- 如 GPIO 检测 ID 信号为低电平，USB Dual Role 则确定为 USB Host。此时可以通过另一 GPIO 输出信号使能外部的 5 V VBUS 电源输出，供电给连接的设备。

11.1.2. USB Device (USBDEV)

USB Device 模块为 USB Device 控制器，通过 UTMI 接口连接内部 USB PHY，实现 USB Device Only 的功能，符合 Universal Serial Bus Specification Rev 2.0 协议。

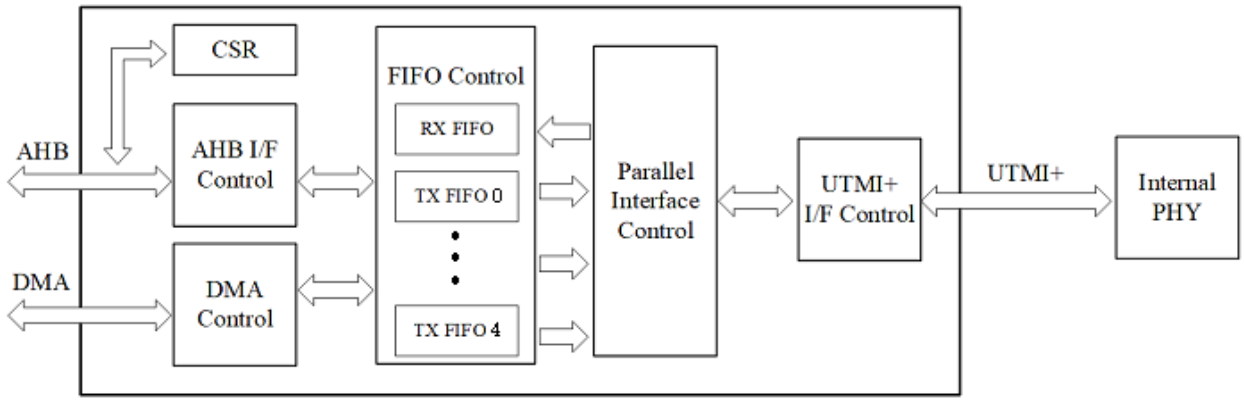
11.1.2.1. 特性说明

- 支持 UTMI+ 接口
- 支持 480 Mbps HS/ 12 Mbps FS 两种传输速率配置

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 1x 双向 Control EP0
- 4x 双向 EP，用于 Bulk、Interrupt 或 Isochronous 传输类型
- 1x Shared FIFO，用于所有的 OUT EP
- 1x TXFIFO0，用于 Control IN EP0
- 4x Dedicated FIFO，用于传输的 IN EP
- 4K byte FIFO 深度，支持动态调整
- 支持内部 DMA

11.1.2.2. 原理框图



USB Device 模块结构框图

11.1.2.3. 功能描述

11.1.2.3.1. PHY PLL 配置

模块复位松开后需配置 PLL 启动时钟，配置流程如下：

1. 配置 USB_PLL_INT_CFG 寄存器的 PLL 使能位。
2. 查询 PLL_COM 寄存器获取 PLL 锁定状态，等待 PLL 锁定。
3. PLL 锁定后，等待 1 ms，时钟启动完成。

11.1.2.3.2. PHY 接口选择

USB Device 模块支持 UTMI 接口，UTMI 接口对应的采用内部 PHY0。UTMI 接口的相关配置采用默认值即可，无需配置。

11.1.2.3.3. FS/ HS 设备选择

USB Device 模块支持作为 FS 或 HS 设备，通过寄存器 USB_DEV_SPD_SET 进行配置，默认值为 HS 设备。

需在初始化完成后才能配置设备选项，配置后控制器会自动通过 PHY 配置相应的端接电阻。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.2.3.4. 枚举地址设置

在 USB 的枚举过程，USB Host 会通过 Set Address 命令对 USB Device 的地址进行枚举，枚举地址需写入 USB_DEV_ADDR 。

11.1.2.3.5. 中断

USB Device 模块支持中断：

- 对应的中断会有中断屏蔽控制，默认屏蔽所有中断。
  - 在 Interrupt Level 0 的 InEP 和 OutEP 中断，分别为所有 IN 和 OUT 端点的总中断状态。

    此位不能写 1 清除，如需清除此位，必须先清除所有端点产生的中断态。
  - Interrupt Level 1 是 InEP 和 OutEP 的下一层次逻辑，分别是InEP0/ InEP1/ …/ InEP4 和 OutEP0/ OutEP1/ …/ OutEP4， 表示各个端点的总中断态。默认屏蔽所有端点的中断态，通过屏蔽寄存器来使能某个端点的总中断态。

    此层的中断不能写 1 清 0，如需清除此层的中断，必须先清除下一层次的所有中断态。
  - Interrupt Level 2 是 IN/ OUT 端点的具体中断态，InEP 在此层次的中断屏蔽控制，共用一套屏蔽控制逻辑，由 INEP_INT_MSK 决定，默认屏蔽所有中断态。OutEP 在此层次的中断屏蔽控制，共用一套屏蔽控制逻辑，由 OUTEP_INT_MSK 决定，默认屏蔽所有中断态。
- 根据不同应用场景，选择是否使能中断信号。
- IN/ OUT 端点的中断信号存在层次结构的逻辑关系，具体可查看输入输出端点的终端结构图。

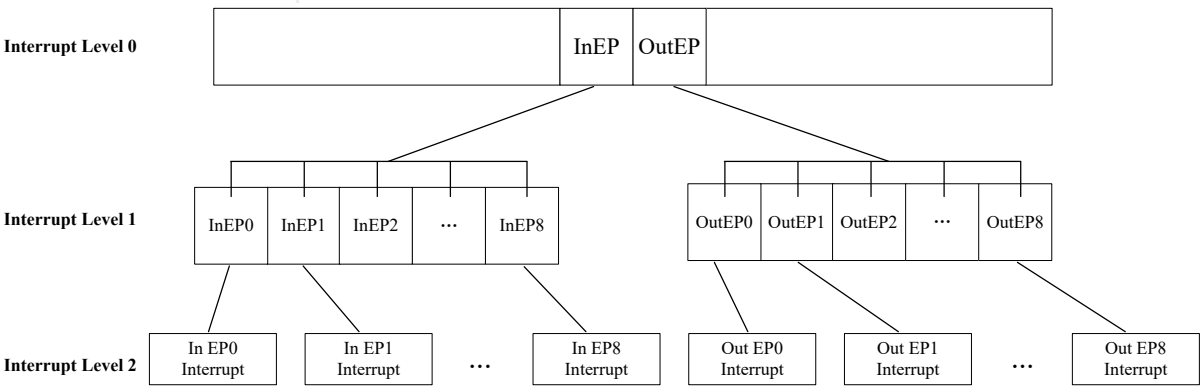


图 11–1 输入输出端点的中断结构层次

11.1.2.3.6. DMA 控制

USB Device 控制器可以通过 EN_DMA，配置 FIFO 的读取方式：

- EN_DMA = 0，默认值，通过 AHB 总线读写 FIFO 数据，需要软件介入控制读写过程。
- EN_DMA = 1，使能 DMA，通过 DMA 读写 FIFO 数据，无需软件介入读写过程。
  - 采用使能 DMA 的方式，需注意 FIFO 的末端地址的保留，具体参见数据 FIFO 的说明。
  - 采用 DMA 读写 FIFO 数据，只需将接收/发送数据的 Buffer 地址，写入端点相应的 DMA 地址，DMA 会根据接收/ 发送数据的长度，读取 RXFIFO 的数据或者往 TXFIFO 里写入数据。

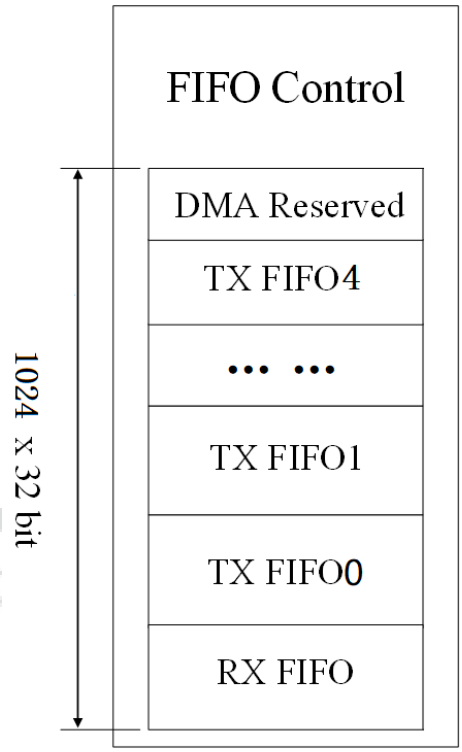
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.2.3.7. 数据 FIFO

USB Device 的数据 FIFO 总深度为 1024 x 32 bits。图 11–2 : 数据 FIFO 组成如下：

- DMA Reserved：USB Device 采用内部 DMA 读取 FIFO 数据时需要保留，即 FIFO 末端的 32 x 32 bits 的空间为 DMA 所用，不能作为其它功能的 FIFO 所用。如未采用内部 DMA，则无需保留，可用于其它功能。
- RXFIFO：FIFO 起始位 ，为所有 OUT EP 的共用 FIFO。

通过 FIFO 对应的 FIFO 深度寄存器配置各个 FIFO 的大小，如果不需要，可配置为 0 深度。



数据 FIFO 组成

图 11–2 数据 FIFO 组成

11.1.2.3.8. 接收控制

注：

所有的 OUT 端点共用 RXFIFO。所有 OUT 端点的接收方式都相同，RXFIFO 的读取基地址为 BASE_USB0 + 0x1000。接收的流程如下：

注：

如果 USB Device 模块设置为 DMA 模式，忽略以下操作，DMA 自动完成读数据操作。

1. 中断 RxFLvl 产生，指示 RXFIFO 接收了至少一个数据包。此中断状态位为只读。
2. 读取 RXFIFO_STS_POP 寄存器，将接收到的数据 POP 到端点相应的 FIFO 的起始地址，即 BASE_USB0 + 0x1000。

   其它非接收数据操作时，不允许对此寄存器进行读操作，避免造成接收数据错误。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

3. 通过读取 RXFIFO_STS_POP 寄存器可知接收数据的状态、接收到数据的 byte 数量、端点号、数据 PID 类型等信息。

   如果接收数据的状态是接收到 OUT 数据包或 SETUP 数据包，可以读取相应端点的 FIFO 起始地址，每次读出 4 byte 数据，根据获取的 byte 总数决定读取的次数，每次读 FIFO 的起始地址即可。

11.1.2.3.9. 发送控制

注：

如果 USB Device 模块设置为 DMA 模式，忽略以下操作，DMA 自动完成写数据操作。

注：

n = 1~4

控制类型端点的发送流程，即 IN EP0 的发送数据流程如下：

Bulk 类型端点的发送流程如下：

1. 初始化时，需对此端点的 RX_INTOKEN_EMPTY_INT 中断使能，即对应的端点收到 IN Token 后则产生中断。
2. 当 ITTXFE 中断到来，对端点相应的 FIFO 的起始地址进行写数据，写的次数取决于需要发送的数据长度。每个写操作可将 4 byte 数据写入 FIFO，每次只需对 FIFO 的起始地址 BASE_USB0 + 0x1000 * (n+1) 写即可。
3. 完成数据的写入后，对 RX_INTOKEN_EMPTY_INT 中断写 1 清除中断态，完成一次写数据。

11.1.2.3.10. 端点控制

通过寄存器 IN_EPn_CFG 以及 OUT_EPn_CFG 可对 IN/ OUT 端点进行以下的操作：

- 使能端点 EP。
- 设置 EP 的类型：Bulk/ Interrupt/ Iso。
- 在当前配置下激活端点 EP。
- 设置最大数据包大小。
- 选择 TXFIFO 的编号，针对 EP。
- 设置 Data0/ Data1 PID。
- 设置 NACK。
- 设置 STALL。
- 设置接收或发送 Transaction 时所对应的奇/偶帧。

11.1.2.4. 寄存器列表

表 11-1 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	AHB_BASIC	AHB 基本配置寄存器	0x000 AHB_BASIC

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–1 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x004	USB_DEV_INIT	USB Device 初始化寄存器	0x004 USB_DEV_INIT
0x008	USB_PHY_IF	USB PHY 接口寄存器	0x008 USB_PHY_IF
0x00C	USB_ULPI_PHY	USB ULPI PHY 寄存器	0x00C USB_ULPI_PHY
0x010	USB_INT_STS	USB 中断状态寄存器	0x010 USB_INT_STS
0x014	USB_INT_MSK	USB 中断屏蔽寄存器	0x014 USB_INT_MSK
0x018	RXFIFO_SIZ	RXFIFO SIZE 寄存器	0x018 RXFIFO_SIZ
0x01C	RXFIFO_STS	RXFIFO 状态寄存器	0x01C RXFIFO_STS
0x020	IETXFIFO_SIZ	INEP0 的 TXFIFO Size 寄存器	0x020 IETXFIFO_SIZ
0x024	THR_CTL	设备阈值控制器	0x024 THR_CTL
0x030	RXFIFO_STS_POP	RXFIFO 状态寄存器	0x030 RXFIFO_STS_POP
0x040	PHY_CLK_CTL	PHY 时钟控制寄存器	0x040 PHY_CLK_CTL
0x060+(n–1)*0x4 (n=1~4)	TXFIFOn_SIZ	TXFIFOn SIZE 寄存器	0x060+(n–1)*0x4 (n=1~4) TXFIFOn_SIZ
0x200	USB_DEV_CONF	USB Device 配置寄存器	0x200 USB_DEV_CONF
0x204	USB_DEV_FUNC	USB Device 功能寄存器	0x204 USB_DEV_FUNC
0x208	USB_LINE_STS	USB Line 状态寄存器	0x208 USB_LINE_STS
0x20C	INEP_INT_MSK	输入端点中断屏蔽寄存器	0x20C INEP_INT_MSK
0x210	OUTEP_INT_MSK	输出端点中断屏蔽寄存器	0x210 OUTEP_INT_MSK
0x214	USB_EP_INT	USB 端点中断寄存器	0x214 USB_EP_INT
0x218	USB_EP_INT_MSK	USB 端点中断屏蔽寄存器	0x218 USB_EP_INT_MSK
0x220	IN_EP0_CFG	输入 EP0 配置寄存器	0x220 IN_EP0_CFG
0x224+(n–1)*0x4 (n=1~4)	IN_EPn_CFG	IN EPn 配置寄存器	0x224+(n–1)*0x4 (n=1~4) IN_EPn_CFG
0x260	OUT_EP0_INT	OUT EP0 配置寄存器	0x260 OUT_EP0_INT
0x264+(n–1)*0x4 (n=1~4)	OUT_EPn_CFG	OUT EPn 配置寄存器	0x264+(n–1)*0x4 (n=1~4) OUT_EPn_CFG
0x2A0+n*0x4 (n=0~4)	IN_EPn_INT	IN EPn 中断状态寄存器	0x2A0+n*0x4 (n=0~4) IN_EPn_INT
0x2E0+n*0x4 (n=0~4)	OUT_EPn_INT	OUT EPn 中断状态寄存器	0x2E0+n*0x4(n=0~4) OUT_EPn_INT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–1 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x320	IN_EP0_TSF_SIZ	IN EP0 传输 Size 寄存器	0x320 IN_EP0_TSF_SIZ
0x324+(n–1)*0x4 (n=1~4)	IN_EPn_TSF_SIZ	IN EPn 传输 Size 寄存器	0x324+(n–1)*0x4 (n=1~4) IN_EPn_TSF_SIZ
0x360	OUT_EP0_TSF_SIZ	OUT EP0 传输 Size 寄存器	0x360 OUT_EP0_TSF_SIZ
0x364+(n–1)*0x4 (n=1~4)	OUT_EPn_TSF_SIZ	OUT EPn 传输 Size 寄存器	0x364+(n–1)*0x4 (n=1~4) OUT_EPn_TSF_SIZ
0x3A0+n*0x4 (n=0~4)	IN_EPn_DMA	IN EPn DMA 地址配置寄存器	0x3A0+n*0x4 (n=0~4) IN_EPn_DMA
0x3E0+n*0x4 (n=0~4)	OUT_EPn_DMA	OUT EPn DMA 地址配置寄存器	0x3E0+n*0x4 (n=0~4) OUT_EPn_DMA
0x420+n*0x4 (n=0~4)	IN_EPn_TXFIFO_STA	IN EPn TXFIFO 状态寄存器	0x420+n*0x4 (n=0~4) IN_EPn_TXFIFO_STA
0xFFC	USB_DEV_VERSION	USB Device 版本寄存器	0xFFC USB_DEV_VERSION

11.1.2.5. 寄存器描述

11.1.2.5.1. 0x000 AHB_BASIC

默认值：0x00000004			AHB 基本配置寄存器 (AHB Basic Configure)
位域	**类型**	**默认值**	**描述**
31:9	–	–	–
8	R/W	0x0	保持默认值，不要改动
7	R/W	0x0	保持默认值，不要改动
6	R/W	0x0	保持默认值，不要改动
5	R/W	0x0	ASSB AHB Support Single Burst，AHB 支持 Single Burst。 • 0x0：不支持，数据传输采用 INCR Burst 传输。 • 0x1：支持，数据传输采用 Single Burst 传输。
4	–	–	–
3	R/W	0x0	保持默认值，不要改动

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000004			AHB 基本配置寄存器 (AHB Basic Configure)
位域	类型	默认值	描述
2	R	0x1	AHB Master Idle 指示 AHB Master State Machine 处于 idle 状态。
1	R	0x0	DMA Request Signal 用于 debug。
0	–	–	–

11.1.2.5.2. 0x004 USB_DEV_INIT

默认值：0x00000000			USB Device 初始化寄存器 (USB Device Initial)
位域	类型	默认值	描述
31:16	–	–	–
15:12	R/W	0x0	DMA_BL DMA Burst Length，用于设置 DMA 的 Burst 长度。 • 0x0：Single • 0x1：INCR • 0x3：INCR4 • 0x5：INCR8 • 0x7：INCR16 • Others: Reserved
11	R/W	0x0	EN_DMA Enable DMA，DMA 使能 • 0x0：工作在 Slave Mode，通过 AHB 总线传输数据。 • 0x1：工作在 DMA Mode。
9	R/W	0x0	GIE Global Interrupt Enable，全局中断使能位，使能 USB IP 的中断。 • 0x0：未使能 • 0x1：使能全局中断
8	R/WAC	0x0	C_IN_TKN_Q Clear IN Token Queue，清除 IN Token 的队列，写 1 清除队列，完成自动清 0。
7:3	R/W	0x0	C_TX_NUM

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			USB Device 初始化寄存器 (USB Device Initial)
位域	类型	默认值	描述
			Clear TXFIFO Number，可以对 FIFO 进行清除。在 TxFFlsh bit 没有清 0 之前，此域不能及进行更改。 • 0x0：TXFIFO flush • 0x1：TXFIFO 1 flush • 0x2：TXFIFO 2 flush • 0x3：TXFIFO 3 flush • 0x4：TXFIFO 4 flush • 0x10：Flush all TXFIFO • Others：无效
2	R/WAC	0x0	C_TXFIFO Clear TXFIFO，此位写 1 进行 TXFIFO 清除（进行此操作前需确保 USB 没有进行数据传输），完成 TXFIFO 清除后自清 0。
1	R/WAC	0x0	C_RXFIFO Clear RxFIFO，此位写 1 进行 RxFIFO 清除（进行此操作前需确保 USB 没有进行数据传输），完成 RxFIFO 清除后自清 0。
0	R/WAC	0x0	Soft_RSTSoft Reset USB Device 软复位，此位写 1 进行软复位，复位完成自清 0。

11.1.2.5.3. 0x008 USB_PHY_IF

默认值：0x00001400			USB PHY 接口寄存器 (USB PHY Interface)
位域	类型	默认值	描述
31:20	–	–	–
19	R/W	0x0	ULPI_CLK_SUS ULPI Clock Suspend，决定 Suspend 状态下内部时钟的供电。采用内部 PHY，无需配置，保持默认值即可。 • 0x0：在 Suspend 状态 PHY 停止向内部时钟模块供电 • 0x1：PHY 不会停止向内部时钟模块供电
18	R/W	0x0	ULPI_AUTO_RES ULPI Auto Resume，配置 ULPI PHY 的寄存器的 AutoResume 功能。采用内部 PHY，无需配置，保持默认值即可。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00001400			USB PHY 接口寄存器 (USB PHY Interface)
位域	类型	默认值	描述
			• 0x0：PHY 不采用 AutoResume 功能 • 0x1：PHY 采用 AutoResume 功能
17:16	–	–	–
15	R/W	0x0	PHY_LP_CLK_SET PHY Low-Power Clock Set，选择 480 MHz 或 48 MHz 的 PHY 模式，在 FS 和 LS 模式下，PHY 可以工作在 48 MHz，达到节省功耗的效果。采用内部 PHY，这里无需配置，保持默认值即可。 • 0x0：480 MHz 的内部 PLL 时钟 • 0x1：48 MHz 的外部时钟
14	–	–	–
13:10	R/W	0x5	TA_TIME USB Turnaround Time，配置 USB Turnaround Time。 以 PHY 时钟数为单位。
9:8	–	–	–
7	R/W	0x0	SEL_ULPI _DDR Select ULPI Interface Double Data Rate，选择 ULPI IF 的数据为双沿触发。采用内部 PHY，无需配置，保持默认值即可。 • 0x0：单沿触发，8-bit 数据总线 • 0x1：双沿触发，4-bit 数据总线
4	R/W	0x0	SEL_PHY_IF Select PHY Interface，选择 PHY 的接口类型。采用内部 PHY，无需配置，保持默认值即可。 • 0x0：UTMI+ Interface • 0x1：ULPI Interface
3	R/W	0x0	PHY_IF_WIDTH，PHY Interface Width，UTMI + PHY 选择 8-bit 或 16-bit 接口，ULPI 必须选择 8-bit 接口，采用内部 PHY，无需配置，保持默认值即可。 • 0x0：8 bits • 0x1：16 bits
2:0	R/W	0x0	TIMEOUT_CAL Timeout Calibration，USB Timeout 校准

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.2.5.4. 0x00C USB_ULPI_PHY

默认值：0x00000000			USB ULPI PHY 寄存器 (USB ULPI PHY)
位域	类型	默认值	描述
31:0	R/W	0x0	采用内部 PHY，无需配置，保持默认值即可。

11.1.2.5.5. 0x010 USB_INT_STS

默认值：0x10000020			USB 中断状态寄存器 (USB Interrupt Status)
位域	类型	默认值	描述
31	R/W1C	0x0	WAKEUP_INT Wake up Interrupt，唤醒产生中断，在 Suspend 状态下，收到 Host 发出的 Resume 信号后进行唤醒。 • 0x0：无唤醒中断 • 0x1：发生唤醒中断
30:23	–	–	–
22	R/W1C	0x0	DATA_FET_STOP_INT Data Fetch Stop Interrupt，此中断表示在 DMA 模式下，IN EP 取数据出现停止，原因是 TXFIFO 或请求队列的空间不够。
21	R/W1C	0x0	INCOMP_ISO_OUT_INT Incomplete Isochronous OUT Transfer Interrupt，此位中断用于指示至少一个 Isochronous OUT EP 当前帧里的 Transfer 不完整。
20	R/W1C	0x0	INCOMP_ISO_IN_INT Incomplete Isochronous IN Transfer Interrupt，此位中断用于指示至少一个 Isochronous IN EP 当前帧里的 Transfer 不完整。
19	R	0x0	OUT_EP_INT OUT Endpoints Interrupt，指示存在 OUT EP 中断。此中断为 OUT EP 的总中断，需将各个 OUT EP 的中断清除才可以清除该中断。
18	R	0x0	IN_EP_INT IN Endpoints Interrupt，指示存在 IN EP 中断。此中断为 IN EP 的总中断，需将各个 IN EP 的中断清除才可以清除该中断。
17	R/W1C	0x0	EP_MIS_INT Endpoint Mismatch Interrupt，指示 Non-periodic TxFIFO 的数据与 IN Endpoint 不一致

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x10000020			USB 中断状态寄存器 (USB Interrupt Status)
位域	类型	默认值	描述
			• 0x0：无中断产生 • 0x1：中断产生
16	–	–	–
15	R/W1C	0x0	EOP_FR_INT End of Periodic Frame Interrupt，此中断指示当前 Frame 达到 SET_PER_FR_INT 所设置的时间点 • 0x0：无中断产生 • 0x1：中断产生
14	R/W1C	0x0	ISO_OUT_DROP_INT Isochronous OUT Packet Dropped Interrupt，此中断表示由于 RXFIFO 无足够空间存放 isochronous OUT EP 的一个 Maximum size 的数据包，拒绝接收 isochronous OUT packet • 0x0：无中断产生 • 0x1：中断产生
13	R/W1C	0x0	Enum_DONE Enumeration Done，此中断用于指示完成 USB 的速率枚举 • 0x0：未完成速率枚举 • 0x1：完成速率枚举
12	R/W1C	0x0	USB_REST USB Reset，此中断用于指示 USB BUS 出现了 RESET 信号 • 0x0：未出现 RESET • 0x1：出现 RESET
11	R/W1C	0x0	USB_SUS USB Suspend，此中断用于指示 USB 进入 Suspend 状态 • 0x0：未出现 Suspend • 0x1：出现 Suspend
10	R/W1C	0x0	EARLY_SUS Early Suspend，此中断用于指示 USB 进入 idle 状态超过 3 ms • 0x0：未出现 Early Suspend • 0x1：出现 Early Suspend
9:8	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x10000020			USB 中断状态寄存器 (USB Interrupt Status)
位域	类型	默认值	描述
7	R	0x0	OUT_NACK_EFF OUT Endpoint NACK Effective，此中断用于指示寄存器 SET_OUT_NACK 配置生效。此位清 0 可以通过设置 CLR_OUT_NACK。
4	R	0x0	RXFIFO_NO_EMP RXFIFO Non-Empty，此位指示 RxFIFO 里至少有一个 packet 需要读取 • 0x0：RXFIFO 空 • 0x1：RXFIFO 非空
3	R/W1C	0x0	RX_SOF Receive Start of (micro) Frame Token，此位指示 USB 接收到 SOFToken • 0x0：未接收到 SOF Token • 0x1：接收到 SOF Token
2:0	–	–	–

11.1.2.5.6. 0x014 USB_INT_MSK

默认值：0x00000000			USB 中断屏蔽寄存器 (USB Interrupt Mask)
位域	类型	默认值	描述
31	R/W	0x0	WAKEUP_INT_MSK Wake up Interrupt，唤醒产生中断，在 Suspend 状态下，收到 Host 发出的 Resume 信号后进行唤醒。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
30:23	–	–	–
22	R/W	0x0	DATA_FET_STOP_INT_MSK Data Fetch Stop Interrupt，此中断表示在 DMA 模式下，IN EP 取数据出现停止，原因是 TXFIFO 或请求队列的空间不够。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
21	R/W	0x0	INCOMP_ISO_OUT_INT_MSK Incomplete Isochronous OUT Transfer Interrupt，此位中断用于指示至少一个 Isochronous OUT EP 当前帧里的 Transfer 不完整。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			USB 中断屏蔽寄存器 (USB Interrupt Mask)
位域	类型	默认值	描述
			• 0x0：屏蔽中断 • 0x1：不屏蔽中断
20	R/W	0x0	INCOMP_ISO_IN_INT_MSK Incomplete Isochronous IN Transfer Interrupt，此位中断用于指示至少一个 Isochronous IN EP 当前帧里的 Transfer 不完整。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
19	R/W	0x0	OUT_EP_INT_MSK OUT Endpoints Interrupt，指示存在 OUT EP 中断。此中断为 OUT EP 的总中断。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
18	R/W	0x0	IN_EP_INT_MSK IN Endpoints Interrupt，指示存在 IN EP 中断。此中断为 IN EP 的总中断。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
17	R/W	0x0	EP_MIS_INT_MSK Endpoint Mismatch Interrupt，指示 Non-periodic TxFIFO 的数据与 IN Endpoint 不一致。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
16	–	–	–
15	R/W	0x0	EOP_FR_INT_MSK End of Periodic Frame Interrupt，此中断指示当前 Frame 达到 SET_PER_FR_INT 所设置的时间点： • 0x0：屏蔽中断 • 0x1：不屏蔽中断
14	R/W	0x0	ISO_OUT_DROP_INT_MSK Isochronous OUT Packet Dropped Interrupt，此中断表示由于 RXFIFO 无足够空间存放 isochronous OUT EP 的一个 Maximum size 的数据包，拒绝接收 isochronous OUT packet。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			USB 中断屏蔽寄存器 (USB Interrupt Mask)
位域	类型	默认值	描述
13	R/W	0x0	Enum_DONE_MSK Enumeration Done，此中断用于指示完成 USB 的速率枚举。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
12	R/W	0x0	USB_REST_MSK USB Reset，此中断用于指示 USB BUS 出现了 RESET 信号。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
11	R/W	0x0	USB_SUS_MSK USB Suspend，此中断用于指示 USB 进入 Suspend 状态。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
10	R/W	0x0	EARLY_SUS_MSK Early Suspend，此中断用于指示 USB 进入 idle 状态超过 3 ms。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
9:8	–	–	–
7	R/W	0x0	OUT_NACK_EFF_MSK OUT Endpoint NACK Effective，此中断用于指示寄存器SET_OUT_NACK 配置生效。 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
4	R/W	0x0	RXFIFO_NO_EMP_MSK RXFIFO Non-Empty，指示 RxFIFO 里至少有一个 packet 需要读取 • 0x0：屏蔽中断 • 0x1：不屏蔽中断
3	R/W	0x0	RX_SOF_MSK Receive Start of (micro) Frame Token，指示 USB 接收到 SOFToken • 0x0：屏蔽中断 • 0x1：不屏蔽中断

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			USB 中断屏蔽寄存器 (USB Interrupt Mask)
位域	类型	默认值	描述
2:0	–	–	–

11.1.2.5.7. 0x018 RXFIFO_SIZ

默认值：0x00000400			RXFIFO SIZE 寄存器 (RXFIFO SIZE)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x400	RXFIFO_SIZ RXFIFO Size，RxFIFO 空间大小，最小值 16，最大值 1024。

11.1.2.5.8. 0x01C RXFIFO_STS

默认值：0x00000000			RXFIFO 状态寄存器 (RXFIFO Status)
位域	类型	默认值	描述
31:25	–	–	–
24:21	R	0x0	FR_NUM Frame Number，为 Frame Number 的低 4 位，只用于 Isochronous 类型的 OUT EPs。
20:17	R	0x0	RX_PKT_STS Received Packet Status ，用于指示接收的 packet 的状态。 • 0x1：OUT Token 回复 NACK（触发中断） • 0x2：OUT Token 接收到数据包，软件可读取 RXFIFO 数据 • 0x3：OUT Token 传输完成（触发 OUT_TX_COMP_INT 中断） • 0x4：SETUP Token 传输完成（触发 SETUP_TX_COMP _INT 中断） • 0x6：SETUP Token 接收到数据包，软件可读取 RXFIFO 数据 • Others：Reserved
16:15	R	0x0	OUT_DAT_PID Data PID，指示接收到的 OUT data packet 的 DATA PID 类型： • 0x0：DATA0 • 0x1：DATA2

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RXFIFO 状态寄存器 (RXFIFO Status)
位域	类型	默认值	描述
			• 0x2：DATA1 • 0x3：MDATA
14:4	R	0x0	RXBYTE_CNT Byte Count，用于指示接收到的 data packet 的 Byte 计数。
3:0	R	0x0	OUTEP_NUM Endpoint Number，此域指示当前接收的 packet 的 Endpoint Number。

11.1.2.5.9. 0x020 IETXFIFO_SIZ

默认值：0x02000400			INEP0 的 TXFIFO Size 寄存器 (NPTXFIFO SIZE)
位域	类型	默认值	描述
31:16	R/W	0x200	IETXFIFO0_SIZ INEP TXFIFO0 Size，最小值 16，最大值 1024
15:0	R/W	0x400	IETXFIFO0_START INEP TXFIFO0 Start Address，INEP 的 TxFIFO0 的起始地址。

11.1.2.5.10. 0x024 THR_CTL

默认值：0x0C100020			设备阈值控制器（Device Threshold Control Register）
位域	类型	默认值	描述
31:28	–	–	–
27	R/W	0x1	ArbPrkEn Arbiter Parking Enable，仲裁器驻留使能。该 bit 控制内部 DMA 仲裁器是否使能，仲裁器是为了在阈值功能使能时防止 underrun。 • 0x0：关闭 • 0x1：使能
26	–	–	–
25:17	R/W	0x8	RxThrLen Receive Threshlod Length,接收阈值长度指示在 AHB 开始传输之前，USB 接收的数据量。阈值长度单位为 Dwords,最小值为 8 Dwords。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0C100020			设备阈值控制器（Device Threshold Control Register）
位域	类型	默认值	描述
16	R/W	0x0	RxThren Receive Threshlod Enable，接收阈值使能 正常不建议使能接收阈值，因为可能导致 Rxfifo 出现问题，特别是当接收出错的时候。 • 0x0：关闭 • 0x1：使能
15:13	–	–	–
12:11	R/W	0x0	AHBThrRatio AHB Threshlod Ratio，AHB 阈值比例 指示发送路径上 AHB 阈值和 MAC 阈值的比例，AHB 的阈值总是低于或等于 USB 的阈值。AHB 阈值和 MAC 阈值都必须 Dwords 对齐配置 MAC 阈值和 AHB 比例时需要注意使 AHB 阈值 Dwords 对齐。配置 MAC 阈值和 AHB 比例时还需要注意使 AHB 的阈值不低于 8 Dwords 以满足 USB 周转时间需求。 • 0x0：AHB 阈值=MAC 阈值 • 0x1：AHB 阈值=MAC 阈值/2 • 0x2：AHB 阈值=MAC 阈值/4 • 0x3：AHB 阈值=MAC 阈值/8
10:2	R/W	0x8	TxThrLen Transmit Threshlod Length,发送阈值长度 表示 MAC 阈值，包括实时和非实时端点，指在 USB 开始发送之前，相应端点 FIFO 里的数据量。阈值长度单位为 Dwords，为保证 AHB 阈值不低于 8 Dwords，MAC 阈值最小值不得低于 8 Dwords。当 AHBThrRatio 不为 0 时，需要注意保证 AHB 阈值不低于 8 Dwords。推荐配置为与 AHB Burst 长度一样。
1	R/W	0x0	ISOThrEn ISO IN Endpoints Threshlod Enable，实时 IN 端点阈值使能 • 0x0：关闭 • 0x1：使能
0	R/W	0x0	NonISOThrEn Non-ISO IN Endpoints Threshlod Enable，非实时 IN 端点阈值使能 • 0x0：关闭 • 0x1：使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.2.5.11. 0x030 RXFIFO_STS_POP

默认值：0x00000000			RXFIFO 状态寄存器 (RXFIFO Status Pop)
位域	类型	默认值	描述
31:25	–	–	–
24:21	R	0x0	FR_NUM Frame Number，为 Frame Number 的低 4 位，只用于 Isochronous 类型的 OUT EPs。
20:17	R	0x0	RX_PKT_STS Received Packet Status ，用于指示接收的 packet 的状态。 • 0x1：OUT Token 回复 NACK （触发中断） • 0x2：OUT Token 接收到数据包，软件可读取 RXFIFO 数据 • 0x3：OUT Token 传输完成（触发 OUT_TX_COMP_INT 中断） • 0x4：SETUP Token 传输完成（触发 SETUP_TX_COMP _INT 中断） • 0x6：SETUP Token 接收到数据包，软件可读取 RXFIFO 数据 • Others：Reserved
16:15	R	0x0	OUT_DAT_PID Data PID，指示接收到的 OUT data packet 的 DATA PID 类型 • 0x0：DATA0 • 0x1：DATA2 • 0x2：DATA1 • 0x3：MDATA
14:4	R	0x0	RXBYTE_CNT Byte Count，用于指示接收到的 data packet 的 byte 计数。
3:0	R	0x0	OUTEP_NUM Endpoint Number，指示当前接收的 packet 的 Endpoint Number。

11.1.2.5.12. 0x040 PHY_CLK_CTL

默认值：0x00000000			PHY 时钟控制寄存器 (PHY Clock Control)
位域	类型	默认值	描述
31:30	–	–	–
0	R/W	0x0	STP_PHY_CLK

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			PHY 时钟控制寄存器 (PHY Clock Control)
位域	类型	默认值	描述
			STOP PHY CLOCK，停止 PHY Clock，在 USB Suspend 状态下可以配置此位，停止 PHY 的时钟，能够降低 USB PHY 的功耗。 • 0x0：无操作 • 0x1：停止 PHY 的时钟

11.1.2.5.13. 0x060+(n−1)*0x4 (n=1~4) TXFIFOn_SIZ

默认值：0x0200XXXX			TXFIFOn SIZE 寄存器（TXFIFOn Size）
位域	类型	默认值	描述
31:16	R/W	0x200	INEP_TXFIFOn_SIZ In Endpoint TxFIFO1 Size，INEP TXFIFOn 的大小，最小值 4。
15:0	R/W	0xXXXX	INEP_TXFIFOn_START In Endpoint TxFIFOn Start Address，INEP TXFIFOn 的起始地址。默认值为 0x400+(0x200*n)。

11.1.2.5.14. 0x200 USB_DEV_CONF

默认值：0x08200000			USB Device 配置寄存器 (USB Device Configure)
位域	类型	默认值	描述
31:23	–	–	–
22:18	R/W	0x8	IN_EP_MIS_THIN Endpoint Mismatch Threshold，触发 IN Endpoint Mismatch 中断的阈值。
17:16	–	–	–
15	R/W	0x0	MSK_Early_SUS_ERR_INT MSK Early Suspend Generate Erratic Error Interrupt，使能 Early Suspend 产生 Erratic Error 中断 • 0x0：Early suspend 中断可以触发 erratic error • 0x1：Early suspend 中断不触发 erratic error
14	R/W	0x0	EN_DLY_XCVR 设备 chirp 期间 xcvr_sel 和 txvalid 之间的延迟使能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x08200000			USB Device 配置寄存器 (USB Device Configure)
位域	类型	默认值	描述
			• 0x0：xcvr_sel 和 txvalid 之间没有延迟 • 0x1：使能 xcvr_sel 和 txvalid 之间的延迟
13	–	–	–
12:11	R/W	0x0	SET_PER_FR_INT SET Periodic Frame Interval，设置 Periodic Frame 结束的时间点 • 0x0：80% • 0x1：85% • 0x2：90% • 0x3：95%
10:4	R/W	0x0	USB_DEV_ADDR USB Device Address，软件在 Set Address command 时设置的 Device 地址。
3	–	–	–
2	R/W	0x0	OUT_RX_NZL_DATA_HDL OUT Transaction Receive None-zero-length DATA Handle，设置在 OUT transaction 的 Status 阶段，接收到 non zero length 数据包时的处理方式 • 0x0：发送接收到的 OUT packet 到应用层，同时根据 NACK 和 Bit 的配置发送握手信号 • 0x1：发送 STALL 握手信号，并且不会发送接收到的 OUT packet 给应用层
1:0	R/W	0x0	USB_DEV_SPD_SET USB Device Speed Set，设置 USB Device 进行枚举的 USB 速度 • 0x0：High speed，高速设备 • 0x1：Full speed，全速设备 • Others：Reserved

11.1.2.5.15. 0x204 USB_DEV_FUNC

默认值：0x00000002			USB Device 功能寄存器 (USB Device Function)
位域	类型	默认值	描述
31:17	–	–	–
16	R/W	0x0	EN_NACK_BBL_ERR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			USB Device 功能寄存器 (USB Device Function)
位域	类型	默认值	描述
			Enable NACK Babble Error，使能 NACK 自动回复 Babble Error • 0x0：未使能 • 0x1：使能
15	R/W	0x0	IG_FR_NUM_ISO_EP Ignore Frame Number for Isochronous Endpoints，针对同步 EP 使用。
14:12	–	–	–
11	R/W	0x0	PWR_ON_DONE POWER-ON Programming Done，指示 Wakeup 后 Contrl、StatusRegister 已经 Ready • 0x0：无状态指示 • 0x1：指示 CSR Ready
10	W	0x0	CLR_OUT_NACK Clear OUT Endpoint NACK，此位写 1 清除 OUT Endpoints NACK。
9	W	0x0	SET_OUT_NACK Set OUT Endpoint NACK，此位写 1 设置 OUT NACK。软件层通过此位设置，让所用的 OUT Endpoints 发送 NACK 握手信号。此位只有在 OUT_NACK_EFF 清 0 后才可以置 1。
6:4	R/W	0x0	TEST_MOD TEST MODE Select，测试模式选择 • 0x0：Test mode disabled • 0x1：Test_J mode • 0x2：Test_K mode • 0x3：Test_SE0_NACK mode • 0x4：Test_Packet mode • 0x5：Test_Force_Enable • Others：reserved
3	R	0x0	GLB_OUT_NACK_STS Global OUT NACK Status • 0x0：根据 FIFO 状态和 NAK 和 STALL 位设置发送握手信号。 • 0x1：无论空间是否可用，都不会将数据写入 RxFIFO，对所有数据包（除了 SETUP 事务）发送 NAK 握手信号，并丢弃所有同步 OUT 数据包。
2	R	0x0	GLB_IN_NACK_STS

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			USB Device 功能寄存器 (USB Device Function)
位域	类型	默认值	描述
			Global IN Non-periodic NACK Status • 0x0：根据 TXFIFO 的数据使用情况，发送握手信号 • 0x1：不管 TXFIFO 的数据使用情况，Non-periodic IN Eps 发送 NACK 握手信号
1	R/W	0x1	SET_DEV_DISCON Set USB Device Disconnect，设置 Device 进行 disconnect 操作 • 0x0：正常工作 • 0x1：进行 disconnect 操作
0	R/W	0x0	EN_REM_WAKUP Enable Remot Wakeup，使能 USB Devcie 唤醒 USB Host • 0x0：未使能 • 0x1：使能

11.1.2.5.16. 0x208 USB_LINE_STS

默认值：0x00000002			USB Line 状态寄存器 (USB Line Status)
位域	类型	默认值	描述
31:24	–	–	–
23:22	R	0x0	DAT_LINE_STS Data Line Status，指示目前 USB 数据线的逻辑电平 • 1 指示高电平 • 0 指示低电平 • bit23：D+ 线上的逻辑电平 • bit22：D– 线上的逻辑电平
21:8	R	0x0	RX_FR_NUM Number of the Received SOF • 在 high speed 时，此域表示 micro Frame number。 • 在 full or low speed 时，此域表示 Frame number。
7:4	–	–	–
3	R	0x0	ERRTIC_ERR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			USB Line 状态寄存器 (USB Line Status)
位域	类型	默认值	描述
			Erratic Error，此位用于报告 UMTI+ 任意的错误。如果由于 erratic error 产生的 early suspend，软件只能通过实现 soft disconnect 恢复。
2:1	R	0x1	USB_EN UM_SPEEDUSB Enumerated Speed，指示经过速度的侦测最后 Device 得出的速率 • 0x0：枚举为高速设备 • 0x1：枚举为全速设备 • Others：Reserved
0	R	0x0	DET_SUS_STS Detect Suspend Status USB 侦测到 Suspend Condition 时，此位置 1。

11.1.2.5.17. 0x20C INEP_INT_MSK

默认值：0x00000000			输入端点中断屏蔽寄存器 (IN EP Interrupt Mask)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x0	NACK_INT_MSK NACK interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
12:7	–	–	–
6	R/W	0x0	IN_NACK_EFF_INT_MSK IN Endpoint NACK Effective Mask • 0x0：屏蔽 • 0x1：不屏蔽
5	R/W	0x0	INTOKEN_MIS_INT_MSK IN Token received with EP Mismatch Mask • 0x0：屏蔽 • 0x1：不屏蔽
4	R/W	0x0	RX_INTOKEN_EMPTY_INT_MSK

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输入端点中断屏蔽寄存器 (IN EP Interrupt Mask)
位域	类型	默认值	描述
			IN Token Received When TxFIFO Empty Mask • 0x0：屏蔽 • 0x1：不屏蔽
3	R/W	0x0	TIME_OUT_INT_MSK Timeout Interrupt Mask (Non−isochronous endpoints) • 0x0：屏蔽 • 0x1：不屏蔽
2	R/W	0x0	AHB_RW_ERR_INT_MSK AHB Read/Write Error Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
1	R/W	0x0	DIS_EP_INT_MSK Endpoint Disabled Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
0	R/W	0x0	TX_COMP_INT_MSK TX Transfer Completed Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽

11.1.2.5.18. 0x210 OUTEP_INT_MSK

默认值：0x00000000			输出端点中断屏蔽寄存器 (OUT EP Interrupt Mask)
位域	类型	默认值	描述
31:15	–	–	–
14	R/W	0x0	NYET_INT_MSK NYET interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
13	R/W	0x0	NACK_INT_MSK

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输出端点中断屏蔽寄存器 (OUT EP Interrupt Mask)
位域	类型	默认值	描述
			NACK interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
12	R/W	0x0	BABBLE_ERR_INT_MSK Babble Error Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
11:7	–	–	–
6	R/W	0x0	B2B_SETUP_INT_MSK Back-to-Back SETUP Packets Received Mask • 0x0：屏蔽 • 0x1：不屏蔽
5	R/W	0x0	STS_PHASE_RX_INT_MSK Status Phase Received Mask • 0x0：屏蔽 • 0x1：不屏蔽
4	R/W	0x0	OUT_TOKEN_EP_DIS_INT_MSK OUT Token Received when Endpoint Disabled Mask • 0x0：屏蔽 • 0x1：不屏蔽
3	R/W	0x0	SETUP_DONE_INT_MSK SETUP Phase Done Mask. Applies to control endpoints only. • 0x0：屏蔽 • 0x1：不屏蔽
2	R/W	0x0	AHB_RW_ERR_INT_MSK AHB Error Mask • 0x0：屏蔽 • 0x1：不屏蔽
1	R/W	0x0	DIS_EP_INT_MSK

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			输出端点中断屏蔽寄存器 (OUT EP Interrupt Mask)
位域	类型	默认值	描述
			Endpoint Disabled Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽
0	R/W	0x0	RX_COMP_INT_MSK Transfer Completed Interrupt Mask • 0x0：屏蔽 • 0x1：不屏蔽

11.1.2.5.19. 0x214 USB_EP_INT

默认值：0x00000000			USB 端点中断寄存器 (USB EP Interrupt)
位域	类型	默认值	描述
31:16	R	0x0	OUT_EP_INT OUT Endpoint Interrupt BIT，每位对应一个 OUT EP 的中断状态此中断为该 OUT EP 的总中断，需将该 OUT EP 的所有中断清除才可以清除该中断。 • Bit 16 for OUT Endpoint 0 • Bit 17 for OUT Endpoint 1 • Bit 18 for OUT Endpoint 2 • Bit 19 for OUT Endpoint 3 • Bit 20 for OUT Endpoint 4 其它 bit 无效
15:0	R	0x0	IN_EP_INT IN Endpoint Interrupt BIT，每位对应一个 IN EP 的中断状态此中断为该 IN EP 的总中断，需将该 IN EP 的所有中断清除才可以清除该中断。 • Bit 0 for IN Endpoint 0 • Bit 1 for IN Endpoint 1 • Bit 2 for IN Endpoint 2 • Bit 3 for IN Endpoint 3 • Bit 4 for IN Endpoint 4 其它 bit 无效

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.2.5.20. 0x218 USB_EP_INT_MSK

默认值：0x00000000			USB 端点中断屏蔽寄存器 (USB EP Interrupt Mask)
位域	类型	默认值	描述
31:16	R/W	0x0	OUT_EP_INT_MSK OUT Endpoint Interrupt Mask，每位对应一个 OUT EP 的中断屏蔽位，1b'0 表示屏蔽，1b'1 表示不屏蔽。 • Bit 16 for OUT Endpoint 0 • Bit 17 for OUT Endpoint 1 • Bit 18 for OUT Endpoint 2 • Bit 19 for OUT Endpoint 3 • Bit 20 for OUT Endpoint 4 其它 bit 无效
15:0	R/W	0x0	IN_EP_INT_MSK IN Endpoint Interrupt Mask，每位对应一个 IN EP 的中断屏蔽位，1b'0 表示屏蔽，1b'1 表示不屏蔽。 • Bit 0 for IN Endpoint 0Bit 1 for IN Endpoint 1 • Bit 2 for IN Endpoint 2 • Bit 3 for IN Endpoint 3 • Bit 4 for IN Endpoint 4 其它 bit 无效

11.1.2.5.21. 0x220 IN_EP0_CFG

默认值：0x00008000			输入 EP0 配置寄存器 (IN EP0 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 IN EP0，将此位置 1，使能 EP0 发送数据。在 EP0 的 DIS_EP_INT 中断或 TX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP Disable Endpoint，关闭 IN EP0，需要在 EN_EP = 1 的情况下，才可以对此位置 1。将此位置 1，EP0 停止发送数据，尽管 EP0 的 transfer 没有完成。 需要接收到 EP0 的 DIS_EP_INT 中断，才可以认为 EP0 Disable。在 EP0 disabled 中断出现之前，此位会自清 0。
29:28	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00008000			输入 EP0 配置寄存器 (IN EP0 Configure)
位域	**类型**	**默认值**	**描述**
27	W	0x0	S_NACK Set NACK，配置 NACK，此位置 1 设置 EP0 的 NACK • 0x0：无操作 • 0x1：Control EP0 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，清除 NACK，此位置 1，清除 EP0 的 NACK 位 • 0x0：无操作 • 0x1：清除 Control EP0 的 NACK 位
25:22	R/W	0x0	TXFIFO_NUM TXFIFO Number，IN EP0 对应 Non-periodic TxFIFO，因此此域一直为 0，无需配置。
21	R/WAC	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高。 • 0x0：无操作 • 0x1：发送 Stall 握手信号
20	–	–	–
19:18	R	0x0	EP0_TYPE Endpoint0， TypeEP0 的类型，这里为只读位，EP0 总是为 Control 类型的端点。
17	R	0x0	IN_EP0_NACK_STS IN Endpoint0 NACK Status，IN EP0 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP0 发送非 NACK 握手信号 • 0x1：EP0 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	–	–	–
15	R	0x1	ACT_EP Active Endpoint，对于 EP0 此位一直为 1，表示 control IN EP0 一直处于活跃的状态。
14:11	R/W	0x0	NXT_TX_EP

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00008000			输入 EP0 配置寄存器 (IN EP0 Configure)
位域	类型	默认值	描述
			Next Transmit Endpoint，配置下一个发送的 IN EP Number，仅在 DMA 模式下适用： • 0x0：IN EP0 • 0x1：IN EP1 • 0x2：IN EP2 • 0x3：IN EP3 • 0x4：IN EP4 • Others：Reserved
10:2	–	–	–
1:0	R/W	0x0	MPS Maximum Packet Size，IN EP0 的最大 Packet Size • 0x0：64 bytes • 0x1：32 bytes • 0x2：16 bytes • 0x3：8 bytes

11.1.2.5.22. 0x224+(n–1)*0x4 (n=1~4) IN_EPn_CFG

默认值：0x00000000			IN EPn 配置寄存器 (IN EPn Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 IN EPn，将此位置 1 ，使能 EPn 发送数据。在 EPn 的 DIS_EP_INT 中断或 TX_COMP_INT 中断出现之前，此位会自清 0。
30	R/WAC	0x0	DIS_EP Disable Endpoint，关闭 IN EPn，需要在 EN_EP = 1 的情况下，才可以对此位置 1。将此位置 1， EPn 停止发送数据，尽管 EPn 的 transfer 没有完成。需要接收到 EPn 的 DIS_EP_INT 中断，才可以认为 EPn Disable。在 EPn disabled 中断出现之前，此位会自清 0。
29	W	0x0	S_DATA1 Set DATA1 PID，只适用 interrupt/ bulk 类型的 EPs，此位置 1，PID 域选择 DATA1 • 0x0：无操作 • 0x1：PID 域选择 DATA1 S_ISO_ODD_FR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EPn 配置寄存器 (IN EPn Configure)
位域	类型	默认值	描述
			Set Isochronous Odd (micro) frame，只适用 isochronous INEPs，此位置 1，EO_FrNum 域选择奇数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择奇数帧
28	W	0x0	S_DATA0 Set DATA0 PID，只适用 interrupt/ bulk 类型的 IN EPs，此位置 1，PID 域选择 DATA0 • 0x0：无操作 • 0x1：PID 域选择 DATA0 SS_ISO_EVEN_FR Set Isochronous Even (micro) frame，只适用 isochronous INEPs，此位置 1，EO_FrNum 域选择偶数帧 • 0x0：无操作 • 0x1：EO_FrNum 域选择偶数帧
27	W	0x0	S_NACK Set NACK，配置 NACK，此位置 1 设置 EPn 的 NACK • 0x0：无操作 • 0x1：EPn 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，此位置 1，清除 EPn 的 NACK 握手信号 • 0x0：无操作 • 0x1：清除 IN EPn 的 NACK 握手信号
25:22	R/W	0x0	TXFIFO_NUM TXFIFO Number，IN EP 所对应采用的 TXFIFO • 0x0：TxFIFO0 • 0x1：TxFIFO1 • 0x2：TxFIFO2 • 0x3：TxFIFO3 • 0x4：TxFIFO4 • Others：Reserved
21	R/W	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号，不适用 Isochronous 类型 Endpoint。Device core 会在收到 SETUP Token 后会将此位清 0。另外如果 NACK 与 Stall 同时置位，发送 Stall 握手信号的优先级更高

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EPn 配置寄存器 (IN EPn Configure)
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：发送 Stall 握手信号
20	–	–	–
19:18	R/W	0x0	EP_TYPE_SEL Endpoint Type Select，EP 类型选择 • 0x0：Control • 0x1：Isochronous • 0x2：Bulk • 0x3：Interrupt
17	R	0x0	IN_EP_NACK_STS IN Endpoint NACK Status，IN EP 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EP 发送非 NACK 握手信号 • 0x1：EP 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	R	0x0	DATA_PID_STS Endpoint Data PID Status，适用 interrupt/ bulk IN EPs • 0x0：DATA0 • 0x1：DATA1 EO_FRNUM_STS Even/ Odd Frame Number Status，适用 isochronous IN EPs • 0x0：偶数帧 • 0x1：奇数帧
15	R/WAC	0x0	ACT_EP Active Endpoint，EP 是否处于活跃工作状态，在 USB Data Line 出现 USB RESET 命令后，此位会自动清 0 • 0x0：未活跃 • 0x1：活跃
14:11	–	–	–
10:0	R/W	0x0	MPS Maximum Packet Size，IN EPn 的最大 Packet Size，单位是 byte。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.2.5.23. 0x260 OUT_EP0_INT

默认值：0x00008000			OUT EP0 配置寄存器 (OUT EP0 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 OUT EPn ，将此位置 1，使能 EPn 接收数据。在 OUT EPn 的 SETUP_DONE_INT 中断、DIS_EP_INT 中断或 RX_COMP_INT 中断出现之前，此位会自清 0。
30	R	0x0	DIS_EP Disable Endpoint，关闭 OUT EPn，软件无法对此位进行写操作，无法关闭 OUT EPn。
29:28	–	–	–
27	W	0x0	S_NACK Set NACK，此位置 1，设置 OUT EPn 发送 NACK • 0x0：无操作 • 0x1：Control EPn 发送 NACK 握手信号
26	W	0x0	C_NACK Clear NACK，此位置 1，清除 EPn NACK 握手信号 • 0x0：无操作 • 0x1：清除 Control EPn 的 NACK 握手信号
25:22	–	–	–
21	R/WAC	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号 • 0x0：无操作 • 0x1：发送 Stall 握手信号 Device core 会在收到 SETUP Token 后会将此位清 0。如果 NACK 与 Stall 信号同时设置，发送 Stall 握手信号的优先级更高。另外，不管此位的设置情况，Device core 只要收到 SETUP 数据包，就会回复 ACK 握手信号。
20	R/W	0x0	EN_SNOOP Enable Snoop Mode，配置此位可以使得 EPn 进入 Snoop mode。在 Snoop 模式下，USB Device 不会检查接收的 OUT packet 是否正确 • 0x0：未进入 Snoop mode • 0x1：进入 Snoop mode
19:18	R	0x0	EPn_TYPE Endpoint0 Type，EPn 一直为 Control 类型，此 bit 不需配置。
17	R	0x0	OUT_EPn_NACK_STS

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00008000			OUT EP0 配置寄存器 (OUT EP0 Configure)
位域	类型	默认值	描述
			OUT Endpoint0 NACK Status，OUT EPn 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EPn 发送非 NACK 握手信号 • 0x1：EPn 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	–	–	–
15	R	0x1	ACT_EP Active Endpoint，对于 EPn 此位一直为 1，表示 control OUT EPn 一直处于活跃的状态。
14:2	–	–	–
1:0	R/W	0x0	MPS Maximum Packet SizeOUT EPn 的最大 Packet Size • 0x0：64 bytes • 0x1：32 bytes • 0x2：16 bytes • 0x3：8 bytes

11.1.2.5.24. 0x264+(n–1)*0x4 (n=1~4) OUT_EPn_CFG

默认值：0x00008000			OUT EP0 配置寄存器 (OUT EP0 Configure)
位域	类型	默认值	描述
31	R/WAC	0x0	EN_EP Enable Endpoint，使能 OUT EPn ，将此位置 1，使能 EPn 接收数据。在 OUT EPn 的 SETUP_DONE_INT 中断、DIS_EP_INT 中断或 RX_COMP_INT 中断出现之前，此位会自清 0。
30	R	0x0	DIS_EP Disable Endpoint，关闭 OUT EPn，软件无法对此位进行写操作，无法关闭 OUT EPn。
29:28	–	–	–
27	W	0x0	S_NACK Set NACK，此位置 1，设置 OUT EPn 发送 NACK • 0x0：无操作 • 0x1：Control EPn 发送 NACK 握手信号
26	W	0x0	C_NACK

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00008000			OUT EP0 配置寄存器 (OUT EP0 Configure)
位域	类型	默认值	描述
			Clear NACK，此位置 1，清除 EPn NACK 握手信号 • 0x0：无操作 • 0x1：清除 Control EPn 的 NACK 握手信号
25:22	–	–	–
21	R/WAC	0x0	EN_STALL Enable STALL Handshake，此位置 1 发送 Stall 握手信号 • 0x0：无操作 • 0x1：发送 Stall 握手信号 Device core 会在收到 SETUP Token 后会将此位清 0。如果 NACK 与 Stall 信号同时设置，发送 Stall 握手信号的优先级更高。另外，不管此位的设置情况，Device core 只要收到 SETUP 数据包，就会回复 ACK 握手信号。
20	R/W	0x0	EN_SNOOP Enable Snoop Mode，配置此位可以使得 EPn 进入 Snoop mode。在 Snoop 模式下，USB Device 不会检查接收的 OUT packet 是否正确 • 0x0：未进入 Snoop mode • 0x1：进入 Snoop mode
19:18	R	0x0	EPn_TYPE Endpoint0 Type，EPn 一直为 Control 类型，此 bit 不需配置。
17	R	0x0	OUT_EPn_NACK_STS OUT Endpoint0 NACK Status，OUT EPn 当前的回复 NACK 的状态 • 0x0：根据 FIFO 的状态，EPn 发送非 NACK 握手信号 • 0x1：EPn 回复 NACK 握手信号 **注：** 不管此状态位如何，对于 SETUP 数据包，Device 总是回复 ACK 握手信号。
16	–	–	–
15	R	0x1	ACT_EP Active Endpoint，对于 EPn 此位一直为 1，表示 control OUT EPn 一直处于活跃的状态。
14:2	–	–	–
1:0	R/W	0x0	MPS Maximum Packet SizeOUT EPn 的最大 Packet Size

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00008000			OUT EP0 配置寄存器 (OUT EP0 Configure)
位域	类型	默认值	描述
			• 0x0：64 bytes • 0x1：32 bytes • 0x2：16 bytes • 0x3：8 bytes

11.1.2.5.25. 0x2A0+n*0x4 (n=0~4) IN_EPn_INT

默认值：0x00000080			IN EPn 中断状态寄存器 (IN EPn INT Interrupt Status)
位域	类型	默认值	描述
31:14	–	–	–
13	R/W1C	0x0	NACK_INT NACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。另外，如果 Isochronous IN EP 由于 TxFIFO 数据空间不足发送了 0 长度包，同样会产生此中断。
12	R/W1C	0x0	BABBLE_ERR_INT Babble Error Interrupt，Babble 错误中断，当 EPn 接收到 BabbleError，此位置 1。
11:8	–	–	–
7	R/W1C	0x0	TXFIFO_EMP_INT TXFIFO Empty Interrupt，EPn 对应的 TXFIFO 空中断。此中断位在 TxFIFO 出现半空或全空时置 1。TXFIFO 空中断的阈值由 NP_TFTH 决定。
6	R/W1C	0x0	IN_NACK_EFF_INT IN Endpoint NACK Effective Interrupt，此位只适用 IN EP。在对 C_NACK 置位前，此位需要先进行写 1 清 0。此中断位表示 IN EP 的 S_NACK 设置生效。此中断位不能保证 NACK 握手信号已发送到 USB 上。STALL 位的优先级会比 NACK 的优先级高。
5	R/W1C	0x0	INTOKEN_MIS_INT IN Token Received with EP Mismatch，只适用于采用 Non-periodicFIFO 的 IN Eps。指示 Non-periodic TxFIFO 的数据与 EP 端点不匹配。
4	R/W1C	0x0	RX_INTOKEN_EMPTY_INT IN Token Received when TxFIFO is Empty，此中断位表示 EP 在收到 IN Token 的时候，对应的 TxFIFO 为空。
3	R/W1C	0x0	TIME_OUT_INT Timeout Interrupt，只适用于控制 IN EP。此位用于指示 EP 收到上次 IN Token 后，USB 检测到超时的状态出现。
2	R/W1C	0x0	AHB_RW_ERR_INT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			IN EPn 中断状态寄存器 (IN EPn INT Interrupt Status)
位域	类型	默认值	描述
			AHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INT Endpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	TX_COMP_INT TX Transfer Completed Interrupt，该中断用于指示 TX Transfer 完成。

11.1.2.5.26. 0x2E0+n*0x4(n=0~4) OUT_EPn_INT

默认值：0x00000000			OUT EPn 中断状态寄存器 (OUT EPn INT Status)
位域	类型	默认值	描述
31:16	–	–	–
15	R/W1C	0x0	SETUP_PKT_RX_INT Setup Packet Received Interrupt，只适用于 Control OUT EP。用于指示 buffer 收到了 8 Byte 的 setup 数据。OUT EPn 存在此 bit，其它的 EP 无此 bit。
14	R/W1C	0x0	NYET_INT NYET interrupt，在非 isochronous OUT EP 发出 NYET 相应信号时，此位将置 1，产生中断信号。
13	R/W1C	0x0	NACK_INT NACK Interrupt，NACK 中断，当 NACK 信号发送出去，此位置 1。
12	R/W1C	0x0	BABBLE_ERR_INT Babble Error interrupt，当 EP 收到 babble 信号，此位将置 1，产生中断信号。
11	R/W1C	0x0	PKT_DROP_STS_INT Packet Dropped Status Interrupt，此位置 1 用于指示存在 Isochronous OUT packet 丢失。此位无相应的 mask 位并且不会产生中断。
10:7	–	–	–
6	R/W1C	0x0	B2B_SETUP_INT Back-to-Back SETUP Packets Received，此位只适用 Control OUTEP。此位用于指示 device core 的 Control EP 收到了超过 3 个连续的 SETUP packets。
5	R/W1C	0x0	STS_PHASE_RX_INT Status Phase Received For Control Write，此中断位只适用于 Control OUT EP。此位用于指示进入 Control EP 的 Status Phase。
4	R/W1C	0x0	OUT_TOKEN_EP_DIS_INT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EPn 中断状态寄存器 (OUT EPn INT Status)
位域	类型	默认值	描述
			OUT Token Received when Endpoint Disabled，此中断位表示 EP 在收到 OUT Token 的时候，相应的 EP 没有使能。
3	R/W1C	0x0	SETUP_DONE_INT SetUP Phase Done，只适用于 Control OUT EP。此位用于指示 Control EP 的 SETUP 阶段完成，可以对 SETUP 数据包进行解析。
2	R/W1C	0x0	AHB_RW_ERR_INT AHB Read/ Write Error Interrupt，AHB 总线上的读写错误引起的中断，此中断只有在 DMA 的模式下有效。
1	R/W1C	0x0	DIS_EP_INT Endpoint Disabled Interrupt，EP 被禁止后产生的中断。
0	R/W1C	0x0	RX_COMP_INT RX Transfer Completed Interrupt，该位用于表示 RX Transfer 完成。

11.1.2.5.27. 0x320 IN_EP0_TSF_SIZ

默认值：0x00000000			IN EP0 传输 Size 寄存器 (IN EP0 Transfer Size)
位域	类型	默认值	描述
31:21	–	–	–
20:19	R/W	0x0	TX_PKT_CNT Transmit Packet Count，表示 EP 的 Tansfer 包含的数据包的数量，此域会在每次读取 TxFIFO 的情况下，逐次递减。
18:7	–	–	–
6:0	R/W	0x0	XFR_SIZ Transfer Size，表示 EP 的 Transfer 的大小（以 Byte 为单位）。此域会在每次 packet 从外部存储写入 TxFIFO 的情况下，逐次递减。发送数据时，配置 XferSize，相当于配置需要发送的数据长度。若需要发送 N+1 个 Packet，配置如下： • XferSize 配置：N * MPS(Max packet size) + Short packet size • PKT_CNT 配置：N + 1（N 个长包 + 1 个短包）

11.1.2.5.28. 0x324+(n–1)*0x4 (n=1~4) IN_EPn_TSF_SIZ

默认值：0x00000000			IN EPn 传输 Size 寄存器 (IN EPn Transfer Size)
位域	类型	默认值	描述
31	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			IN EPn 传输 Size 寄存器 (IN EPn Transfer Size)
位域	类型	默认值	描述
30:29	R/W	0x0	TX_MUTI_PKT Transmit Multiply Packet for IN EP，针对 Period-IN-EP，配置每微帧（micro frame）必须发送的 packet 数目。 • 0x1：1 packet • 0x2：2 packet • 0x3：3 packet
	R	0x0	TX_PKT_BF_SWITCH Transmit Packet number Before Switch EP，在切换 EP 之前，DMA 需要发送的 Packet 数目。此域只有在 DMA 使能的情况下有效。
28:19	R/W	0x0	PKT_CNT Packet Count，此域指示 EP 组成 Transfer 的 data packet 的数量，PktCnt = XferSize/MPS。此字段每次从 TxFIFO 读取一个数据包（最大大小或短数据包）时递减。
18:0	R/W	0x0	XFR_SIZ Transfer Size，表示 EP 的 Transfer 的大小。发送数据时，配置 XferSize，相当于配置需要发送的数据长度。若需要发送 N+1 个 Packet，配置如下： • XferSize 配置：N * MPS (Max packet size) + Short packet size • PKT_CNT 配置：N + 1（N 个长包 + 1 个短包） 在 XferSize 递减到 0 后，表示数据已写入 TxFIFO，硬件自动完成发送，此时产生 XferComplete 中断。

11.1.2.5.29. 0x360 OUT_EP0_TSF_SIZ

默认值：0x00000000			OUT EP0 传输 Size 寄存器 (OUT EP0 Transfer Size)
位域	类型	默认值	描述
31	–	–	–
30:29	R/W	0x0	SUP_PKT_CNT Setup Packet Count，表示能够接收连续的 SETUP 数据包数量 • 0x1：1 个数据包 • 0x2：2 个数据包 • 0x3：3 个数据包
28:20	–	–	–
19	R/W	0x0	PKT_CNT Packet Count，表示 EP0 的数据包的数量，此域会在每次写入 RxFIFO 的情况下，逐次递减。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			OUT EP0 传输 Size 寄存器 (OUT EP0 Transfer Size)
位域	类型	默认值	描述
18:7	–	–	–
6:0	R/W	0x0	XFR_SIZ Transfer Size，表示 EP 的 Transfer 的大小，一般配置为 MPS (Max Packet Size) 即可。通过此域可以了解接收到数据包的大小。假设配置 PktCnt = 1，XferSize = MPS = 64 bytes，若接收到一个 8-byte 数据包，XferSize = 64 – 8 = 56 bytes，PktCnt = 1 – 1 = 0，此时产生 Xfer Complete 中断。

11.1.2.5.30. 0x364+(n–1)*0x4 (n=1~4) OUT_EPn_TSF_SIZ

默认值：0x00000000			OUT EPn 传输 Size 寄存器 (OUT EPn Transfer Size)
位域	类型	默认值	描述
31	–	–	–
30:29	R	0x0	RX_DTA_PID Received Data PID，只适用于 isochronous OUT EP，表示当前 EP 接收的 PID data 类型： • 0x0：DATA0 • 0x1：DATA2 • 0x2：DATA1 • 0x3：MDATA
	R/W	0x0	SUP_PKT_CNT SETUP Packet Count，只适用于 control OUT EP，表示可以连续接收 SETUP Packe t 的数目： • 0x1： 1 packet • 0x2： 2 packets • 0x3：3 packets
28:19	R/W	0x0	PKT_CNT Packet Count，指示 EP 的组成 Transfer 的 data packet 的大小，PktCnt = XferSize / MPS。
18:0	R/W	0x0	XFR_SIZ Transfer Size，表示 EP 的 Transfer 的大小，一般配置为 MPS (Max Packet Size) 即可。通过此域可以了解接收到数据包的大小。假设配置 PktCnt = 1，XferSize = MPS = 64 bytes，若接收到一个 8-byte 数据包，XferSize = 64 – 8 = 56 bytes，PktCnt = 1 – 1 =0，此时产生 Xfer Complete 中断。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.2.5.31. 0x3A0+n*0x4 (n=0~4) IN_EPn_DMA

默认值：0xXXXXXXXX (不定态)			IN EPn DMA 地址配置寄存器（In Endpoint DMA Address Setup）
位域	类型	默认值	描述
31:0	R/W	0xXXXXXXXX	IN_DMA_ADDR 此寄存器用于保存 IN EPn 的外部存储 Buffer 的起始地址。

11.1.2.5.32. 0x3E0+n*0x4 (n=0~4) OUT_EPn_DMA

默认值：0xXXXXXXXX(不定态)			OUT EPn DMA 地址配置寄存器（Out Endpoint DMA Address Setup）
位域	类型	默认值	描述
31:0	R/W	0xXXXXXXXX	OUT_DMA_ADDR 此寄存器用于保存 OUT EPn 的外部存储 Buffer 的起始地址。

11.1.2.5.33. 0x420+n*0x4 (n=0~4) IN_EPn_TXFIFO_STA

默认值：0x00000000			IN EPn TX FIFO 状态寄存器（In EPn Txfifo Status）
位域	类型	默认值	描述
31:16	–	–	–
15:0	RO	0x0	IN_EP_TXFIFO_STS

11.1.2.5.34. 0xFFC USB_DEV_VERSION

默认值：0x00000300			USB Device 版本寄存器（USB Version）
位域	类型	默认值	描述
31:0	RO	0x00000300	VERSION 版本，V3.0

11.1.3. USB Host (USBHOST)

USB Host Controller 模块内置 EHCI 和 OHCI Host Controller，内置 USB PHY，兼容 USB2.0 和 USB1.1 协议，支持 HS/ FS/ LS 设备。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.3.1. 特性说明

- 支持 USB2.0 和 USB1.1 协议
- 支持 HS/ FS/ LS 设备
- 支持内部 PHY

11.1.3.2. 原理框图

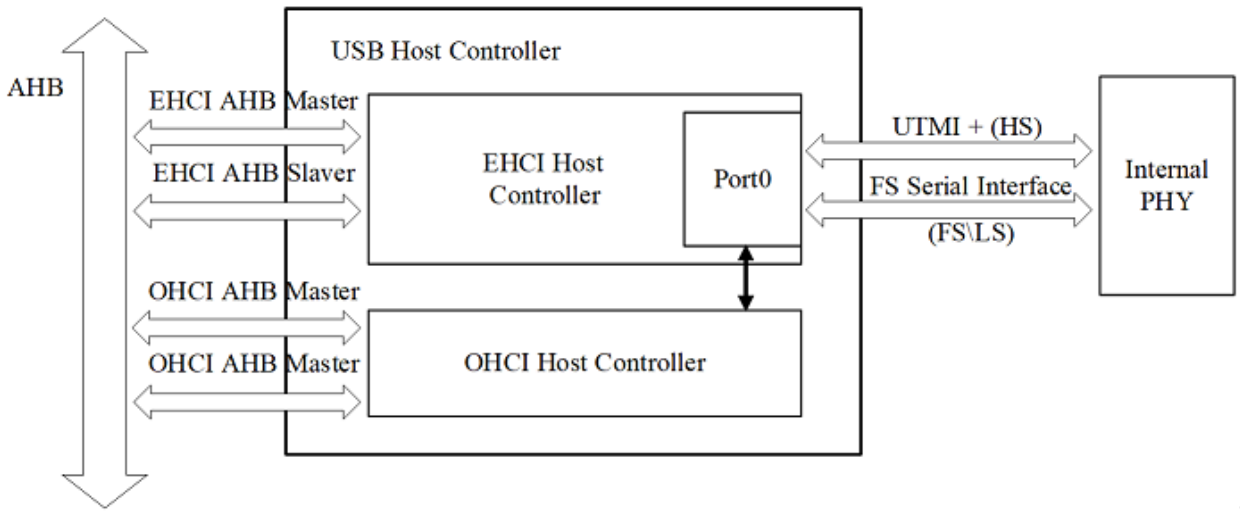
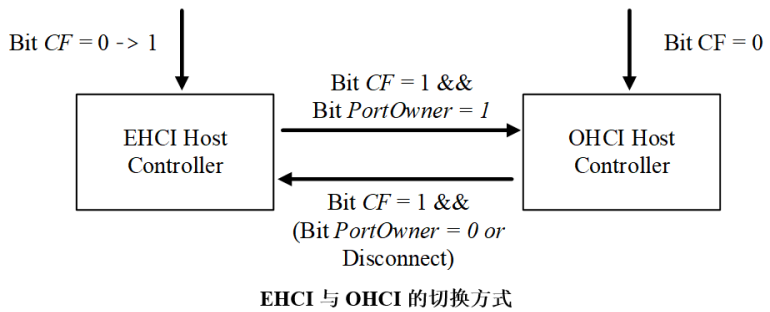


图 11–3 USB Host 控制器结构框图

11.1.3.3. 功能描述

11.1.3.3.1. EHCI/OHCI 切换

USB Host Controller 由 1x EHCI Host Controller 和 1x OHCI Host Controller 组成，前者支持 USB2.0 协议，后者支持 USB1.1 协议。EHCI/ OHCI 切换方式，由 EHCI 寄存器的 Bit CF 和 Bit PortOwener 决定，详情如下图所示：



EHCI 与 OHCI 的切换方式

图 11–4 EHCI/OHCI 切换

11.1.3.3.2. EHCI/ OHCI 功能

具体参考相关标准协议。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.3.4. 寄存器列表

表 11–2 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	CAPLENGTH (EHCI)	CAPLENGTH 寄存器（CAPLENGTH）	0x000 CAPLENGTH (EHCI)
0x004	HCSPARAMS(EHCI)	HCSPARAMS 寄存器（HCSPARAMS）	0x004 HCSPARAMS(EHCI)
0x008	HCCPARAMS(EHCI)	USB PHY 接口寄存器（USB PHY Interface）	0x008 HCCPARAMS(EHCI)
0x010	USBCMD(EHCI)	USBCMD 寄存器（USBCMD）	0x010 USBCMD(EHCI)
0x014	USBSTS(EHCI)	USBSTS 寄存器（USBSTS）	0x014 USBSTS(EHCI)
0x018	USBINTR(EHCI)	FRINDEX 寄存器（FRINDEX）	0x018 USBINTR(EHCI)
0x01C	FRINDEX(EHCI)	FRINDEX 寄存器（FRINDEX）	0x01C FRINDEX(EHCI)
0x024	PERIODICLISTBASE(EHCI)	PERIODICLISTBASE 寄存器（PERIODICLISTBASE）	0x024 PERIODICLISTBASE(EHCI)
0x028	ASYNCLISTADDR(EHCI)	ASYNCLISTADDR 寄存器（ASYNCLISTADDR）	0x028 ASYNCLISTADDR(EHCI)
0x050	CONFIGFLAG(EHCI)	CONFIGFLAG 寄存器（CONFIGFLAG）	0x050 CONFIGFLAG(EHCI)
0x054	PORTSC(EHCI)	PORTSC 寄存器（PORTSC）	0x054 PORTSC(EHCI)
0x400	HcRevision(OHCI)	HcRevision 寄存器（HcRevision）	0x400 HcRevision(OHCI)
0x404	HcControl (OHCI)	HcControl 寄存器（HcControl）	0x404 HcControl (OHCI)
0x408	HcCommandStatus(OHCI)	HcCommandStatus 寄存器（HcCommandStatus）	0x408 HcCommandStatus(OHCI)
0x40C	HcInterruptStatus	HcInterruptStatus 寄存器（HcInterruptStatus）	0x40C HcInterruptStatus
0x410	HcInterruptEnable	HcInterruptEnable 寄存器（HcInterruptEnable）	0x410 HcInterruptEnable

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–2 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x414	HcInterruptDisable	HcInterruptDisable 寄存器（HcInterruptDisable）	0x414 HcInterruptDisable
0x418	HcHCCA	HcHCCA 寄存器（HcHCCA）	0x418 HcHCCA
0x41C	HcPeriodCurrentED	HcPeriodCurrentED 寄存器（HcPeriodCurrentED）	0x41C HcPeriodCurrentED
0x420	HcControlHeadED	HcControlHeadED 寄存器（HcControlHeadED）	0x420 HcControlHeadED
0x0424	HcControlCurrentED	HcControlCurrentED 寄存器（HcControlCurrentED）	0x0424 HcControlCurrentED
0x0428	HcBulkHeadED	HcBulkHeadED 寄存器（HcBulkHeadED）	0x0428 HcBulkHeadED
0x042C	HcBulkCurrentED	HcBulkCurrentED 寄存器（HcBulkCurrentED）	0x042C HcBulkCurrentED
0x0430	HcDoneHead	HcDoneHead 寄存器（HcDoneHead）	0x0430 HcDoneHead
0x0434	HcFmInterval	HcFmInterval 寄存器（HcFmInterval）	0x0434 HcFmInterval
0x0438	HcFmRemaining	HcFmRemaining 寄存器（HcFmRemaining）	0x0438 HcFmRemaining
0x043C	HcFmNumber	HcFmNumber 寄存器（HcFmNumber）	0x043C HcFmNumber
0x440	HcPeriodicStart	HcPeriodicStart 寄存器（HcPeriodicStart）	0x440 HcPeriodicStart
0x444	HcLSThreshold	HcLSThreshold 寄存器（HcLSThreshold）	0x444 HcLSThreshold
0x448	HcRhDescriptorA	HcRhDescriptorA 寄存器（HcRhDescriptorA）	0x448 HcRhDescriptorA
0x44C	HcRhDescriptorB	HcRhDescriptorB 寄存器（HcRhDescriptorB）	0x44C HcRhDescriptorB
0x450	HcRhStatus	HcRhStatus 寄存器（HcRhStatus）	0x450 HcRhStatus
0x454	HcRhPortStatus	HcRhPortStatus 寄存器（HcRhPortStatus）	0x454 HcRhPortStatus

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–2 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x800	USB_HOST_CTL	USB HOST 控制寄存器（USB Host Control）	0x800 USB_HOST_CTL

11.1.3.5. 寄存器描述

11.1.3.5.1. 0x000 CAPLENGTH (EHCI)

默认值：0x01000010			CAPLENGTH 寄存器（CAPLENGTH）
位域	类型	默认值	描述
31:16	R	0x0100	EHCI 接口版本号，高八位代表 EHCI 的主版本号，低八位代表 EHCI 的次版本号。
15:8	–	–	–
7:0	R	0x10	指示 USB Host 工作寄存器的偏移地址。

11.1.3.5.2. 0x004 HCSPARAMS(EHCI)

默认值：0x00001111			HCSPARAMS 寄存器（HCSPARAMS）
位域	类型	默认值	描述
31:24	–	–	–
23:20	R	0x0	Debug Port Number (Optional) 此域用于表示 Debug Port Number。
19:17	–	–	–
16	R	0x0	P_INDICATOR Port Indicators，表示端口是否支持端口指示器控制。 当该位为 1 时，端口状态和控制寄存器包含一个可读写的字段，用于控制端口指示器的状态。
15:12	R	0x1	N_CC Number of Companion Controller，表示 USB 2.0 Host Controller 包括的的 companion controller 数量。只有一个 OHCI HostControlller。
11:8	R	0x1	N_PCC Number of ports supported per companion host controller，表示每个 companion controller 支持的端口数。只有一个端口。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00001111			HCSPARAMS 寄存器（HCSPARAMS）
位域	类型	默认值	描述
7	R	0x0	Port Routing Rules，表示端口与 companion controller 的映射方式 • 0x0：前 N _PCC 个端口会被导向至编号最低的功能 companion host controller，紧接着的 N_PCC 个端口则会连接至下一个编号较低的功能 companion controller，依序类推。第一个端口与编号最低的功能 companion controller 相连。 • 0x1：在 HCSP-PORTROUTE 数组中，前 N_PORTS 个元素将明确指定每个端口的路由方式。
6:5	–	–	–
4	R	0x1	PPC Port Power Control，指示 Host Controller 是否实现端口电源控制开关。
3:0	R	0x1	N_PORTS Number of physical downstream ports，表示 Host Controller 具有多少个下行的物理端口。

11.1.3.5.3. 0x008 HCCPARAMS(EHCI)

默认值：0x00001400			USB PHY 接口寄存器（USB PHY Interface）
位域	类型	默认值	描述
31:16	–	–	–
15:8	R	0xA0	EECP EHCI Extended Capabilities Pointer，指示 capabilities 清单。
7:4	R	0x1	Isochronous Scheduling Threshold，同步调度阈值 • 当位 [7] 为零时，最低有效 3 位的值表示主机控制器在刷新状态之前可以持有一组等时数据结构（一个或多个）的微帧数量。 • 当位 [7] 为 1 时，主机软件假定主机控制器可以为整个帧缓存一个等时数据结构。
3	–	–	–
2	R	0x0	Asynchronous Schedule Park Capability 是否支持 Asynchronous Schedule Park 功能 • 0x0：主机控制器在异步调度中不支持高速队列头的“停泊”功能。 • 0x1：主机控制器在异步调度中支持高速队列头的“停泊”功能。
1	R	0x0	Programmable Frame List Flag，表示 Frame List Size 是否可编程

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00001400			USB PHY 接口寄存器（USB PHY Interface）
位域	类型	默认值	描述
			• 0x0：系统软件必须使用长度为 1024 个元素的帧列表与该主机控制器一起工作。USBCMD 寄存器的帧列表大小字段是一个只读寄存器，应该被设置为 0。 • 0x1：系统软件可以指定并使用一个更小的帧列表，并通过 USBCMD 寄存器的帧列表大小字段来配置主机控制器。帧列表必须始终在 4K 页面边界上对齐，确保帧列表在物理内存中始终保持连续。
0	R	0x0	64–bit Addressing Capability，表示 32–bit 地址还是 64–bit 地址。 • 0x0：数据结构使用 32 位地址内存指针。 • 0x1：数据结构使用 64 位地址内存指针。

11.1.3.5.4. 0x010 USBCMD(EHCI)

默认值：0x00080000			USBCMD 寄存器（USBCMD）
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x08	Interrupt Threshold Control，中断阈值控制 此字段由系统软件用来选择主控制器发出中断的最大速率。以下是定义的唯一有效值。如果软件向此寄存器写入无效值，结果将是未定义的。 • 0x00：Reserved • 0x01：1 微帧 • 0x02：2 微帧 • 0x04：4 微帧 • 0x08：8 微帧 • 0x10：16 微帧 • 0x20：32 微帧 • 0x40：64 微帧 在此寄存器中任何其它值都会产生未定义的结果。
15:8	–	–	–
7	R/W	0x0	Light Host Controller Reset (OPTIONAL) EHCI 控制器轻复位。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00080000			USBCMD 寄存器（USBCMD）
位域	**类型**	**默认值**	**描述**
			这个控制位不是必需的。如果实现了，它允许驱动程序重置 EHCI 控制器，而不影响端口的状态或与伴随主机控制器的关系。例如，PORSTC 寄存器不应重置为其默认值，CF 位设置也不应为零（保持端口所有权关系）。主机软件将此位读为零表示轻量级主机控制器复位已完成，主机软件可以重新初始化主机控制器。主机软件将此位读为一表示轻量级主机控制器复位尚未完成。如果没有实现，读取此字段将始终返回零。
6	R/W	0x0	Interrupt on Async Advance Doorbell 使能产生异步调度器向前中断（对应 USBSTS 的中断状态位 Advance） • 0：不产生中断 • 1：产生中断 此位被软件用作门铃，以通知主机控制器在下一次推进异步调度时发出中断。软件必须向此位写入 1 以按响门铃。当主机控制器已经清除了所有适当的缓存调度状态后，它会在 USBSTS 寄存器中设置“异步前进中断”状态位。如果 USBINTR 寄存器中的“异步前进中断启用”位为 1，则主机控制器将在下一个中断阈值处断言一个中断。主机控制器在将 USBSTS 寄存器中的“异步前进中断”状态位设置为 1 之后，会将此位设置为零。当异步调度被禁用时，软件不应向此位写入 1。这样做将产生未定义的结果。
5	R/W	0x0	Asynchronous Schedule Enable，异步调度使能 This bit controls whether the host controller skips processing the Asynchronous Schedule. • 0x0：Do not process the Asynchronous Schedule. • 0x1：Use the ASYNCLISTADDR register to access the Asynchronous Schedule.
4	R/W	0x0	Periodic Schedule Enable，周期调度使能 此位控制主机控制器是否跳过处理异步调度。 • 0x0：不处理异步调度。 • 0x1：使用 ASYNCLISTADDR 寄存器来访问异步调度。
3:2	RO	0x0	Frame List Size 帧列表的大小 不支持此功能。仅当 HCCPARAMS 寄存器中的可编程帧列表标志设置为 1 时，此字段可读写。 帧列表的大小控制了帧索引寄存器中哪些位应该被用来表示当前帧列表索引。各个值的含义如下： • 0b00：1024 个元素（4096 字节），默认值 • 0b01：512 个元素（2048 字节） • 0b10：256 个元素（1024 字节）– 用于资源受限环境 • 0b11：Reserved

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00080000			USBCMD 寄存器（USBCMD）
位域	类型	默认值	描述
1	R/WAC	0x0	Host Controller Reset (HCRESET) EHCI 控制复位，复位完成后会自动清 0. 由软件用来重置主机控制器。这种重置对根集线器寄存器的影响类似于芯片硬件重置。当软件向该位写入 1 时，主机控制器会将内部管道、定时器、计数器、状态机等重置为初始值。USB 上正在进行的任何事务都会立即终止。下游端口不会进行 USB 重置。PCI 配置寄存器不受此重置的影响。所有操作寄存器，包括端口寄存器和端口状态机，都被设置为其初始值。端口所有权将归还给伴随的主机控制器，并产生副作用。软件必须重新初始化主机控制器，以使其恢复到工作状态。当重置过程完成时，主机控制器会将此位设置为 0。软件不能通过向该寄存器写入 0 来提前终止重置过程。当 USBSTS 寄存器中的 HCH alted 位为 0 时，软件不应将此位设置为 1。尝试重置正在运行的主机控制器将导致未定义的行为。
0	R/W	0x0	Run/Stop (RS) • 0x1：Run，EHCI 调度器工作 • 0x0：Stop，EHCI 调度器停止 当设置为 1 时，主机控制器开始执行调度。只要这个位设置为 1，主机控制器就会继续执行。当这个位被设置为 0 时，主机控制器会完成当前和 USB 上任何正在流水线处理的事务，然后停止。在软件清除运行位后的 16 微帧内，主机控制器必须停止。状态寄存器中的 HC H alted 位表示主机控制器已完成其待处理的流水线事务并已进入停止状态。除非主机控制器处于停止状态（即 USBSTS 寄存器中的 HCH alted 为 1），否则软件不得向此字段写入 1。这样做将产生不可知的结果。

11.1.3.5.5. 0x014 USBSTS(EHCI)

默认值：0x00001000			USBSTS 寄存器（USBSTS）
位域	类型	默认值	描述
31:16	–	–	–
15	RO	0x0	Asynchronous Schedule Status 指示当前异步调度的状态 • 0x0：异步调度未使能 • 0x1：异步调度使能 当软件在 USBCMD 寄存器中转换异步调度启用位时，主机控制器不需要立即禁用或启用异步调度。当这个位和异步调度启用位具有相同的值时，异步调度要么被启用（1），要么被禁用（0）。
14	RO	0x0	Periodic Schedule Status 此位指示当前周期调度的状态

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00001000			USBSTS 寄存器（USBSTS）
位域	类型	默认值	描述
			• 0x0：同步调度未使能 • 0x1：同步调度使能 当软件在 USBCMD 寄存器中转换周期性调度启用位时，主机控制器不需要立即禁用或启用周期性调度。当这个位和周期性调度启用位具有相同的值时，周期性调度要么被启用（1），要么被禁用（0）。
13	RO	0x0	Reclamation 此位用于检测异步调度是否为空。
12	RO	0x1	HCH alted 用于指示 EHCI 的调度器是否停止。 • 0x0：EHCI 的调度器工作 • 0x1：EHCI 的调度器停止
11:6	–	–	–
5	R/W1C	0x0	Interrupt on Async Advance 异步调度器向前中断 系统软件可以通过将 1 写入 USBCMD 寄存器中的 Interrupt on Async Advance Doorbell 位来强制主机控制器在下一次主机控制器推进异步调度时发出中断。此状态位表示该中断源的断言。
4	R/W1C	0x0	Host System Error EHCI 系统错误中断 • 0x0：无中断 • 0x1：出现中断，此时 EHCI 会将 Run/Stop Bit 清 0，停止调度器的工作
3	R/W1C	0x0	Frame List Rollover 帧链表溢出中断 • 0x0：无中断 • 0x1：出现中断，帧链表溢出 主机控制器在帧列表索引从其最大值回滚到零时将此位设置为 1。回滚发生的具体值取决于帧列表的大小。例如，如果帧列表大小（如 USBCMD 寄存器中的 Frame List Size 字段所编程）为 1024，则每当 FRINDEX[13] 切换时，帧索引寄存器就会回滚。类似地，如果大小为 512，则每当 FRINDEX[12] 切换时，主机控制器就会将此位设置为 1。
2	R/W1C	0x0	Port Change Detect 端口归属变化中断 • 0x0：无中断 • 0x1：出现中断，端口归属出现变化

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00001000			USBSTS 寄存器（USBSTS）
位域	类型	默认值	描述
			主机控制器在以下情况下将此位设置为 1： 1. 对于端口所有者位（Port Owner bit）设置为 0 的任何端口，如果该端口的更改位从 0 变为 1，或者由于检测到挂起端口上的 J–K 转换而导致强制端口恢复位从 0 变为 1。 2. 系统软件通过将一个 1 写入端口的端口所有者位来放弃对连接端口的所有权后，连接状态更改被设置为 1 时，也会设置此位。 此位可以在辅助电源中保持。另外，也可以接受在 EHCI HC 设备的 D3 到 D0 转换期间，此位加载所有 PORTSC 更改位的 OR 值（包括：强制端口恢复、过电流变化、启用/禁用更改和连接状态更改）
1	R/W1C	0x0	USB Error Interrupt (USBERRINT) USB 错误中断 • 0x0：无中断 • 0x1：出现中断 当 USB 事务的完成导致错误状态（例如，错误计数器下溢）时，主机控制器会将此位设置为 1。如果发生错误中断的传输描述符（TD）也设置了 IOC 位，则此位和 USBINT 位都会被设置。
0	R/W1C	0x0	USB Interrupt (USBINT) • 0x0：无中断 • 0x1：出现中断 在 USB 事务完成并导致设置了 IOC 位的传输描述符（TD）被回收时，主机控制器会将此位设置为 1。当检测到短包（实际接收到的字节数少于预期字节数）时，主机控制器也会将此位设置为 1。

11.1.3.5.6. 0x018 USBINTR(EHCI)

默认值：0x00000000			FRINDEX 寄存器（FRINDEX）
位域	类型	默认值	描述
31:6	–	–	–
5	R/W	0x0	Interrupt on Async Advance Enable 异步调度器向前中断使能 当该位为 1，且 USBSTS 寄存器中的“中断异步提前”位也为 1 时，主机控制器将在下一个中断阈值处发出中断。软件通过清除“中断异步提前”位来确认此中断。
4	R/W	0x0	Host System Error Enable EHCI 系统错误中断使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			FRINDEX 寄存器（FRINDEX）
位域	类型	默认值	描述
			当该位为 1，且 USBSTS 寄存器中的“主机系统错误状态”位也为 1 时，主机控制器将发出中断。软件通过清除“主机系统错误状态”位来确认此中断。
3	R/W	0x0	Frame List Rollover Enable 帧链表溢出中断使能 当该位为 1，且 USBSTS 寄存器中的“帧列表翻转”位也为 1 时，主机控制器将发出中断。软件通过清除“帧列表翻转”位来确认此中断。
2	R/W	0x0	Port Change Interrupt Enable. 端口归属变化中断使能 当该位为 1，且 USBSTS 寄存器中的“端口变化检测”位也为 1 时，主机控制器将发出中断。软件通过清除“端口变化检测”位来确认此中断。
1	R/W	0x0	USB Error Interrupt Enable USB 错误中断使能 当该位为 1，且 USBSTS 寄存器中的“ USBERRINT ”位也为 1 时，主机控制器将在下一个中断阈值处发出中断。软件通过清除“ USBERRINT ”位来确认此中断。
0	R/W	0x0	USB Interrupt Enable USB 中断使能 当该位为 1，且 USBSTS 寄存器中的“ USBINT ”位也为 1 时，主机控制器将在下一个中断阈值处发出中断。软件通过清除“ USBINT ”位来确认此中断。

11.1.3.5.7. 0x01C FRINDEX(EHCI)

默认值：0x00000000			FRINDEX 寄存器（FRINDEX）
位域	类型	默认值	描述
31:14	–	–	–
13:0	R/W	0x0	Frame Index 帧索引号 这个寄存器的值在每个时间帧（例如微帧）结束时递增。位[12:3]用于当前帧列表索引。这意味着在移动到下一个索引之前，每个帧列表的位置被访问 8 次（帧或微帧）。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.3.5.8. 0x024 PERIODICLISTBASE(EHCI)

默认值：0x00000000			PERIODICLISTBASE 寄存器（PERIODICLISTBASE）
位域	类型	默认值	描述
31:12	R/W	0x0	Base Address 此域对应空间地址的 Bit[31:12] 这个 32 位寄存器包含了系统内存中周期性帧列表的起始地址。这些位分别对应于内存地址信号 [31:12]。
11:0	R/W	0x0	Reserved 必须写为 0。

11.1.3.5.9. 0x028 ASYNCLISTADDR(EHCI)

默认值：0x00000000			ASYNCLISTADDR 寄存器（ASYNCLISTADDR）
位域	类型	默认值	描述
31:5	R/W	0x0	Link Pointer Low (LPL). 此域为下一个将要被执行的异步 QH 的地址。 这个 32 位寄存器包含了下一个待执行的异步队列头的地址。这些位分别对应于内存地址信号 [31:5]。此字段只能引用一个队列头（ QH ）。
4:0	–	–	–

11.1.3.5.10. 0x050 CONFIGFLAG(EHCI)

默认值：0x00000000			CONFIGFLAG 寄存器（CONFIGFLAG）
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	Configure Flag (CF) 配置标志位 主机软件在配置主机控制器的过程中，将此位设置为最后一步操作。该位用于控制默认的端口路由控制逻辑。 • 0x0：Port0 选择 OHCI • 0x1：Port0 选择 EHCI

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.3.5.11. 0x054 PORTSC(EHCI)

默认值：0x00002000			PORTSC 寄存器（PORTSC）
位域	类型	默认值	描述
31:23	–	–	–
22	R/W	0x0	Wake on Over-current Enable 使能过流唤醒 • 0x0：不使能 • 0x1：使能，出现过流的情况将唤醒 HOST 将此位设置为 1 会使端口对过电流条件敏感，并将其作为唤醒事件。如果端口电源为零，则该字段为零。
21	R/W	0x0	Wake on Disconnect Enable (WKDSCNNT_E) 使能断开唤醒 • 0x0：不使能 • 0x1：使能，出现端口断开的情况将唤醒 HOST 将此位设置为 1 会使端口对设备断开连接敏感，并将其作为唤醒事件。如果端口电源为零，则该字段为零。
20	R/W	0x0	Wake on Connect Enable (WKCNNT_E) 使能连接唤醒 • 0x0：不使能 • 0x1：使能，出现端口连接的情况将唤醒 HOST 将此位设置为 1 会使端口对设备连接敏感，并将其作为唤醒事件。如果端口电源为零，则该字段为零。
19:16	R/W	0x0	Port Test Control 端口测试控制 • 0x0：Test mode 未使能 • 0x1：Test J_STATE • 0x2：Test K_STATE • 0x3：Test SE0_NAK • 0x4：Test Packet • 0x5：Test FORCE_ENABLE
15:14	–	–	–
13	R/W	0x1	Port Owner 端口归属

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002000			PORTSC 寄存器（PORTSC）
位域	**类型**	**默认值**	**描述**
			当 CONFIGFLAG 寄存器中的“配置”位从 0 变为 1 时，该位无条件地变为 0 。无论何时，只要“配置”位为 0，该位都会无条件地变为 1 。系统软件使用这个字段来将端口的所有权释放给选定的主机控制器（在所连接的设备不是高速设备的情况下）。当连接的设备不是高速设备时，软件会向这个位写入 1。这个位中的 1 表示一个伴随的主机控制器拥有并控制着端口。
12	R/W	0x0	Port Power (PP) 端口电源控制 • 0x0：电源开关断开 • 0x1：电源开关闭合 当端口上没有电源可用时（即 PP 等于 0），该端口将不起作用，不会报告连接、断开等状态。当在供电端口检测到过电流情况时，每个受影响端口的 PP 位可能会被主机控制器从 1 转换到 0（从端口移除电源）。
11:10	RO	0x0	Line Status 这些位反映了 D+（位 11）和 D–（位 10）信号线的当前逻辑电平。这些位用于在端口复位和使能序列之前检测低速 USB 设备。此字段仅在端口使能位为零且当前连接状态位设置为一时有效。 • 0x0：SE0 非低速设备，执行 EHCI 复位 • 0x1：K 状态 低速设备，释放端口所有权 • 0x2：J 状态 非低速设备，执行 EHCI 复位 • 0x3：未定义 非低速设备，执行 EHCI 复位。 如果端口电源为零，则此字段的值未定义。
9	–	–	–
8	R/W	0x0	Port Reset 端口复位 • 0x0：端口不处于复位状态 • 0x1：使能端口进行复位 当软件将此位从 0 写入 1 时，USB 规范修订版 2.0 中定义的总线复位序列开始。软件将此位写入 0 以终止总线复位序列。软件必须保持此位为 1 足够长的时间，以确保按照 USB 规范修订版 2.0 指定的复位序列完成。注意：当软件将此位写入 1 时，还必须将 Port Enable 位写入零。请注意，当软件将此位写入 0 时，状态更改为 0 之前可能会有延迟。只有在复位完成后，该位的状态才会读取为 0。如果复位完成后端口处于高速模式，主机控制器会自动启用此端口（例如，将 Port Enable 位设置为 1）。主机控制器必须在软件将此位从 1 变为 0 后的 2ms 内终止复位并稳定端口状态。例如：如果端口在复位期间检测到连接的设备是高速设备，则主机控制器必须在软件将此位写入 0 后的 2ms 内使端口处于启用状态。在软件尝试使用此位之前，USBSTS 寄存器中的

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002000			PORTSC 寄存器（PORTSC）
位域	**类型**	**默认值**	**描述**
			HCHalted 位应为 0。当 HCHalted 位为 1 时，主机控制器可能会保持 Port Reset 为 1。如果 Port Power 为 0，则此字段为 0。
7	R/W	0x0	Suspend • 0x0：端口不处于 Suspend 状态 • 0x1：使能端口进入 Suspend 状态 这个寄存器的“端口启用位”和“挂起位”定义了以下端口状态： Bits [Port Enabled, Suspend] • 0x0X: 禁用 • 0x10: 启用 • 0x11: 挂起 当端口处于挂起状态时，除了端口重置外，该端口上的数据下游传播将被阻塞。如果在将此位设置为 1 时有事务正在进行，则阻塞将在当前事务结束时发生。在挂起状态下，端口对恢复检测敏感。请注意，位的状态直到端口被挂起才会改变，并且如果 USB 上有事务正在进行，则挂起端口可能会有延迟。 主机控制器会忽略对此位的写 0 操作。在以下情况下，主机控制器会无条件地将此位设置为 0： • 软件将强制端口恢复位设置为 0（从 1 开始）。 • 软件将端口重置位设置为 1（从 0 开始）。 如果主机软件在端口未启用（即端口启用位为 0）时将此位设置为 1，结果未定义。如果端口电源为 0，则此字段为 0。
6	R/W	0x0	Force Port Resume 强制端口 Resume • 0x0：无操作 • 0x1：强制端口 Resume 此功能定义用于操作该位，取决于“挂起”位的值。例如，如果端口未被挂起（即“挂起”和“启用”位都为 1），并且软件将此位转换为 1，则其在总线上的影响是未定义的。软件将此位设为 1 以驱动恢复信号。在端口处于挂起状态时，如果检测到 J 至 K 转换，主控制器会将此位设置为 1。当由于检测到 J 至 K 转换而使此位变为 1 时， USBSTS 寄存器中的“端口更改检测”位也会被设置为 1。如果软件将此位设置为 1，则主控制器不得设置“端口更改检测”位。请注意，当 EHCI 控制器拥有端口时，恢复序列遵循 USB 规范修订版 2.0 中定义的顺序。只要该位保持为 1，就会在端口上驱动恢复信号（全速‘K’）。软件必须适当地计时恢复操作，并在适当的时间过后将此位设置为 0。将此位从 1 开始写为 0 会导致端口返回到高速模式（强制端口下方的总线进入高速空闲状态）。在软件将此位设置为 0 后的 2 毫秒内，该位将保持为 1，直到端口已切换到高速空闲状态。如果端口电源为 0，则该字段为 0。
5	R/W1C	0x0	Over-current Change 端口过流状态变化

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002000			PORTSC 寄存器（PORTSC）
位域	类型	默认值	描述
			• 0x0：端口过流状态为变化 • 0x1：端口出现过流状态变化 软件通过将此位位置写为 1 来清除该位。
4	RO	0x0	Over-current Active 端口过流 • 0x1：此端口当前存在过电流情况。 • 0x0：此端口没有过电流情况。 当过电流情况消失时，该位会自动从 1 变为 0。
3	R/W1C	0x0	Port Enable/Disable Change 端口使能/禁止变化 • 0x1：端口启用/禁用状态已更改。 • 0x0：无变化。 对于根集线器，只有在 EOF2 点存在适当条件时，该位才会被设置为 1，以禁用端口。软件通过将此位写为 1 来清除它。如果 Port Power 为 0，则此字段为 0。
2	R/W	0x0	Port Enabled/Disabled 端口使能/禁止 • 0x1：Enable，只有在端口实现 RESET 后，设备枚举完成为 HS 设备时，此位置 1，软件不能对此位写 1。 • 0x0：Disable，端口 RESET 后，设备枚举完成为非 HS 设备。 端口只能由主机控制器作为重置和启用的一部分来启用。软件不能通过将此字段写为 1 来启用端口。主机控制器只有在复位序列确定连接的设备是高速设备时才会将此位设置为 1。端口可以通过故障条件（断开事件或其它故障条件）或主机软件禁用。请注意，端口状态实际发生变化之前，位状态不会改变。由于其它主机控制器和总线事件，禁用或启用端口可能会有一定的延迟。当端口被禁用（0）时，除了复位之外，该端口上的数据向下传播会被阻止。如果 Port Power 为 0，则此字段为 0。
1	R/WC	0x0	Connect Status Change 端口连接状态发生变化 • 0x1：Change in Current Connect Status. • 0x0：No change. 表示端口的当前连接状态发生了变化。主机控制器会为端口设备连接状态的所有变化设置此位，即使系统软件尚未清除现有的连接状态变化。例如，在系统软件清除已更改的状态之前，插入状态发生了两次变化，集线器硬件将“设置”一个已经设置的位（即，该位将保持设置）。软件通过向其写入 1 来将此位重置为 0。如果端口电源为 0，则此字段为 0。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002000			PORTSC 寄存器（PORTSC）
位域	类型	默认值	描述
0	RO	0x0	Current Connect Status 当前端口连接状态 • 0x1：Device is present on port. • 0x0：No device is present. 这个值反映了端口的当前状态，可能并不直接对应于导致连接状态更改位（位 1）被设置的事件。如果端口电源为 0，则此字段为 0。

11.1.3.5.12. 0x400 HcRevision(OHCI)

默认值：0x00000110			HcRevision 寄存器（HcRevision）
位域	类型	默认值	描述
31:9	–	–	–
8	R	0x1	LEGACY_SUPPORT
7:0	R	0x10	Revision OHCI 版本 这个只读字段包含 HCI 规范实现的版本号的 BCD 表示。例如，值 11h 对应于版本 1.1。所有符合此规范的 HC 实现都将具有值为 10h 的值。

11.1.3.5.13. 0x404 HcControl (OHCI)

默认值：0x00000000			HcControl 寄存器（HcControl）
位域	类型	默认值	描述
31:11	–	–	–
10	R/W	0x0	RWE Remote Wakeup Enable 远程唤醒使能 该位由 HCD 用于在检测到上游恢复信号时启用或禁用远程唤醒功能。当此位被设置并且 Hc 中断状态中的 Resume Detected 位也被设置时，将向主机系统发送远程唤醒信号。设置此位不会影响硬件中断的产生。
9	R/W	0x0	RWC Remote Wakeup Connected

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcControl 寄存器（HcControl）
位域	**类型**	**默认值**	**描述**
			该位指示 HC 是否支持远程唤醒信号。如果系统支持并使用了远程唤醒，则系统固件在 POST 期间负责设置此位。硬件复位时，HC 会清除该位，但软件复位时不会更改它。主机系统的远程唤醒信号是特定于主机总线的，本规范中未进行描述。
8	R/W	0x0	IR Interrupt Routing，中断通路 • 0x0：所有中断都路由到正常的主机总线中断机制 • 0x1：所有中断都路由到系统管理中断 该位确定由 Hc 中断状态中注册的事件生成的中断的路由。如果清除，则所有中断都路由到正常的主机总线中断机制。如果设置，则中断路由到系统管理中断。硬件复位时，HCD 会清除此位，但在软件复位时不会更改此位。HCD 使用此位作为标签来指示 HC 的所有权。
7:6	R/W	0x0	HCFS Host Controller Functional State for USB USB Host 控制器的功能状态 • 0x0: USB RESET • 0x1: USB RESUME • 0x2: USB OPERATIONAL • 0x3: USB SUSPEND 从另一个状态过渡到 USB OPERATIONAL 会导致 1 毫秒后开始生成 SOF。HCD 可以通过读取 HcInterruptStatus 的帧开始字段来确定 HC 是否已开始发送 SOFs。此字段仅在 USBSUSPEND 状态下由 HC 更改。HC 在检测到来自下游端口的恢复信号后，可以从 USBSUSPEND 状态移动到 USBRESUME 状态。软件复位后，HC 进入 USBSUSPEND 状态，而硬件复位后，它进入 USBRESET 状态。后者还会重置根集线器并向下游端口发出后续重置信号。
5	R/W	0x0	BLE Bulk List Enable，Bulk 链表使能 此位被设置为在下一个帧中启用 Bulk 列表的处理。如果 HCD 清除了此位，则在下一个 SOF 之后不会进行 Bulk 列表的处理。HC 在确定处理列表时检查此位。当禁用时，HCD 可以修改列表。如果 HcBulkCurrentED 指向一个要移除的 ED，HCD 必须在重新启用列表处理之前通过更新 HcBulkCurrentED 来推进指针。
4	R/W	0x0	CLE Control List Enable，控制链表使能 这个位被设置为启用下一帧中控制列表的处理。如果 HCD 清除了这个位，那么在下一个 SOF 之后将不会处理控制列表。 HC（主机控制器）在决定处理列表时必须检查这个位。当禁用时，HCD 可以修改列表。如果 HcControlCurrentED 指向要移除的端点描述符（ED），HCD 必须在重新启用列表处理之前通过更新 HcControlCurrentED 来移动指针。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcControl 寄存器（HcControl）
位域	类型	默认值	描述
3	R/W	0x0	IE Isochronous Enable，同步端点描述符使能 这个位被 HCD 用来启用/禁用同步 EDs 的处理。在处理帧中的周期性列表时，HC 在发现一个同步 ED（F=1）时会检查这个位的状态。如果设置（启用），HC 会继续处理 EDs。如果清除（禁用），HC 会停止处理周期性列表（现在只包含同步 EDs），并开始处理批量/控制列表。设置这个位保证在下一帧生效（而不是当前帧）。
2	R/W	0x0	PLE Periodic List Enable，周期链表使能 这个位被设置为启用下一帧中周期性列表的处理。如果 HCD 清除了这个位，那么在下一个 SOF 之后将不会处理周期性列表。HC（主机控制器）在开始处理列表之前必须检查这个位。
1:0	R/W	0x0	CBSR Control Bulk Service Ratio，Control Bulk 服务比 这指定了控制 EDs 和批量 EDs 之间的服务比率。在处理任何非周期性列表之前，HC（主机控制器）必须将指定的比率与其内部计数进行比较，该计数记录了已处理的非空控制 EDs 的数量，以确定是继续处理另一个控制 ED 还是切换到批量 EDs。内部计数将在跨越帧边界时保留。在重置的情况下，HCD 负责恢复这个值。（Control EP 描述符与 Bulk EP 描述符之比） • 0x0：(1:1) • 0x1：(2:1) • 0x2：(3:1) • 0x3：(4:1)

11.1.3.5.14. 0x408 HcCommandStatus(OHCI)

默认值：0x00000000			HcCommandStatus 寄存器（HcCommandStatus）
位域	类型	默认值	描述
31:18	–	–	–
17:16	R/W	0x0	SOC SchedulingOverrunCount，调度器溢出计数 这些位在每次调度超时错误发生时递增。它初始化为 00b，并在 11b 时回绕。即使 HcInterruptStatus 中的调度超时已经被设置，当检测到调度超时时，这也会递增。HCD 使用这个来监控任何持续的调度问题。 •

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcCommandStatus 寄存器（HcCommandStatus）
位域	**类型**	**默认值**	**描述**
15:3	–	–	–
3	R/W	0x0	OCR OwnershipChangeRequest，归属变化请求信号 这个位由操作系统的 HCD 设置，以请求更改 HC（主机控制器）的控制权。当设置了这个位，HC 将在 HcInterruptStatus 中设置所有权更改字段。在移交后，这个位将被清除，并保持清除状态，直到操作系统 HCD 的下一个请求。
2	R/W	0x0	BLF BulkListFilled，Bulk 链表填入 TD 这个位用来指示批量列表上是否有任何事务描述符（TD）。每当 HCD 将一个 TD 添加到批量列表中的一个端点描述符（ED）时，它就会设置这个位。当主机控制器（HC）开始处理批量列表的头部时，它会检查 BF（Bulk List Filled，批量列表填充）标志。只要 BulkListFilled 为 0，HC 就不会开始处理批量列表。如果 BulkListFilled 为 1，HC 将开始处理批量列表，并将 BF 设置为 0。如果 HC 在列表上找到一个 TD，那么 HC 将设置 BulkListFilled 为 1，导致批量列表的处理继续进行。如果在批量列表上没有找到 TD，并且如果 HCD 没有设置 BulkListFilled，那么当 HC 完成处理批量列表时，BulkListFilled 仍将为 0，批量列表的处理将停止。
1	R/W	0x0	CLF ControlListFilled，控制链表填入 TD 这个位用来表示 Control 列表上是否有任何传输描述符（TD）。每当主机控制器驱动（HCD）向控制（Control）列表中的一个端点描述符（ED）添加一个 TD 时，它就会设置这个位。当主机控制器（HC）开始处理 Control 列表的头部时，它会检查 CLF（Control List Filled）。只要 ControlListFilled 是 0，HC 就不会开始处理 Control 列表。如果 CF（Control List Full）是 1，HC 将开始处理 Control 列表，并将 ControlListFilled 设置为 0。如果 HC 在列表中找到了一个 TD，那么 HC 会将 ControlListFilled 设置为 1，使得 Control 列表的处理继续进行。如果在 Control 列表中没有找到 TD，并且 HCD 没有设置 ControlListFilled，那么当 HC 完成处理 Control 列表时，ControlListFilled 仍将为 0，Control 列表的处理将会停止。
0	R/W	0x0	HCR HostControllerReset，OHCI 软复位 此位由主机控制器驱动（HCD）设置，用以启动主机控制器（HC）的软件重置。无论 HC 的功能状态如何，它都会转移到 USBSUSPEND 状态，在该状态下，大多数操作寄存器都会被重置，除了那些特别声明的以外；例如，HcControl 的 InterruptRouting 字段，并且不允许进行任何主机总线访问。这个位会在重置操作完成后由 HC 清除。重置操作必须在 10 毫秒内完成。当设置此位时，不应导致根集线器（Root Hub）重置，且不应向其下游端口断言任何后续的重置信号。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.3.5.15. 0x40C HcInterruptStatus

默认值：0x00000000			HcInterruptStatus 寄存器（HcInterruptStatus）
位域	类型	默认值	描述
31	–	–	–
30	R/W	0x0	OC OwnershipChange，归属状态变化 当主机控制器驱动（HCD）在 HcCommandStatus 结构中设置 OwnershipChangeRequest 字段时，主机控制器（HC）会设置此位。当该事件未被屏蔽时，将立即生成一个系统管理中断（SMI）。如果 SMI 引脚没有实现，则此位会被绑定到 0b。
29:7	–	–	–
6	R/W	0x0	RHSC RootHubStatusChange 当 HcRhStatus 的内容或任何 HcRhPortStatus[NumberofDownstreamPort] 的内容发生变化时，此位会被设置。
5	R/W	0x0	FNO FrameNumberOverflow 当 HcFmNumber 的最高有效位（第 15 位）的值发生变化，从 0 变为 1 或从 1 变为 0，并且在更新了 HccaFrameNumber 之后，此位会被设置。
4	R/W	0x0	UE UnrecoverableError 当 HC 检测到与 USB 无关的系统错误时，此位会被设置。在系统错误被纠正之前，HC 不应继续进行任何处理或发出信号。HCD 在 HC 被重置后清除此位。
3	R/W	0x0	RD ResumeDetected 当 HC 检测到 USB 上的设备正在发出恢复信号时，此位会被设置。这是从没有恢复信号到恢复信号的转变导致此位被设置。当 HCD 设置 USBRESUME 状态时，此位不会被设置。
2	R/W	0x0	SFStartofFrame 在每个帧开始时以及 HccaFrameNumber 更新之后，HC 会设置这个位。同时，HC 也会产生一个 SOF 令牌。
1	R/W	0x0	WDHWritebackDoneHead 在 HC 将 HcDoneHead 写入 HccaDoneHead 之后，这个位会立即被设置。在清除此位之前，不会对 HccaDoneHead 进行进一步的更新。HCD 应在保存了 HccaDoneHead 的内容后才清除此位。
0	R/W	0x0	SO

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcInterruptStatus 寄存器（HcInterruptStatus）
位域	类型	默认值	描述
			SchedulingOverrun 当当前帧的 USB 调度超时时，这个位会被设置，并在 HccaFrameNumber 更新后。调度超时还会导致 HcCommandStatus 中的 SchedulingOverrunCount 增加。

11.1.3.5.16. 0x410 HcInterruptEnable

默认值：0x00000000			HcInterruptEnable 寄存器（HcInterruptEnable）
位域	类型	默认值	描述
31	R/W	0x0	MIE • 这个字段写入'0'会被 HC 忽略。 • 写入'1'会启用由该寄存器其它位指定的事件的中断生成 HCD 将其用作主中断使能。
30	R/W	0x0	OC • 0x0：Ignore • 0x1：启用所有权变更导致的中断生成。
29:7	–	–	–
6	R/W	0x0	RHSC • 0x0：Ignore • 0x1：启用根集线器状态变更导致的中断生成。
5	R/W	0x0	FNO • 0x0：Ignore • 0x1：启用帧号溢出导致的中断生成。
4	R/W	0x0	UE • 0x0：Ignore • 0x1：启用不可恢复错误导致的中断生成。
3	R/W	0x0	RD • 0x0：Ignore • 0x1：启用因检测到恢复而产生的中断。
2	R/W	0x0	SF

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcInterruptEnable 寄存器（HcInterruptEnable）
位域	类型	默认值	描述
			• 0x0：Ignore • 0x1：启用因帧开始而产生的中断。
1	R/W	0x0	WDH • 0x0：Ignore • 0x1：启用因 HcDoneHead 写回而产生的中断。
0	R/W	0x0	SO • 0x0：Ignore • 0x1：启用因调度超限而产生的中断。

11.1.3.5.17. 0x414 HcInterruptDisable

默认值：0x00000000			HcInterruptDisable 寄存器（HcInterruptDisable）
位域	类型	默认值	描述
31	R/W	0x0	MIE • 写入此字段的'0'将被 HC 忽略。 • 将'1'写入此字段将禁用由此寄存器其它位指定的事件产生的中断。 此字段在硬件或软件复位后被设置。
30	R/W	0x0	OC • 0x0：Ignore • 0x1：禁用因所有权变更而产生的中断。
29:7	–	–	–
6	R/W	0x0	RHSC • 0x0：Ignore • 0x1：禁用因根集线器状态变更而产生的中断。
5	R/W	0x0	FNO • 0x0：Ignore • 0x1：禁用因帧号溢出而产生的中断。
4	R/W	0x0	UE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcInterruptDisable 寄存器（HcInterruptDisable）
位域	类型	默认值	描述
			• 0x0：Ignore • 0x1：禁用因无法恢复的错误而产生的中断。
3	R/W	0x0	RD • 0x0：Ignore • 0x1：禁用因恢复检测而产生的中断。
2	R/W	0x0	SF • 0x0：Ignore • 0x1：禁用因帧开始而产生的中断。
1	R/W	0x0	WDH • 0x0：Ignore • 0x1：禁用因 HcDoneHead 写回而产生的中断。
0	R/W	0x0	SO • 0x0：Ignore • 0x1：禁用因调度超限而产生的中断。

11.1.3.5.18. 0x418 HcHCCA

默认值：0x00000000			HcHCCA 寄存器（HcHCCA）
位域	类型	默认值	描述
31:8	R/W	0x0	HCCA[31:8] 这是主机控制器通信区域的基地址。
7:0	R	0x0	HCCA[7:0] 通过检查低位中零的数量来评估对齐情况。最小对齐是 256 字节；因此，在读取时，位 0 到位 7 必须始终返回‘0’。

11.1.3.5.19. 0x41C HcPeriodCurrentED

默认值：0x00000000			HcPeriodCurrentED 寄存器（HcPeriodCurrentED）
位域	类型	默认值	描述
31:4	R/W	0x0	PCED[31:4]

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcPeriodCurrentED 寄存器（HcPeriodCurrentED）
位域	类型	默认值	描述
			PeriodCurrentED 这被主机控制器 (hc)用来指向一个周期性列表的头部，该列表将在当前帧中被处理。这个寄存器的内容在非周期事件描述符 (ed)被处理后由主机控制器 (hc)更新。主机控制器驱动程序 (hcd)可以读取此内容，以确定在读取时正在处理哪个事件描述符 (ed)。
3:0	R	0x0	PCED[3:0] 由于通用 TD 长度为 16 字节，因此 TD 的内存结构必须对齐到 16 字节边界。因此，PCED 中的低位（从位 0 到位 3）在这个字段中必须为零。

11.1.3.5.20. 0x420 HcControlHeadED

默认值：0x00000000			HcControlHeadED 寄存器（HcControlHeadED）
位域	类型	默认值	描述
31:4	R/W	0x0	CHED[31:4] ControlHeadEDHC 从 HcControlHeadED 指针开始遍历控制列表。内容在 HC 初始化期间从 HCCA 加载。
3:0	R	0x0	CHED[3:0] 因为通用 TD 的长度是 16 字节，所以 TD 的内存结构必须对齐到 16 字节边界。因此，CHED 中的低比特位，从第 0 位到第 3 位在这个字段中必须是零。

11.1.3.5.21. 0x0424 HcControlCurrentED

默认值：0x00000000			HcControlCurrentED 寄存器（HcControlCurrentED）
位域	类型	默认值	描述
31:4	R/W	0x0	CCED[31:4] ControlCurrentEDAThis 指针在服务当前 ED 后前进到下一个 ED。HC 将从上一帧中离开的地方继续处理列表。当它到达控制列表的末尾时，HC 检查 inHcCommandStatus 中的 ControlListFilled 位。如果设置了该位，它将复制 HcControlHeadED 的内容到 HcControlCurrentED 并清除该位。如果没有设置该位，则不执行任何操作。只有在 HcControl 的 ControlListEnable 被清除时，HCD 才允许修改此寄存器。当设置时， HCD 只读取此寄存器的瞬时值。最初，此寄存器设置为零，表示控制列表的结束。
3:0	R	0x0	CCED[3:0] 因为通用 TD 的长度是 16 字节，所以 TD 的内存结构必须对齐到 16 字节边界。因此，CCED 中的低比特位，从第 0 位到第 3 位在这个字段中必须是零。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.3.5.22. 0x0428 HcBulkHeadED

默认值：0x00000000			HcBulkHeadED 寄存器（HcBulkHeadED）
位域	类型	默认值	描述
31:4	R/W	0x0	BHED[31:4] BulkHeadED HC 遍历 Bulk 列表，从 HcBulkHeadEDpointer 开始。内容在 HC 初始化时从 HCCA 加载。
3:0	R	0x0	BHED [3:0] 由于一般的传输描述符（TD）长度为 16 字节，因此 TD 的内存结构必须对齐到 16 字节边界。所以，在缓冲区头部使能器/描述符（BHED）中，从第 0 位到第 3 位的较低位必须在此字段中为零。

11.1.3.5.23. 0x042C HcBulkCurrentED

默认值：0x00000000			HcBulkCurrentED 寄存器（HcBulkCurrentED）
位域	类型	默认值	描述
31:4	R/W	0x0	BCED[31:4] BulkCurrentED 在主机控制器（Host Controller, HC）处理完当前的端点描述符（Endpoint Descriptor, ED）后，它会前进到下一个 ED。接着，HC 会继续处理列表，从上一帧中断的地方继续执行。当 HC 到达批量传输列表的末尾时，它会检查 HcControl 中的 ControlListFilled 位。如果此位被设置，HC 会将 HcBulkHeadED 的内容复制到 HcBulkCurrentED，并清除该位；如果该位未被设置，则不执行任何操作。只有在 HcControl 的 BulkListEnable 位被清除的情况下，主机控制器驱动（Host Controller Driver, HCD）才允许修改这个寄存器。当 BulkListEnable 位被设置时，HCD 只能读取该寄存器的瞬时值。这个寄存器最初被设置为 0，以指示批量传输列表的结束。
3:0	R	0x0	BCED [3:0] 由于一般的传输描述符（TD）长度为 16 字节，因此 TD 的内存结构必须对齐到 16 字节边界。所以，在 BCED ，从第 0 位到第 3 位的较低位必须在此字段中为零。

11.1.3.5.24. 0x0430 HcDoneHead

默认值：0x00000000			HcDoneHead 寄存器（HcDoneHead）
位域	类型	默认值	描述
31:4	R	0x0	DH[31:4] DoneHead

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcDoneHead 寄存器（HcDoneHead）
位域	类型	默认值	描述
			当一个传输描述符（TD）完成时，主机控制器（Host Controller，HC）会将 HcDoneHead 的内容写入该 TD 的 NextTD 字段。随后，HC 用这个 TD 的地址重写 HcDoneHead 的值。每当 HC 把这一寄存器的内容写入 Host Controller Channel Assignment（HCCA）时，这个值就会被清零。同时，它还会设置 HcInterruptStatus 的 WritebackDoneHead 位。
3:0	R	0x0	在 USB 协议中，传输描述符（TD）的长度通常为 16 字节，因此 TD 的内存结构必须对齐到 16 字节边界。这意味着在描述符头部（DH）的低 4 位（从第 0 位到第 3 位）必须为零，以确保对齐。

11.1.3.5.25. 0x0434 HcFmInterval

默认值：0x00002EDF			HcFmInterval 寄存器（HcFmInterval）
位域	类型	默认值	描述
31	R/W	0x0	FIT FrameIntervalToggle HCD（Host Controller Driver）会在加载新的值到 FrameInterval 时切换这个位。
30:16	R/W	0x0	FSMPS FSLargestDataPacket 这个字段指定了在每个帧开始时加载到最大数据包计数器（Largest Data Packet Counter）的值。计数器的值表示在任何给定时间，HC 可以在单个事务中发送或接收的最大数据量（以位为单位），而不会导致调度溢出。字段值由 HCD 计算得出。
15:14	–	–	–
13:0	R/W	0x2EDF	FI FrameInterval 这个字段指定了两个连续 SOF 之间的间隔时间（以位为单位）。名义值设置为 11,999。在重置 HC 之前，HCD 应存储此字段的当前值。通过将 HcCommandStatus 的 HostControllerReset 字段设置为 1，这将导致 HC 将此字段重置为其名义值。在完成重置序列后，HCD 可以选择恢复存储的值。

11.1.3.5.26. 0x0438 HcFmRemaining

默认值：0x00000000			HcFmRemaining 寄存器（HcFmRemaining）
位域	类型	默认值	描述
31	R	0x0	FRT FrameRemainingToggle

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcFmRemaining 寄存器（HcFmRemaining）
位域	类型	默认值	描述
			当 Frame Remaining 达到 0 时，这个位将从 HcFmInterval 的 FrameIntervalToggle 字段加载。HCD 使用这个位来同步 Frame Interval 和 Frame Remaining。
30:14	–	–	–
13:0	R	0x0	FR FrameRemaining 这个计数器在每个位时间递减。当它达到零时，它将在下一位时间边界处加载 HcFmInterval 中指定的 Frame Interval 值进行重置。当进入 USBOPERATIONAL 状态时，HC 会在下一个 SOF 时重新加载 HcFmInterval 的 Frame Interval 内容，并使用更新后的值。

11.1.3.5.27. 0x043C HcFmNumber

默认值：0x00000000			HcFmNumber 寄存器（HcFmNumber）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	FN FrameNumber 当 HcFmRemaining 重新加载时，该值会增加。在 ffffh 之后，它将回滚到 0h。当进入 USBOPERATIONAL 状态时，它会自动增加。每当 HC 在每个帧边界处递增 FrameNumber 并发送 SOF，但在读取该帧中的第一个 ED 之前，内容将被写入 HCCA。写入 HCCA 后，HC 将在 HcInterruptStatus 中设置 StartofFrame。

11.1.3.5.28. 0x440 HcPeriodicStart

默认值：0x00000000			HcPeriodicStart 寄存器（HcPeriodicStart）
位域	类型	默认值	描述
31:14	–	–	–
13:0	R/W	0x0	PSPeriodicStart 硬件重置后，该字段将被清除。然后在 HC 初始化期间由 HCD 设置。该值大约计算为 HcFmInterval 的 90%。一个典型值将是 3E67h。当 HcFmRemaining 达到指定值时，周期性列表的处理将优先于控制/批量处理。因此，在完成当前正在进行的控制或批量事务后，HC 将开始处理中断列表。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.3.5.29. 0x444 HcLSThreshold

默认值：0x00000628			HcLSThreshold 寄存器（HcLSThreshold）
位域	类型	默认值	描述
31:12	–	–	–
11:0	R/W	0x628	LST LSThreshold 该字段包含一个值，该值在启动低速事务之前与“帧剩余”字段进行比较。仅当“帧剩余”大于或等于该字段时，才会启动事务。该值由 HCD 计算，同时考虑到传输和设置开销。

11.1.3.5.30. 0x448 HcRhDescriptorA

默认值：0x02000001			HcRhDescriptorA 寄存器（HcRhDescriptorA）
位域	类型	默认值	描述
31:24	R/W	0x2	POTPGT PowerOnToPowerGoodTime POWER 启动时间 这个字节指定了 HCD 在访问根集线器的加电端口之前需要等待的时间长度。这是特定于实现的。时间单位为 2 毫秒。持续时间计算为 POTPGT * 2 毫秒。
23:13	–	–	–
12	R/W	0x0	NOCP NoOverCurrentProtection 不支持过流保护 这个位描述了根集线器端口的过电流状态是如何报告的。当该位被清除时，OverCurrentProtectionMode 字段指定全局或每个端口的报告方式。 • 0x0：所有下游端口的过电流状态一起报告 • 0x1：不支持过流保护
11	R/W	0x0	OCPM OverCurrentProtectionMode 过流保护模式 这个位描述了根集线器端口的过电流状态是如何被报告的。在重置时，这个字段应该反映出与电源切换模式相同的模式。这个字段只有在 NoOverCurrentProtection 字段被清除的情况下才有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x02000001			HcRhDescriptorA 寄存器（HcRhDescriptorA）
位域	类型	默认值	描述
			• 0x0: 所有下游端口的过电流状态一起报告 • 0x1:每个端口单独报告过电流状态
10	R/W	0x0	DT DeviceType 这个位指定根集线器不是一个复合设备。根集线器不允许是复合设备。此字段应始终读/写为 0。
9	R/W	0x0	NPS NoPowerSwitching 不支持电源开关 这些位用于指定是否支持电源切换或端口始终处于供电状态。它是特定于实现的。当此位被清除时，PowerSwitchingMode 指定全局或每个端口的切换。 • 0x0:端口通过开关进行电源切换。 • 0x1: 当 HC 通电时，端口始终处于供电状态。
8	R/W	0x0	PSM PowerSwitchingMode 电源开关模式 这个位用于指定根集线器端口的电源切换是如何控制的。它是特定于实现的。只有在 NoPowerSwitching 字段被清除时，此字段才有效。 • 0x0: 所有端口同时供电。 • 0x1: 每个端口单独供电。 这种模式允许通过全局开关或每个端口的切换来控制端口电源。如果设置了 PortPowerControlMaskbit，则端口仅响应端口电源命令（Set/ClearPortPower）。如果清除了端口掩码，则端口仅由全局电源开关（Set/ClearGlobalPower）控制。
7:0	R/W	0x1	NDP NumberDownstreamPorts 下行端口的数目 这些位指定根集线器支持的下游端口数量。它是特定于实现的。最小端口数为 1。OpenHCI 支持的最大端口数为 15。

11.1.3.5.31. 0x44C HcRhDescriptorB

默认值：0x00000000			HcRhDescriptorB 寄存器（HcRhDescriptorB）
位域	类型	默认值	描述
31:16	R/W	0x0	PPCM

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcRhDescriptorB 寄存器（HcRhDescriptorB）
位域	类型	默认值	描述
			PortPowerControlMask 端口电源控制屏蔽 这些位用于指定根集线器支持的下游端口数量。具体的数量取决于实现方式，最小的端口数量是 1 个，OpenHCI 支持的最大端口数量为 15 个。 每个位指示在 PowerSwitchingMode 被设置时，是否有端口受到全局电源控制命令的影响。当该位被设置时，端口的电源状态只会受到每端口电源控制（Set/ClearPortPower）的影响；而当该位被清除时，端口则由全局电源开关（Set/ClearGlobalPower）控制。如果设备被配置为全局切换模式（PowerSwitchingMode = 0），则此字段无效。 • bit0: Reserved • bit1: 端口#1 上的联合电源掩码 • bit2: 端口#2 上的联合电源掩码 • … • bit15:端口#15 上的联合电源掩码
15:0	R/W	0x0	DR DeviceRemovableDevice 可移除设置 每个位专门对应根集线器的一个端口。当位被清除时，连接在该端口上的设备可以被移除；当位被设置时，连接在该端口上的设备则不可以被移除。 • bit 0: Reserved • bit 1: 连接到端口#1 的设备 • bit 2: 连接到端口#2 的设备 • … • bit15: 连接到端口#15 的设备

11.1.3.5.32. 0x450 HcRhStatus

默认值：0x00000000			HcRhStatus 寄存器（HcRhStatus）
位域	类型	默认值	描述
31	W	0x0	CRWE ClearRemoteWakeupEnable 清除远程唤醒使能 写入‘1’会清除 DeviceRemoveWakeupEnable（设备移除唤醒启用）功能。 写入‘0’则没有任何效果。
30:18	–	–	–
17	R/W	0x0	OCIC OverCurrentIndicatorChange 过流状态出现变化

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcRhStatus 寄存器（HcRhStatus）
位域	类型	默认值	描述
			• 0x0：无变化 • 0x1：电源的过流状态出现变化，写 1 清 0 当这个寄存器的 OCI 字段发生变化时，硬件会设置这个位。主机控制器驱动（HCD）通过写入‘1’来清除这个位。写入‘0’则没有任何效果。
16	R/W	0x0	SetGlobalPower 全局电源使能 • 在全局电源模式下 ◦ 0x0：无操作 ◦ 0x1：所有端口电源闭合 • 在端口电源模式下，需要配合 PortPowerControlMask 使用 ◦ 0x0：无操作 ◦ 0x1：非屏蔽的端口电源闭合 在全局电源模式（PowerSwitchingMode=0）下，将此位写入‘1’会为所有端口开启电源（清除 PortPowerStatus）。在每个端口的电源模式下，它仅在那些没有设置 PortPowerControlMask 位的端口上设置 PortPowerStatus。写入‘0’则没有任何效果。
15	R/W	0x0	DRWE (read) DeviceRemoteWakeupEnable 这个位启用 ConnectStatusChange 位作为一个恢复事件，导致 USBSUSPEND 状态转换到 USBRESUME 状态，并设置 ResumeDetected 中断。 • 0x0：ConnectStatusChange 不是一个远程唤醒事件。 • 0x1：ConnectStatusChange 是一个远程唤醒事件。 写入设置远程唤醒启用。 写入‘1’会设置 DeviceRemoveWakeupEnable。写入‘0’则没有任何效果。
14:2	–	–	–
1	R/W	0x0	OCI OverCurrentIndicator 过流指示位 • 0x0：电源工作正常 • 0x1：电源出现过流的状态 这个位在实现全局报告时报告过电流情况。当设置为 1 时，表示存在过电流条件；当清除为 0 时，所有电源操作正常。如果实现了每个端口的过电流保护，则此位始终为‘0’。
0	R/W	0x0	ClearGlobalPower

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			HcRhStatus 寄存器（HcRhStatus）
位域	类型	默认值	描述
			全局电源断开 • 全局电源模式下 ◦ 0x0：无操作 ◦ 0x1：所有端口电源断开 • 端口电源模式下，需要配合 PortPowerControlMask 使用 ◦ 0x0：无操作 ◦ 0x1：非屏蔽的端口电源断开 在全局电源模式（PowerSwitchingMode=0）中，将此位写入‘1’会关闭所有端口的电源（清除 PortPowerStatus）。在每个端口的电源模式中，它只会清除那些未设置 PortPowerControlMask 位的端口上的 PortPowerStatus。写入‘0’则没有任何效果。

11.1.3.5.33. 0x454 HcRhPortStatus

默认值：0x00000080			HcRhPortStatus 寄存器（HcRhPortStatus）
位域	类型	默认值	描述
31:21	–	–	–
20	R/W	0x0	PRSC PortResetStatusChange 端口 RESET 状态改变 这个位在 10 毫秒端口复位信号结束时被设置。HCD 写入‘1’来清除这个位。写入‘0’则没有任何效果。 • 0x0：端口复位未完成 • 0x1：端口复位已完成
19	R/W	0x0	OCIC PortOverCurrentIndicatorChange 这个位只在每个端口报告过电流条件时有效。当 Root Hub 改变 PortOverCurrentIndicator 位时，这个位被设置。HCD 写入‘1’来清除这个位。写入‘0’则没有任何效果。 • 0x0：PortOverCurrentIndicator 没有变化 • 0x1：PortOverCurrentIndicator 已经改变
18	R/W	0x0	PSSC PortSuspendStatusChange

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			HcRhPortStatus 寄存器（HcRhPortStatus）
位域	类型	默认值	描述
			这个位在完整的恢复序列完成后被设置。这个序列包括 20 秒的恢复脉冲、LSEOP 和 3 毫秒的重新同步延迟。HCD 写入‘1’来清除这个位。写入‘0’则没有任何效果。当 ResetStatusChange 被设置时，这个位也会被清除。 • 0x0：恢复未完成 • 0x1：恢复已完成
17	R/W	0x0	PESC PortEnableStatusChange 这个位在硬件事件导致 PortEnableStatus 位被清除时被设置。来自 HCD 写入的更改不会设置此位。HCD 写入‘1’来清除这个位。写入‘0’则没有任何效果。 • 0x0：PortEnableStatus 没有变化 • 0x1：PortEnableStatus 发生了变化
16	R/W	0x0	CSC ConnectStatusChange 这个位在连接或断开事件发生时被设置。HCD 写入‘1’来清除这个位。写入‘0’则没有任何效果。 如果 CurrentConnectStatus 在 SetPortReset、SetPortEnable 或 SetPortSuspend 写入发生时被清除，这个位将被设置为强制驱动程序重新评估连接状态，因为这些写入不应该发生在端口断开连接的情况下。 • 0x0：CurrentConnectStatus 没有变化 • 0x1：CurrentConnectStatus 发生了变化 注意：如果 DeviceRemovable[NDP] 位被设置，只有在 Root Hub 重置后才会设置此位以通知系统设备已连接。
15:10	–	–	–
9	R/W	0x0	LSDA (read) LowSpeedDeviceAttached 这个位表示连接到此端口的设备的速度。当设置为 1 时，表示连接到此端口的设备是低速设备；当清除为 0 时，表示连接到此端口的设备是全速设备。只有在 CurrentConnectStatus 被设置的情况下，这个字段才有效。 • 0x0：全速设备已连接 • 0x1：低速设备已连接 (write) ClearPortPower HCD 通过向此位写入‘1’来清除 PortPowerStatus 位。写入‘0’则没有任何效果。
8	R/W	0x0	PPS (read) PortPowerStatus

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			HcRhPortStatus 寄存器（HcRhPortStatus）
位域	类型	默认值	描述
			这个位反映了端口的电源状态，无论实现哪种类型的电源切换。如果检测到过电流条件，该位将被清除。HCD 通过写入 SetPortPower 或 SetGlobalPower 来设置此位。HCD 通过写入 ClearPortPower 或 ClearGlobalPower 来清除此位。由 PowerSwitchingMode 和 PortPort–ControlMask[NDP] 确定启用哪些电源控制开关。在全局切换模式（PowerSwitchingMode=0）中，只有 Set/ ClearGlobalPower 控制此位。在每个端口的电源切换（PowerSwitchingMode=1）中，如果端口的 PortPowerControlMask[NDP] 位被设置，则仅启用 Set/ ClearPortPower 命令。如果未设置掩码，则仅启用 Set/ ClearGlobalPower 命令。当禁用端口电源时，应重置 Current–ConnectStatus、PortEnableStatus、PortSuspendStatus 和 Port–ResetStatus。 • 0x0：端口电源关闭 • 0x1：端口电源开启 (write) SetPortPower HCD 写入‘1’以设置 PortPowerStatus 位。写入‘0’没有任何效果。 注意：如果不支持电源切换，此位始终读取为‘1b’。
7:5	–	–	–
4	R/W	0x0	PRS (read) PortResetStatus 当此位被写入 SetPortReset 时，端口重置信号被激活。当重置完成后，当 PortResetStatusChange 被设置时，此位将被清除。如果 CurrentConnectStatus 被清除，则无法设置此位。 • 0x0：端口重置信号不活动 • 0x1：端口重置信号活动 (write) SetPortReset HCD 通过向此位写入‘1’来设置端口重置信号。写入‘0’没有任何效果。如果 CurrentConnectStatus 被清除，这个写入不会设置 PortResetStatus，而是设置 ConnectStatusChange。这通知驱动程序它尝试重置一个断开连接的端口。
3	R/W	0x0	POCI (read) PortOverCurrentIndicator 当根集线器被配置为在每个端口基础上报告过电流情况时，此位才有效。如果不支持每端口的过电流报告，则此位设置为 0。如果清除，该端口的所有电源操作都正常。如果设置，则表示该端口存在过电流情况。此位始终反映过电流输入信号。 • 0x0：无过电流情况。 • 0x1：检测到过电流情况。 HCD 写入‘1’以启动恢复。写入‘0’无效。只有在 PortSuspendStatus 被设置的情况下才会启动恢复。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			HcRhPortStatus 寄存器（HcRhPortStatus）
位域	**类型**	**默认值**	**描述**
2	R/W	0x0	PSS (read) PortSuspendStatus 该位表示端口处于暂停状态或恢复序列中。它由 SetSuspendState 写入操作设置，并在恢复间隔结束时，当 PortSuspendStatusChange 被设置时清除。如果 CurrentConnectStatus 被清除，则不能设置此位。此位还在端口重置结束时 PortResetStatusChange 被设置或 HC 置于 USBRESUME 状态时被清除。如果上游恢复正在进行中，它应该传播到 HC。 • 0x0：端口未暂停 • 0x1：端口已暂停 (write) SetPortSuspend HCD 通过向此位写入‘1’来设置 PortSuspendStatus 位。写入‘0’无效。如果 CurrentConnectStatus 被清除，此写入不会设置 PortSuspendStatus；相反，它会设置 ConnectStatusChange。这通知驱动程序它尝试暂停一个断开连接的端口。
1	R/W	0x0	PES (read) PortEnableStatus 此位表示端口是启用还是禁用状态。当检测到过电流状况、断开连接事件、电源关闭或操作总线错误（如絮叨）时，根集线器可能会清除此位。这种改变还会导致 PortEnabledStatusChange 被设置。HCD 通过写入 SetPortEnable 来设置此位，并通过写入 ClearPortEnable 来清除它。 如果 CurrentConnectStatus 被清除，此位不能被设置。 此外，在端口重置完成时，如果 ResetStatusChange 被设置，或者在端口暂停时 SuspendStatusChange 被设置，此位也会被设置（如果尚未设置）。 • 0x0：端口被禁用 • 0x1：端口被启用 (write) SetPortEnable HCD 通过写入‘1’来设置 PortEnableStatus。写入‘0’无效。如果 CurrentConnectStatus 被清除，此写入不会设置 PortEnableStatus，而是设置 ConnectStatusChange。这通知驱动程序它尝试启用一个断开连接的端口。
0	R/W	0x0	CCS (read) CurrentConnectStatus 此位反映下游端口的当前状态。 • 0x0：无设备连接 • 0x1：设备已连接 (write) ClearPortEnable 主机控制器驱动（HCD）向此位写入‘1’以清除 PortEnableStatus 位。写入‘0’无效。任何写入操作都不影响 CurrentConnectStatus。 注意：当附加设备为不可移除（DeviceRemoveable[NDP]）时，此位始终读取为‘1’。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.1.3.5.34. 0x800 USB_HOST_CTL

默认值：0x00000001			USB HOST 控制寄存器（USB Host Control）
位域	类型	默认值	描述
31:26	–	–	–
25	R/W	0x0	Ohci_0_cntsel_i_n OHCI count select • 0x0：正常工作模式，计数器将按实际时间计数。 • 0x1：模拟工作模式，计数器的计数时间将大大短于实际时间。
24	R/W	0x0	Ss_simulation_mode_i Simulation Mode • 0x0：No effect • 0x1：该位将物理层设备设置为非驱动模式，以便增强型主机控制器接口能够检测到设备的连接。 此信号仅用于模拟。
23:20	–	–	–
19	R/W	0x0	App_prt_ovrcur_i Port Overcurrent Indication From Application 当应用程序断言该信号时，相应的端口进入禁用状态。此信号控制 EHCI 和 OHCI 控制器的端口状态机。根据端口的所有权，相应的 EHCI 或 OHCI 控制器会生成过电流检测中断。
18:16	–	–	–
15	R/W	0x0	Ohci_susp_lgcy_i 这是一个静态绑定信号。 • 当该信号被设置为高电平且 USB 端口由 OHCI 拥有时，信号 utmi_suspend_o_n 反映了 USB 端口的状态（是否处于挂起状态）。 • 当该信号被设置为低电平且 USB 端口由 OHCI 拥有时，则有两种情况： ◦ 如果所有 OHCI 端口都被挂起，或者 OHCI 处于全局挂起状态（HCFS=USBSUSOPEND），则 utmi_suspend_o_n 断言为 0； ◦ 如果有任何一个 OHCI 端口未被挂起且 OHCI 不处于全局挂起状态，则 utmi_suspend_o_n 取消断言为 1。
14	R/W	0x0	App_start_clk_i

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			USB HOST 控制寄存器（USB Host Control）
位域	类型	默认值	描述
			这是主机核心的一个异步主输入信号。当 OHCI 时钟被暂停时，系统必须断言这个信号来启动时钟（ 12 和 48 MHz ）。这应在时钟启动后且在主机再次被挂起前取消断言。（主机被挂起意味着 HCFS =SUSPEND 或所有 OHCI 端口都被挂起）。
13	R/W	0x0	Ss_autoppd_on_overcur_en_i 0x0：No effect 0x1：此绑定信号在主机控制器中启用自动端口电源禁用。 当此信号处于活动状态时，如果在供电端口上检测到过电流条件且 PPC 为 1，则主机控制器会自动将受影响端口的 PP 位从 1 变为 0，从而断开端口的电源。
12	R/W	0x0	Ss_ulpi_pp2vbus_i • 0x0：No effect • 0x1：这个带信号的功能能够使 PHY（物理层）的端口电源设置自动配置/清除，以反映主机端口的电源设置。
11	R/W	0x0	Ss_ena_incr16_i AHB Burst Type INCR16 Enable • 0x0：不要使用 INCR16；请使用其它已启用的 INCRX 突发或未指定长度突发 INCR • 0x1：在适当的情况下使用 INCR16
10	R/W	0x0	Ss_ena_incr8_i AHB Burst Type INCR8 Enable • 0x0：不要使用 INCR8；请使用其它已启用的 INCRX 突发或未指定长度突发 INCR • 0x1：在适当的情况下使用 INCR8
9	R/W	0x0	Ss_ena_incr4_i AHB Burst Type INCR4 Enable • 0x0：不要使用 INCR4；请使用其它已启用的 INCRX 突发或未指定长度突发 INCR • 0x1：在适当的情况下使用 INCR4
8	R/W	0x0	Ss_ena_incrx_align_i Burst Alignment Enable • 0x0：仅在突发 x 对齐的地址上启动 INCRX 突发 • 0x1：正常的 AHB 操作；在任何双字边界上启动突发
7:5	–	–	–
4	R/W	0x0	Utmi_word_if

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			USB HOST 控制寄存器（USB Host Control）
位域	类型	默认值	描述
			• 0x0: 8bit • 0x1: 16bit
3:1	–	–	–
0	R/W	0x1	ULPI bypass enable • 0x0：ULPI 使能 • 0x1：ULPI 不使能，使用 UTMI

11.2. Quad Serial Peripheral Interface (QSPI)

Serial Peripheral Interface (SPI)，即串行外围设备接口，是一种高速、全双工、同步的串行时钟接口。SPI 可允许微控制器 (MCU) 与各种外围设备之间以串行方式和特定的传输速率进行高效的信息交换。

Quad Serial Peripheral Interface (QSPI) 作为 SPI 的扩展版本，提供了更高速的数据传输能力。标准 SPI 最大支持两线数据传输，而 QSPI 最大支持四线数据传输。与此同时，QSPI 控制器配备了一个 64 字节的接收缓存 (RX FIFO) 和一个 64 字节的发送缓存 (TX FIFO)，并通过 AHB 总线进行高效的数据访问，适用于需要快速数据处理和传输的典型场景。通过中断或 DMA 方式，QSPI 控制器可以实现快速的数据传输，无需 CPU 过多干预，来增强系统的运行效率。

SoC 集成多套 QSPI 控制器，常用的使用场景如下：

- 快速读写访问串行 Flash 设备：

  QSPI0 为 QSPI 接口，用于访问 SPI NOR/ NAND Flash 等。

- LCD 显示控制等通用 SPI 接口设备的访问：

  QSPI1/ 2 为 QSPI 接口，用于 QSPI LCD 屏幕的显示控制。

- 兼容多种应用领域的外设：

  SPI3/ 4/ 5 为标准 SPI 接口，用于其它标准 SPI 接口设备的访问。

11.2.1. 功能特性

- 全双工同步串行接口
- 支持主机和从机模式（仅 SPI1–5 支持），从机模式支持 1/ 2/ 4 线数据传输
- 片选信号和时钟的相位和极性可配
- 支持中断模式或 DMA 模式
- 支持以下传输模式：
  - mode0
  - mode1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- mode2
- mode3

- 支持可编程串行数据流长度配置：从 1 bit 到 32 bits
- 支持非标准 SPI 接口：MOSI 和 MISO 引脚复用
- 支持标准 SPI 接口，双路输出/ 双路输入 SPI 接口，双路 I/O SPI 接口，四路输出/ 四路输入 SPI 接口，QIO 和 QPI 接口
- QSPI0支持 SPI NOR 的 Fast Read DTR，Dual IO DTR 和 Quad IO DTR 模式，最大接口频率为 SDR 100 MHz/ DDR 100MHz
- QSPI0/ 1/ 2 支持使用控制器内部 DMA。
- QSPI0 支持引脚重映射，支持 12 种线序调整方式
- QSPI0 支持 XiP 模式，通过 AXI 直接读取 SPI NOR Flash
- QSPI1/2 支持 QSPI LCD 刷屏模式

11.2.2. 原理框图

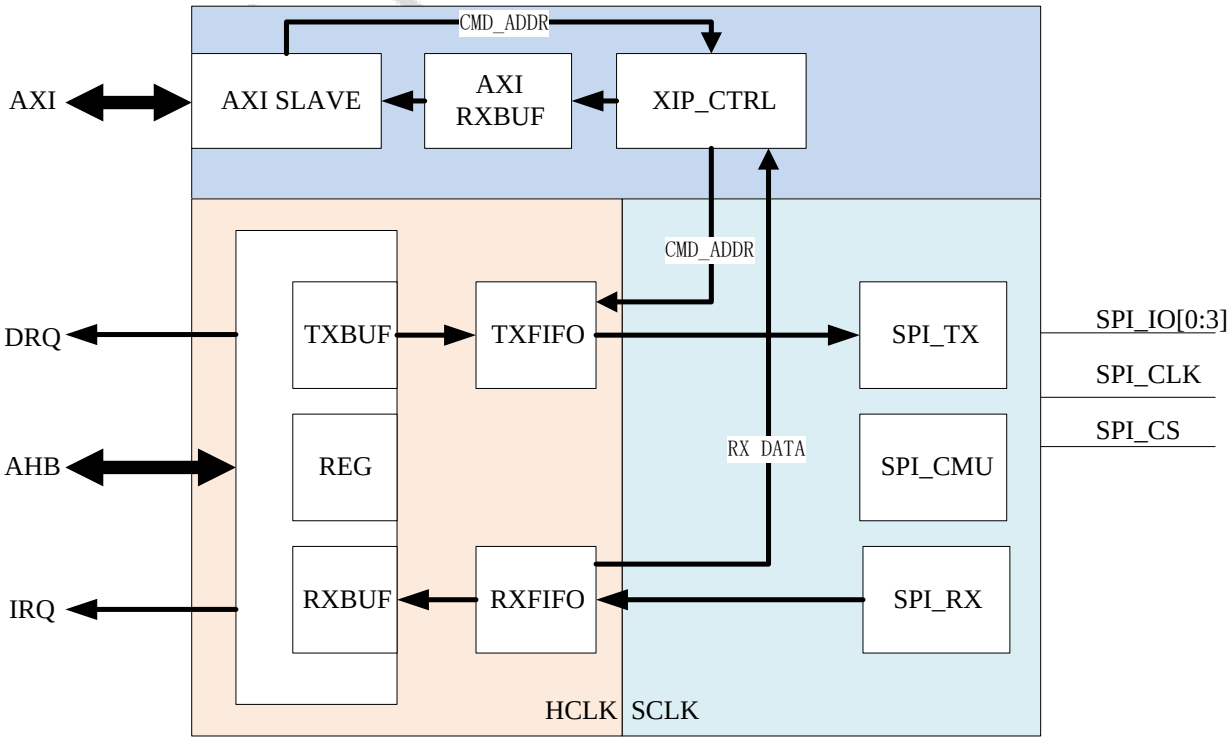


图 11–5 QSPI 原理框图

11.2.3. 功能描述

主机模式

主机模式下，控制器支持的模式及其详细描述如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 对于不同外设，可以选择相应的传输模式和总线模式：
  - 传输模式用于选择时钟信号的有效电平和采样相位。
  - 总线模式用于选择数据传输的有效位宽。
- 连续传输模式：通过寄存器配置突发传输的字节数，提高总线的传输效率。
- 多种不同的 延时模式：满足不同传输路径引入的数据延时要求。
- 非字节对齐的位模式传输：可以 1~ 32 位任意配置，满足不同外设的传输协议要求。
- XIP 模式：对于 SPI NOR Flash，通过 AXI 总线直接访问 SPI NOR Flash 映射的物理地址，实现片上执行代码。
- 针对 SPI LCD 屏的图像刷屏模式：通过内部 DMA 模块，连续的发送图像数据，极大地提高 SPI LCD 屏的访问效率。

从机模式

从机模式下，也可以根据主机的要求选择相应的传输模式和总线模式。从机模式仅支持按字节对齐的传输，不支持按位对齐的传输。

如果发生了传输错误，控制器的状态寄存器相应的错误状态标志会置位， 并产生中断通知给 CPU 进行错误处理，保证数据传输的正确性。

11.2.3.1. 传输模式

QSPI 控制器支持多种不同的传输模式，外设使用的具体模式取决于其功能需求和性能特点。通过正确配置 SPI_CLK 信号的时钟极性 (SPI_TCFG.CPOL) 和时钟相位 (SPI_TCFG.CPHA)，可以实现不同的传输模式，从而确保数据传输的正确性。QSPI 控制器根据 SPI_CLK 信号从移位寄存器中读取或写入数据，在 SPI_CLK 时钟的上升沿或下降沿被采样。

CPOL 定义了 SPI_CLK 为空闲状态时的信号极性：

- 当 CPOL 为 1，SPI_CLK 为高电平。
- 当 CPOL 为 0，SPI_CLK 为低电平。

CPHA 的状态决定了 SPI_CLK 在时钟的奇数边沿是采样数据还是移位数据：

- 当 CPHA 为 1，在时钟的奇数边沿移位数据。
- 当 CPHA 为 0，在时钟的奇数边沿采样数据。

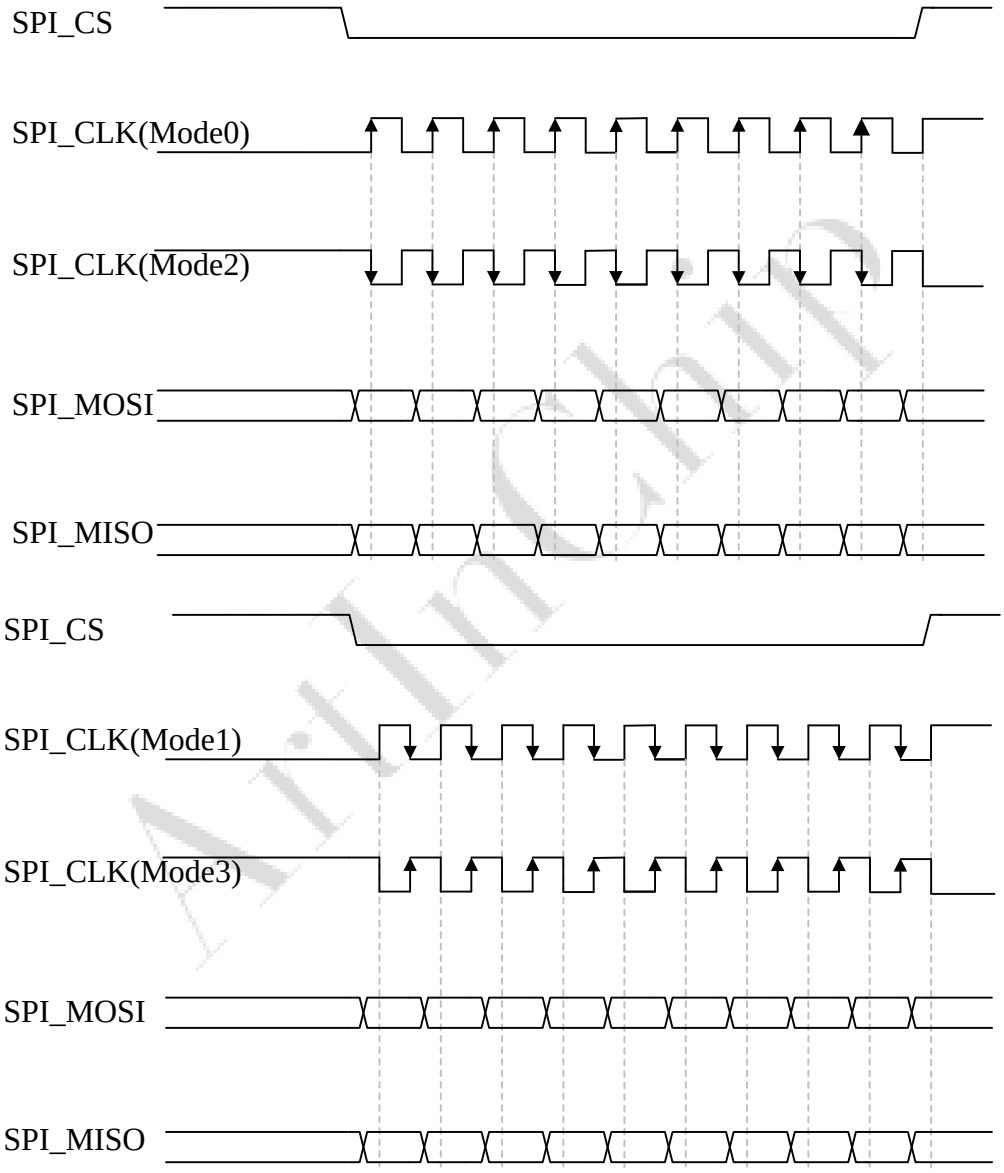
下表总结了几种不同的传输模式对应的极性、相位以及采样描述：

表 11–3 传输模式

SPI 传输模式	CPOL（极性）	CPHA（相位）	时钟奇数边沿	时钟偶数边沿
0	0	0	上升沿采样	下降沿移位
1	0	1	上升沿移位	下降沿采样
2	1	0	下降沿采样	上升沿移位
3	1	1	下降沿移位	上升沿采样

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

传输模式的流程图如下：



11.2.3.2. 工作模式

QSPI 控制器支持两种工作模式，用户根据实际工作需要选择主机模式或从机模式。

QSPI 控制器默认工作在从机模式下。配置 0x004 SPI_CFG 寄存器的 bit1 位为 1，选择主机模式。

- 主机模式下：
  1. 控制器产生 SPI_CLK 时钟发送给外部设备
  2. 数据从 TX FIFO 传送到 MOSI 引脚，MISO 引脚接收从机发来的数据传送给 RX FIFO。
  3. 在数据传输过程中，片选信号必须为低电平。

     片选信号可以通过寄存器配置为自动控制还是软件控制：

     - 当 SPI_TCFG.CS_CTL_SEL 字段为 0，控制器自动控制片选信号。
     - 当 SPI_TCFG.CS_CTL_SEL 字段为 1，则用软件手动控制片选信号。此时配置 SPI_TCFG.CS_LEVEL 决定片选信号的状态。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 从机模式下：

1. 接口工作时钟 SPI_CLK 由外部主机的时钟输入。
2. 数据从 TX FIFO 传送到 MISO 引脚，从 MOSI 引脚接收主机的数据传送给 RX FIFO。
3. 在数据传输过程中，片选信号 CS 由外部主机控制，不需要启动配置。当片选信号为低电平时，只要有时钟输入，内部移位寄存器就会收发数据；当片选信号为高电平时，即使有时钟输入，内部移位寄存器也不会工作。
4. 从机模式默认工作在单线模式，可以配置为 Dual 或 Quad 模式，当 SPI_TCFG.SLV_OEN 字段为 1，配置 SPI 引脚输出使能。

11.2.3.3. 总线模式

总线模式包含以下类型：

- SPI 标准模式
- SPI 三线模式
- SPI 双路输入/ 输出模式
- SPI 双路 I/O 模式
- SPI 四路输入 /输出模式
- SPI 四路 I/O 模式
- SPI QPI 模式
- SPI DTR 模式
- SPI 突发传输配置

注：

除了 SPI 标准模式和三线模式，在其它模式下，必须配置 SPI_TCFG.TXDLY_EN 位为 1，保证单线切换多线时命令或地址被正确采样。

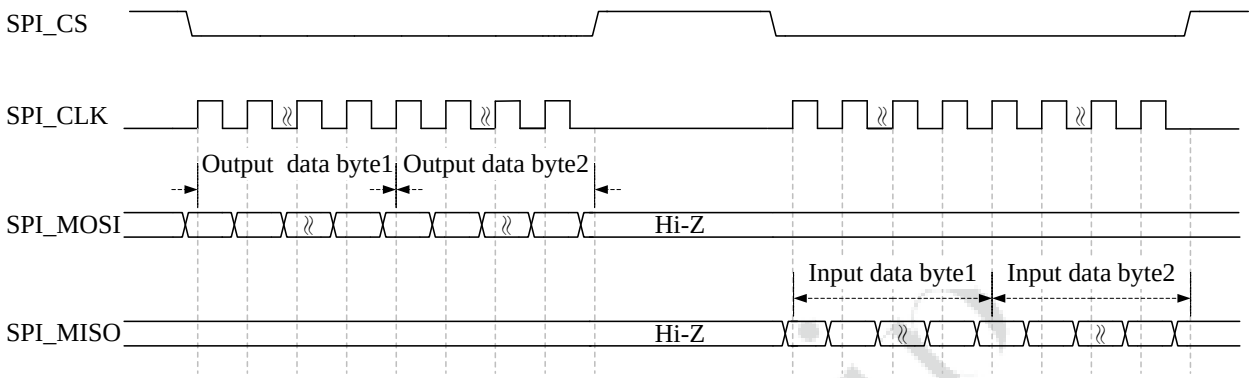
11.2.3.3.1. SPI 标准模式

SPI 标准模式，是 SPI 默认的标准总线模式，使用以下信号线实现通信：

- SPI_CS：片选控制信号，在 SPI_CS 为低电平期间进行数据传输。
- SPI_CLK：时钟线。
- SPI_MOSI：作为主机时发送数据，作为从机时接收数据。
- SPI_MISO：作为主机时接收数据，作为从机时发送数据。

标准模式时序图如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



注：

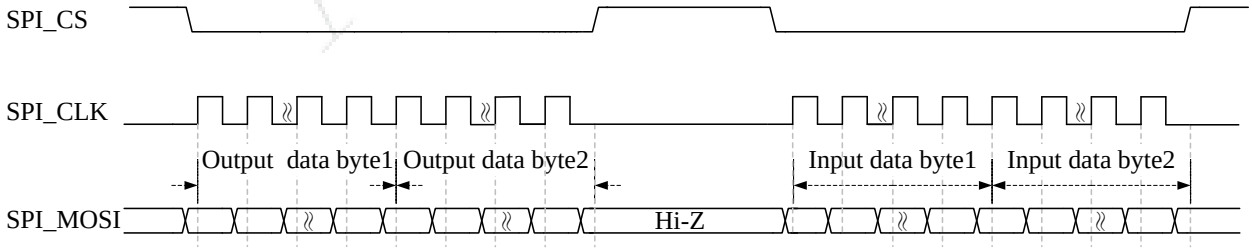
SPI 标准模式支持全双工，在发送数据的同时可以接收数据。

11.2.3.3.2. SPI 三线模式

SPI 三线模式是标准模式的变体，仅当 SPI 工作在主机模式时有效。SPI 三线模式使用以下信号线实现通信：

- SPI_CS：片选控制信号，在 SPI_CS 为低电平期间进行数据传输。
- SPI_CLK：时钟线。
- SPI_MOSI：数据的输入和输出的数据信号线 。

三线模式时序图如下：



通过配置寄存器 0x040 SPI_BMTC.BMOD_SEL 字段为 `0x2`，使用三线数据传输模式。

注：

SPI 三线模式默认是以位为单位的模式传输，通过配置 0x008 SPI_TCFG.3WIRE_EN，可以支持以字节为单位的模式传输。

11.2.3.3.3. SPI 双路输入/ 输出模式

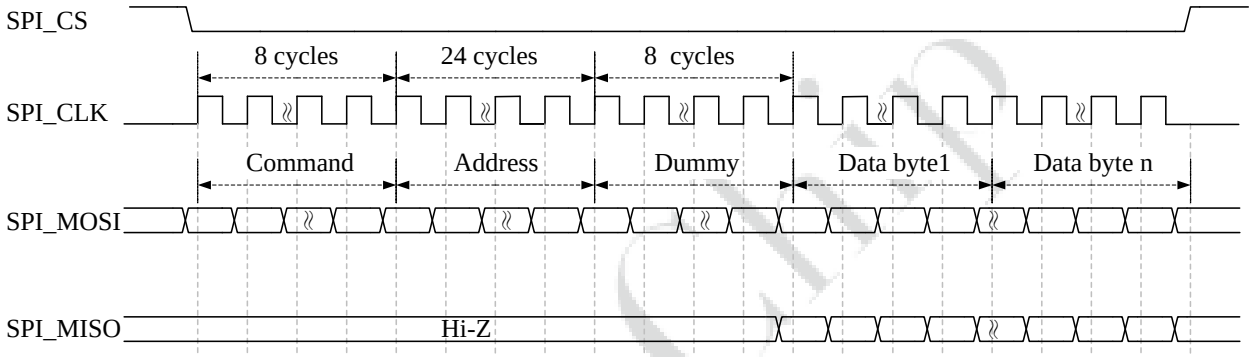
SPI 双路输入/ 双路输出模式是指通过两根信号线 SPI_MOSI 和 SPI_MISO 同时进行发送或接收数据， 传输速率是标准单路 SPI 模式的两倍。

- SPI_CS：片选控制信号，在 SPI_CS 为低电平期间进行数据传输。
- SPI_CLK：时钟线。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- SPI_MOSI 和 SPI_MISO：命令/ 地址/ 填充数据通过 MOSI 线传输，有效数据通过 SPI_MOSI 和 SPI_MISO 两根信号线同时传输。
- 配置寄存器 0x038 SPI_TMC.DUAL_EN 位为 1，可选择 SPI 双路模式。

双路输入/ 输出模式时序图如下：

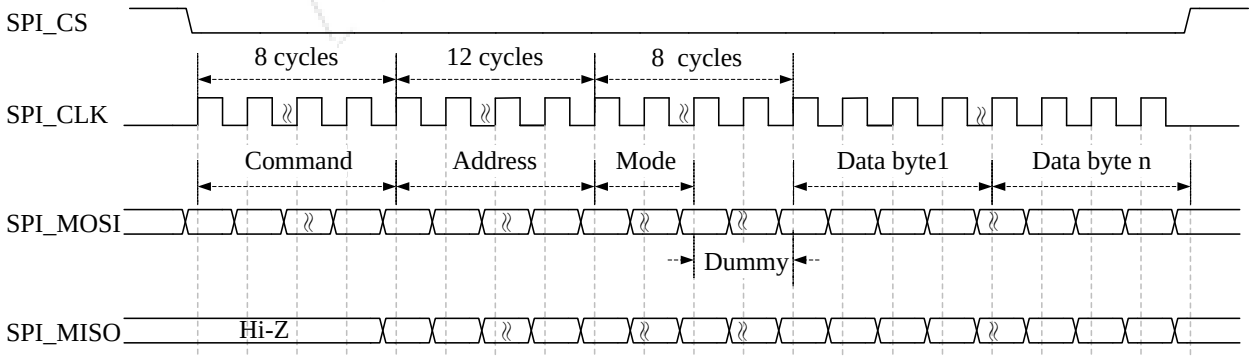


11.2.3.3.4. SPI 双路 I/O 模式

SPI 双路 I/O 模式的特点如下：

- 地址、填充数据和有效数据都通过两根信号线进行传输，命令通过 MOSI 进行单线传输。
- 配置寄存器 0x038 SPI_TMC.DUAL_EN 位为 1，可选择 SPI 双路 I/O 模式。

双路 IO 模式的时序图如下：



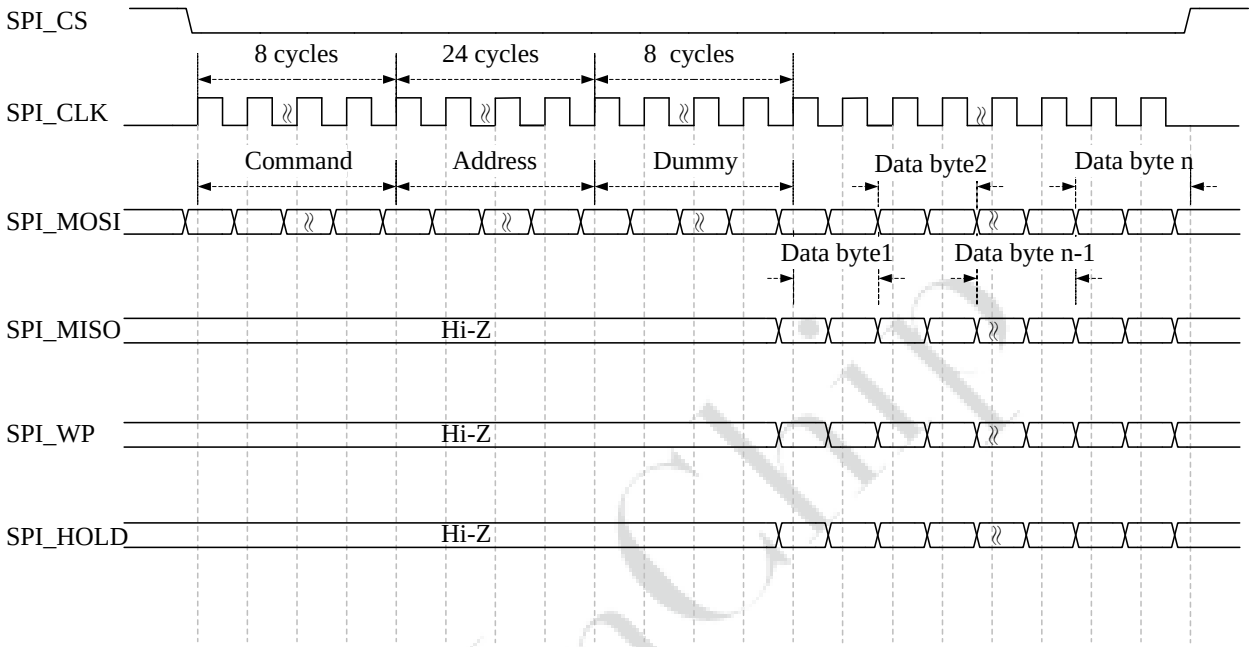
11.2.3.3.5. SPI 四路输入 /输出模式

SPI 四路输入输出模式是指通过四根信号线 （ MOSI/ MISO/ WP/ HOLD ）进行发送或接收数据，此时传输速率是标准 SPI 模式的四倍。

- 命令/ 地址/ 填充数据通过 MOSI 单线传输，有效数据通过四根信号线同时传输。
- 通过配置寄存器 0x038 SPI_TMC.QUAD_EN 位为 1 进行选择，

四路输入/输出模式的时序图如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

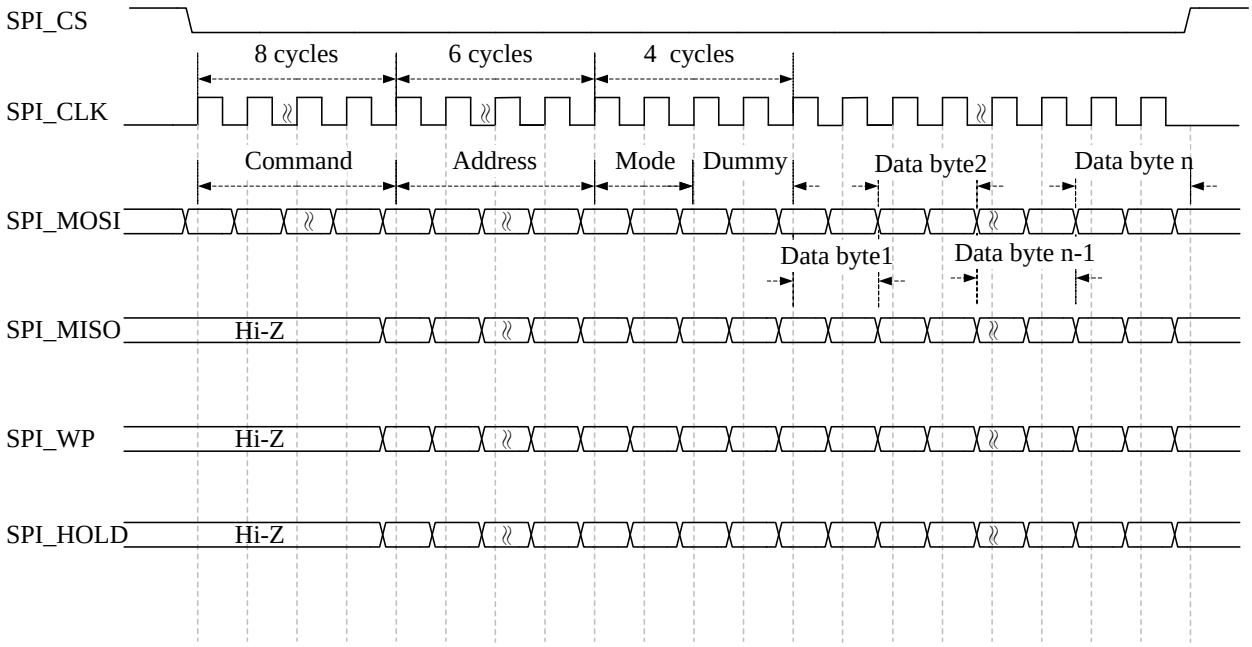


11.2.3.3.6. SPI 四路 I/O 模式

SPI 四路 I/O 模式的地址和数据信号全都使用 4 线传输。SPI 四路 I/O 模式下：

- 串行 Flash 设备支持快速读模式，即只需要发送一次读命令，后续操作可以跳过读命令，在 CS 信号拉低期间，仅发送地址即可读取数据。
- 支持带回环功能的突发读配置，支持的突发长度为 8/ 16/ 32/ 64 字节， 常用于 XIP 模式。
- 当 Mode 字节的 bit[5:4] = 2b'10 时，工作在读命令 bypass 模式， 即下一笔读操作不需要发送读命令。

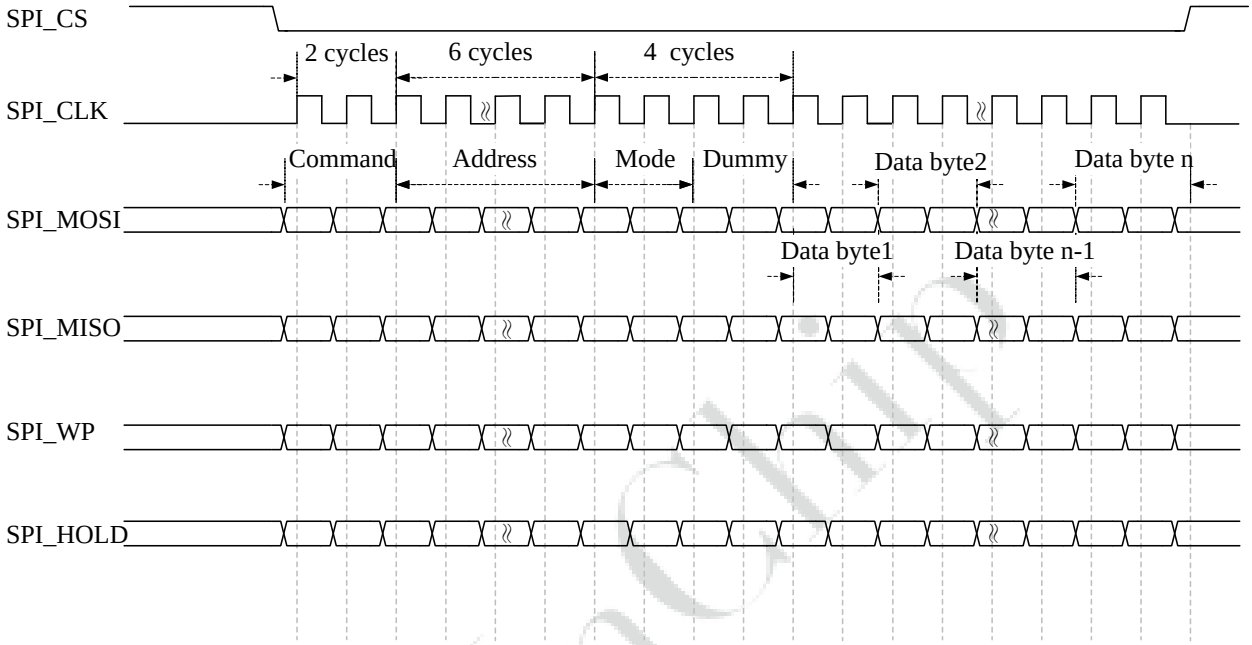
四路 I/O 模式时序图如下：



11.2.3.3.7. SPI QPI 模式

QPI 模式命令、地址和数据全部使用 4 线传输。QPI 模式不是标准的 SPI 模式，与标准 SPI 模式之间需要使用命令进行切换。QPI 模式也支持突发传输配置。时序图如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



11.2.3.3.8. SPI DTR 模式

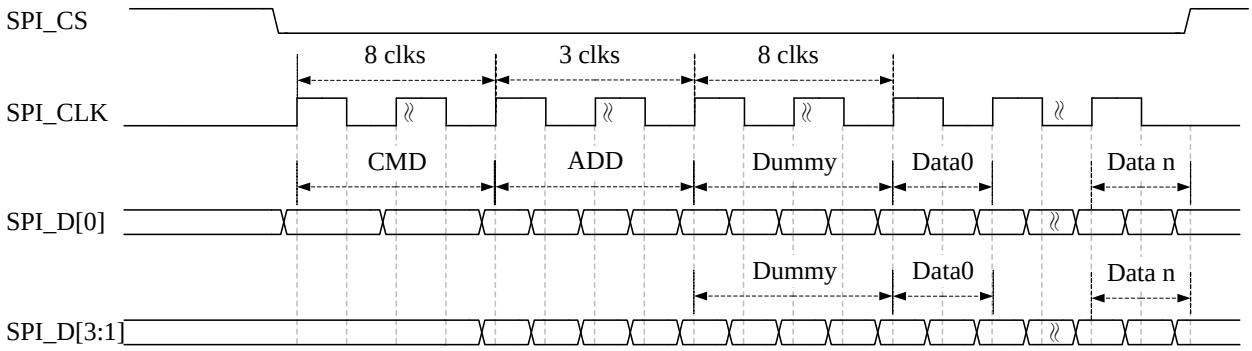
控制器支持 DTR 模式，即地址和数据按双边沿传输，命令按单边沿传输。SPI NOR 支持 Fast Read DTR，Dual I/ O DTR 和 Quad I/ O DTR 三种总线模式。DTR 模式的相关配置说明如下：

1. 配置0x028 SPI_MISC.DTR_EN 位置 1，使能 DTR 模式。
2. 配置 0x028 SPI_MISC.DTR_DUMMY 位域，根据外设规格书选择对应频率的 Dummy 值， 发送完成后硬件自动填充 Dummy 时钟。

   在 DTR 模式下，需要按照时钟周期数配置 Dummy 值。
3. 配置0x028 SPI_MISC.SDRC 位域，选择需要进行单边沿传输的字节数，默认值为 1。通常命令使用单边沿传输。

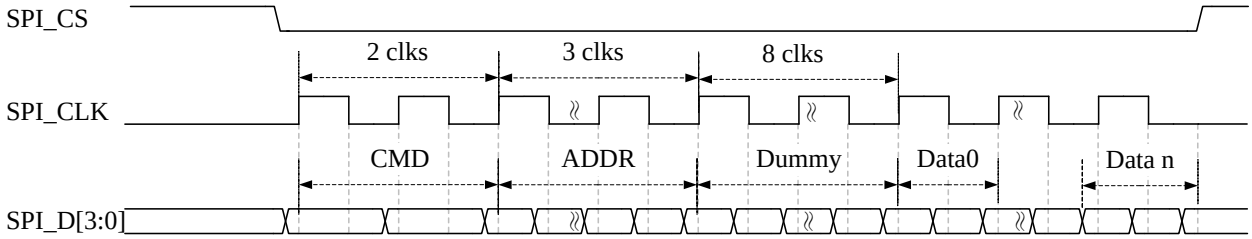
> **注：**
>
> 在 DTR 模式下，当 SPI_TMC 寄存器配置了发送数据和接收数据时，硬件 Dummy 才生效。仅配置发送数据或仅配置接收数据，硬件 Dummy 不会生效。

QSPI Fast Read I/O DTR 模式时序图如下：



QPI Fast Read DTR 模式时序图如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



11.2.3.3.9. SPI 突发传输配置

当 SPI 工作在 Quad I/O 模式下，串行 Flash 设备支持带回环的突发传输 (Burst With Wrap)：

- 发送突发传输配置命令 0x77 或 0xC0，配置三个 dummy 字节。
- 配置 Mode 字节的 bit[6:4] 为相应的突发类型和突发长度。

常用于 XIP 访问模式下，CPU 进行 Cache 操作，可以提高总线的传输效率，提高代码的执行性能。当 CPU 使用 Cache，并开启预取功能，突发传输类型配置为 WRAP，突发传输长度配置为 32 个字节。

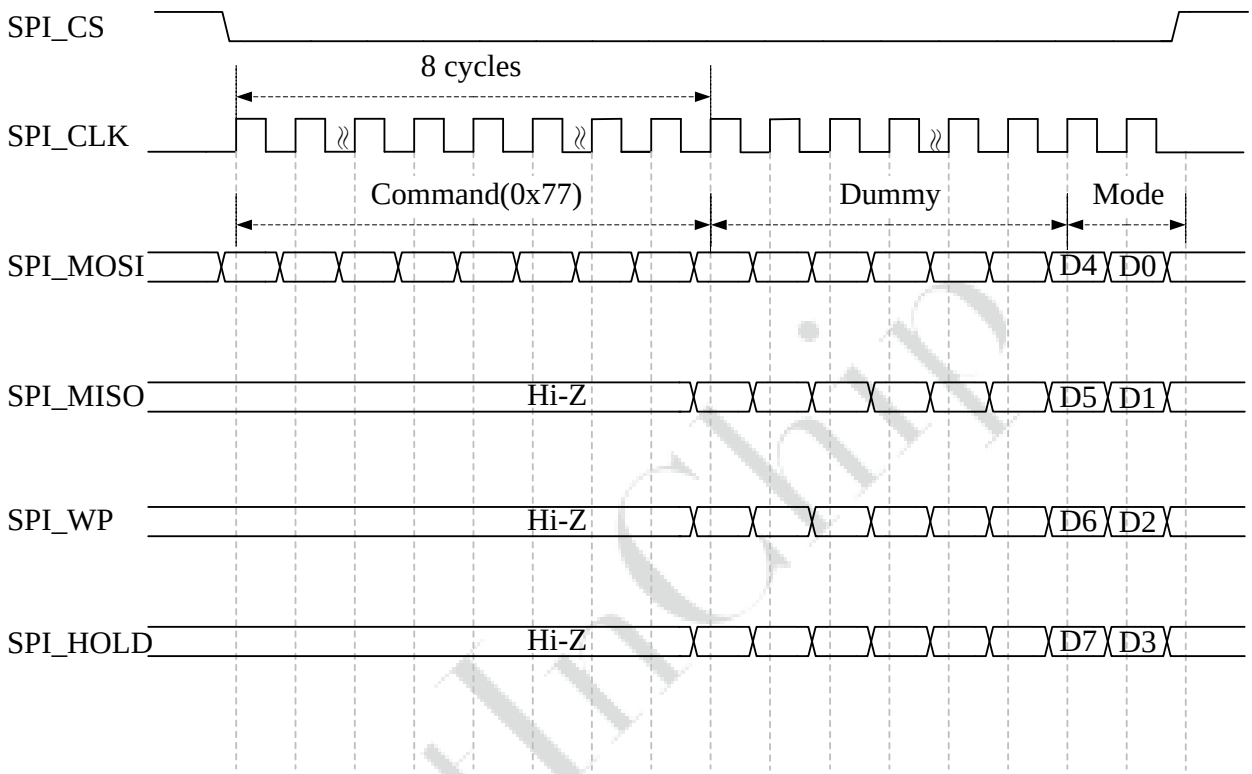
在 XIP 模式下，配置 SPI_BTR.WRAP_EN 位为 1，使能回环模式，控制器在发送第一笔接收命令之前，会自动根据 SPI_BTR 寄存器的配置，自动发送突发传输配置命令。

Mode Bit[6:4]	突发类型	突发长度
3b’001	Linear	取决与 Flash 容量
3b’000	WRAP	8 个字节
3b’010	WRAP	16 个字节
3b’100	WRAP	32 个字节
3b’110	WRAP	64 个字节

当 SPI 工作在 QPI 模式，突发传输配置命令与标准模式下的命令不同，增加了频率相关的 dummy 字节数量的配置。对于 QPI 模式，不同厂家的突发传输配置方式或许不同，需要参考具体厂家的芯片规格书。举例 Winbond 的 W25Q128JW 芯片定义如下：

Mode Bit[5:4]	Dummy 时钟周期数	Mode Bit[1:0]	WRAP 长度
2b’01	4（80MHz）	2b’01	16 个字节
2b’10	6（104MHz）	2b’10	32 个字节
2b’11	8（133MHz）	2b’11	64 个字节

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



11.2.3.4. XIP 模式

在主机模式下，配置 QSPI0 控制器工作于 XIP 模式，可以通过 AXI 直接读取 SPI 的物理地址空间，就像访问内存空间一样，常用于 XIP 启动。在 XIP 模式下，SPI 的物理地址需要映射为 AXI 可访问的逻辑地址。

XIP 控制逻辑主要包括如下模块：

- AXI slave 模块：用于和 AXI master 进行通讯；
- XIP 控制器：将 AXI 的地址和数据信息转换为 SPI 协议规定的传输格式；
- AXI 数据缓存：TX buffer 用于缓存 AXI 发送到 SPI 的命令和地址信息，而 RX buffer 用于缓存从 SPI 接口接收到的数据。

XIP 模式传输：允许 CPU 或 其它 AXI Master 直接从 SPI NOR 获取数据，无需先将数据读取到内存中再获取。这是一种高效的数据访问方式，可以减小内存的使用空间。常用于获取较大的图像数据。

XIP 模式启动：CPU 通过 AXI 直接访问 QSPI 的映射地址读取指令。在系统引导启动阶段，通过 AHB 接口初始化 QSPI 控制器。完成相关配置后，CPU 跳转到 QSPI 映射的起始地址进行取指令，完成系统启动。

XIP 的详细传输流程如下：

1. 系统上电后，在引导程序中通过 AHB 访问的方式对 QSPI 设备进行初始化。

   在系统启动阶段，需要配置基本的 SPI NOR 初始化信息，配置 SPI NOR 配置寄存器的 QE 位为 1 ，确保其工作在 Quad 模式。

2. 通过 XIP 模式相关的寄存器，并使能 XIP 模式传输。配置流程如下：

   - 配置 SPI_RCM 寄存器，包括读命令指令值，dummy 数量，读命令 bypass 模式使能，Mode 字节等信息。
   - 配置 SPI_BTR 寄存器，包括突发传输配置命令指令值，传输位宽，dummy 数量，回环和线性模式指令等信息。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 配置 SPI_TMC 寄存器，配置 QADDR_EN 位置 1，选择 QIO 模式；配置 QPI_EN 位置 1，选择 QPI 模式。
- 配置 SPI_CFG.AMOD 位为 1，使能 XIP 模式。

> **注：**
>
> 如果 SPI NOR 使能读命令 bypass 模式，则除第一笔读操作外，后续的读操作将无需重复发送读命令。此配置可以简化读取流程，提升数据访问效率。

3. CPU 通过 AXI master 地址通道发起读请求，AXI slave 接收到读请求，获取地址信息、突发传输类型和突发长度。
4. XIP 控制器从寄存器 SPI_BTR 和 SPI_RCM 获取固定的数据传输格式，该方式仅支持 Quad I/O 和 QPI 模式。
5. 按照解析得到的传输格式，QSPI 控制器自动发送读命令，读取指令或数据信息并将其缓存到内部 RX buffer。
6. CPU 通过 AXI master 数据通道从 RX Buffer 中获取指令或数据。

   完成以上操作后，完整的读操作即告完成。

> **注：**
>
> 如果开启 Cache 功能，CPU 每次读取 32 个字节数据，相当于一条 cache line 的大小，此时只需要配置一次突发长度即可。后续的 cache 读取都会使用这一固定的突发长度，且突发类型为 WRAP 模式，以此提高数据处理效率。

11.2.3.5. 连续传输

在主机模式下，SPI 可以进行连续数据传输，即发送或接收数据以字节为单位进行多个字节连续传输。详细功能配置如下：

- 发送数据的连续传输字节长度：通过寄存器 0x038 SPI_TMC.TXD_CNT 字段配置。
- 连续传输中需要使用单线传输的数据长度：通过寄存器 0x038 SPI_TMC.STXD_CNT 字段配置。
- 控制器会自动发送填充数据，填充数据连续传输长度：通过寄存器 0x038 SPI_TMC.DMY_CNT 字段配置。
  - 如果不希望控制器自动传输填充数据，可以将填充数据作为发送数据一起写入寄存器0x038 SPI_TMC.TXD_CNT 字段。

在主机模式下，所有数据的突发传输长度配置在寄存器 0x030 SPI_TBC.TB_CNT 字段，当0x030 SPI_TBC. MBC_DEC_EN 置 1，所有的发送数据和接收数据连续传输完成后，上述的配置字段都会被清零，否则保持配置值不变。

11.2.3.6. 延时模式

为了满足长路径传输的使用场景，且延时精度更高，QSPI 控制器采用精细的相位调节模式， RX 时钟默认延时半周期采样。源时钟频率采用 2 倍频的输入模块时钟频率，控制器最大工作时钟频率为 200 MHz，QSPI 接口最大工作时钟频率为 100 MHz。

- 对于输出端口，时钟延时支持 0~360 度共 5 个相位调节，每个相位为 90 度。TX 数据支持 0 度和 180 度延时。
- 对于内部 RX 采样模式：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

◦ 在 bit 传输模式下，时钟延时支持 0~720 度共 9 个相位调节，每个相位为 90 度。

◦ 在 byte 传输模式下，时钟延时支持 0~1080 度共 13 个相位调节，每个相位为 90 度。

详情参考 SPI_PHACTL 和 SPI_BMCLK 寄存器描述。

注：

采样模式与时钟频率的关系不是唯一确定的，取决于传输路径的延时时间，用户可根据实际情况选择合适的配置。

11.2.3.7. 位模式传输

位模式传输是以位为单位进行数据传输，用于对 SPI 接口的非 Flash 类型的外设进行访问，兼容更多的 SPI 设备。

位模式分为标准模式和三线模式。可通过下列步骤完成位模式传输配置：

1. 通过0x040 SPI_BMTC 寄存器的 BMOD_SEL 位域，选择两种不同的工作模式中的一种。

   注：

   关于标准模式和三线模式的详细说明，可查看总线模式 。

2. 通过 0x024 SPI_CCFG寄存器选择位模式下的工作时钟。
3. 确定位模式的传输位数。位模式一次最大传输的位数为 32 bits：
   - 对于写操作，将待发送数据写入到 0x048 SPI_BMTXD 寄存器，并通过 0x040 SPI_BMTC.BM_TXCNT 配置写有效数据的长度。
   - 对于读操作，通过 0x040 SPI_BMTC.BM_RXCNT 配置读有效数据的长度，读到的数据会自动存入 0x048 SPI_BMTXD 寄存器。
4. 使能 BM_START 寄存器启动数据传输，传输完成后 BM_TD 寄存器会置 1，也可以使能 BM_TD_INTE 完成中断，在中断服务程序中检查数据传输完成标志。

11.2.3.8. 图像刷屏模式

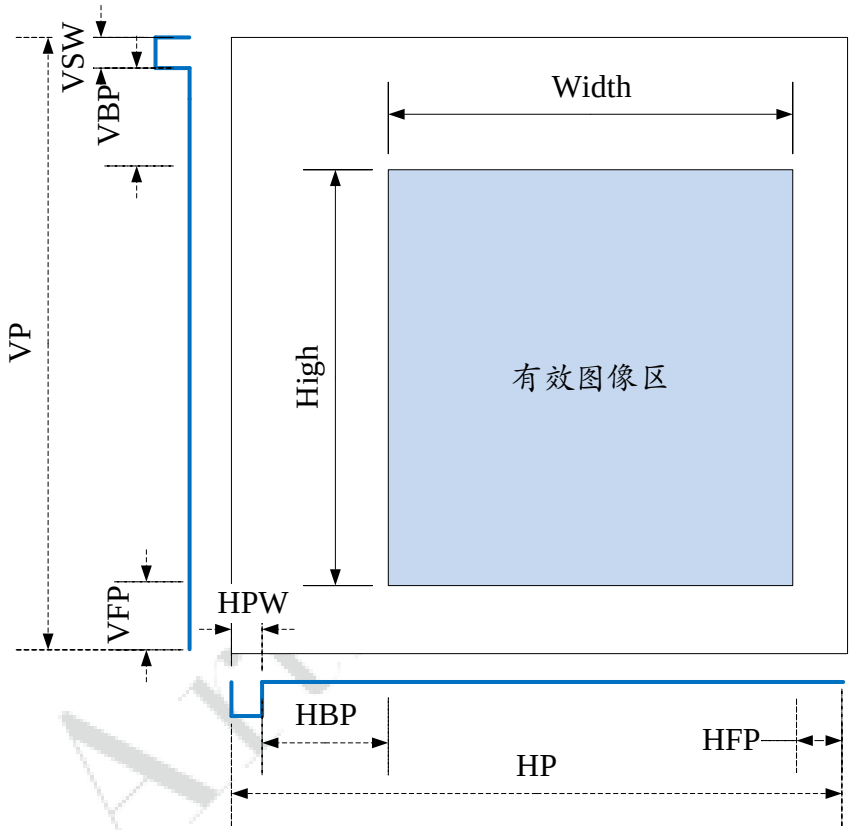
QSPI 控制器支持 SPI LCD 屏的刷屏模式，允许在 SPI 屏初始化完成后，通过使能 SPI 刷屏模式，由硬件根据屏幕的配置信息和命令参数，使用内部 DMA 自动从指定的内存区域发送一帧 RGB 图像数据。这一过程利用内部 Direct Memory Access (DMA) 的功能，有效地从指定的内存区域传输数据，而无需增加 CPU 的额外负担。

LCD 屏幕包含以下关键区域，如图所示：

- VSW 区域：列同步宽度
- VBP 区域：列扫描后肩
- 有效区域：图像实际显示区域
- VFP 区域：列扫描前肩
- HSW 区域：行同步宽度

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- HBP 区域：行扫描后肩
- HFP 区域：行扫描前肩



图像关键区域**时序配置如下：**

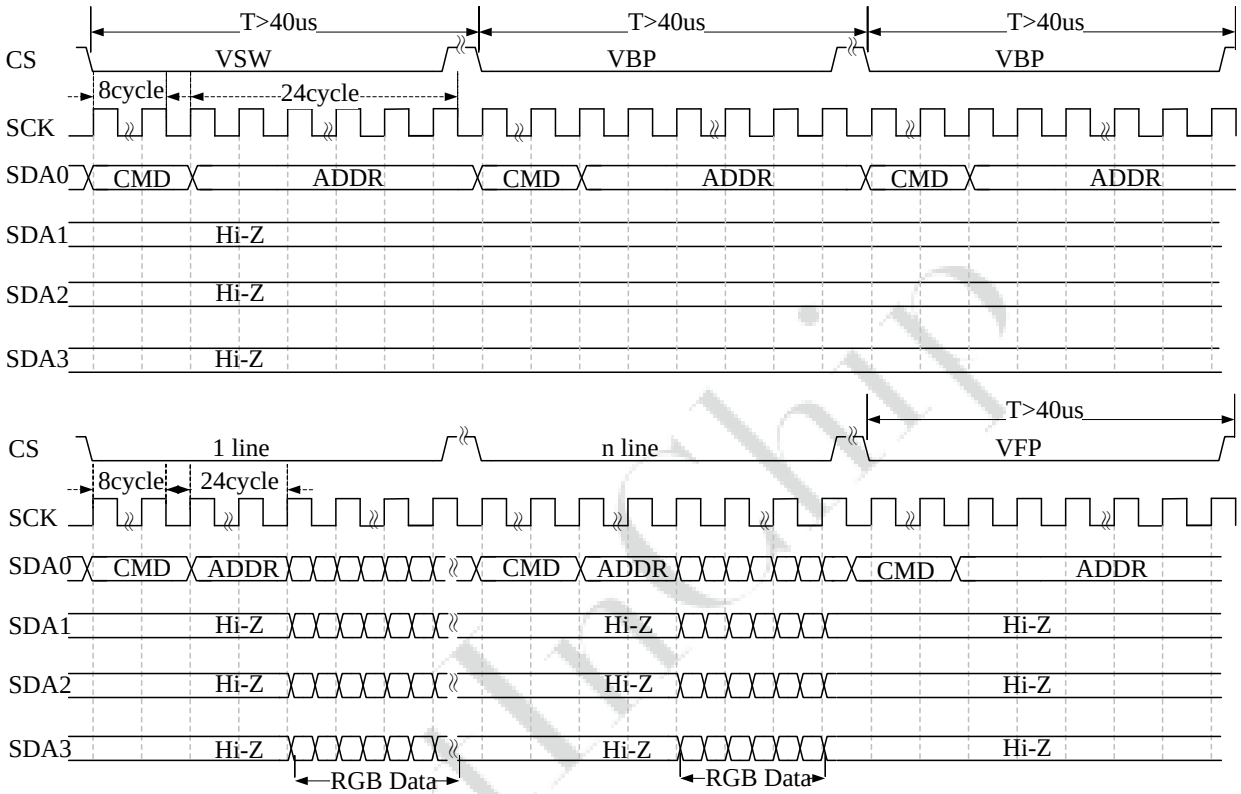
VSW、VBP、VFP 时序：按照屏的使用手册配置相关寄存器的行数量。

HSW、HBP、HFP 时序：由屏的驱动芯片自动控制。

图像传输顺序

QSPI 控制器按照 VSW 行 → VBP 行 → 有效图像行 → VFP 行的特定顺序传输每一帧图像，确保 LCD 屏幕正确显示图像。图像传输时序如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



通过相应的命令寄存器配置行命令，行命令由 32 bits 组成，包含命令和地址。硬件自动将行命令填充到 FIFO：

- 对于 VSW、VBP、VFP 行，只需要传输行命令。
- 对于有效区域的行，需要传输行命令以及有效的图像数据：
  - 通过内部 DMA 自动将有效图像数据发送给 SPI 屏。
  - 通过 DUAL_EN 和 QUAD_EN，可 配置有效数据传输的线宽，支持 1/ 2/ 4 线传输。

11.2.3.8.1. 刷屏模式配置

SPI 刷屏模式配置流程如下：

1. 配置 SPI_CFG.DISP_EN 位置 1，使能刷屏模式。
2. 通过 SPI_DISP_HIGH 寄存器，配置 VBP、VFP 和有效图像区的行高，VSW 只有一行，不用配置高度。
3. 通过 SPI_DISP_WIDTH 寄存器，配置有效图像区的宽度。
4. 通过命令寄存器配置每个区域的行命令。

   行命令可以指导硬件如何正确地驱动显示屏。
5. 配置 SPI_DISP_RTIME 寄存器，设定 VSW、VBP、VFP 区行命令的附加时间值，该值应该大于每行的刷新时间。

   设定合理的附加时间值，可确保 VSW、VBP、VFP 区行命令的执行时间充足，避免因时序问题导致的画面显示异常。
6. 配置 IDMA 发送地址和长度寄存器，使能 IDMA 发送通道，详情可查看编程指南。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

7. 设置 STRAT 位为 1，硬件自动开始传输一帧数据。每个区域的行传输完成后，DISP_DTO 中断状态位置 1。每一帧传输完成，TC 中断状态位置 1。
8. 传输完一帧数据后，重复配置步骤 2、3、6、7，软件控制帧连续传输。

11.2.3.8.2. 硬件连续帧传输模式

SPI 刷屏模式配置流程如下：

1. 配置 SPI_CFG.DISP_EN 位置 1，使能刷屏模式。
2. 通过 SPI_DISP_HIGH 寄存器，配置 VBP、VFP 和有效图像区的行高，VSW 只有一行，不用配置高度。
3. 通过 SPI_DISP_WIDTH 寄存器，配置有效图像区的宽度。
4. 通过命令寄存器配置每个区域的行命令。
5. 配置 SPI_DISP_RTIME 寄存器，设定 VSW、VBP、VFP 区行命令的附加时间值，该值应该大于每行的刷新时间。
6. 配置 0x0C0 SPI_DISP_FTIME 寄存器，设定每帧数据之间的等待时间，该值应参考屏规格书。
7. 配置 DISP_DMC 位域，对于 RGB565 格式的图像数据，Quad 模式下需要在 CMD 和 DATA 之间插入 dummy 时钟数。
8. 配置 IDMA 发送地址和长度寄存器，使能 IDMA 发送通道，详情可查看编程指南。
9. 设置 DISP_RESTART 位为 1，硬件执行连续帧传输。每个区域的行传输完成后，DISP_DTO 中断状态位置 1。每一帧传输完成，TC 中断状态位置 1。传输过程中可以随时修改 IDMA_TX_ADDR 的值，当前帧传输完成后，硬件会自动切换到目标图像缓存的地址。

在系统带宽紧张的场景下，可以选配控制器外部 2KB SRAM 作为发送缓存使用，在 DISP_RESTART 使能之前，按如下方式配置：

1. 配置 EXT_TXF_EN 位为 1，使能使用外部 SRAM；配置 DISP_URGENT_EN 位为 1，使能 urgent 信号。
2. 在行传输间隔时间内控制器发送 IDMA 请求，当发送缓存数据量大于等于配置的水位值时，发起下一笔行传输。
3. 配置 DISP_TRANS_TRIG_WL 位域，选择合适的触发水位，当一笔行传输结束后，发送缓存的水位大于等于该值，发起新的行传输。
4. 配置 DISP_URGENT_THRL 和 DISP_URGENT_THRH 位域，选择 urgent 信号有效和无效的触发阈值。当发送缓存的数据量小于等于 DISP_URGENT_THRL 值，urgent 信号有效；当发送缓存的数据量大于等于 DISP_URGENT_THRL 值，urgent 信号无效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.3.9. 错误状态

QSPI 控制器在操作过程中可能会遇到多种错误状态，从而影响系统的正常运行和性能。对于 QSPI 控制器，如发生任何一种错误，硬件都会将 SPI 中断状态寄存器中对应的位置 1 并停止传输。以下是主要的错误状态描述及其对应的处理方法：

表 11–4 QSPI 控制器错误状态及处理方法

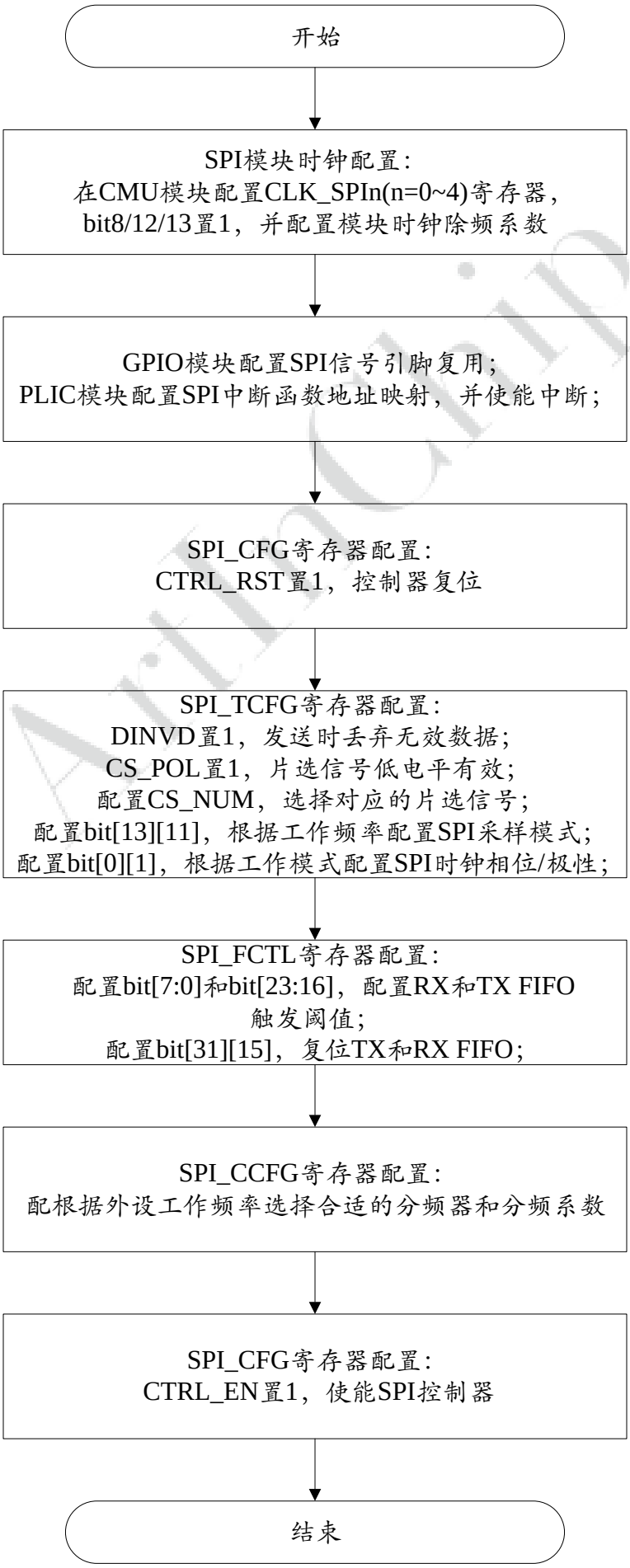
错误类型	原因	状态	处理方法及结果
TX_FIFO 下溢出	从空的 FIFO 中读取数据	控制器停止传输并将对应的中断状态位 TF_UDF 置 1。 此时控制器会产生一个硬件中断信号。	如果开始新的数据传输，需要在 0x004 SPI_CFG 寄存器中将 CTRL_RST 位置 1，将 FIFO 进行复位。处理完该异常后需要软件将该状态位清零。
TX_FIFO 上溢出	向满的 FIFO 中发送数据	控制器停止传输并将对应的中断状态位 TF_OVF 置 1。 此时控制器会产生一个硬件中断信号。	如果开始新的数据传输，需要在 0x004 SPI_CFG 寄存器中将 CTRL_RST 位置 1，将 FIFO 进行复位。处理完该异常后需要软件将该状态位清零。
RX_FIFO 下溢出	从空的 FIFO 中读取数据。	控制器停止传输并将对应的中断状态位 RF_UDF 置 1。 此时控制器会产生一个硬件中断信号。	如果开始新的数据传输，需要在 0x004 SPI_CFG 寄存器中将 CTRL_RST 位置 1，将 FIFO 进行复位。处理完该异常后需要软件将该状态位清零。
RX_FIFO 上溢出	向满的 FIFO 中发送数据	控制器停止传输并将对应的中断状态位 RF_OVF 置 1。 此时控制器会产生一个硬件中断信号	如果开始新的数据传输，需要在 0x004 SPI_CFG 寄存器中将 CTRL_RST 位置 1，将 FIFO 进行复位。处理完该异常后需要软件将该状态位清零。

11.2.4. 编程指南

11.2.4.1. 初始化流程

在进行数据传输之前，需要对 SPI 接口和控制器进行初始化。QSPI 控制器的初始化主要包括时钟配置，引脚配置，以及工作模式配置等，详情如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.4.2. 字节模式传输流程

QSPI 在主机和从机之间传输串行数据，主要采用两种传输方式：

- CPU 模式
- DMA 模式

在数据传输过程中，QSPI 有两个数据通道：

- 发送通道：数据传输路径从 TX FIFO 到外部设备。

  发送数据时，CPU 或 DMA 将数据写入 TXD 寄存器，控制器自动将寄存器的数据搬到 TX FIFO 中，再由移位寄存器将 FIFO 中的数据发出。

- 接收通道：数据传输路径从外部设备到 RX FIFO。

  接收数据时，CPU 或 DMA 可以访问 SPI_RXD 寄存器获取接收数据，控制器自动将接收到的数据从 RX FIFO 搬到寄存器中。

每一笔数据传输完成后，QSPI 控制器都会发送一个传输完成的中断信号给处理器，此时 SPI 中断状态寄存器的 TD 位被置 1。

以下为不同模式下，QSPI 的数据传输流程：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

• 通过 CPU 在中断服务程序中读写 FIFO，完成数据传输，流程图如下：

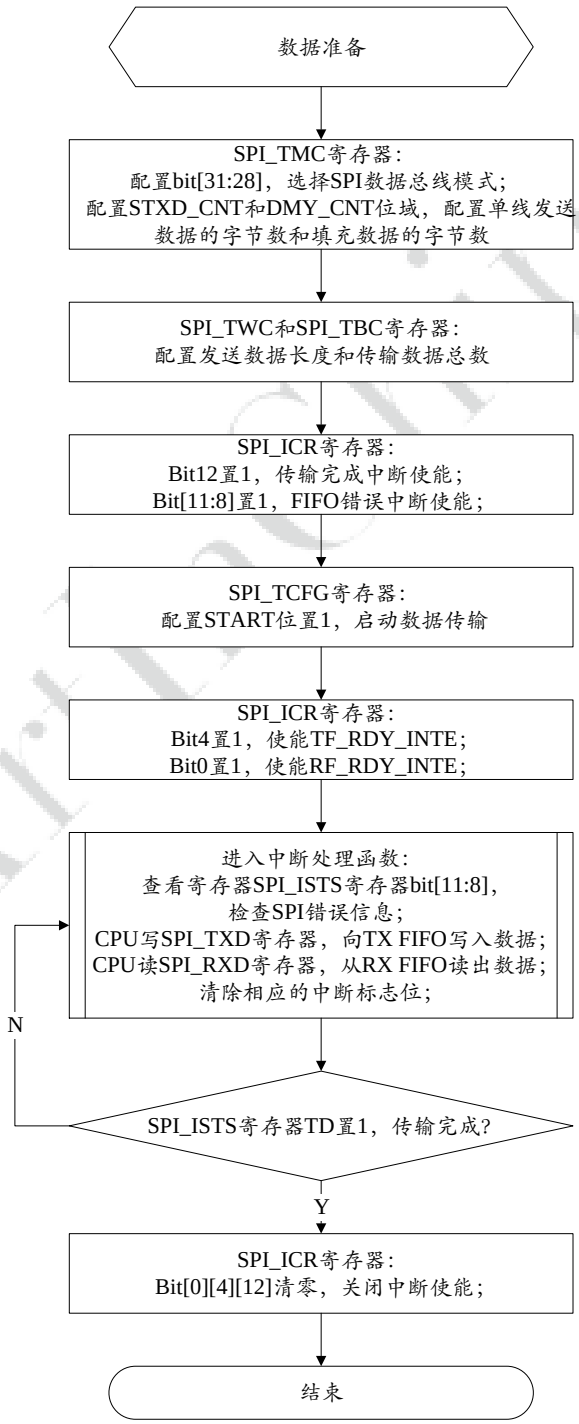


图 11–6 CPU 模式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

• 通过 GPDMA 在内存和 FIFO 之间搬运数据，完成数据传输，流程图如下：



图 11–7 DMA 模式

QSPI 控制器同时支持使用内部 DMA 通过 AHB 主机接口搬运数据，只需要配置源地址和目标地址，以及数据长度即可。 相关的寄存器配置包括：

• SPI_IDMA_BTCFG

• SPI_IDMA_RXADDR

• SPI_IDMA_RXLEN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- SPI_IDMA_TXADDR
- SPI_IDMA_TXLEN

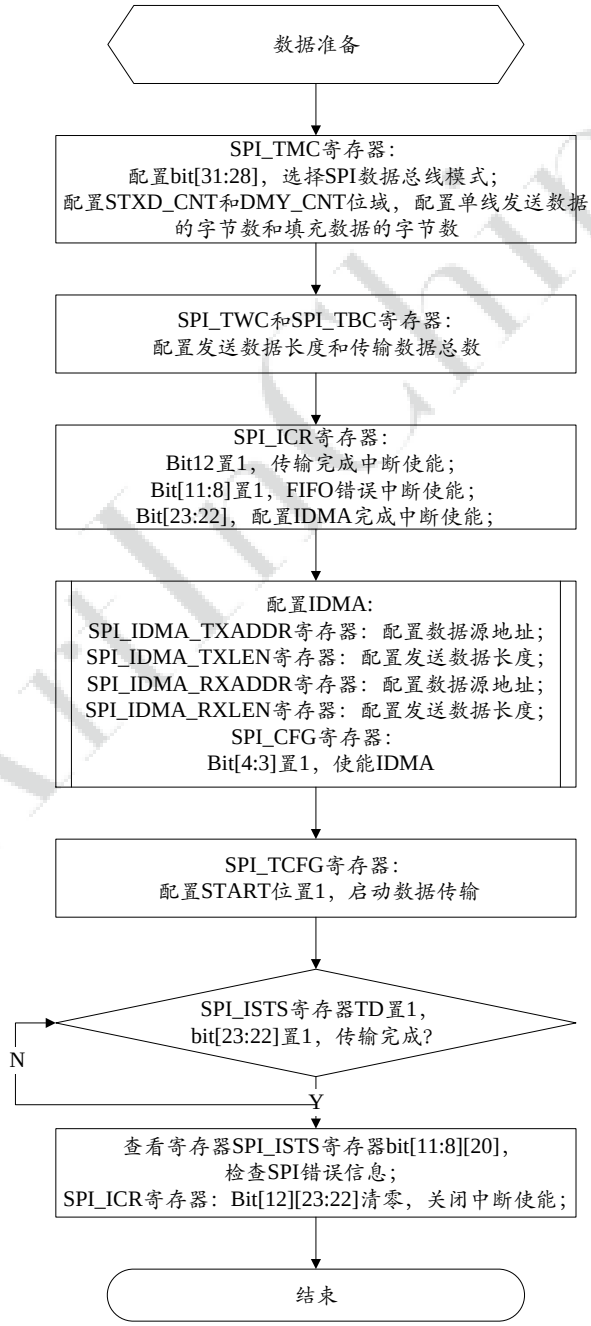


图 11–8 IDMA 模式的配置流程

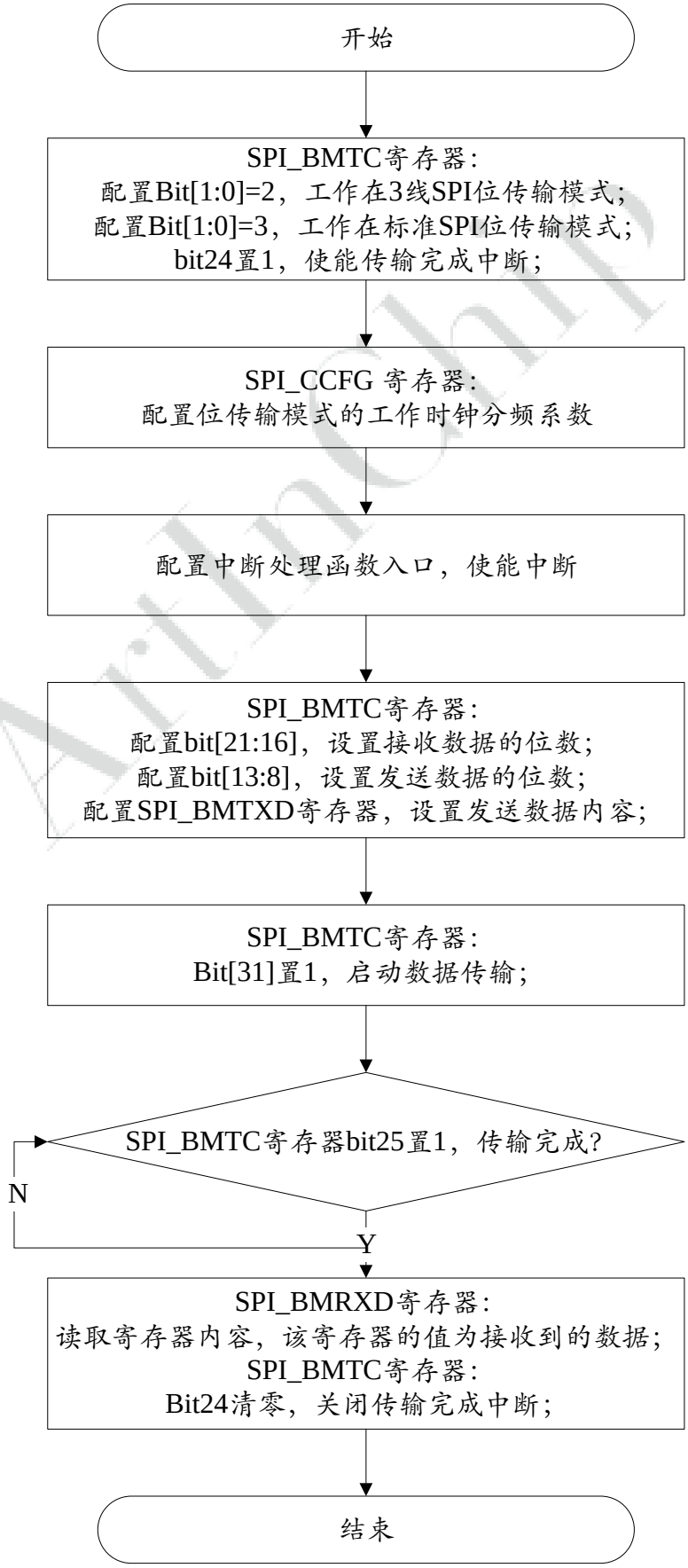
11.2.4.3. 位模式传输流程

SPI 在主机和从机之间传输串行数据，支持按位模式访问，相关的寄存器配置包括：

- SPI_BMTC
- SPI_BMCLK
- SPI_BMTXD
- SPI_BMRXD

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

流程图如下：



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.5. 寄存器列表

表 11–5 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	SPI_VER	SPI 控制器版本	0x000 SPI_VER
0x004	SPI_CFG	SPI 控制器配置	0x004 SPI_CFG
0x008	SPI_TCFG	SPI 传输配置	0x008 SPI_TCFG
0x00C	SPI_PHACTRL	SPI 相位控制	0x00C SPI_PHACTRL
0x010	SPI_ICR	SPI 中断控制	0x010 SPI_ICR
0x014	SPI_ISTS	SPI 中断状态	0x014 SPI_ISTS
0x018	SPI_FCTL	SPI FIFO 控制	0x018 SPI_FCTL
0x01C	SPI_FSTS	SPI FIFO 状态	0x01C SPI_FSTS
0x024	SPI_CCFG	SPI 时钟配置	0x024 SPI_CCFG
0x028	SPI_DTRC	SPI 双边沿传输配置	#unique_221_Connect_42_section_xkx_hrm_bjc
0x02C	SPI_DLYC	SPI Delay Chain 配置	0x02C SPI_DLYC
0x030	SPI_TBC	SPI 总传输字节计数器	0x030 SPI_TBC
0x034	SPI_TWC	SPI 写发送计数器	0x034 SPI_TWC
0x038	SPI_TMC	SPI 传输控制	0x038 SPI_TMC
0x040	SPI_BMTC	SPI 位模式传输配置	0x040 SPI_BMTC
0x044	SPI_BMCLK	SPI 位模式时钟配置	0x044 SPI_BMCLK
0x048	SPI_BMTXD	SPI 位模式发送数据值	0x048 SPI_BMTXD
0x04C	SPI_BMRXD	SPI 位模式接收数据值	0x04C SPI_BMRXD
0x050	SPI_BTR	SPI 突发传输配置	0x050 SPI_BTR
0x054	SPI_RCM	SPI 读命令模式	0x054 SPI_RCM
0x060	SPI_WRAP_LEN	SPI 读命令模式	0x060 SPI_WRAP_LEN
0x08C	SPI_IDMA_TXLEN	SPI IDMA 写传输长度	0x08C SPI_IDMA_TXLEN
0x090	SPI_IDMA_RXLEN	SPI IDMA 读传输长度	0x090 SPI_IDMA_RXLEN
0x094	SPI_IDMA_TXADDR	SPI IDMA 发送源地址	0x094 SPI_IDMA_TXADDR
0x098	SPI_IDMA_RXADDR	SPI IDMA 接收目的地址	0x098 SPI_IDMA_RXADDR
0x09C	SPI_IDMA_BTCFG	SPI IDMA 突发传输配置	0x09C SPI_IDMA_BTCFG
0x0A0	SPI_DISP_CTRL	SPI 显示刷屏模式控制	0x0A0 SPI_DISP_CTRL
0x0A4	SPI_DISP_HIGH	SPI 显示图像高度配置	0x0A4 SPI_DISP_HIGH

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–5 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0A8	SPI_DISP_WIDTH	SPI 显示图像宽度配置	0x0A8 SPI_DISP_WIDTH
0x0AC	SPI_DISP_VSW_CMD	SPI 显示 VSW 行命令	0x0AC SPI_DISP_VSW_CMD
0x0B0	SPI_DISP_VBP_CMD	SPI 显示 VBP 行命令	0x0B0 SPI_DISP_VBP_CMD
0x0B4	SPI_DISP_VLD_CMD	SPI 显示 VLD 行命令	0x0B4 SPI_DISP_VLD_CMD
0x0B8	SPI_DISP_VFP_CMD	SPI 显示 VFP 行命令	0x0B8 SPI_DISP_VFP_CMD
0x0BC	SPI_DISP_RTIME	SPI 显示行附加延时	0x0BC SPI_DISP_RTIME
0x0C0	SPI_DISP_FTIME	SPI 显示帧间隔延时	0x0C0 SPI_DISP_FTIME
0x0C4	SPI_DISP_TXFC	SPI 显示发送缓存控制	0x0C4 SPI_DISP_TXFC
0x200	SPI_TXD	SPI 发送数据	0x200 SPI_TXD
0x300	SPI_RXD	SPI 接收数据	0x300 SPI_RXD

11.2.6. 寄存器描述

11.2.6.1. 0x000 SPI_VER

默认值：0x00000304			SPI 控制器版本 (SPI Controller Version)
位域	类型	默认值	描述
15:0	R	0x304	VER 版本号 **注：** 不同控制器的版本号可能不同。

11.2.6.2. 0x004 SPI_CFG

默认值：0x00000080			SPI 配置 (SPI Configuration)
位域	类型	默认值	描述
31	R/WAC	0x0	CTRL_RST 控制器复位（Controller Reset） 置 1，SPI 控制器复位，完成后自动清零。
30:9	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			SPI 配置 (SPI Configuration)
位域	**类型**	**默认值**	**描述**
8	R/W	0x0	DISP_EN 显示模式使能（Display Mode Enable） • 0：正常传输模式 • 1：使能 LCD 显示刷屏模式，自动发送一帧数据
7	R/W	0x1	RXFULL_STOP 传输停止使能（RX FIFO Full Transfer Stop Enable） • 0：忽略 RXFIFO 状态 • 1：当 RXFIFO 满时停止传输数据
6:5	–	–	–
4	R/W	0x0	TXIDMA_EN TX 通道内部 DMA 使能（TX Inner DMA Enable）
3	R/W	0x0	RXIDMA_EN RX 通道内部 DMA 使能（RX Inner DMA Enable）
2	R/W	0x0	AMOD 访问模式选择（Access Mode） • 0：AHB 访问模式 • 1：AXI 访问模式 **注：** 使能 XIP 功能，该位必须置 1。退出 XIP 功能，该位必须清零。
1	R/W	0x0	CTRL_MODE_SEL 工作模式选择（Controller Work Mode Select） • 0：从机模式 • 1：主机模式 **注：** 当 START = 1 时，不能写入。
0	R/W	0x0	CTRL_EN 控制器使能（Controller Enable） • 0：禁用 • 1：使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			SPI 配置 (SPI Configuration)
位域	类型	默认值	描述
			注： 当传输形式从位模式切换到字节模式时，必须使能一次。

11.2.6.3. 0x008 SPI_TCFG

默认值：0x00000087			SPI 传输配置 (SPI Transfer Configuration)
位域	类型	默认值	描述
31	R/WAC	0x0	START 启动数据传输 （ Start Data Transfer ） • 0：空闲状态 • 1：启动数据传输 置 1，开始执行 SPI 数据传输，完成后自动清零。 注： 当 START=1 时不能写入。
30:27	–	–	–
26	R/W	0x0	SLV_OEN 从机模式输出使能 （ Slave Output Enable ） 从机模式下，Dual /Quad I/O 模式输出使能，单线模式不需要配置 • 0：不使能输出，默认为输入 • 1：输出使能
25	R/W	0x0	3WIRE_EN 三线 byte 模式传输使能 （ 3-Wire Byte Mode Transfer Enable ） • 0：标准模式，MOSI 与 MISO 引脚独立 • 1：使能三线 byte 模式传输，此时 MOSI 与 MISO 引脚复用
24:13	–	–	–
12	R/W	0x0	LSB_EN 最低有效位优先传输使能 （ Low Significant Bit Transmit Enable ） • 0：最高有效位先传输 • 1：最低有效位先传输

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000087			SPI 传输配置 (SPI Transfer Configuration)
位域	类型	默认值	描述
			注： 当 START=1 时不能写入。
11:10	–	–	–
9	R/W	0x0	DMY_VAL 填充数据值配置 （ Dummy Byte Value Configuration ） • 0：填充数据的值为 0x00 • 1：填充数据的值为 0xFF 注： 当 START=1 时不能写入。
8	R/W	0x0	DINVD 丢弃无效数据 （ Discard Invalid Data ） 发送数据时，设备端会主动发无效数据回来，此时如果不能及时读取 FIFO 的数据，该位需要使能，自动丢弃读到的无效数据。 • 0：接收所有的无效数据 • 1：丢弃所有的无效数据 注： 当 START=1 时不能写入。
7	R/W	0x1	CS_LEVEL 片选信号电平配置 （ CS Level Configuration ） • 0：低电平 • 1：高电平 注： 当 START=1 时不能写入。
6	R/W	0x0	CS_CTL_SEL 片选信号控制模式选择 （ CS Control Mode Select ） • 0：SPI 控制器 • 1：软件控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000087			SPI 传输配置 (SPI Transfer Configuration)
位域	类型	默认值	描述
			通常由控制器自动发送 CS 信号，置 1 时，必须手动配置 CS_LEVEL 寄存器选择 CS 的电平状态。 **注：** 当 START=1 时不能写入。
5:4	R/W	0x0	CS_NUM 选中外部 SPI 设备的 CS 引脚序号（CS Pin Number） • 0：SPI_CS0 有效 • 1：SPI_CS1 有效 • 2–3：保留 **注：** 当 START=1 时不能写入。
3	R/W	0x0	CS_VALID_CTL 片选信号有效控制（CS Valid Mode Control） • 0：在 SPI 数据传输期间，片选信号一直有效 • 1：在 SPI 数据传输期间，传输暂停时片选信号无效 该位用于选择片选信号的输出波形形式。 **注：** 当 START=1 时不能写入，当 CS_CTL_SEL=0 时该位才有效。
2	R/W	0x1	CS_POL 片选信号极性控制 (CS Polarity Control) • 0：高电平有效 • 1：低电平有效 **注：** 当 START=1 时不能写入。
1	R/W	0x1	CPOL 时钟极性控制（Clock Polarity Control） • 0：空闲时为低电平 • 1：空闲时为高电平

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000087			SPI 传输配置 (SPI Transfer Configuration)
位域	类型	默认值	描述
			注： 当 START=1 时不能写入。
0	R/W	0x1	CPHA 时钟 / 数据相位控制 （Clock Phase Control） • 0：时钟的第一个边沿采样数据 • 1：时钟的第二个边沿采样数据 注： 当 START=1 时不能写入。

11.2.6.4. 0x00C SPI_PHACTRL

默认值：0x00020020			SPI 相位控制 (SPI Phase Control)
位域	类型	默认值	描述
31:16	–	–	–
15	–	–	–
14	R/W	0x0	TXD_PHASE_SET TX DATA 相位调节 （TX Data Phase Set） • 0：0 度，TX Data 没有延时输出 • 1：180 度，TX Data 延时半个时钟周期输出
13	–	–	–
12	–	–	–
11:8	–	–	–
7:4	R/W	0x2	RXCK_PHASE_SET RX 采样时钟相位延时配置 （RX Sample Clock Phase Set） • 0：0 度 • 1：90 度 • 2：180 度 • 3：270 度

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00020020			SPI 相位控制 (SPI Phase Control)
位域	类型	默认值	描述
			• 4：360 度 • 5：450 度 • 6：540 度 • 7：630 度 • 8：720 度 • 9：810 度 • 10：900 度 • 11：990 度 • 12：1080 度
3	–	–	–
2:0	R/W	0x0	TXCK_PHASE_SET TX SCLK 输出时钟相位延时配置（TX Clock Phase Set） • 0：0 度 • 1：90 度 • 2：180 度 • 3：270 度 • 4：360 度

11.2.6.5. 0x010 SPI_ICR

默认值：0x00000000			SPI 中断控制 (SPI Interrupt Control)
位域	类型	默认值	描述
31:29	–	–	–
28	R/W	0x0	DISP_DLESS_INTE 显示刷屏模式行传输缺数中断使能
27	R/W	0x0	DISP_DTO_INTE 显示刷屏模式传输完成中断使能
26	R/W	0x0	DISP_ERR_INTE 显示刷屏模式错误中断使能
25:24	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 中断控制 (SPI Interrupt Control)
位域	类型	默认值	描述
23	R/W	0x0	TXIDMA_DONE_INTE 内部 DMA TX 传输完成中断使能
22	R/W	0x0	RXIDMA_DONE_INTE 内部 DMA RX 传输完成中断使能
21	R/W	0x0	RXFIFO_UNALIGN_INTE 内部 DMA 模式下，RX FIFO 数据非 4byte 对齐中断使能
20	R/W	0x0	IDMA_ERROR_INTE 内部 DMA 总线错误中断使能
19	R/W	0x0	AXI_TRAN_DONE_INTE AXI 传输完成中断使能
18	R/W	0x0	AXI_CFG_ERROR_INTE AXI 配置错误中断使能
17	R/W	0x0	AXI_TRAN_ERROR_INTE AXI 传输错误中断使能
16	R/W	0x0	AHB_TRAN_ERROR_INTE AHB 传输错误中断使能
15:14	–	–	–
13	R/W	0x0	CS_INTE CS 无效中断使能 （ CS Invalid Interrupt Enable ） 片选信号从有效状态变到无效状态。 • 0：禁用 • 1：使能
12	R/W	0x0	TD_INTE 传输完成中断使能 （ Transfer Done Interrupt Enable ） • 0：禁用 • 1：使能
11	R/W	0x0	TF_UDR_INTE TX FIFO 下溢出中断使能 （ TX FIFO Underrun Interrupt Enable ）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 中断控制 (SPI Interrupt Control)
位域	类型	默认值	描述
			• 0：禁用 • 1：使能 当 CPU / DMA 读取空的 TX FIFO 会产生此中断。
10	R/W	0x0	TF_OVF_INTE TX FIFO 上溢出中断使能（TX FIFO Overflow Interrupt Enable） • 0：禁用 • 1：使能 当 CPU / DMA 写入满的 TX FIFO 会产生此中断。
9	R/W	0x0	RF_UDR_INTE RX FIFO 下溢出中断使能（RX FIFO Underrun Interrupt Enable） • 0：禁用 • 1：使能 当 CPU / DMA 读取空的 RX FIFO 会产生此中断。
8	R/W	0x0	RF_OVF_INTE RX FIFO 上溢出中断使能（RX FIFO Overflow Interrupt Enable） • 0：禁用 • 1：使能 当 CPU / DMA 写入满的 RX FIFO 会产生此中断。
7	–	–	–
6	R/W	0x0	TF_FUL_INTE TX FIFO 满中断使能（TX FIFO Full Interrupt Enable） • 0：禁用 • 1：使能
5	R/W	0x0	TF_EMP_INTE TX FIFO 为空中断使能（TX FIFO Empty Interrupt Enable） • 0：禁用 • 1：使能
4	R/W	0x0	TF_RDY_INTE TX FIFO 准备好中断使能（TX FIFO Ready Interrupt Enable）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 中断控制 (SPI Interrupt Control)
位域	类型	默认值	描述
			• 0：禁用 • 1：使能
3	–	–	–
2	R/W	0x0	RF_FUL_INTE RX FIFO 满中断使能（RX FIFO Full Interrupt Enable） • 0：禁用 • 1：使能
1	R/W	0x0	RF_EMP_INTE RX FIFO 为空中断使能（RX FIFO Empty Interrupt Enable） • 0：禁用 • 1：使能
0	R/W	0x0	RF_RDY_INTE RX FIFO 准备好中断使能（RX FIFO Ready Interrupt Enable） • 0：禁用 • 1：使能

11.2.6.6. 0x014 SPI_ISTS

默认值：0x00000032			SPI 中断状态 (SPI Interrupt Status)
位域	类型	默认值	描述
31:29	–	–	–
28	R/W	0x0	DISP_DLESS 显示刷屏模式行传输缺数状态
27	R/W	0x0	DISP_DTO 显示刷屏模式传输完成中断
26	R/W	0x0	DISP_ERR 显示刷屏模式错误中断
25:24	–	–	–
23	R/W1C	0x0	TXIDMA_DONE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000032			SPI 中断状态 (SPI Interrupt Status)
位域	类型	默认值	描述
			内部 DMA TX 完成信号中断 置 1，表示内部 DMA 发送数据传输完成。
22	R/W1C	0x0	RXIDMA_DONE 内部 DMA RX 完成信号中断 置 1，表示内部 DMA 接收数据传输完成。
21	R/W1C	0x0	RXFIFO_UNALIGN RX FIFO 非对齐中断 置 1，表示内部 DMA 模式下，RX FIFO 数据非 4 字节对齐。
20	R/W1C	0x0	IDMA_ERROR IDMA 错误中断 置 1，表示内部 DMA 发生总线错误状态。
19	R/W1C	0x0	AXI_TRAN_DONE AXI 传输完成中断 置 1，表示 AXI 传输完成。此时可结束 AXI 传输，开启 AHB 传输。
18	R/W1C	0x0	AXI_CFG_ERROR AXI 配置错误中断 置 1，表示 AXI 模式下寄存器配置错误。此时需立刻结束 AXI 传输，重新配置寄存器。
17	R/W1C	0x0	AXI_TRAN_ERROR AXI 传输错误中断 置 1，表示 AHB 正在传输时，发起 AXI 传输请求。此时需立刻结束 AHB 传输，启动 AXI 传输。
16	R/W1C	0x0	AHB_TRAN_ERROR AHB 传输错误中断 置 1，表示 AXI 正在传输时，发起 AHB 传输请求。此时需立刻结束 AXI 传输，启动 AHB 传输。
15:14	–	–	–
13	R/W1C	0x0	CS_INV 片选信号无效中断（CS Invalid Interrupt） 置 1，表示片选状态从有效变为无效。
12	R/W1C	0x0	TD

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000032			SPI 中断状态 (SPI Interrupt Status)
位域	类型	默认值	描述
			传输完成中断（Transfer Done Interrupt） • 0：正在传输 • 1：传输完成
11	R/W1C	0x0	TF_UDF TX FIFO 下溢出中断（TX FIFO Underrun Interrupt） • 0：TXFIFO 没有下溢出 • 1：TXFIFO 下溢出
10	R/W1C	0x0	TF_OVF TX FIFO 上溢出中断（TX FIFO Overflow Interrupt） • 0：TXFIFO 没有上溢出 • 1：TXFIFO 上溢出
9	R/W1C	0x0	RF_UDF RX FIFO 下溢出中断（RX FIFO Underrun Interrupt） • 0：RXFIFO 没有下溢出 • 1：RXFIFO 下溢出
8	R/W1C	0x0	RF_OVF RX FIFO 上溢出中断（RX FIFO Overflow Interrupt） • 0：RXFIFO 没有上溢出 • 1：RXFIFO 上溢出
7	–	–	–
6	R/W1C	0x0	TF_FULL TX FIFO 满中断（TX FIFO Full Interrupt） • 0：TXFIFO 未满 • 1：TXFIFO 已满
5	R/W1C	0x1	TF_EMP TX FIFO 为空中断（TX FIFO Empty Interrupt） • 0：TXFIFO 非空 • 1：TXFIFO 为空
4	R/W1C	0x1	TF_READY

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000032			SPI 中断状态 (SPI Interrupt Status)
位域	类型	默认值	描述
			TX FIFO 准备好中断（TX FIFO Ready Interrupt） • 0：TX_WL > TX_WATER_MARK • 1：TX_WL <= TX_WATER_MARK 值为 1 时，CPU 可以向 TX FIFO 写入数据。
3	–	–	–
2	R/W1C	0x0	RF_FULL RX FIFO 满中断（RX FIFO Full Interrupt） • 0：RXFIFO 未满 1：RXFIFO 已满
1	R/W1C	0x1	RF_EMP RX FIFO 为空中断（RX FIFO Empty Interrupt） • 0：RXFIFO 非空 • 1：RXFIFO 为空
0	R/W1C	0x0	RF_READY RX FIFO 准备好中断（RX FIFO Ready Interrupt） • 0：RX_WL = 0 • 1：RX_WL > 0 值为 1 时，CPU 可以从 RX FIFO 读出数据。

11.2.6.7. 0x018 SPI_FCTL

默认值：0x00400001			SPI FIFO 控制 (SPI FIFO Control)
位域	类型	默认值	描述
31	R/WAC	0x0	TF_RST TX FIFO 复位，完成后自动清零。
30:25	–	–	–
24	R/W	0x0	TF_DREQ_EN TX FIFO DMA 请求使能 • 0：禁用 • 1：使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00400001			SPI FIFO 控制 (SPI FIFO Control)
位域	类型	默认值	描述
23:16	R/W	0x40	TF_WATER_MARK TX FIFO 发出写请求信号的 FIFO 水位值，当 FIFO 水位小于该值，并且 TF_DREQ_EN=1, 向 DMA 发起写请求。
15	R/WAC	0x0	RF_RST RX FIFO 复位，完成后自动清零。
14:9	–	–	–
8	R/W	0x0	RF_DREQ_EN RX FIFO DMA 请求使能。 • 0：禁用 • 1：使能
7:0	R/W	0x1	RF_WATER_MARK RX FIFO 发出读请求信号的 FIFO 水位值，当 FIFO 水位大于该值，并且 RF_DREQ_EN=1, 向 DMA 发起读请求。

11.2.6.8. 0x01C SPI_FSTS

默认值：0x00000000			SPI FIFO 状态 (SPI FIFO Status)
位域	类型	默认值	描述
31	R	0x0	TF_WBUF_STS TX FIFO 写缓存状态 （TX FIFO Write Buffer Status ） 置 1，表示写缓存正在执行写操作。
30:24	R	0x0	TF_WBUF_CNT 写缓存计数器 （TX FIFO Write Buffer Counter ） 表示 TX FIFO 写缓存中字节的数量。
23:16	R	0x0	TF_CNT TX FIFO 计数器 （TX FIFO Counter ） • 0：在 TX FIFO 中有 0 字节数据 • 1：在 TX FIFO 中有 1 字节数据 • … • N：在 TX FIFO 中有 N 字节数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI FIFO 状态 (SPI FIFO Status)
位域	类型	默认值	描述
			注： 注意：QSPI0/ 1/ 2 最大 80 个字节，QSPI3/ 4/ 5 最大 32 个字节。
15	R	0x0	RF_RBUF_STS RX FIFO 读缓存状态（RX FIFO Read Buffer Status） 置 1，表示读缓存正在执行读操作。
14:8	R	0x0	RF_RBUF_CNT 读缓存计数器（RX FIFO Read Buffer Counter） 表示 RX FIFO 读缓存中字节的数量。
7:0	R	0x0	RF_CNT RX FIFO 计数器（RX FIFO Counter） • 0：在 RX FIFO 中有 0 字节数据 • 1：在 RX FIFO 中有 1 字节数据 • … • N：在 RX FIFO 中有 N 字节数据 注： 注意：QSPI0/ 1/ 2 最大 80 个字节，QSPI3/ 4/ 5 最大 32 个字节。在刷屏模式下，bit[14:0] 表示 TX FIFO 的水位值，最大 2112 个字节。

11.2.6.9. 0x024 SPI_CCFG

默认值：0x00000002			SPI 时钟配置 (SPI Clock Configuration)
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	CKDIV_SEL 时钟分频器选择（Clock Divider Select） • 0：选择时钟分频器 1 • 1：选择时钟分频器 2
11:8	R/W	0x0	CKDIV1 时钟分频器 1（Clock Divider 1）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			SPI 时钟配置 (SPI Clock Configuration)
位域	类型	默认值	描述
			SPI 接口时钟频率根据如下公式计算 SPI_CLK = 源时钟频率/(2^CKDIV1)
7:0	R/W	0x2	CKDIV2 时钟分频器 2（Clock Divider 2） SPI 接口时钟频率根据如下公式计算： SPI_CLK = 源时钟频率/(2*(CKDIV2 + 1))

注：

Bit 模式与 Byte 模式共用时钟分频器。

11.2.6.10. 0x028 SPI_MISC

默认值：0x10000000			SPI 双边沿传输配置 (SPI Double Transfer Rate Configuration)
位域	类型	默认值	描述
31:28	R/W	0x1	DTR_SDRC 双边沿传输模式下单沿传输的数据量
27:25	–	–	–
24	R/W	0x0	DTR_EN 使能双边沿传输模式
23:20	R/W	0x0	DTR_DUMMY 双边沿传输模式下 Dummy 时钟周期数
19:0	–	–	–

11.2.6.11. 0x02C SPI_DLYC

默认值：0x00000000			SPI 双边沿模式 Delay Chain 配置 (SPI DTR Delay Chain Configuration)
位域	类型	默认值	描述
31:17	–	–	–
16:12	R/W	0x0	RXCK_DLY 采样时钟 Delay Chain 配置

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 双边沿模式 Delay Chain 配置 (SPI DTR Delay Chain Configuration)
位域	类型	默认值	描述
11:9	–	–	–
8:4	R/W	0x0	TXCK_DLY 输出时钟 Delay Chain 配置
3:2	–	–	–
1	R/W	0x0	RXCK_DLYC_EN 采样时钟 Delay Chain 使能
0	R/W	0x0	TXCK_DLYC_EN 输出时钟 Delay Chain 使能

11.2.6.12. 0x030 SPI_TBC

默认值：0x00000000			SPI 总传输字节计数器 (SPI Total Bytes Counter)
位域	类型	默认值	描述
31	R/W	0x0	MBC_DEC_EN 传输数据计数器递减使能 • 0：传输数据计数器寄存器值固定，下次传输无需配置 • 1：传输数据计数器寄存器递减为 0，下次传输需重新配置 **注：** 注意这里的传输数据计数器包括：TB_CNT, TXD_CNT, DMY_CNT, STXD_CNT。
30:24	–	–	–
23:0	R/W	0x0	TB_CNT 总传输字节计数器（Total Bytes Counter） 该值定义了传输的字节总数，包括发送，接收和填充数据。 • 0：共传输 0 个字节 • 1：共传输 1 个字节 • … • N：共传输 N 个字节

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 总传输字节计数器 (SPI Total Bytes Counter)
位域	类型	默认值	描述
			注： 传输数据总数=发送数据+接收数据+填充数据。 在 DTR 模式下，传输数据总数 = 发送数据 + 接收数据，填充数据由控制器自动发送。

11.2.6.13. 0x034 SPI_TWC

默认值：0x00000000			SPI 写发送计数器 (SPI Transmit Write Counter)
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x0	TXD_CNT 写数据计数器（TX Data Counter） 该值定义了在填充数据之前发送到 TX FIFO 的写数据字节总数，为了节约带宽，填充数据由控制器自动发送。 • 0：共发送 0 个字节 • 1：共发送 1 个字节 • … • N：共发送 N 个字节

11.2.6.14. 0x038 SPI_TMC

默认值：0x00000000			SPI 传输控制 (SPI Transmit Miscellaneous Control)
位域	类型	默认值	描述
31	R/W	0x0	QPI_EN QPI 模式使能（QPI Transfer mode Enable） • 0：命令使用 1 线模式传输 • 1：命令使用 4 线模式传输 QPI 模式下，命令/地址/数据都使用 4 线模式传输。 注： 仅当 QUAD_EN=1 时有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 传输控制 (SPI Transmit Miscellaneous Control)
位域	类型	默认值	描述
30	R/W	0x0	QADDR_EN QIO 模式使能 （ QIO Transfer mode Enable ） • 0：地址使用 1 线模式传输 • 1：地址使用 4 线模式传输 置 1 时，在 QIO 模式下，命令使用 1 线传输，地址/数据使用 4 线传输。 **注：** 仅当 QUAD_EN=1 时有效。
29	R/W	0x0	QUAD_EN 四线数据传输模式使能 （ Quad Transfer Mode Enable ） • 0：4 线数据模式禁用 • 1：4 线数据模式使能 **注：** 4 线数据模式包括 4 线输入和 4 线输出。
28	R/W	0x0	DUAL_EN 双线数据传输模式使能 （ Dual Transfer Mode Enable ） • 0：发送或接收数据使用单线数据传输模式 • 1：发送或接收数据使用双线数据传输模式 **注：** 当 START=1 时不能写入，仅当 QUAD_EN=0 时有效。
27:24	R/W	0x0	DMY_CNT 填充数据计数器 （ Dummy Bytes Counter ） 定义了待发送的填充数据的字节数。 • 0：共发送 0 个字节填充数据 • 1：共发送 1 个字节填充数据 • … • N：共发送 N 个字节填充数据 **注：** 当 START=1 时不能写入。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 传输控制 (SPI Transmit Miscellaneous Control)
位域	类型	默认值	描述
23:0	R/W	0x0	STXD_CNT 单线发送数据计数器（Single TX Data Counter） 该值定义了需要使用单线模式发送的数据长度。 • 对于单线模式：包括命令、地址、数据。 • 对于双线和四线模式：仅包括命令、地址。 • 对于双线 IO 模式：仅包括命令。 • 0：单线共发送 0 个字节 • 1：单线共发送 1 个字节 • … • N：单线共发送 N 个字节 **注：** 当 START=1 时不能写入。

11.2.6.15. 0x040 SPI_BMTC

默认值：0x000000A0			SPI 位模式传输配置 (SPI Bit-Mode Transfer Configuration)
位域	类型	默认值	描述
31	R/WAC	0x0	BM_START 启动传输数据（Bit-Mode Start Data Transfer） • 0：空闲状态 • 1：启动传输数据 置 1 时，启动发送串行数据流，数据存放在 (SPI_BMTXD 和 SPI_BMRXD 寄存器），传输完成后自动清零。
30	R/W	0x0	BM_SMP_SEL 采样模式选择（Bit-Mode Sample Mode Select） • 0：延时采样模式 • 1：标准采样模式 在标准采样模式下，SPI 主机在 SCLK 的上升边沿采样数据。 在延时采样模式下，SPI 主机延时半个时钟周期，在 SCLK 的上升边沿采样数据。
29:26	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000000A0			SPI 位模式传输配置 (SPI Bit-Mode Transfer Configuration)
位域	类型	默认值	描述
25	R/W1C	0x0	BM_TD 传输完成（Bit-Mode Transfer Done） • 0：忙等待 • 1：传输完成 置 1，表示最后一位数据传输完成，该字段写 1 清零。
24	R/W	0x0	BM_TD_INTE 传输完成中断使能（Bit-Mode Transfer Done Interrupt Enable）。 • 0：禁用 • 1：使能 **注：** 当总线模式选择 2 /3 时有效。
23	R/W	0x0	BM_CPOL 时钟极性控制（Clock Polarity Control） • 0：空闲时为高电平 • 1：空闲时为低电平 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
22	R/W	0x0	BM_CPHA 时钟 / 数据相位控制（Clock Phase Control） • 0：时钟的第一个边沿采样数据 • 1：时钟的第二个边沿采样数据 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
21:16	R/W	0x0	BM_RXCNT 接收串行数据长度（Bit-Mode RX Data Length） • 000000b：接收 0 比特 • 000001b：接收 1 比特 • … • 100000b：接收 32 比特

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000000A0			SPI 位模式传输配置 (SPI Bit-Mode Transfer Configuration)
位域	类型	默认值	描述
			注： 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
15:14	–	–	–
13:8	R/W	0x00	BM_TXCNT 发送串行数据长度 （Bit-Mode TX Data Length ） • 000000b：发送 0 比特 • 000001b：发送 1 比特 • … • 100000b：发送 32 比特 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
7	R/W	0x1	BMCS_LEVEL 片选信号电平配置 • 0：配置片选信号为低电平 • 1：配置片选信号为高电平 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
6	R/W	0x0	BMCS_CTRL_SEL 片选信号输出控制方式选择 • 0：SPI 控制器 • 1：软件控制 通常控制器会自动控制片选信号高低电平。置 1 时，需要配置 BMCS_LEVEL 寄存器，选择 CS 的电平状态。 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
5	R/W	0x1	BMCS_POL 片选信号极性控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000000A0			SPI 位模式传输配置 (SPI Bit-Mode Transfer Configuration)
位域	类型	默认值	描述
			• 0：高电平有效 • 1：低电平有效 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
4	–	–	–
3:2	R/W	0x0	BMCS_NUM 片选信号引脚序号选择 • 0：SPI_CS0 选中 • 1–3：保留 **注：** 当总线模式选择 2 /3 时有效，当 BM_START=1 时不能写入。
1:0	R/W	0x0	BMOD_SEL 总线模式选择 （ Bus Mode Select ） • 0：数据流按字节对齐，工作在标准 SPI，双路输入 /双路输出 SPI，双路 IO SPI，或四路输入/四路输出 SPI • 1：预留 • 2：数据流按位对齐，工作在三线模式下 • 3：数据流按位对齐，工作在标准 SPI 模式下

11.2.6.16. 0x044 SPI_BMCLK

默认值：0x02000000			SPI 位模式时钟配置 (SPI Bit-Mode Clock Configuration)
位域	类型	默认值	描述
31:28	–	–	–
27:24	R/W	0x2	BMRXCK_PHASE_SET 位模式 RX 采样时钟相位延时配置 （ RX Sample Clock Phase Set ） • 0：0 度 • 1：90 度 • 2：180 度

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x02000000			SPI 位模式时钟配置 (SPI Bit-Mode Clock Configuration)
位域	类型	默认值	描述
			• 3：270 度 • 4：360 度 • 5：450 度 • 6：540 度 • 7：630 度 • 8：720 度
23	–	–	–
22:20	R/W	0x0	BMTXCK_PHASE_SET 位模式 TX 输出时钟相位配置（Bitmode TX Clock Phase Set） • 0：无延时 • 1：90 度 • 2：180 度 • 3：270 度 • 4：360 度
19	R/W	0x0	BMTXD_PHASE_SET 位模式 TX 数据输出相位配置（Bitmode TX Data Phase Set） • 0：0 度， 无延时 • 1：180 度，延时半个时钟周期输出
18:0	–	–	–

11.2.6.17. 0x048 SPI_BMTXD

默认值：0x00000000			SPI 位模式发送数据值 (SPI Bit-Mode TX Data)
位域	类型	默认值	描述
31:0	R/W	0x0	BMTXD 位模式发送数据值 该寄存器用来存储发送的数据 **注：** 在传输过程中，最高有效位先发送。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.6.18. 0x04C SPI_BMRXD

默认值：0x00000000			SPI 位模式接收数据值 (SPI Bit-Mode RX Data)
位域	类型	默认值	描述
31:0	R/W	0x0	BMRXD 位模式接收数据值 该寄存器用来存储接收的数据 **注：** 在传输过程中，最高有效位先接收。

11.2.6.19. 0x050 SPI_BTR

注：

该寄存器仅在 XIP 模式下配置有效。

默认值：0x77304010			SPI 突发传输配置 (SPI Burst Set)
位域	类型	默认值	描述
31:24	R/W	0x77	WRAP_CMD Wrap 的命令值 用来配置 SPI NOR Wrap 命令的值，在 XIP 模式下，支持 0x77 和 0xC0 两种典型值： – 0x77：使用 Set Burst with Wrap 命令，在 QUAD I/O 模式下使用该命令。 – 0xC0：使用 Set Read Parameters 命令，在 QPI 模式下使用该命令。当 QPI_EN=1，CMD 使用 4 线传输。否则，CMD 使用 1 线传输。 **注：** 0x77 命令仅支持 QIO 模式。0xC0 命令支持标准单线模式或 QPI 模式。
23:20	R/W	0x3	DUMMY_BYTE Wrap 命令对应的填充数据字节数 • QUAD I/O 模式下,固定为 3 • QPI 模式下，取决于工作时钟频率,具体参考 Flash 的数据手册
19	R/W	0x0	WIDTH 填充数据和有效数据位宽 配置 Dummy 和有效数据的位宽，在 QPI 模式下配置无效，仅用于 QIO 模式。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x77304010			SPI 突发传输配置 (SPI Burst Set)
位域	类型	默认值	描述
			• 该位为 0，Dummy 数据和有效数据为 4-bit 位宽。 • 该位为 1，Dummy 数据和有效数据为 1-bit 位宽。 **注：** 当 Burst Wrap 命令为 0xC0，并工作在 QIO 模式下，该位必须配置为 1。工作在 QPI 模式下，该位配置为 0。
18	R/W	0x0	AUTO_WRAP_LEN 自动 Wrap 长度 • 0：禁用。Wrap 长度为固定值，通过 FIXED_WRAP_LENGTH 位域获取设定值，传输固定使用该 Wrap 长度。 • 1：使能。Wrap 长度可变，由硬件根据 SPI_WRAP_LEN 寄存器获取设定值，传输前自动更新 Wrap 长度。
17	–	–	–
16	R/W	0x0	WRAP_EN Wrap 模式使能 使能控制器的 Wrap 模式，当系统开启 Cache 功能，该位必须使能。
15:8	R/W	0x40	FIXED_BURST_WRAPPED 固定 Wrap 长度的参数值 XIP 使能时，若 AXI burst type 是 linear 切换 wrapped，自动发送 Wrap 命令，使用该参数配置固定的 Wrap 长度。 当使用 0x77 命令时，此值对应 Wrap bits 的 W7~W0； 当使用 0xC0 命令时，此值对应 P7~P0。 具体配置需要参考 Flash 厂家的规格书。
7:0	R/W	0x10	WRAP_DISABLE_BITS 退出 WRAP 模式的参数值。 XIP 使能时，若 AXI burst type 由 wrapped 切换 linear，自动发送 Wrap 命令，使用该参数退出 Wrap 模式。 注意，仅当使用 0x77 命令时有效，该值对应 W7~W0。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.6.20. 0x054 SPI_RCM

注：

该寄存器仅在 XIP 模式下配置有效。

默认值：0xEB20A000			SPI 读命令模式 (SPI Read Command Mode)
位域	**类型**	**默认值**	**描述**
31:24	R/W	0xEB	CMD_INDEX 读命令指令值 SPI 在 XIP 模式下，定义读命令序号。
23:20	R/W	0x2	DUMMY_BYTE 读操作填充数据字节数 SPI 在 XIP 模式下，定义 dummy 时钟周期的个数。对于不同颗粒该值可能为固定值，或根据工作频率进行选择。
19	–	–	–
18	R/W	0x0	ADDR_4BYTE_EN 四字节地址模式使能 SPI 在 XIP 模式下，使能地址位采用 4 bytes 模式传输
17	R/W	0x0	READ_MODE_BYTE_EN SPI 读命令模式位使能 置 1 时，地址后面增加 1 byte 模式位，模式位的线宽与地址位一致，模式位的设定值由 RDCMD_BYPASS_EN 决定。 **注：** SPI 工作在 Dual I/O，Quad I/O，QPI 模式下时，用户可以配置该位为 1，否则当作 dummy 处理。
16	R/W	0x0	RDCMD_BYPASS_EN SPI 读命令 bypass 模式使能 置 1 时，模式位的设定值为 RDCMD_BYPPASS_CODE，否则，模式位的设定值为 RDCMD_NORMAL_CODE。
15:8	R/W	0xA0	RDCMD_BYPASS_CODE 读命令 bypass 模式指令值 在 bypass 模式下，第一次需要发送读命令，之后的连续读操作不需要再次发送读命令。该值对应模式位的 M7~M0。
7:0	R/W	0x00	RDCMD_NORMAL_CODE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0xEB20A000			SPI 读命令模式 (SPI Read Command Mode)
位域	类型	默认值	描述
			读命令正常模式指令值 在正常模式下，每次读操作都需要发送读命令。该值对应模式位的 M7~M0。

11.2.6.21. 0x060 SPI_WRAP_LEN

注：

该寄存器仅在 XIP 模式下配置有效。该寄存器的值与 Wrap 命令的值有关，0x77 和 0xC0 命令对应的值不同，有些器件还包含 dummy 长度的配置信息，该寄存器需要在 XIP 传输之前配置好。

默认值：0x03020100			SPI 读命令模式 (SPI Wrap Length Config)
位域	类型	默认值	描述
31:24	R/W	0x03	WRAP64 Wrap 长度为 64 字节对应的命令参数 **注：** 当使用 0x77 命令时，该值对应 W7~W0；当使用 0xC0 命令时，该值对应 P7~P0，因此需要对照 Flash 的规格书设置对应的参数值。
23:16	R/W	0x02	WRAP32 Wrap 长度为 32 字节对应的命令参数
15:8	R/W	0x01	WRAP16 Wrap 长度为 16 字节对应的命令参数
7:0	R/W	0x00	WRAP08 Wrap 长度为 8 字节对应的命令参数

11.2.6.22. 0x08C SPI_IDMA_TXLEN

注：

该寄存器仅在 IDMA 模式下配置有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI IDMA 写传输长度 (SPI Inner DMA Write Transaction Length)
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x00	IDMA_TXLEN 内部 DMA 发送的数据长度 内部 DMA 通过 AHB 总线发送数据到 SPI 控制器的写缓存。

11.2.6.23. 0x090 SPI_IDMA_RXLEN

注：

该寄存器仅在 IDMA 模式下配置有效。

默认值：0x00000000			SPI IDMA 读传输长度 (SPI Inner DMA Read Transaction Length)
位域	类型	默认值	描述
31:24	–	–	–
23:0	R/W	0x00	IDMA_RXLEN 内部 DMA 接收的数据长度 内部 DMA 通过 AHB 总线从 SPI 控制器的读缓存接收数据。

11.2.6.24. 0x094 SPI_IDMA_TXADDR

注：

该寄存器仅在 IDMA 模式下配置有效。

默认值：0x00000000			SPI IDMA 发送源地址 (SPI Inner DMA TX Source Address)
位域	类型	默认值	描述
31:0	R/W	0x0	IDMA_TXADDR 内部 DMA 发送数据的源地址

11.2.6.25. 0x098 SPI_IDMA_RXADDR

注：

该寄存器仅在 IDMA 模式下配置有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI IDMA 接收目的地址 (SPI Inner DMA RX Destination Address)
位域	类型	默认值	描述
31：0	R/W	0x0	IDMA_RXADDR 内部 DMA 接收数据的目标地址

11.2.6.26. 0x09C SPI_IDMA_BTCFG

注：

该寄存器仅在 IDMA 模式下配置有效。

默认值：0x00004A04			SPI IDMA 突发传输配置 (SPI Inner DMA Burst Config)
位域	类型	默认值	描述
31:15	–	–	–
14	R/W	0x1	RX_UNALIGN_EN RX 非 4 字节对齐传输使能
13	R/W	0x0	RX_PRI_EN RX 优先传输使能
12	R/W	0x0	AUTO_LEN 自动突发传输长度配置使能 开启后控制器会根据 Buffer 空满状态自动调整突发传输长度。
11:10	R/W	0x2	RX_BURST_LEN RX 突发传输长度配置 • 0： 突发传输 4 字节 • 1： 突发传输 16 字节 • 2：突发传输 32 字节 • 3：突发传输 64 字节
9:8	R/W	0x2	TX_BURST_LEN TX 突发传输长度配置 • 0： 突发传输 4 字节 • 1： 突发传输 16 字节 • 2：突发传输 32 字节 • 3：预留

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00004A04			SPI IDMA 突发传输配置 (SPI Inner DMA Burst Config)
位域	类型	默认值	描述
7:0	–	–	–

11.2.6.27. 0x0A0 SPI_DISP_CTRL

注：

该寄存器仅在 DISP 模式下配置有效。

默认值：0x00000000			SPI 显示刷屏模式控制 (SPI Display Mode Control)
位域	类型	默认值	描述
31	R/W	0x0	DISP_RESTART 刷屏模式启动连续帧传输 • 0：如果正在传输，则完成当前帧后，停止传输 • 1：启动连续帧传输 **注：** 该位启动连续帧传输，硬件根据 IDMA_TXADDR 寄存器自动切换 buffer 地址。
30:24	–	–	–
23:20	R/W	0x0	DISP_DMC 刷屏模式插入的 dummy 字节数 **注：** 对于一些 QSPI LCD 屏，使用 RGB565 格式的图像数据工作在 Quad 模式时，CMD 和 DATA 之间需要插入指定数量的 dummy 时钟，该寄存器单位为字节数，对应 2 个 dummy 时钟。
19:16	R	0x0	DISP_STATE 刷屏模式传输状态机状态
15:12	–	–	–
11:10	R/W	0x0	DISP_VLDL_DRQ_SEL 刷屏模式有效行 IDMA 请求模式选择 • 0：行间隔内不发送 IDMA 请求，不等待 txfifo 达到水位直接发起新的行传输 • 1：行间隔内继续发送 IDMA 请求，等待 txfifo 达到水位后再发起新的行传输

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 显示刷屏模式控制 (SPI Display Mode Control)
位域	类型	默认值	描述
			• 2：行间隔内不发送 IDMA 请求，等待 txfifo 达到水位后再发起新的行传输 • 3：保留值，配置无效
9	R/W	0x0	DISP_PARA_DEC_EN 行参数寄存器递减使能 • 0：行参数寄存器值固定，不随计数器递减 • 1：行参数寄存器随计数器递减到 0，如果使用 DISP_RESTART 启动刷屏模式，则下一帧传输时自动赋初值
8	R/W	0x0	DISP_MTW_EN 刷屏模式命令多线模式使能 • 0：命令使用单线传输 • 1：命令使用多线传输，与数据线宽一致
7:4	–	–	–
3:0	R/W	0x0	DISP_PROC_EN 刷屏模式传输行使能 每个位表示对应的传输行，置 1 使能该行传输。 bit0 对应 VSW 行传输使能。 bit1 对应 VBP 行传输使能。 bit2 对应有效行传输使能。 bit3 对应 VFP 行传输使能。

11.2.6.28. 0x0A4 SPI_DISP_HIGH

注：

该寄存器仅在 DISP 模式下配置有效。

默认值：0x00000000			SPI 显示图像高度配置 (SPI Display High Configuration)
位域	类型	默认值	描述
31:24	R/W	0x0	DISP_VFP_HIGH 显示图像 VFP 区高度
23:16	R/W	0x0	DISP_VBP_HIGH 显示图像 VBP 区高度

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 显示图像高度配置 (SPI Display High Configuration)
位域	类型	默认值	描述
15:12	–	–	–
11:0	R/W	0x0	DISP_VLD_HIGH 显示图像有效区高度

11.2.6.29. 0x0A8 SPI_DISP_WIDTH

注：

该寄存器仅在 DISP 模式下配置有效。

默认值：0x00000000			SPI 显示图像宽度配置 (SPI Display Width Configuration)
位域	类型	默认值	描述
31	–	–	–
30:16	R/W	0x0	DISP_STRIDE_LEN 显示图像对齐的行宽度，单位为字节，长度需要 4 字节对齐
15	–	–	–
14:0	R/W	0x0	DISP_LEN 显示图像行宽度，单位为字节，长度不需要 4 字节对齐

11.2.6.30. 0x0AC SPI_DISP_VSW_CMD

注：

该寄存器仅在 DISP 模式下配置有效。

默认值：0x00000000			SPI 显示 VSW 行命令 (SPI Display VSW Row Command)
位域	类型	默认值	描述
31:0	R/W	0x0	VSW_CMD 表示每一帧开始行的 VSW 命令，硬件自动获取填入 FIFO

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.2.6.31. 0x0B0 SPI_DISP_VBP_CMD

注：

该寄存器仅在 DISP 模式下配置有效。

默认值：0x00000000			SPI 显示 VBP 行命令 (SPI Display VBP Row Command)
位域	类型	默认值	描述
31:0	R/W	0x0	VBP_CMD 表示 VBP 区域行命令，硬件自动获取填入 FIFO

11.2.6.32. 0x0B4 SPI_DISP_VLD_CMD

注：

该寄存器仅在 DISP 模式下配置有效。

默认值：0x00000000			SPI 显示 VLD 行命令 (SPI Display VLD Row Command)
位域	类型	默认值	描述
31:0	R/W	0x0	VLD_CMD 表示 VLD 区域行命令，硬件自动获取填入 FIFO

11.2.6.33. 0x0B8 SPI_DISP_VFP_CMD

注：

该寄存器仅在 DISP 模式下配置有效。

默认值：0x00000000			SPI 显示 VFP 行命令 (SPI Display VFP Row Command)
位域	类型	默认值	描述
31:0	R/W	0x0	VFP_CMD 表示 VFP 区域行命令，硬件自动获取填入 FIFO

11.2.6.34. 0x0BC SPI_DISP_RTIME

注：

该寄存器仅在 DISP 模式下配置有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 显示行附加延时 (SPI Display Row Additional Time)
位域	类型	默认值	描述
31:0	R/W	0x0	DISP_RTIME 行附加时间 表示图像的 VSW /VBP /VFP 区域行命令之间需要填充的时间，该时间应大于等于有效图像区的行传输时间，单位为 AHB 的时钟周期。

11.2.6.35. 0x0C0 SPI_DISP_FTIME

注：

该寄存器仅在 DISP 模式下配置有效。

默认值：0x00000000			SPI 显示帧延时 (SPI Display Frame Time)
位域	类型	默认值	描述
31:0	R/W	0x0	DISP_FTIME 帧间隔时间 刷屏模式图像帧之间的间隔时间，单位为 AHB 的时钟周期。

11.2.6.36. 0x0C4 SPI_DISP_TXFC

注：

该寄存器仅在 DISP 模式下配置有效。

默认值：0x00000000			SPI 显示发送缓存控制 (SPI Display TX Buffer Control)
位域	类型	默认值	描述
31	R/W	0x0	EXT_TXF_EN 外部发送缓存区使能 • 0: 使用控制器内部 SRAM 作为发送缓存 • 1: 使用控制器外部 SRAM 作为发送缓存
30	R/W	0x0	DISP_URGENT_EN 刷屏模式 urgent 信号使能 • 0: 不使用 urgent 机制 • 1: 使能 urgent 信号，控制器根据配置的水位控制 urgent 信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 显示发送缓存控制 (SPI Display TX Buffer Control)
位域	类型	默认值	描述
29:27	–	–	–
26:24	R/W	0x0	DISP_TRANS_TRIG_WL 刷屏模式行传输触发水位 当数据量大于等于该值，开始启动新的行传输 • 0：0 字节 • 1：32 字节 • 2：64 字节 • 3：128 字节 • 4：256 字节 • 5：512 字节 • 6：1024 字节 • 7：DISP_LEN – 8
23:12	R/W	0x0	DISP_URGENT_THRL 刷屏模式 urgent 信号触发低阈值 当发送缓存的数量小于等于该值，urgent 信号有效。
11:0	R/W	0x0	DISP_URGENT_THRH 刷屏模式 urgent 信号触发高阈值 当发送缓存的数量大于等于该值，urgent 信号无效。

11.2.6.37. 0x200 SPI_TXD

注：

该寄存器为只写。

默认值：0x00000000			SPI 发送数据 (SPI TX Data)
位域	类型	默认值	描述
31:0	WO	0x0	TXD 发送数据值 该寄存器可以通过 AHB 总线以字节，半字或字为单位进行访问：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			SPI 发送数据 (SPI TX Data)
位域	类型	默认值	描述
			• 以字节访问时，每次写一笔数据到 TX FIFO，FIFO 深度加 1。 • 以半字访问时，每次写两笔数据到 TX FIFO，FIFO 深度加 2。 • 以字为单位访问时，每次写四笔数据到 TX FIFO，FIFO 深度加 4。

11.2.6.38. 0x300 SPI_RXD

注：

该寄存器为只读。

默认值：0x00000000			SPI 接收数据 (SPI RX Data)
位域	类型	默认值	描述
31:0	RO	0x0	RXD 接收数据值 该寄存器可以通过 AHB 总线以字节，半字或字为单位进行访问。 • 以字节访问时，每次从 RX FIFO 读一笔数据到寄存器，FIFO 深度减 1。 • 以半字访问时，每次从 RX FIFO 读两笔数据，FIFO 深度减 2。 • 以字为单位访问时，每次从 RX FIFO 读四笔数据，FIFO 深度减 4。

11.3. Universal Asynchronous Receiver/Transmitter (UART)

UART 是一种与外围设备、数据载体设备或者数据集等进行串行通信的接口。主处理器 (CPU) 通过 APB 总线将数据写到 UART，数据转换成串行形式后传输到目标设备。UART 也可以接收串行数据和存储，以供主处理器 (CPU) 读取。

- UART 包含了控制以下功能的寄存器：
  - 字符长度
  - 波特率
  - 奇偶校验
  - 中断控制

    尽管 UART 只有一个中断输出信号，但有几种优先级的中断类型可响应，每种中断类型都可以通过控制寄存器单独使能或未使能。
  - 中断可在发送缓冲/ FIFO、接收缓冲/ FIFO、调制解调器状态以及线路状态范围内生成。
- UART 具有以下两种工作模式，可与一系列标准软件驱动程序兼容。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 16550 模式：数据的发送与接收都由 FIFO 缓存。
- 16450 模式：禁用 FIFO。

• UART 支持 5–8 位的字长，一个可选的奇偶校验位，1/ 1.5/ 2 个停止位，可通过 CPU APB 接口编程，包含 16 位可编程波特率发生器和 8 位暂存器，以及独立的发送和接收 FIFO。提供八条调制解调器控制线和调试回环模式。

11.3.1. 特性说明

• 兼容工业标准 16550 UART
• 256 x 8bit 发送与接收 FIFO
• 传输速度可达 10 Mbps
• 支持 5–8 数据位以及 1/ 1.5/ 2 停止位
• 支持奇校验，偶校验或者无奇偶校验
• 支持 DMA 控制器接口
• 支持软件/硬件流控
• 支持 9–bit RS–485 模式
• 支持 RS–485 硬件自动控制收发方向
• 支持 LIN 总线
• 支持 byte 或 word 收发模式
• 支持自调节波特率偏差
• 支持 8/16 倍过采样

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.2. 原理框图

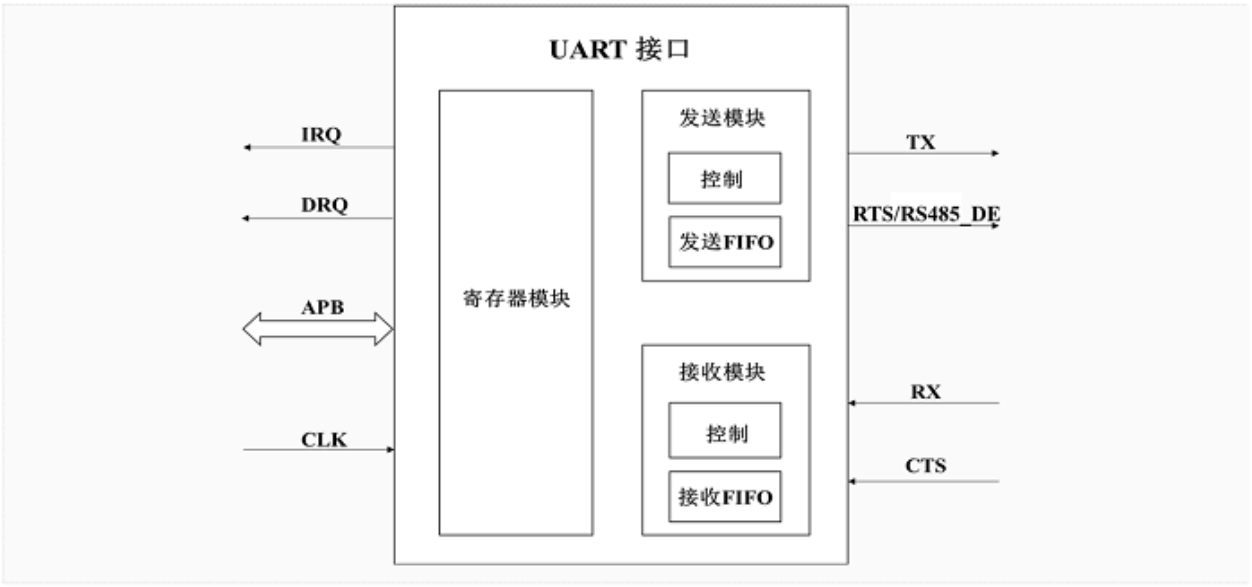


图 11–9 UART 原理框图

11.3.3. 功能描述

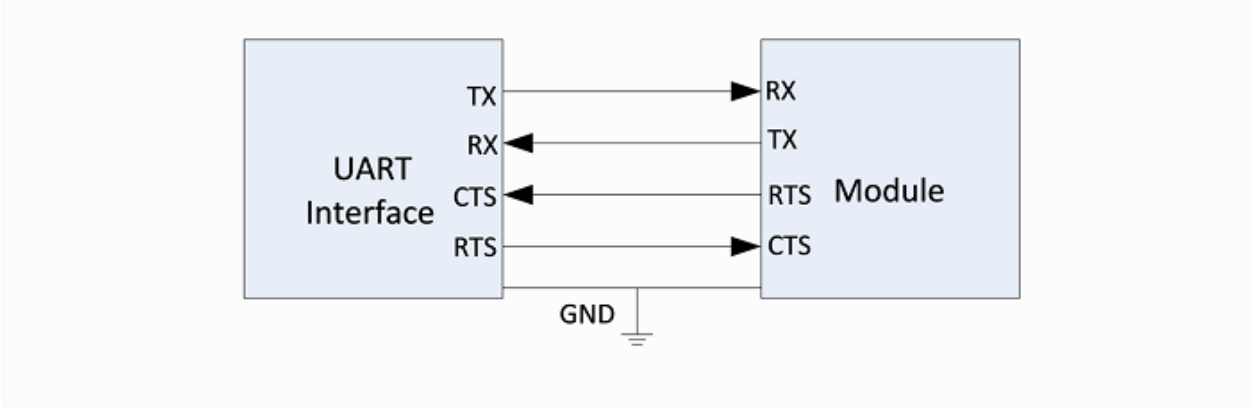
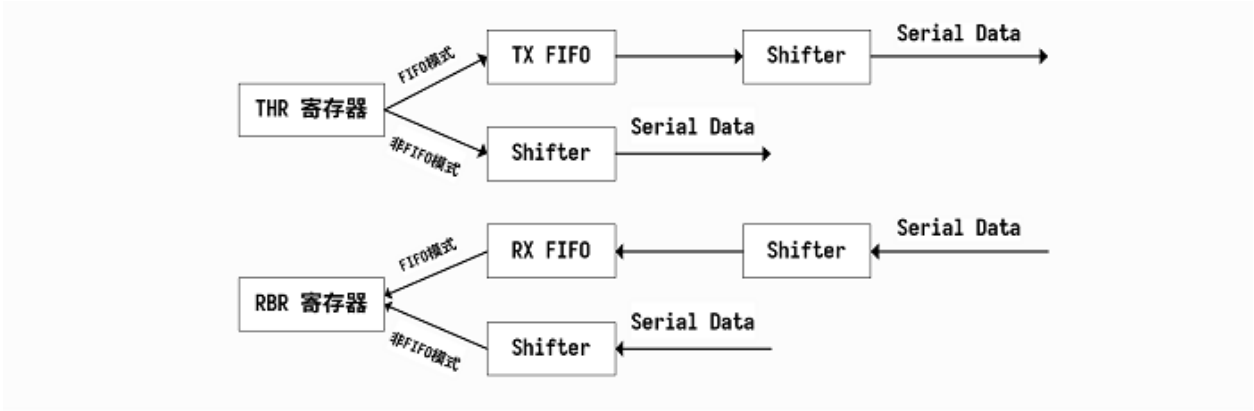


图 11–10 UART 典型应用

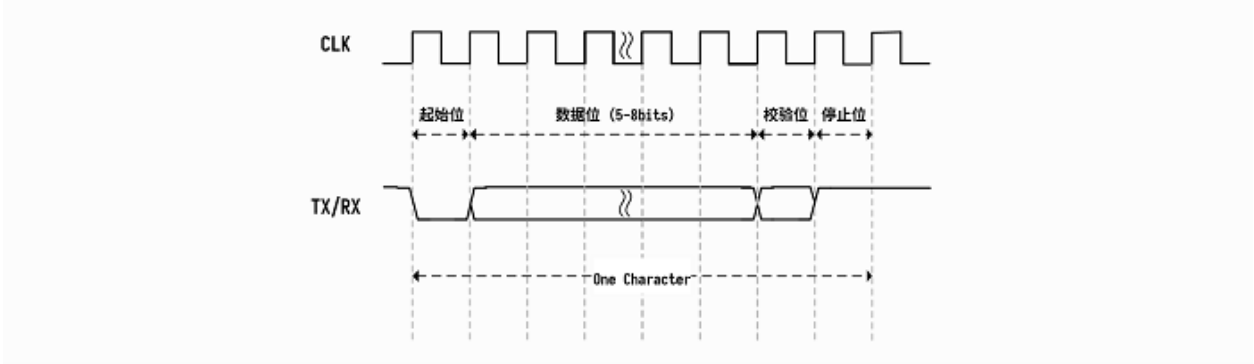
11.3.3.1. 功能实现

UART 数据流向：

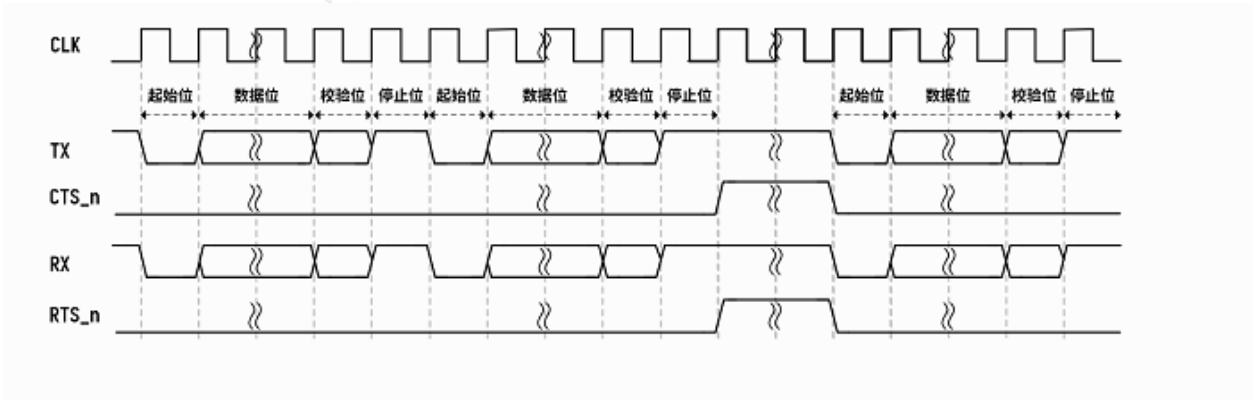
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



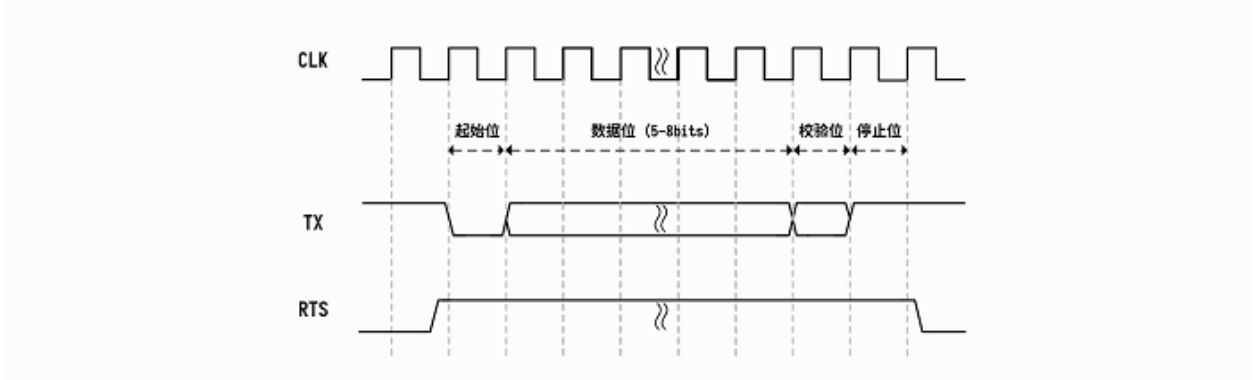
UART 串行数据格式：



UART 自动流控制时序：



UART RS-485 时序



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

UART 电气特性

UART 接收时序：

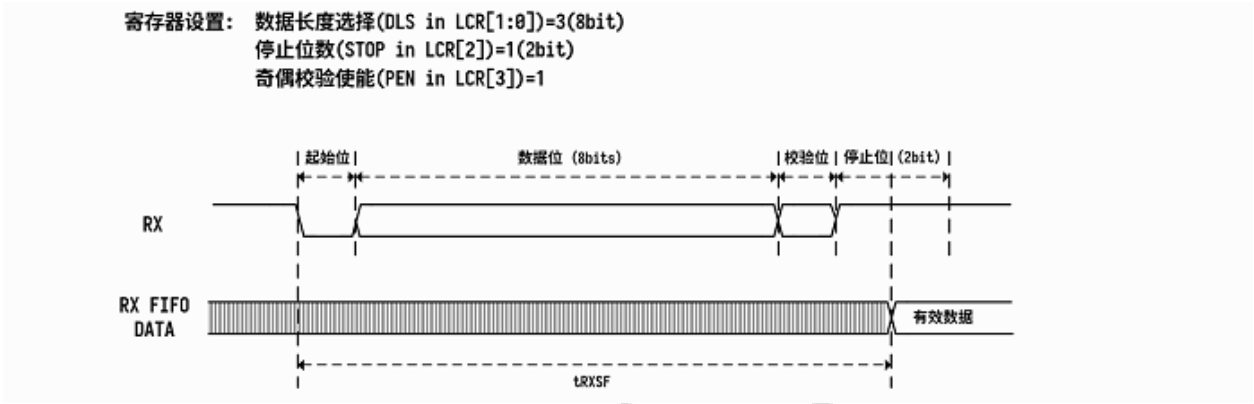


表 11–6 UART 接收时序参数

Parameter	Symbol	Min	Type	Max	Unit
RX start to RX FIFO	tRXSF	10.5 × BRP (1)	–	11 × BRP	ns

(1) BRP: Baud–Rate Period，波特率周期

UART nCTS 时序：

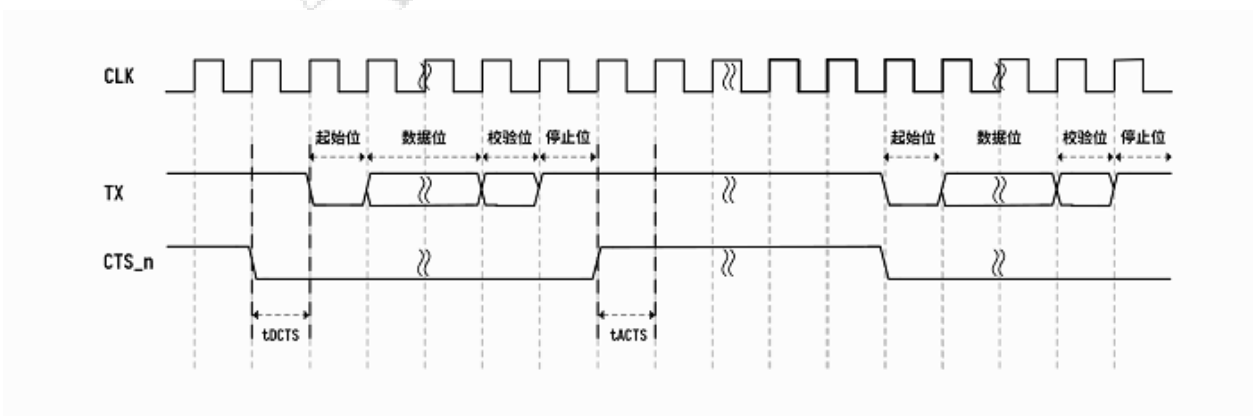


表 11–7 UART nCTS 时序参数

Parameter	Symbol	Min	Type	Max	Unit
Delay time of de–asserted nCTS to TX strat	tDCTS	–	–	BRP	ns
Step time of asserted nCTS to stop next transmission	tACTS	BRP /4	–	–	ns

UART nRTS 时序：当接收 FIFO 快满时 (FIFO 中的数据量 ≥ FIFO Depth – 2)，RTS_n 拉高。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

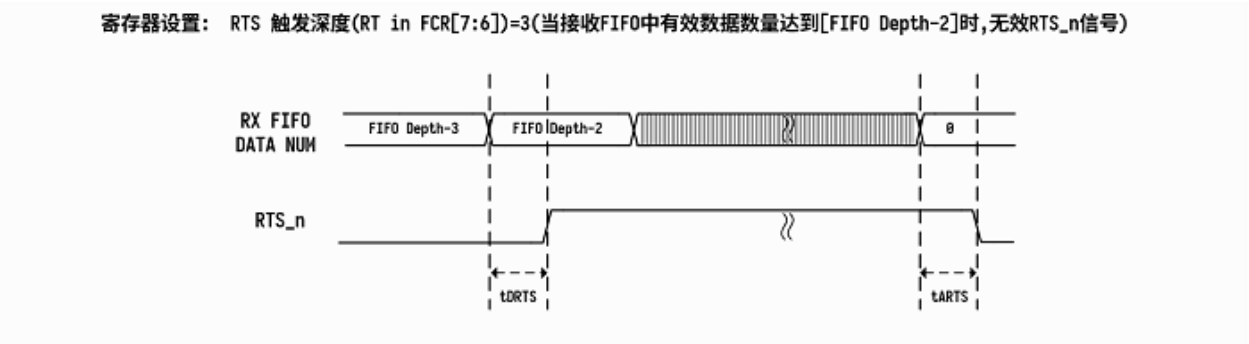


表 11–8 UART nRTS 时序参数

Parameter	Symbol	Min	Type	Max	Unit
Delay time of de–asserted nRTS	tDRTS	–	–	BRP	ns
Delay time of asserted nRTS	tARTS	–	–	BRP	ns

11.3.3.2. 操作模式

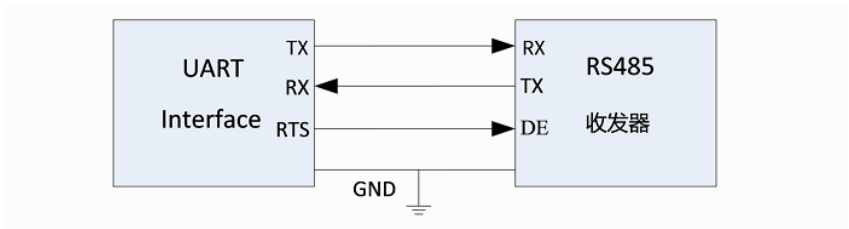
用户可以在 UART_MCR 寄存器中的 UART_FUNCTION (UART_MCR[7:6]) 位选择对应的操作模式。操作模式选择位可配置值及对应模式的描述如下：

- 0：基础 UART 模式，默认值。

  关于基础模式的详细配置，可查看 设置基础模式。

- 2：RS485 模式。

  即使用 UART–TX (RS485–TX)、UART–RX (RS485–RX) 和 UART–RTS (RS485–DE) 三线制通信。RS485 模式，三线制典型应用：



- 3：RS485–2 模式。

  即使用 UART–TX (RS485–TX/RX) 和 UART–RX (RS485–DE) 两线制通信。RS485 为半双工通信，同一时段只能发送或接收，即使用两线制实现 RS485 通信，详细描述可见 RS485 半双工控制。

11.3.3.2.1. 设置基础模式

如在UART_MCR 寄存器中的 UART_FUNCTION (UART_MCR[7:6]) 位选择了基础模式，可以在 UART_LCR 寄存器中配置 UART 控制器的基本功能。可配置的基本参数有：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 数据位宽 5–8 位
- 停止位个数 1/ 1.5/ 2
- 奇偶校验类型

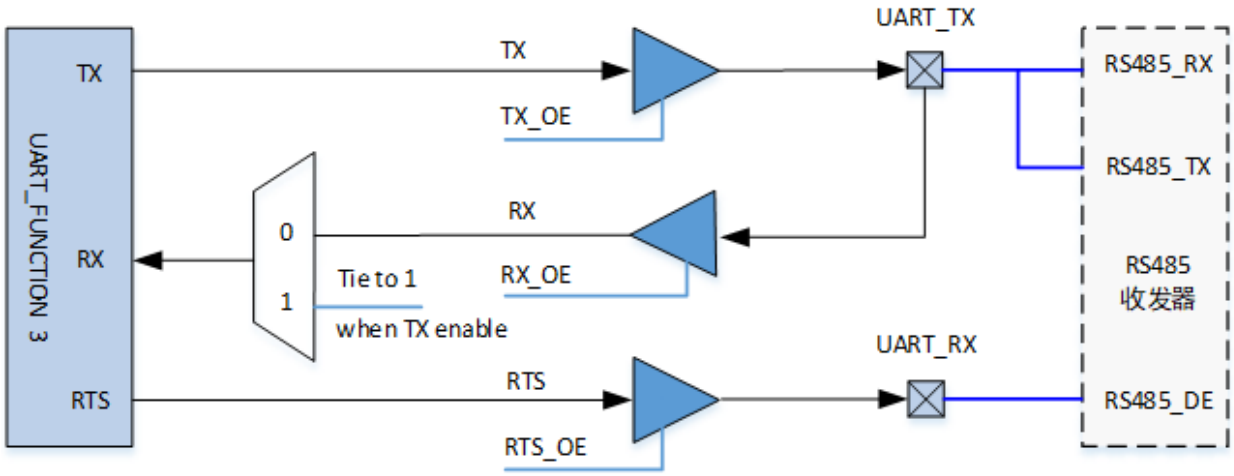
在基础模式下，UART 的一次帧传输主要包括起始信号、数据、校验位和结束信号，低位先传输 LSB。

- 起始信号 Start Bit：一个数据帧开始的标志，UART 协议规定 TX 信号出现一个低电平表示一个数据帧的开始。当 UART 没有传输数据时，保持高电平。
- 数据信号 Data Bit：数据宽度根据不同应用可进行调整，可以配置为 5/ 6/ 7/ 8 bits 数据位宽。
- 校验位 Parity Bit：校验位是 1 bit 纠错信号。校验位包括奇校验、偶校验，同时支持校验位的使能和禁止，可以通过 UART_LCR 寄存器设置。
- 结束信号 Stop Bit：数据位的停止位，支持 1/ 1.5/ 2 bit 停止位，可以通过 UART_LCR 寄存器设置。数据帧的结束信号就是把 TX 拉成高电平。

11.3.3.2.2. RS485 半双工控制

RS485 半双工控制即 RS485–2 线模式，可在 UART_MCR 寄存器中的 UART_FUNCTION (UART_MCR[7:6]) 功能选择位进行配置。

RS485–2 线模式原理框图如下：

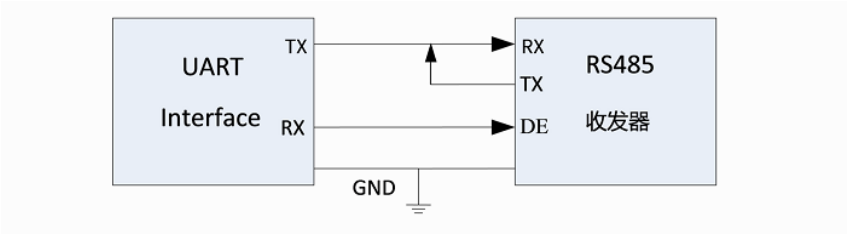


在 RS485–2 线模式中：

- UART–TX 既可以发送数据也可以接收数据。
- UART–RX 在模块内部与 UART–RTS 复用，用于控制 DE 使能发送。
- 当进入 RS485–2 模式，RTS 复用至 UART_RX PIN 脚，TX 和 RX 共用 UART_TX PIN 脚。TX 发送使能时，RX 拉高进入空闲状态且 RX 接收通路关闭。TX 发送使能关闭后，开启 RX 接收通路。数据收发处理逻辑与常规 RS485 模式类似。

RS485 模式的两线制典型应用如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



RS485–2 线模式相关信号的控制如下所示：

- RX 在数据发送时输出高电平：在软件控制模式下，通过配置 MCR[1]=0，DE (rts_n) 输出高电平。在硬件控制模式下，当数据发送正在进行时，硬件自动控制 RX 输出高电平。

> **注：**
>
> 若正在接收数据，必须等待当前数据接收完成。

- RX 在数据接收时输出低电平：在软件控制模式下，通过配置 MCR[1]=1，DE (rts_n) 输出低电平。在硬件控制模式下，当发送 FIFO 为空时，硬件自动控制 RX 输出低电平。

> **注：**
>
> 若正在发送数据，必须等待当前数据发送完成。

- UART_485_CTL[7]（RS485_CTL_MODE，RS485 控制模式）
  - RS485_CTL_MODE = 0：硬件控制模式。DE 信号 (RTS) 在数据发送时通过内部硬件逻辑进行自动控制，发送数据前自动使能 DE 为有效高电平，当发送移位寄存器为空且发送 FIFO 为空，则自动切换 DE 为无效低电平。
  - RS485_CTL_MODE = 1：软件控制模式。DE 信号 (RTS) 在数据发送时通过外部软件配置进行手动控制，配置 MCR[1]=0 则 DE 为有效高电平可发送数据，配置 MCR[1]=1 则 DE 为无效低电平可接收数据。
- UART_485_DE[3:0]（DE_AT，DE 有效时间 t1）
  - DE 信号上升沿到 TX 起始位之间的时间间隔，以串行时钟 (sclk) 周期为单位。
- UART_485_DE[7:4]（DE_DAT，DE 无效时间 t2）
  - TX 结束位到 DE 信号下降沿之间的时间间隔，以串行时钟 (sclk) 周期为单位。

11.3.3.3. 设置 CHCFG_AT_BUSY

CHCFG_AT_BUSY：忙时配置使能控制位。CHCFG_AT_BUSY 使能后，当 UART 控制器为 BUSY 时，软件也能设置 UART 控制器，如寄存器 LCR（包括 DLAB 控制位）、DLH、DLL 等。

CHANGE_UPDATE：更新配置控制位。若忙时配置被使能，当对此位写 1，即可更新对 UART 控制器的配置。更新完成后，此位自动清零。

11.3.3.4. 设置 DLAB

DLAB 控制位，即 UART_LCR[7]，是分频系数寄存器的访问控制位。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 若 DLAB 为 0，偏移地址 0x00 为 TX 和 RX FIFO 寄存器，偏移地址 0x04 为 IER 寄存器。
- 若 DLAB 为 1，偏移地址 0x00 为 DLL 寄存器，偏移地址 0x04 为 DLH 寄存器。

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

11.3.3.5. 设置波特率

波特率计算公式：Baudrate = SCLK / (CMU_divisor * 16 * UART_divisor)，其中

- SCLK：时钟源，每个 UART 通道可单独在 CMU 配置各自时钟。
- CMU_divisor：CMU 模块的分频系数。
- UART_divisor ：UART 模块的分频系数，共有 16 位。

  寄存器 UART_DLL 为低 8 位，寄存器 UART_DLH 为高 8 位。

关于时钟源在不同频率下波特率的误差说明，详见 CMU 功能描述。

11.3.3.6. 设置 UART 繁忙

BUSY 标志位，即 UART_USR[0]，用于表示 UART 控制器是否繁忙。BUSY 标志位配置值如下：

- 0：空闲
- 1：繁忙

以下情况，BUSY 位将会自动置 1，表示 UART 控制器繁忙：

- TX 正在发送数据
- RX 正在接收数据
- TX FIFO 非空
- RX FIFO 非空

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.4. 编程指南

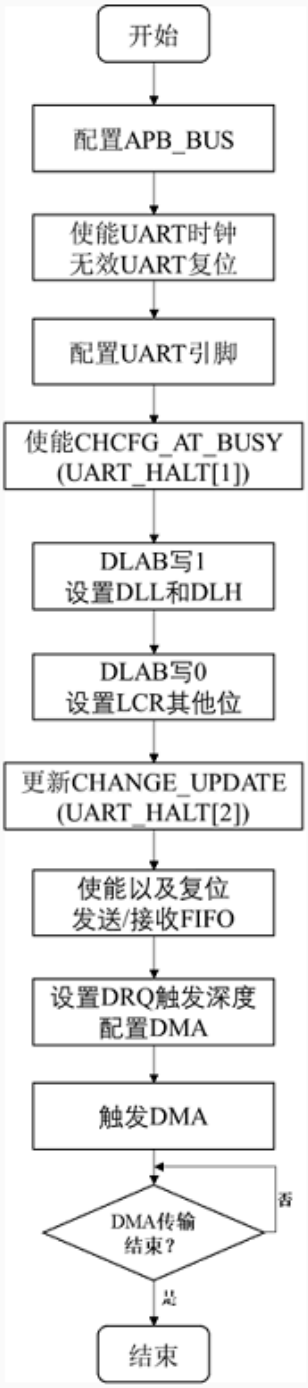


图 11–11 UART DRQ 流程

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

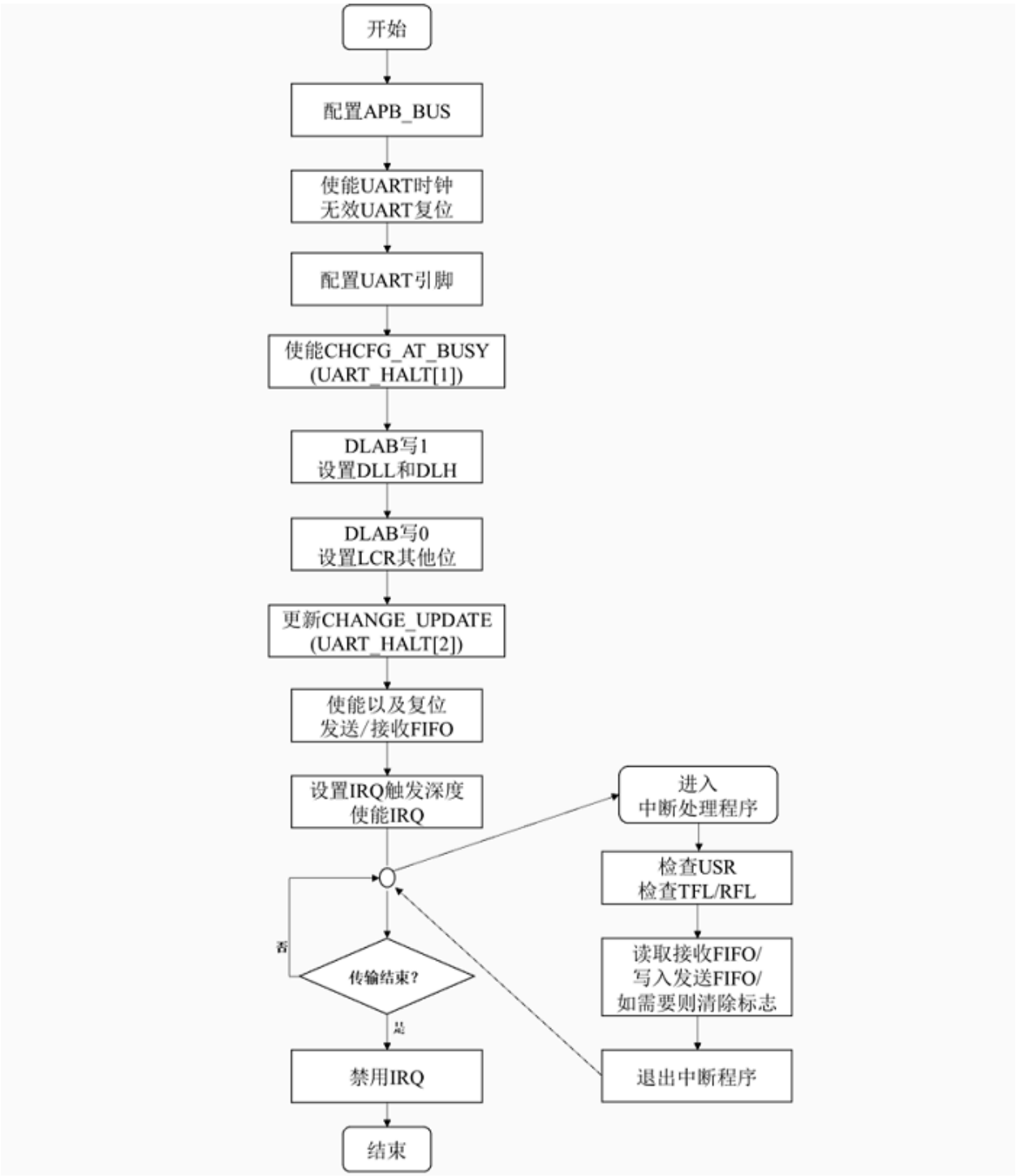


图 11–12 UART IRQ 流程

11.3.5. UART 基地址

表 11–9 UART 基地址信息

模块名称	起始地址	结束地址	空间大小
UART0	0x18710000	0x18710FFF	4 KB

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–9 UART 基地址信息 (续)

模块名称	起始地址	结束地址	空间大小
UART1	0x18711000	0x18711FFF	4 KB
UART2	0x18712000	0x18712FFF	4 KB
UART3	0x18713000	0x18713FFF	4 KB

11.3.6. 寄存器列表

表 11–10 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	UART_RBR	UART 数据接收寄存器	0x000 UART_RBR
0x000	UART_THR	UART 数据发送寄存器	0x000 UART_THR
0x000	UART_DLL	UART 低位除数寄存器	0x000 UART_DLL
0x004	UART_DLH	UART 高位除数寄存器	0x004 UART_DLH
0x004	UART_IER	UART 中断使能寄存器	0x004 UART_IER
0x008	UART_IIR	UART 中断标志寄存器 (Interrupt Identity) 中断复位	0x008 UART_IIR
0x008	UART_FCR	UART FIFO 控制寄存器	0x008 UART_FCR
0x00C	UART_LCR	UART 线路控制寄存器	0x00C UART_LCR
0x010	UART_MCR	UART 调制解调器控制寄存器	0x010 UART_MCR
0x014	UART_LSR	UART 线路状态寄存器	0x014 UART_LSR
0x018	UART_MSR	UART 调制解调器状态寄存器	0x018 UART_MSR
0x01C	UART_SCH	UART 暂存器	0x01C UART_SCH
0x030	UART_WRBR	UART Word 模式数据接收寄存器	0x030 UART_WRBR
0x030	UART_WTHR	UART Word 模式数据发送寄存器	0x030 UART_WTHR
0x034	UART_WINTR	UART Word 模式中断状态寄存器	0x034 UART_WINTR
0x040	UART_BDTR	UART 波特率检测寄存器	0x040 UART_BDTR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–10 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x044	UART_DLDT	UART 波特率除频系数偏差	0x044 UART_DLDT
0x048	UART_DLTV	UART 波特率检测值	0x048 UART_DLTV
0x07C	UART_USR	UART 状态寄存器	0x07C UART_USR
0x080	UART_TFL	UART 发送 FIFO 深度寄存器	0x080 UART_TFL
0x084	UART_RFL	UART 接收 FIFO 深度寄存器	0x084 UART_RFL
0x088	UART_HSK	UART DMA 握手配置寄存器	0x088 UART_HSK
0x08C	UART_DMAW_CTL	UART DMA Word 模式控制寄存器	0x08C UART_DMAW_CTL
0x0A0	UART_RXCTL	UART 接收器控制寄存器	0x0A0 UART_RXCTL
0x0A4	UART_HALT	UART 停止发送寄存器	0x0A4 UART_HALT
0x0B0	UART_DBG_DLL	UART 低位除数调试寄存器	0x0B0 UART_DBG_DLL
0x0B4	UART_DBG_DLH	UART 高位除数调试寄存器	0x0B4 UART_DBG_DLH
0x0B8	UART_485_DE	UART RS485 DE 时间寄存器	0x0B8 UART_485_DE
0x0C0	UART_485_CTL	UART RS485 控制与状态寄存器	0x0C0 UART_485_CTL
0x0C4	RS485_ADDR_MATCH	UART RS485 地址匹配寄存器	0x0C4 RS485_ADDR_MATCH
0x0C8	BUS_IDLE_CHK	UART RS485 总线空闲查询寄存器	0x0C8 BUS_IDLE_CHK
0x0CC	TX_DLY	UART 发送延时寄存器	0x0CC TX_DLY
0x0D0	UART_DBR	UART 调试寄存器	0x0D0 UART_DBR
0x0D4	UART_TFAET	UART 发送 FIFO 快空触发	0x0D4 UART_TFAET
0x0D8	UART_RFAET	UART 接收 FIFO 快空触发	0x0D8 UART_RFAET
0x0DC	UART_LIN_CSR	UART LIN 控制及状态寄存器	0x0DC UART_LIN_CSR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–10 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0E0	UART_X8SR	UART 8 倍过采样使能寄存器	0x0E0 UART_X8SR
0x0FC	UART_VERSION	UART 版本号寄存器	0x0FC UART_VERSION

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

11.3.7. 寄存器描述

11.3.7.1. 0x000 UART_RBR

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

默认值：0x00000000			UART 数据接收寄存器 (Receive Buffer)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R	0x0	RBR Receive Buffer Register，数据接收寄存器 串行输入端口接收到的数据，仅当线路状态寄存器 (LSR) 中的数据就绪位 (DR bit) 被设为 1 时，该寄存器中的数据才有效。 使用此寄存器接收数据，UART 将以 byte 模式接收数据，即每次读取 1 byte 数据。 在 FIFO 模式中（FCR[0] 设为 1）读取该寄存器则访问接收 FIFO 的顶部（先进先出）。如果接收 FIFO 已满，并且在下一个数据到达之前没有读取该寄存器，FIFO 中已经存在的数据将被保留，但任何传入的数据都会丢失并发生溢出错误。

11.3.7.2. 0x000 UART_THR

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 数据发送寄存器 (Transmit Holding)
位域	类型	默认值	描述
31:8	–	–	–
7:0	W	0x0	THR Transmit Holding Register，数据发送寄存器 串行输出端口发送的数据，仅当线路状态寄存器 (LSR) 中的 THRE 位 (LSR[5]) 被设为 1 时，数据才会写到该寄存器。 使用此寄存器发送数据，UART 将以 byte 模式发送数据，即每次写入 1 byte 数据。 在 FIFO 模式中（FCR[0] 设为 1）并且 THRE 为 1 时，数据可以在 FIFO 满之前写入该寄存器。当 FIFO 已满时，任何写入数据的尝试都会导致写入数据丢失。

11.3.7.3. 0x000 UART_DLL

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

默认值：0x00000000			UART 低位除数寄存器 (Divisor Latch Low)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	DLL Divisor Latch Low，低位除数寄存器 16 位 UART 波特率除数的低 8 位。仅当 DLAB 位 (LCR[7]) 为 1 并且 UART 空闲 (USR[0]) 时，该寄存器才能被访问。 输出波特率等于串行时钟频率除以波特率除数的 16 倍，如下： Baudrate = SCLK / (CMU_divisor * 16 * UART_divisor) **注：** 当除数寄存器（DLL 与 DLH）设置为 0 时，波特时钟被禁用，并且没有串行通信发生。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.7.4. 0x004 UART_DLH

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

默认值：0x00000000			UART 高位除数寄存器 (Divisor Latch High)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	DLH Divisor Latch High，高位除数寄存器 16 位 UART 波特率除数的高 8 位。仅当 DLAB 位 (LCR[7]) 为 1 并且 UART 空闲 (USR[0]) 时，该寄存器才能被访问。 输出波特率等于串行时钟频率除以波特率除数的 16 倍，如下： Baudrate = SCLK / (CMU_divisor * 16 * UART_divisor) **注：** 当除数寄存器 (DLL 与 DLH) 设置为零时，波特时钟被禁用，并且没有串行通信发生。

11.3.7.5. 0x004 UART_IER

注：

UART 模块初始化时，如需设置分频系数，先要对 DLAB 写 1，才能访问寄存器 DLL 和 DLH。设置完成后，需对 DLAB 写 0，才能访问寄存器 TX、RX FIFO 以及 IER。

默认值：0x00000000			UART 中断使能寄存器 (Interrupt Enable)
位域	类型	默认值	描述
31:9	–	–	–
8	R/W	0x0	BUSY_DET_INT_EN Busy Detect Interrupt Enable，繁忙检测标志中断模式使能 • 0：未使能 • 1：使能
7	R/W	0x0	PTIME Programmable THRE Interrupt Mode Enable，THRE 中断模式使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 中断使能寄存器 (Interrupt Enable)
位域	类型	默认值	描述
			• 0：未使能。THRE 中断会在非空的条件清除。 • 1：使能。THRE 中断会在低于触发深度 FCR[5:4] 的条件清除。
6	–	–	–
5	R/W	0x0	Shifter_Reg_Empty_EN 发送移位寄存器为空中断使能，用于发送 FIFO 为空并且移位寄存器也为空的中断使能控制： • 0：未使能 • 1：使能
4	R/W	0x0	RS485_INT_EN RS485 Interrupt Enable，RS485 中断使能 • 0：未使能 • 1：使能
3	R/W	0x0	EDSSI Enable Modem Status Interrupt，调制解调器状态中断使能 用于调制解调器状态 (MSR) 中断使能控制，为第四优先级中断。 • 0：未使能 • 1：使能
2	R/W	0x0	ELSI Enable Receive Line Status Interrupt，接收线路状态中断使能 用于接收线路状态中断使能控制，为最高级中断。 • 0：未使能 • 1：使能
1	R/W	0x0	ETBEI Enable Transmit Holding Register Empty Interrupt，数据发送寄存器为空中断使能 用于数据发送寄存器为空中断使能控制，为第三优先级中断。 • 0：未使能 • 1：使能
0	R/W	0x0	ERBFI Enable Receive Data Available Interrupt，接收数据可用中断使能 用于接收数据可用中断使能控制，以及字符超时中断控制（如果在 FIFO 模式并且 FIFO 使能），为第二优先级中断。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 中断使能寄存器 (Interrupt Enable)
位域	类型	默认值	描述
			• 0：未使能 • 1：使能

11.3.7.6. 0x008 UART_IIR

默认值：0x00000001			UART 中断标志寄存器 (Interrupt Identity)
位域	类型	默认值	描述
31:8	–	–	–
7:6	R	0x0	FEFLAG FIFOs Enable Flag，FIFOs 使能标志 表明 FIFO 是否使能。 • 0：未使能 • 3：使能
5	–	–	–
4	RC	0x0	Shifter_Reg_Empty_INT 发送移位寄存器为空中断状态 • 1：中断触发 • 0：中断未触发或被清除
3:0	R	0x1	IID Interrupt ID，中断 ID ，表示最高优先级的挂起中断，可以是以下类型之一： • 0x0：调制解调器状态 • 0x1：无中断 • 0x2：THR 为空 • 0x3：RS485 中断 • 0x4：接收数据可用 • 0x6：接收线路状态 • 0x7：繁忙检测 • 0xC：字符超时

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000001			UART 中断标志寄存器 (Interrupt Identity)
位域	类型	默认值	描述
			注： bit3 为 FIFO 相关触发条件的中断标志位，仅在 FIFO 使能时有效。

中断 ID	优先级	中断类型	中断源	中断复位
0x1	–	–	–	–
0x6	最高级	接收线路状态	溢位/ 奇偶检验/ 帧错误或者 break 中断	读取线路状态寄存器。
0x3	第二级	RS485 中断	在 RS485 AAD 模式中，接收地址值与 ADDR_MATCH 值匹配。	地址标志写 1 复位。
0x4	第三级	接收数据可用	接收数据可用（非 FIFO 模式或者 FIFO 未使能）或达到接收 FIFO 触发水平（FIFO 模式和 FIFO 使能)。	读取接收缓冲寄存器（非 FIFO 模式或者 FIFO 未使能）或 FIFO 低于触发水平（FIFO 模式和 FIFO 使能）。
0xC	第四级	字符超时	在四个字符时间内，接收 FIFO 没有字符进出，并且在此期间 FIFO 中至少有一个字符。	读取数据接收寄存器。
0x2	第五级	数据发送寄存器为空	数据发送寄存器为空 （THRE 模式未使能）或发送 FIFO 处于或者低于阈值（THRE 模式使能）。	根据情况选择对应方式： • 如果为中断源，则读取中断标志寄存器。 • 未选择或者未使能 FIFO 或者 THRE 模式时，写数据进数据发送寄存器。 • 选择并使能 FIFO 和 THRE 模式时，发送 FIFO 高于阈值。
0x0	第六级	调制解调器状态	CTS 如果处于自动流控，CTS 不会触发。	读取调制解调器状态寄存器。
0x7	第七级	繁忙检测标志	主处理器在 UART 繁忙时（USR[0]设置为 1）尝试写入线路控制寄存器。	读取 UART 状态寄存器。

11.3.7.7. 0x008 UART_FCR

默认值：0x00000000			UART FIFO 控制寄存器 (FIFO Control)
位域	类型	默认值	描述
31:8	–	–	–
7:6	W	0x0	RT RX Trigger，接收触发，用于在接收 FIFO 中选择接收数据可用中断的触发深度。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART FIFO 控制寄存器 (FIFO Control)
位域	类型	默认值	描述
			在自动流控制模式中，它用于确定何时使 rts_n (Request to Send) 信号无效,也用于确定 DRQ 信号在某些操作模式下何时有效。 • 0：FIFO 中一个字符 • 1：四分之一 FIFO • 2：二分之一 FIFO • 3：接近 FIFO 满状态 (FIFO – 2)
5:4	W	0x0	TFT TX Empty Trigger，发送为空触发，用于选择产生发送保持寄存器为空中断的空阈值电平，也用于确定 DRQ 信号在某些操作模式中何时有效。 • 0：FIFO 为空 • 1：FIFO 中两个字符 • 2：四分之一 FIFO • 3：二分之一 FIFO
3	W	0x0	DMAM DMA Mode，DMA 模式 • 0：模式 0 ◦ 如果 PTE (HALT[7]) 为 1 并且发送 FIFO 使能，当 TFL（发送 FIFO 深度）小于或者等于 FIFO 触发深度时，将发送 TX DMA 请求。 ◦ 如果 PTE 为 1 并且发送 FIFO 未使能，当 THRE 为 0 时，将发送 TX DMA 请求。 ◦ 如果 PTE 为 0，当发送 FIFO 为空时，将发送 TX DMA 请求。 ◦ 如果 DMA_PTE_RX 为 1 并且接收 FIFO 使能，当 RFL（接收 FIFO 深度）等于或者大于 FIFO 触发深度时将发送 RX_DRQ。 • 1：模式 1 ◦ 如果 PTE 为 1 并且发送 FIFO 使能，当 TFL 小于或者等于 FIFO 触发深度时，将发送 TX DMA 请求。 ◦ 如果 PTE 为低，TX DMA 请求将在 TX FIFO 为空时发送，并且仅当 TX FIFO 已满时停止请求。 ◦ 如果 RFL 等于或者大于 FIFO 触发深度，RX_DRQ 将会设为 1，在其它情况则为 0。
2	W1C	0x0	TXFIFOR TX FIFO Reset，发送 FIFO 复位 复位发送 FIFO 的控制并且将 FIFO 清空。也可以清除 DMA 发送请求。此位不需要清除，为自动清除。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART FIFO 控制寄存器 (FIFO Control)
位域	**类型**	**默认值**	**描述**
1	W1C	0x0	RXFIFOR RX FIFO Reset，接收 FIFO 复位 复位接收 FIFO 的控制并且将 FIFO 清空。也可以清除 DMA 接收请求。此位不需要清除，为自动清除。
0	W	0x0	FIFOE FIFO Enable，FIFO 使能 使能/未使能发送以及接收 FIFO。每当该位的值改变时，FIFO 的发送以及接收控制部分都会复位。

11.3.7.8. 0x00C UART_LCR

默认值：0x00000000			UART 线路控制寄存器 (Line Control)
位域	**类型**	**默认值**	**描述**
31:8	–	–	–
7	R/W	0x0	DLAB Divisor Latch Access Bit，除数存取位，用于使能除数寄存器（DLL 和 DLH）的读写，以设置 UART 的波特率。 仅当 UART 空闲时（USR[0] 为 0）此位才可写。在初始化波特率设置后，必须清除此位，以便访问其它寄存器。 • 0：选择接收缓冲寄存器（RBR）、发送保持寄存器 (THR) 以及中断使能寄存器 (IER) • 1：选择低位除数寄存器 (DLL) 以及高位除数寄存器 (DLH)
6	R/W	0x0	BC Break Control Bit，中断信号控制位 产生一个中断条件传输到接收端。 若此位设 1，串行输出将强制为逻辑 0 状态。如果处于非回环模式中（取决于 MCR[4]），串行输出线强制为低电平，直到清除此位。
5:4	R/W	0x0	EPS Even Parity Select，偶校验选择 **注：** 仅当 PEN (LCR[3]) 设为 1 时才能使用偶校验选择。 仅当 UART 空闲时（USR[0] 为 0）此位可写。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 线路控制寄存器 (Line Control)
位域	**类型**	**默认值**	**描述**
			当使能奇偶校验时（PEN 设为 1），此位用于选择奇性或者偶性校验。 • 0：奇性校验 • 1：偶性校验 • 2 或 3：反转 LCR[4] 并直接用于校验计算 对于 RS485 模式，数据包中的奇偶校验位（即第 9 位）用于指示该包是地址还是数据，而非奇偶校验： • 0 表示这是一个数据字节。 • 1 表示这是一个地址字节。
3	R/W	0x0	PEN Parity Enable，奇偶校验使能，用于选择是否使能发送接收串行字符中的奇偶校验生成与检测。 仅当 UART 空闲时（USR[0] 为 0）此位才可写。 • 0：奇偶检验未使能 • 1：奇偶检验使能
2	R/W	0x0	STOP Number of Stop Bits，停止位数，用于选择外围设备发送和接收的每个字符的停止位数。 仅当 UART 空闲时（USR[0] 为 0）此位才可写。 **注：** 不管选择多少个停止位，接收器只检查第一个停止位。 • 0：1 个停止位 • 1：当 DLS (LCR[1：0]) 为 0 时，1.5 个停止位，否则 2 个停止位。当设为 1 且数据位设为 5 位时 (LCR[1：0])，传输 1.5 个停止位，否则传输 2 位停止位。
1:0	R/W	0x0	DLS Data Length Select，数据长度选择，用于选择外围设备发送和接收的每个字符的数据位数。 仅当 UART 空闲时（USR[0] 为 0）此位才可写。可选择的位数如下： • 0：5 位 • 1：6 位 • 2：7 位 • 3：8 位

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.7.9. 0x010 UART_MCR

默认值：0x00000000			UART 调制解调器控制寄存器 (Modem Control)
位域	类型	默认值	描述
31:8	–	–	–
7:6	R/W	0x0	UART_FUNCTION 选择 UART 或者 RS485 • 0：UART 模式 • 2：RS485 模式（常规 485，3 线模式，TX、RX 和 RTS） • 3：RS485–2 线模式（特殊 485，半双工，2 线模式，TX、RX，其中 TX 做数据输入输出，RX 做控制。）
5	R/W	0x0	AFCE Auto Flow Control Enable，自动流控制使能 当使能 FIFO 以及此位设 1 时，自动流控制功能使能。 • 0：自动流控制模式未使能 • 1：自动流控制模式使能
4	R/W	0x0	LOOP Loop Back Mode，回环模式，用于将 UART 置于调试模式以进行测试。 • 0：正常模式 • 1：回环模式，调制解调器控制输入 (cts_n) 断开，输出 (rts_n) 在内部回环输入。 在 UART 模式下运行（MCR[7:6] 设为 0），tx 线上的数据保持为高，而串行数据输出在内部回环到 rx 线路，所有中断均正常。
3:2	–	–	–
1	R/W	0x0	RTS Request To Send，发送请求，用于直接控制发送请求 (rts_n) 输出。 • 0：rts_n 信号无效状态（高电平） • 1：rts_n 信号有效状态（低电平） rts_n 输出用于通知调制解调器 UART 已准备好交换数据。 • 当自动流控制未使能（MCR[5]设为 0），则需通过将此位设为 1，使 rts_n 处于低电平。 • 在自动流模式中（MCR[5] 设为 1）并且 FIFO 使能（FCR[0] 设为 1），也需通过将此位设为 1，使 rts_n 处于低电平，但同时也受到接收 FIFO 触发深度门控（当超过阈值时 n 处于高电平无效状态）。 • 当 MCR[1] 设为 0 时 rts_n 无效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 调制解调器控制寄存器 (Modem Control)
位域	类型	默认值	描述
			注： 在回环模式中（MCR[4] 设为 1），当该位置的值在内部回环输入时，rts_n 输出保持高电平无效状态。在 RS485 或 RS485–2 模式中，RTS 外接 485 收发器方向控制脚 DE，需通过设置此位控制发送接收方向，设 1 则为接收方向，设 0 则为发送方向。
0	–	–	–

11.3.7.10. 0x014 UART_LSR

默认值：0x00000060			UART 线路状态寄存器 (Line Status)
位域	类型	默认值	描述
31:8	–	–	–
7	R	0x0	FIFOERR RX Data Error In FIFO，FIFO 接收数据错误 • 如果 FIFO 未使能，此位总为 0。 • 如果 FIFO 使能且接收 FIFO 中至少有 PE(LSR[2])、FE(LSR[3]) 和 BI(LSR[4]) 中一个，此位被置 1。 • 如果 FIFO 没有后续错误，则通过读取 LSR 寄存器清除此位。
6	R	0x1	TEMT Transmitter Empty，发送器为空 • 如果 FIFO 未使能，每当数据发送寄存器以及发送移位寄存器为空时，该位设 1。 • 如果 FIFO 使能，每当发送 FIFO 以及发送移位寄存器为空时，该位设 1。 • 以上任意情况下，当一个字符被写入发送数据信道时，该位被清除。
5	R	0x1	THRE TX Holding Register Empty，数据发送寄存器为空 • 如果 FIFO 未使能，每当数据发送寄存器为空并且准备接收新数据时，该位被设为 1。CPU 写入数据发送寄存器时，该位被清除。 • 如果 FIFO 使能，每当发送 FIFO 为空时，该位被设为 1。当至少有一个字符写入发送 FIFO 时，该位被清除。
4	RC	0x0	BI Break Interrupt，Break 中断，用于指示在串行输入数据上检测到中断序列。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000060			UART 线路状态寄存器 (Line Status)
位域	**类型**	**默认值**	**描述**
			break 条件会导致 UART 接收到仅且一个由 0 组成的字符。 • 在 FIFO 模式中，与 break 条件相关联的字符通过 FIFO 传输，当字符位于 FIFO 顶部时此位置 1，读取清除此位。 • 在非 FIFO 模式中，此位立即置 1 并持续到读取此位清除。
3	RC	0x0	FE Framing Error，帧错误，用于指示接收器中出现帧错误。 当接收器在接收的数据中没有检测到有效的停止位时，就会发生帧错误。在 FIFO 模式中，由于帧错误与接收到的字符相关，因此当具有帧错误的字符位于 FIFO 顶部时，才会显示该错误。帧错误出现时，UART 会尝试重新同步。接收器重新同步是通过假设错误是由下一个字符的起始位引起的，然后继续接收另一个数据位，以及奇偶检验位和停止位。 需要注意的是，如果发生 BI，则此位也置 1。 • 0：无帧错误 • 1：帧错误，读取 LSR 清除此位
2	RC	0x0	PE Parity Error，奇偶校验错误 此位用于指示在接收中发生奇偶校验错误。 • 0：无奇偶校验错误 • 1：奇偶校验错误，读取 LSR 清除此位 **注：** 仅在使能奇偶校验 (PEN) 位 (LCR[3]) 功能时此位有效。
1	RC	0x0	OE Overrun Error，溢出错误 • 0：无溢出错误 • 1：溢出错误，读取 LSR 清除此位 如果在读取先前数据之前接收到新的数据字符，则出现此错误。 • 在非 FIFO 模式，当从 RBR 读取先前字符之前接收一个新字符，则此位被置 1，发生这种情况时，RBR 中的数据则会被覆盖。 • 在 FIFO 模式，当 FIFO 为满时接收到一个新的字符，则会发生此错误，此时 FIFO 中的数据被保留，而接收移位寄存器中的数据丢失。
0	R	0x0	DR Data Ready，数据就绪 用于指示在 RBR 或者接收 FIFO 中至少包含一个字符。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000060			UART 线路状态寄存器 (Line Status)
位域	类型	默认值	描述
			• 0：无数据就绪 • 1：数据就绪 当非 FIFO 模式中读取 RBR 或者 FIFO 模式中 FIFO 为空时清除此位。

11.3.7.11. 0x018 UART_MSR

默认值：0x00000010			UART 调制解调器状态寄存器 (Modem Status)
位域	类型	默认值	描述
31:5	–	–	–
4	R	0x1	CTS Line State Of Clear To Send，可发送状态 用于指示调制解调器控制线 cts_n 信号的当前状态。当 cts_n 有效时表示调制解调器已准备好 UART 交换数据。 • 0：cts_n 无效（高电平状态） • 1：cts_n 有效（低电平状态） **注：** 在回环模式中（MCR[4] 设为 1），CTS 内部连接 RTS (MCR[1])。
3:1	–	–	–
0	RC	0x0	DCTS Delta Clear To Send，表示自上次读取 MSR 后 cts_n 信号发生了改变。 • 0：上一次读取 MSR 后 cts_n 无变化 • 1：上一次读取 MSR 后 cts_n 有变化 读取 MSR 清除此位。在回环模式中 (MSR[4]=1)，DCTS 反映 MCR[1] (RTS) 的变化。 **注：** 如果未设置此位，并且 cts_n 信号有效（低电平）以及发生复位（软件复位或其它情况），如 cts_n 信号仍然保持有效，在移除复位时此位置 1。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.7.12. 0x01C UART_SCH

默认值：0x00000000			UART 暂存器 (Scratch)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	SCRATCH_REG 暂存器，为用户提供临时存储空间，UART 中未定义用途。

11.3.7.13. 0x030 UART_WRBR

默认值：0x00000000			UART Word 模式数据接收寄存器 (Word Receive Buffer)
位域	类型	默认值	描述
31:0	R	0x0	WRBR Word Receive Buffer Register，Word 模式数据接收寄存器 串行输入端口接收到的数据，仅当 UART_WINTR 寄存器中的 Word 模式接收数据就绪位 (RWDR) 被设为 1 时，该寄存器中的数据才有效。 使用此寄存器接收数据时，UART 将以 word 模式接收数据，即每次读取 1 word 数据。 在 FIFO 模式中（FCR[0] 设为 1），读取该寄存器则依次访问接收 FIFO 顶部的 4 bytes 数据（先进先出）。如果接收 FIFO 已满并且在下一个数据到达之前没有读取该寄存器，FIFO 中已经存在的数据将被保留，但任何传入的数据都会丢失并发生溢出错误。

11.3.7.14. 0x030 UART_WTHR

默认值：0x00000000			UART Word 模式数据发送寄存器 (Word Transmit Holding)
位域	类型	默认值	描述
31:0	W	0x0	WTHR Word Transmit Holding Register，Word 模式数据发送寄存器 串行输出端口发送的数据，仅当 UART_WINTR 寄存器中的 Word 模式发送寄存器可用位 (WTRR) 被设为 1 时，数据才能写到该寄存器。 使用此寄存器发送数据时，UART 将以 word 模式发送数据，即每次写入 1 word 数据 在 FIFO 模式中（FCR[0] 设为 1）并且 (WTRR) 为 1 时，数据可以在 FIFO 满之前写入该寄存器。当 FIFO 已满时，任何写入数据的尝试都会导致写入数据丢失。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.7.15. 0x034 UART_WINTR

默认值：0x00000010			UART Word 模式中断状态寄存器 (Word Interrupt)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W1C	0x0	WRE Word Read Data Error，Word 模式读错误中断标志 当前要读取的一个 word 内，若某一字节存在（BI/FE/PE）错误，此时必须要对 RX FIFO 逐字节读取以判别具体错误，若存在 word 读取，只会读到无效数据，且会报错此位置 1 。 • 0：无 word 读数据错误 • 1：word 读数据错误
6	R/W	0x0	WRE_EN Word Read Data Error Enable，Word 模式读错误中断使能 • 0：未使能 • 1：使能
5	R	0x0	RWDR Receive Word Data Ready，Word 模式接收数据就绪 用于指示在 WRBR 或者接收 FIFO 中至少包含一个 word • 0：无数据就绪 • 1：数据就绪 当非 FIFO 模式中读取 WRBR 或者 FIFO 模式中 FIFO 中数据小于 4 bytes 时清除此位
4	R	0x1	WTRR Word Transmitter Register Ready，Word 模式发送寄存器可用 用于指示 WTHR 为空或者发送 FIFO 可以写入一个 word 以上的数据 • 0：发送寄存器不可用 • 1：发送寄存器可用 当非 FIFO 模式中 数据写入 WTHR 或者 FIFO 模式中 FIFO 不足以写入一个 word 以上的数据时清除此位
3	R/W1C	0x0	RFU RX FIFO Underrun，接收 FIFO 取空中断标志 • 0：接收 FIFO 无取空 • 1：接收 FIFO 取空
2	R/W1C	0x0	TFO

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000010			UART Word 模式中断状态寄存器 (Word Interrupt)
位域	类型	默认值	描述
			TX FIFO Overflow，发送 FIFO 溢出中断标志 • 0：发送 FIFO 无溢出 • 1：发送 FIFO 溢出
1	R/W	0x0	RFU_EN RX FIFO Underrun Enable，接收 FIFO 取空中断使能 • 0：未使能 • 1：使能
0	R/W	0x0	TFO_EN TX FIFO Overflow Enable，发送 FIFO 溢出中断使能 • 0：未使能 • 1：使能

11.3.7.16. 0x040 UART_BDTR

默认值：0x00000000			UART 波特率检测寄存器 (Baud Rate Detect Register)
位域	类型	默认值	描述
31:5	–	–	–
4	R/W	0x0	BDMB BAUD_DETECT_MULTI_BIT，波特率多 bit 检测值使能 使能后，将会检测 1、2、4bits 的电平信号，否则只检测 1bit 的电平信号。多 bit 检测支持最大波特率偏差 ± 10%，而 1bit 检测为 ± 40%。 • 0：不使能 • 1：使能
3	–	–	–
2	RAC	0x0	BDVV BAUD_DETECT_VALUE_VALID，波特率检测值有效状态 读 DDTV 寄存器清零 • 0：无效 • 1：有效
1	R/W	0x0	BDSQEN BAUD_DETECT_SQ_EN，波特率连续检测使能位

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 波特率检测寄存器 (Baud Rate Detect Register)
位域	类型	默认值	描述
			使能后，每检测 64 次返回一次检测结果 • 0：不使能 • 1：使能
0	R/W	0x0	BDEN BAUD_DETECT_EN，波特率检测使能位 • 0：不使能 • 1：使能

11.3.7.17. 0x044 UART_DLDT

默认值：0x00000000			UART 波特率除频系数偏差 (Divisor Latch Delta Register)
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DDT Divisor Delta，除频系数偏差 波特率检测时相对 Divisor 的偏差容忍

11.3.7.18. 0x048 UART_DLTV

默认值：0x00000000			UART 波特率检测值 (Baud detect value Register)
位域	类型	默认值	描述
31:16	–	–	–
25:0	R/W	0x0	BDV Baud detect value，波特率检测值

11.3.7.19. 0x07C UART_USR

默认值：0x00000006			UART 状态寄存器 (Status)
位域	类型	默认值	描述
31:5	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000006			UART 状态寄存器 (Status)
位域	类型	默认值	描述
4	R	0x0	RFF Receive FIFO Full，接收 FIFO 为满 用于指示接收 FIFO 已完全满。 • 0：接收 FIFO 未满 • 1：接收 FIFO 已满当接收 FIFO 不再满时自动清零
3	R	0x0	RFNE Receive FIFO Not Empty，接收 FIFO 非空 用于指示接收 FIFO 包含一个或多个数据。 • 0：接收 FIFO 为空 • 1：接收 FIFO 非空当接收 FIFO 为空时自动清零
2	R	0x1	TFE Transmit FIFO Empty，发送 FIFO 为空 用于指示发送 FIFO 完全空。 • 0：发送 FIFO 非空。 • 1：发送 FIFO 为空。当发送 FIFO 不再空时自动清零。
1	R	0x1	TFNF Transmit FIFO Not Full，发送 FIFO 未满 用于指示发送 FIFO 未满。 • 0：发送 FIFO 已满 • 1：发送 FIFO 未满。当发送 FIFO 已满时自动清零。
0	R	0x0	BUSY UART Busy Bit，UART 繁忙位 • 0：空闲 • 1：繁忙

11.3.7.20. 0x080 UART_TFL

默认值：0x00000000			UART 发送 FIFO 深度寄存器 (Transmit FIFO Level)
位域	类型	默认值	描述
31:9	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 发送 FIFO 深度寄存器 (Transmit FIFO Level)
位域	类型	默认值	描述
8:0	R	0x0	TFL Transmit FIFO Level，发送 FIFO 深度 用于指示发送 FIFO 中的数据数量

11.3.7.21. 0x084 UART_RFL

默认值：0x00000000			UART 接收 FIFO 深度寄存器 (Receive FIFO Level)
位域	类型	默认值	描述
31:9	–	–	–
8:0	R	0x0	RFL Receive FIFO Level，接收 FIFO 深度 用于指示接收 FIFO 中的数据数量

11.3.7.22. 0x088 UART_HSK

默认值：0x000000A5			UART DMA 握手配置寄存器 (DMA Handshake Configuration)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0xA5	HSK Handshake Configuration，握手配置 • 0xA5：DMA wait cycle 模式 • 0xE5：DMA handshake 模式

11.3.7.23. 0x08C UART_DMAW_CTL

默认值：0x00000000			UART DMA Word 模式控制寄存器 (DMA Word Control)
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	DMA_WORD_REN DMA Word Read Enable，DMA Word 模式读使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART DMA Word 模式控制寄存器 (DMA Word Control)
位域	类型	默认值	描述
			• 0：未使能 • 1：使能
0	R/W	0x0	DMA_WORD_WEN DMA Word Write Enable，DMA Word 模式写使能 • 0：未使能 • 1：使能

11.3.7.24. 0x0A0 UART_RXCTL

默认值：0x00000000			UART 接收器控制寄存器 (Receiver Control)
位域	类型	默认值	描述
31:5	–	–	–
4:1	–	–	–
0	R/W	0x0	RX_EN UART 接收器使能 • 0：RX 端口未使能 • 1：RX 端口使能

11.3.7.25. 0x0A4 UART_HALT

默认值：0x00000000			UART 停止发送寄存器 (Halt TX)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	DMA_PTE_RX The Sending Of RX_DRQ，发送 RX_DRQ • 在 DMA1 模式中，当 RFL 大于或者等于触发深度/接收超时，发送 DRQ。 • 在 DMA0 模式中，如果 DMA_PTE_RX=1 并且 FIFO 使能，当 RFL 大于触发深度时，发送 DRQ。 • 在其它情况下，一旦接收数据有效，发送 DRQ。
6	R/W	0x0	PTE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 停止发送寄存器 (Halt TX)
位域	类型	默认值	描述
			The Sending Of TX_REQ，发送 TX_REQ • 在 DMA1 模式（FIFO 使能）中： ◦ 如果 PTE 设为 1，当 TFL 小于触发深度时，发送 DMA 请求。 ◦ 如果 PTE 设为 0，当 FIFO 为空，发送 DMA 请求。当 FIFO 为满时，DMA 请求将停止。 • 在 DMA0 模式中： ◦ 如果 PTE 设为 1 并且 FIFO 使能，当 TFL 小于触发深度时，发送 DMA 请求。 ◦ 如果 PTE 设为 1 并且 FIFO 未使能，当 THRE 为空时，发送 DMA 请求。 ◦ 如果 PTE 设为 0，当 FIFO 为空时发送 DMA 请求。
5:3	–	–	–
2	R/WAC	0x0	CHANGE_UPDATE 更新配置 使用 HALT[1] 更改波特率或者 LCR 配置后，写 1 来更新配置，等待此位自动清 0 来完成更新过程。 • 0：此位无影响 • 1：更新触发，完成更新后自动清零
1	R/W	0x0	CHCFG_AT_BUSY 繁忙状态更改配置使能 用户可在 UART 繁忙（USB[0] 为 1）时通过此位使能更改 LCR 配置以及波特率。 1：UART 繁忙时使能更改
0	R/W	0x0	HALT_TX 停止发送 此位用于停止传输以进行测试，以便在使能 FIFO 时，主控可以填充发送 FIFO。 • 0：停止发送未使能 • 1：停止发送使能 **注：** 如果 FIFO 未使能，设置此位对操作没有影响。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.7.26. 0x0B0 UART_DBG_DLL

默认值：0x00000000			UART 低位除数调试寄存器 (DBG DLL)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	DEBUG DLL

11.3.7.27. 0x0B4 UART_DBG_DLH

默认值：0x00000000			UART 高位除数调试寄存器 (DBG DLH)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	DEBUG DLH

11.3.7.28. 0x0B8 UART_485_DE

默认值：0x000000ff			UART RS485 DE 时间寄存器 (RS485 DE Time)
位域	类型	默认值	描述
31:8	–	–	–
7:4	R/W	0xf	DE_DAT Driver Enable De-assertion Time，DE 无效时间 T2 串行数据结束位到 DE 信号下降沿之间的时间间隔，以串行时钟周期为单位。
3:0	R/W	0xf	DE_AT Driver Enable Assertion Time，DE 有效时间 T1 DE 信号上升沿到串行数据起始位之间的时间间隔，以串行时钟周期为单位

11.3.7.29. 0x0C0 UART_485_CTL

默认值：0x00000080			UART RS485 控制与状态寄存器 (RS485 Control and Status)
位域	类型	默认值	描述
31:8	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			UART RS485 控制与状态寄存器 (RS485 Control and Status)
位域	类型	默认值	描述
7	R/W	0x1	RS485_CTL_MODE RS485 Control Mode，RS485 控制模式 • 0：硬件控制模式。DE 信号 (RTS) 在数据发送时通过内部硬件逻辑进行自动控制，发送数据前自动使能 DE 为有效高电平，发送移位寄存器为空且发送 FIFO 为空，则自动切换 DE 为无效低电平。 • 1：软件控制模式。DE 信号 (RTS) 在数据发送时通过外部软件配置进行手动控制，配置 MCR[1]=0 则 DE 为有效高电平可发送数据，MCR[1]=1 则 DE 为无效低电平可接收数据。
6	R/W1C	0x0	AAD_ADDR_F AAD 地址匹配标志 在 AAD 模式中，当 UART 接收到地址字节且与 RS485_ADDR_MATCH 相同时，该位将置为 1。如果 RS485 中断使能，则将产生 RS485 中断。 写 1 清除该位并且复位 RS485 中断。
5	R/W1C	0x0	RS485_ADDR_DET_F RS485 地址检测标志 此位为地址字节检测标志。当 UART 接收到地址字节时，此位将设为 1。如果 RS485 中断使能，则将产生 RS485 中断。 写 1 清除该位并且复位 RS485 中断。
4	–	–	–
3	R/W	0x0	RX_BF_ADDR 地址之前接收 在 NMM 模式中，如果此位设为 1，UART 将在接收到一个地址字节之前将所有字节接收到 FIFO 中。如果设为 0，则不进行此操作。 • 1：接收 • 0：不接收
2	R/W	0x0	RX_AF_ADDR 地址之后接收 • 1：接收 • 0：不接收 在 NMM 模式中： • 如果此位设为 1，UART 将在接收到一个地址字节之后将所有字节接收到 FIFO 中。 • 如果设为 0，则不进行此操作。
1:0	R/W	0x0	RS485_SLAVE_MODE_SEL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000080			UART RS485 控制与状态寄存器 (RS485 Control and Status)
位域	类型	默认值	描述
			RS485 从机模式选择 RS485 从机模式： • 0：标准多点操作 (NMM) • 1：自动地址检测操作 (AAD) • 2：保留 • 3：保留

11.3.7.30. 0x0C4 RS485_ADDR_MATCH

默认值：0x00000000			UART RS485 地址匹配寄存器 (RS485 Address Match)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	ADDR_MATCH 地址匹配 在 AAD 模式下使用的匹配地址。 **注：** 仅在 AAD 模式下可用。

11.3.7.31. 0x0C8 BUS_IDLE_CHK

默认值：0x00000000			UART RS485 总线空闲查询寄存器 (RS485 Bus Idle Check)
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	BUS_IDLE_CHK_EN 总线空闲查询使能 • 1：使能总线空闲查询功能。 • 0：未使能总线空闲查询功能
6	R	0x0	BUS_STATUS 总线状态标志

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART RS485 总线空闲查询寄存器 (RS485 Bus Idle Check)
位域	类型	默认值	描述
			• 1：繁忙 • 0：空闲
5:0	R	0x0	ADJ_TIME 总线空闲时间 单位为 8 × 16 × T_{clk}

11.3.7.32. 0x0CC TX_DLY

默认值：0x00000000			UART 发送延时寄存器 (TX Delay)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	DLY 发送延时 最后一个停止位与下一个开始位之间的延迟时间。单位为 16 × T_{clk}。它用于控制数据发送中两个字节之间的间隔。

11.3.7.33. 0x0D0 UART_DBR

默认值：0x00000000			UART 调试寄存器 (Debug Register)
位域	类型	默认值	描述
31:6	–	–	–
5	R/W	0x0	TX_OUT_ONLY_MASK 屏蔽 TX 端口单向输出功能 RS485–2 线模式，该 bit 无效。非 RS485–2 线模式，该 bit 有效。建议软件配置成 1。 • 1：屏蔽 • 0：使能
4	W	0x0	NOR_ACT_485_2WIRE • 0：普通模式 • 1：UART 2wire 模式（特殊 UART，2 线模式，TX/RX、RTS）
3	W	0x0	Bypass 预取调试

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART 调试寄存器 (Debug Register)
位域	类型	默认值	描述
2:0	–	–	–

11.3.7.34. 0x0D4 UART_TFAET

默认值：0x00000000			UART 发送 FIFO 快空触发 (UART TX FIFO Almost Empty Trigger)
位域	类型	默认值	描述
31:8	–	–	–
7:0	WR	0x00	发送 FIFO 快空水位 • others：触发水位 • 0：使用 UART_FCR 的配置

11.3.7.35. 0x0D8 UART_RFAET

默认值：0x00000000			UART 接收 FIFO 快空触发 (UART RX FIFO Almost Empty Trigger)
位域	类型	默认值	描述
31:8	–	–	–
7:0	WR	0x00	接收 FIFO 快空水位 • others：触发水位 • 0：使用 UART_FCR 的配置

11.3.7.36. 0x0DC UART_LIN_CSR

默认值：0x00000000			UART LIN 控制及状态寄存器 (LIN Control and Status Register)
位域	类型	默认值	描述
31:6	–	–	–
5	WR	0x00	LIN_BREAK_DETECTION_FLAG • 1：检测到 break 信号，写 1 清零 • 0：未检测到 break 信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			UART LIN 控制及状态寄存器 (LIN Control and Status Register)
位域	类型	默认值	描述
4	WR	0x00	LIN_BREAK_DETECTION_INTERRUPT_EN • 1：break 中断使能 • 0：break 中断关闭
3:2	WR	0x00	LIN_BREAK_DETECTION_LENGTH • 11：13 bit • 10：12 bit • 01：11 bit • 00：10 bit
1	WR	0x00	LIN_SEND_BREAK_REQ • 1：请求发送 break 信号，完成自动清 0 • 0：break 发送完成
0	WR	0x00	LIN_MODE_EN • 1：使能 LIN 模式 • 0：关闭 LIN 模式

11.3.7.37. 0x0E0 UART_X8SR

默认值：0x00000000			UART 8 倍过采样使能寄存器 (x8 Sample Register)
位域	类型	默认值	描述
31:2	–	–	–
0	R/W	0x0	X8_SAMPLE_EN 8 倍过采样使能 • 1：使能 • 0：禁用

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.3.7.38. 0x0FC UART_VERSION

默认值：0x00000105			UART 版本号寄存器 (Version)
位域	类型	默认值	描述
31:8	–	–	–
7:0	R	0x00000105	UART 版本号寄存器，V1.5

11.4. Inter Integrated Circuit (I2C)

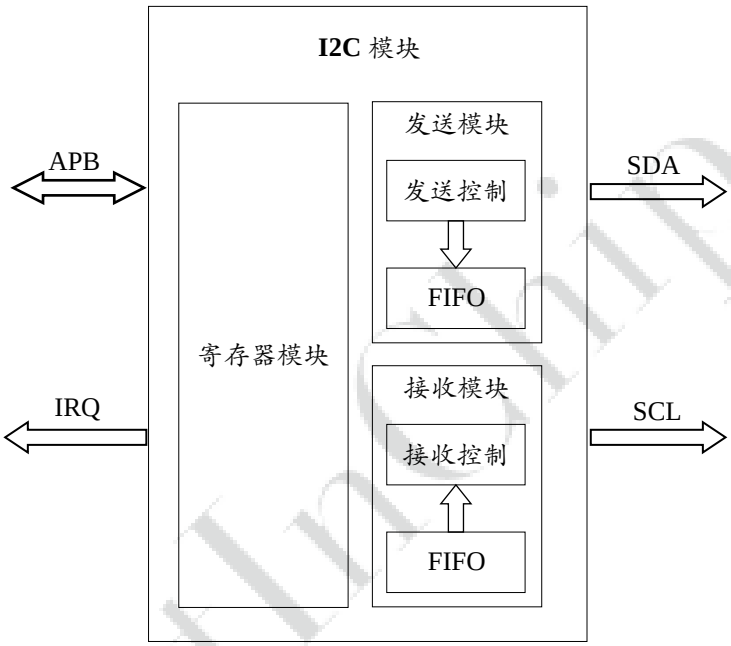
I2C 模块是一种用于连接 CPU 主机与 I^2C 总线之间的接口，包括一根串行数据线 (SDA) 和一根串行时钟线 (SCL)，分别用于传输数据和时钟信号，是实现 I2C 通信的基础。在 I^2C 总线上，每个设备都有一个唯一的地址。当主设备 (master) 希望与从设备 (slave) 通信时，会通过发送从设备 (slave) 的地址来建立连接。这种寻址方式允许在同一总线上连接多个设备，并进行精确的数据传输。主设备负责发起数据传输并生成时钟信号，而被主设备寻址的设备则作为从设备进行响应。这种主从关系确保了通信的有序性和有效性。此外，I2C 支持多种传输模式，以满足不同的应用需求。

11.4.1. 特性说明

- 支持主和从模式。
- 支持最高 400 Kb/s 传输。
- 支持 7 bits 和 10 bits 寻址。
- 支持时钟同步。
- 支持中断和轮询模式。
- 可编程 SDA 保持时间。
- 可编程防止 I^2C 通信异常总线挂死。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.2. 原理框图



11.4.3. 功能描述

11.4.3.1. 协议约定

I²C 协议是一种应用广泛的串行通信协议，主要用于低速外设与处理器之间的数据传输。以下是对 I²C 协议中一些关键特性和机制的详细解析：

表 11–11 协议约定

类型	描述
数据帧	大小固定为 8 bits（一字节）
传输方向	高位先发
总线释放状态	SCL 和 SDA 均为高电平，其中 SCL 一直由主设备控制。
启动信号（START）	SCL 高，SDA 由高转低
停止信号（STOP）	SCL 高，SDA 由低转高
应答信号	• ACK：主设备控制 SCL，发送完 8 bits 后释放 SDA，在第九个 SCL 波形时，从设备拉低 SDA。 • NACK：主设备控制 SCL，发送完 8 bits 后释放 SDA，在第九个 SCL 波形时，从设备不拉低 SDA。

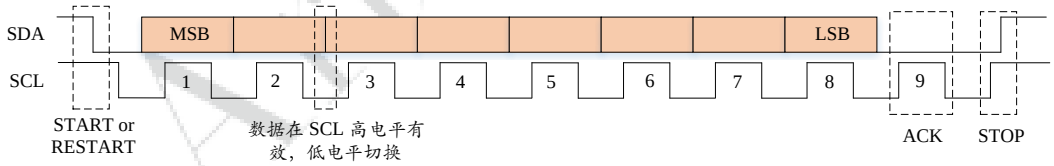
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–11 协议约定 (续)

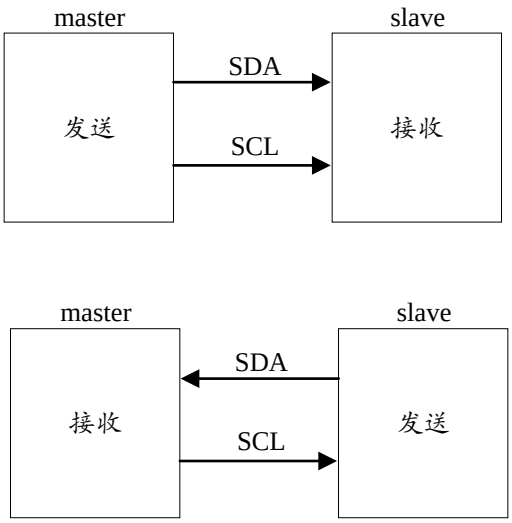
类型	描述
从设备地址	• 含 CPU 的智能器件，地址由软件初始化时定义，但不能与其它的器件有冲突。 • 不含 CPU 的非智能器件： ◦ 高 4 bits 由厂家在器件内部固化，不可改变。 ◦ 低 3 bits 由引脚连接电平决定，例如 eeprom，三个引脚常用名字 A1、A2、A3。
读写位	1 bit，以 7 位地址模式为例，与 从设备地址的 7 bits，组成读写数据帧的数据内容（从设备 7 bits + 1 bit），0 表示写，1 表示读。
空闲检测	主设备检测到 SDA、 SCL 均为高电平。

11.4.3.2. 主和从 模式

I²C 协议：



主设备和从设备关系图：



主设备和从设备详细行为描述如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 主设备发送操作：
  - 发起寻址：主设备通过 I2C_DATA_CMD[8] 写 0 进行发送请求。
  - 数据写入：主设备将数据写进 I2C_DATA_CMD[7:0]，然后发送到 I2C 总线。
  - 应答信号：响应的从设备从总线接收数据后，会向主设备发送 ACK 或 NACK 信号，以确认数据是否成功接收。
- 主设备接收操作：
  - 发起寻址：主设备通过 I2C_DATA_CMD[8] 写 1 进行接收请求。
  - 数据读取：响应的从设备将数据发送到 I2C 总线，由主设备从 I2C_DATA_CMD[7:0] 获取数据。
  - 应答信号：主设备在接收到数据后，会向从设备发送 ACK 或 NACK 信号。
- 从设备发送操作：
  - 接收请求：接收到主设备的接收请求后，从设备将数据写进 I2C_DATA_CMD[7:0]，然后发送到 I2C 总线。
  - 等待应答：从设备发送完数据后，等待主设备设备的应答信号。
- 从设备接收操作：
  - 接收数据：接收到主设备的发送请求后，从设备从 I2C_DATA_CMD[7:0] 获取数据。
  - 应答信号：从设备在接收数据后，向主设备发送 ACK 或 NACK 信号。
- 主设备发起寻址，发起 START 信号，生成 SCL，生成 STOP 信号，可发送和接收。从设备作为被寻址的一方，发起 ACK 或 NACK 信号，可发送和接收。

注：

I2C_DATA_CMD[8] 只能在主模式下配置，I2C 任何的通信行为都由主设备主动发起。

11.4.3.3. 7–bit & 10–bit 寻址

I²C 协议的寻址方式主要分为 7 位寻址和 10 位寻址，两种方式各有其特点和应用场景，以适应不同规模和复杂度的系统需求。了解寻址方式有助于正确配置和使用 I²C 设备，实现高效的数据传输和通信。

`7-bit` 寻址格式：允许主设备通过发送一个字节来寻址从设备，进行数据的读写操作。

在 7 位寻址模式下，I2C 设备的从机地址由 7 位组成，第 8 位是读写位（R/W），用于指示数据的方向：0 表示写操作，1 表示读操作。具体来说，I2C_TAR[6:0] 对应此 7 位地址，而 I2C_DATA_CMD[8] 则作为 R/W 位。

	MSB						LSB		
START	A6	A5	A4	A3	A2	A1	A0	R/W	ACK

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

在某些情况下，从机设备可能支持 START 字节，即主设备先发起 0000 0001 字节（不需要 ACK），再发起 START 信号进行寻址。

10-bit 寻址格式：

在 10 位寻址模式下，寻址过程分为两个字节发送，确保了即使地址空间扩大到 10 位，也能保持与 7 位寻址的兼容性：

- 第一个字节：该字节的 bit[7:3] 向从设备指示这是一个 10 bit 的地址。紧接着的 bit[2:1]为 I2C_TAR[9:8]，而 R/W 为 I2C_DATA_CMD[8]。

  这个字节用于告诉从机接下来的是一个 10 位地址。

- 第二个字节：这个字节直接包含 I2C_TAR[7:0]，即从机的后 8 位地址。

START	1	1	1	1	0	A9	A8	R/W	A7	A6	A5	A4	A3	A2	A1	A0	ACK

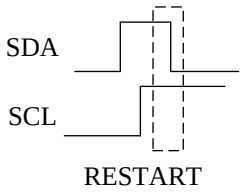
11.4.3.4. Restart 说明

在 I^2C 通信协议中，Restart（重复起始条件）是一种重要的信号，允许主设备在不产生停止条件的情况下继续与从设备进行通信。这种机制使得数据传输更加高效和连贯，尤其是在需要连续执行多次读写操作的场景中。

与起始条件类似，重复起始条件发生在停止条件之前。主设备在一个字节传输完成后，不产生停止条件而是发送重复起始条件来启动下一次传输，以便继续给从设备发送消息。

Restart 的时序要求与起始条件类似，都是在 SCL（串行时钟线）为高电平时，产生一个 SDA（串行数据线）的下降沿。具体来说，需要先令 SDA 和 SCL 都处于高电平状态，再令 SDA 拉低，以形成重复起始条件的时序。在 Restart 过程中，SDA 的下降沿必须在 SCL 为高电平时发生，这是判断是否为有效 Restart 的关键。

Restart 时序：

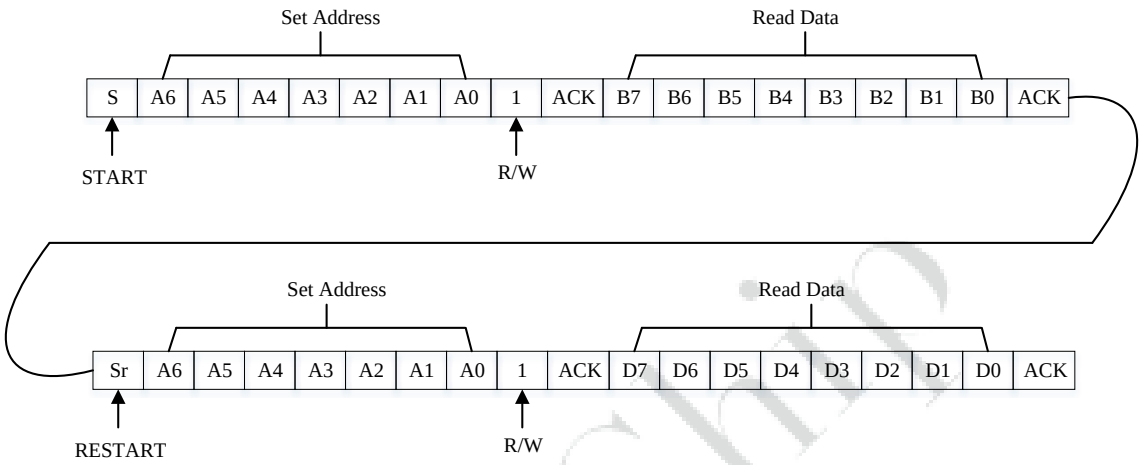


Restart 传输时序具有多种应用场景，示例如下：

多次读数据：

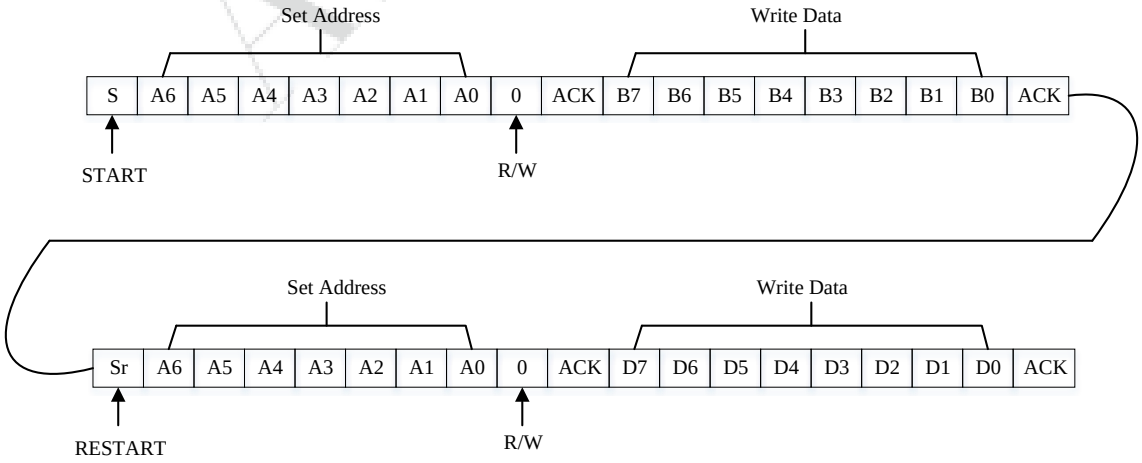
- 当主设备需要从从设备的多个寄存器中读取数据时，可以使用 Restart 来避免在每次读取之间产生停止条件。
- 主设备首先发送起始条件和从设备地址，然后发送要读取的第一个寄存器的地址。在接收到从设备返回的数据后，主设备不产生停止条件，而是直接发起 Restart，再次发送起始条件和从设备地址，以及下一个要读取的寄存器的地址。如此重复，直到所有需要的数据都被读取完毕。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



多次写数据：

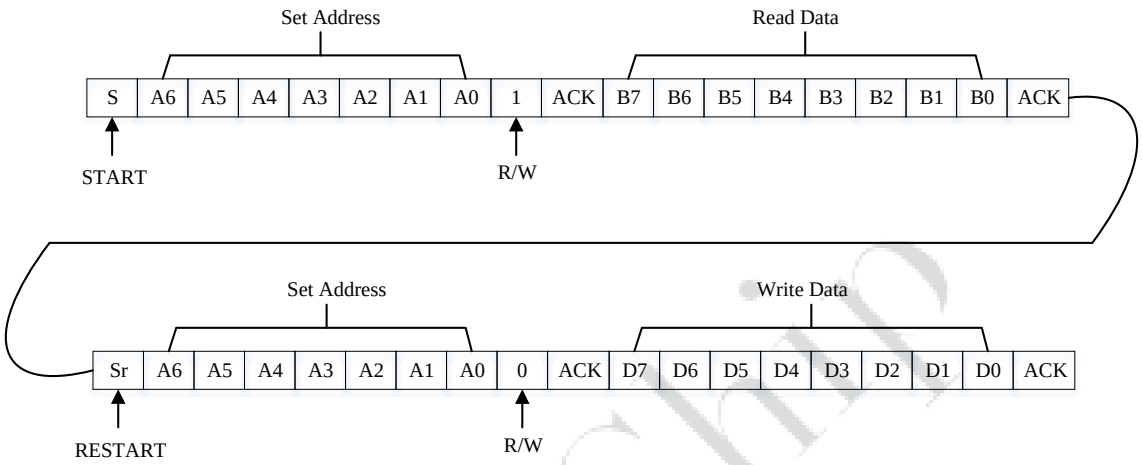
- 当主设备需要从从设备的多个寄存器中写入数据时，可以使用 Restart 来避免在每次写入之间产生停止条件。
- 主设备首先发送起始条件和从设备地址，然后发送要写入的第一个寄存器的地址和数据。在完成这次写入后，主设备不产生停止条件，而是直接发起 Restart，再次发送起始条件和从设备地址，以及下一个要写入的寄存器的地址和数据。如此重复，直到所有需要的数据都被写入完毕。



读数据转写数据：

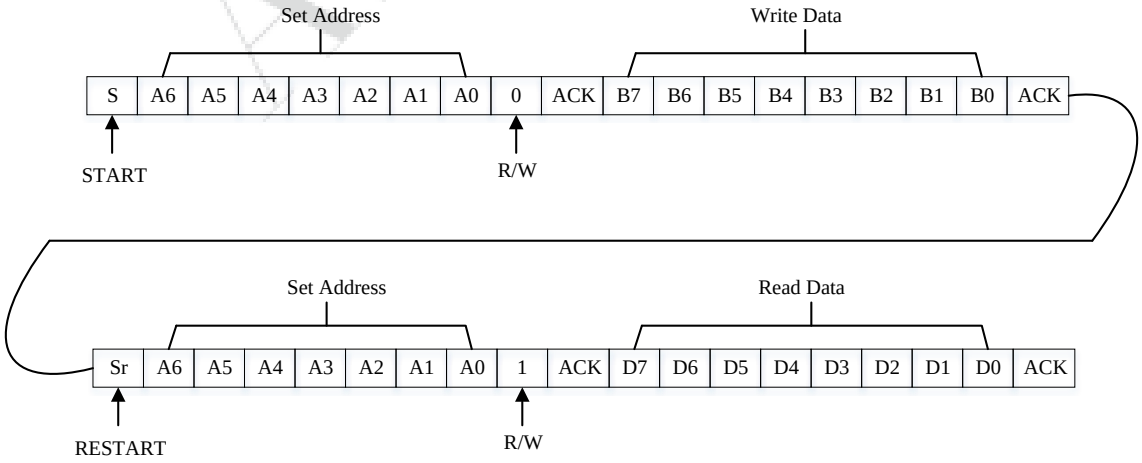
- 在某些情况下，主设备可能需要先从从设备读取数据，然后根据读取到的数据来决定是否需要写入新的数据。
- 主设备首先发送起始条件和从设备地址，然后发送要读取的寄存器的地址。在接收到从设备返回的数据后，主设备可以根据需要决定是否发起 Restart 并切换到写模式。如果需要写入新的数据，则主设备再次发送起始条件和从设备地址，以及要写入的寄存器的地址和数据。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



写数据转读数据：

- 某些情况下，主设备可能需要先向从设备写入数据，然后再读取从设备的状态或响应。
- 主设备首先发送起始条件和从设备地址，然后发送要写入的寄存器的地址和数据。在完成这次写入后，如果主设备需要读取从设备的状态或响应，则可以发起 Restart 并切换到读模式。具体来说，主设备再次发送起始条件和从设备地址，然后发送要读取的寄存器的地址。从设备会根据请求返回相应的数据或状态信息给主设备。



11.4.3.5. SDA_SETUP_TIME 和 SDA_HOLD_TIME 说明

在 I^2C 通信协议中，SDA_SETUP_TIME 和 SDA_HOLD_TIME 是两个至关重要的时序参数，确保了数据在传输过程中的准确性和稳定性。这两个参数主要涉及到 SDA（串行数据线）在 SCL（串行时钟线）上升沿或下降沿前后的状态保持时间。

- SDA_SETUP_TIME：SCL 延迟时间，表示 SDA 在 SCL 上升沿到来之前需要保持稳定的时间，仅当 I2C 作为 从设备发送数据时使用。

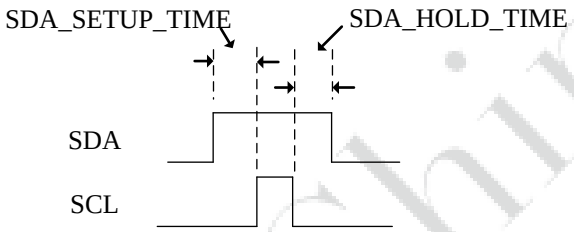
  SDA_SETUP_TIME 确保了接收设备能够在 SCL 上升沿到来之前正确地读取 SDA 上的数据。如果 SDA 在 SCL 上升沿到来之前未能稳定，接收设备可能会读取到错误的数据。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- SDA_HOLD_TIME：SDA 保持时间，表示 SDA 在 SCL 上升沿到来之后需要保持稳定的时间。

  SDA_HOLD_TIME 确保了接收设备在 SCL 上升沿到来之后有足够的时间来读取并处理 SDA 上的数据。如果 SDA 在 SCL 上升沿到来之后未能保持稳定，接收设备可能无法正确读取数据。

SETUP 和 HOLD 说明：



11.4.3.6. START BYTE 机制

START BYTE 机制是一种用于 I^2C 通信中的技术，特别适用于片上系统没有专用的 I2C 模块的情况。这种机制通过延长开始条件的过程，使得处理器可以以较低的频率采样 SDA 线，从而降低功耗并提高系统效率。通过在生成 START 条件后，继续发送一个特定的字节信号 (0000_0001)，主设备持续的将 SDA 线拉低七个周期，使得处理器可以在低速下侦听总线，一旦检测到起始字节中的任一 0 位，便切换到高速模式进行后续的数据传输。

当 I2C 设为从设备时，无需使用 START BYTE 机制。

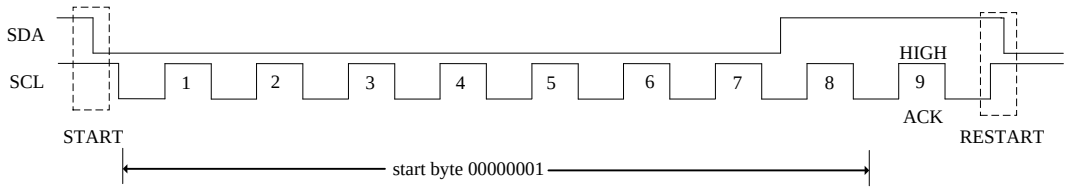
START BYTE 的过程：

1. 主设备先产生一个 START 条件。
2. 主设备 发送 byte（ 0000_0001 ），并发送 ACK 信号。

   主设备在整个字节发送期间保持 SDA 线为低电平。
3. 在此过程中，不能有任何从设备响应 ACK。
4. 主设备生成 restart 信号，标志着 START BYTE 机制的结束，随后进入正常的数据传输阶段。

START BYTE 时序要求如下：

- START 条件要求在 SCL 为高电平时，SDA 发生高到低的跳变；随后在 SCL 的第一个时钟周期内，SDA 必须保持低电平。
- 在发送特定字节信号时，主设备需确保在每个时钟周期内 SDA 线的正确电平状态，特别是要在整个字节期间保持 SDA 为低电平。
- RESTART 信号的产生时机是在特定字节信号发送完毕后，此时 SCL 应处于低电平状态，而 SDA 需由低电平跳变至高电平。



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

在整个 START BYTE 过程中，主设备需要严格控制时钟信号（SCL）和数据信号（SDA）的配合，确保时序的准确性和稳定性。

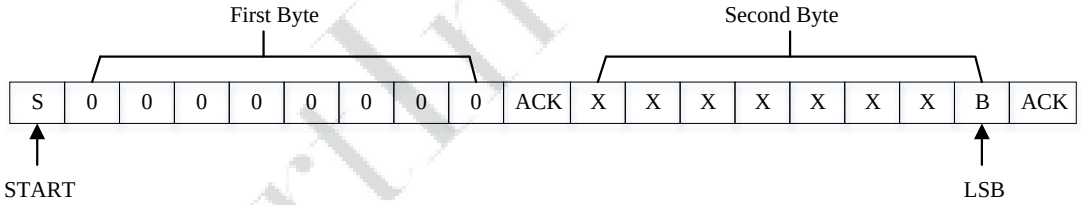
11.4.3.7. 通用广播地址

通用广播地址 (General call address) 是 I^2C 协议中的一种特殊机制，用于同时寻址总线上的所有设备。这种机制允许主设备通过发送特定的地址来广播消息或命令到所有连接在 I2C 总线上的从设备。

- 不需要使用广播功能的设备，可以不响应广播。
- 需要使用广播功能的设备，则在检测到广播地址后发送响应，并作为从设备接收读取总线上发送的数据。

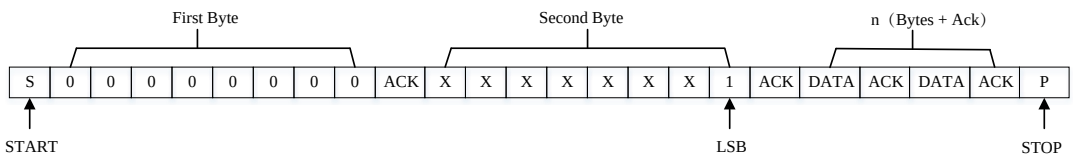
  主设备不知道总线上发送响应的从设备数量，总线上所有可以响应广播的从设备读取广播地址后的第二个以及后面的字节，不能处理广播数据的 从设备不发送响应来忽略广播。因此主设备检测不到未响应的从设备

广播信息的含义在第二个字节决定，如下所示：



GEN_CALL 格式有两种情况，详细说明如下：

1. 第二个 Byte 最低位 B 为 0：
   - 0000_0110(06h)：设备复位并通过硬件写数据到从设备的可编程部分。所有可以响应此类广播的从设备，收到此两个字节后，进行复位并进入其地址的可编程部分。
   - 0000_0100(04h)：通过硬件写内容到从设备的可编程部分，作用类似 (06h)，但设备不复位。
   - 0000_0000(00h)：不允许作为第二个字节使用。
2. 第二个 Byte 最低位 B 为 1：
   - 该两字节广播定义为硬件广播，由一个硬件 主设备器件发送，例如键盘扫描器。硬件广播不能编程，无法发送一个期望的从设备地址。由于硬件主设备预先不知道报文要传输给哪个器件，只能产生包含自身地址的硬件广播呼叫，便于系统识别。
   - 第二个字节中前 7 位是硬件主设备的地址，可由连接到总线的智能器件识别并指引硬件主设备的信息，例如，一个连接到总线的微控制器。如果硬件 主设备也可以作为从设备，其从设备地址和 主设备地址相同。
   - 硬件广播格式：



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.3.8. 总线挂死恢复机制

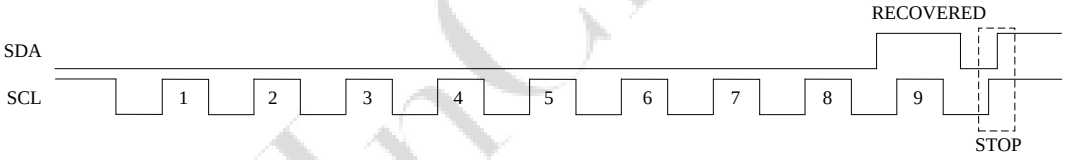
总线挂死恢复分为以下情况：

- **SDA 挂死恢复**：当检测到 SDA 挂死条件时，会触发恢复机制。

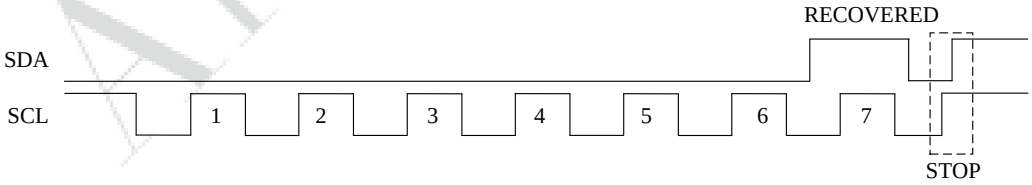
  I2C 通信异常可能会造成总线挂死情况，例如从设备应答 ACK 拉低 SDA 时出现异常。此时设备无法释放总线，造成主设备无法继续掌握总线进行通信。

  1. 主设备尝试在 SDA 发送逻辑 1 并且检查 SDA 是否恢复，最多连续发送 9 个时钟周期。
  2. 如果 SDA 在九个时钟周期内恢复，主设备则发送一个 STOP 信号释放总线。

     下图表示第九个时钟恢复：



     下图表示第七个时钟恢复



  3. 如果 SDA 在九个时钟周期内未恢复，则系统需要硬件复位。

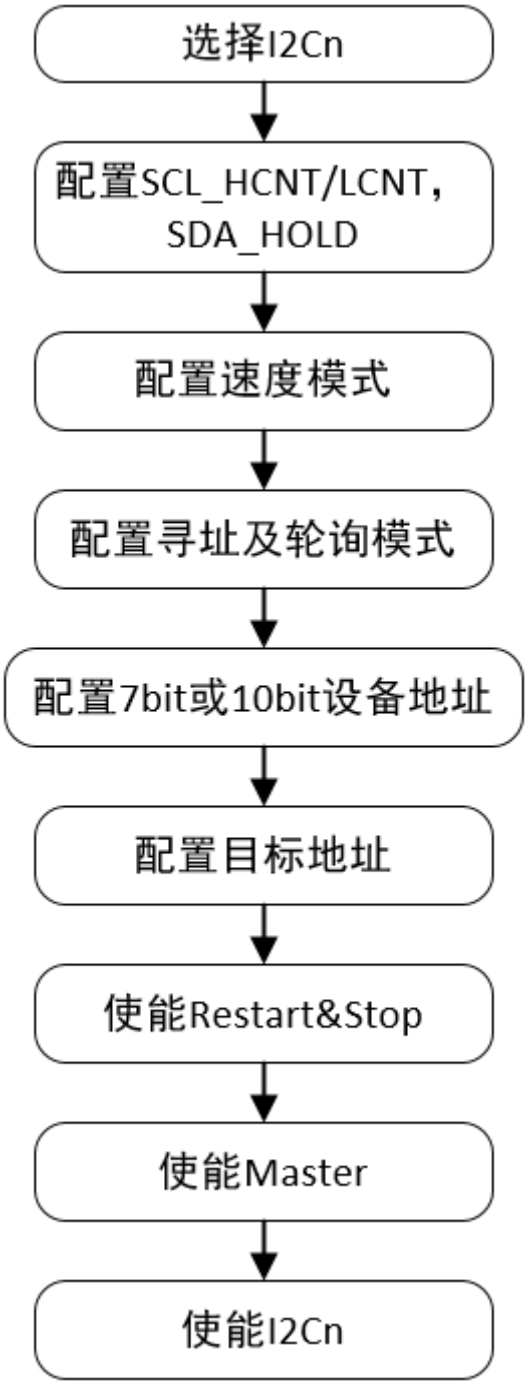
- **SCL 挂死恢复**

  通常只有在电路电气发生故障才存在 SCL 一直处于低电平，除了硬件复位系统外，没有有效的方法来解决此问题，若使能 SCL 挂死中断，可查看 I2C_INTR_STAT[14] 检查 SCL 状态。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

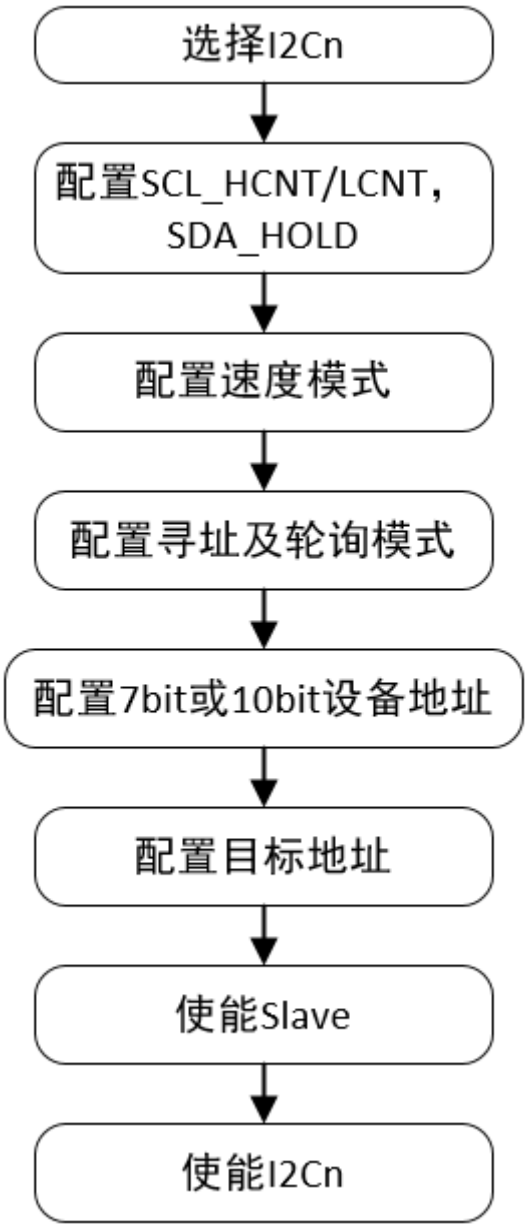
11.4.4. 编程指南

11.4.4.1. 主模式初始化流程



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.4.2. 从模式初始化流程



11.4.5. I2C 基地址

表 11–12 I2C 基地址信息

模块名称	起始地址	结束地址	空间大小
I2C0	0x18720000	0x18720FFF	4 KB
I2C1	0x18721000	0x18721FFF	4 KB

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.6. 寄存器列表

表 11–13 I2C 寄存器列表

偏移地址	缩写	寄存器名称	章节
0x000	I2C_CTL	I2C 控制	0x000 I2C_CTL
0x004	I2C_TAR	I2C 目标设备	0x004 I2C_TAR
0x008	I2C_SAR	I2C 从机地址	0x008 I2C_SAR
0x00C	I2C_ACK_GEN_CALL	I2C 响应广播	0x00C I2C_ACK_GEN_CALL
0x010	I2C_DATA_CMD	I2C 数据命令	0x010 I2C_DATA_CMD
0x020	I2C_SS_SCL_HCNT	I2C 标准速度时钟高位计数	0x020 I2C_SS_SCL_HCNT
0x024	I2C_SS_SCL_LCNT	I2C 标准速度时钟低位计数	0x024 I2C_SS_SCL_LCNT
0x028	I2C_FS_SCL_HCNT	I2C 快速时钟高位计数	0x028 I2C_FS_SCL_HCNT
0x02C	I2C_FS_SCL_LCNT	I2C 快速时钟低位计数	0x02C I2C_FS_SCL_LCNT
0x030	I2C_SDA_HOLD	I2C SDA 保持时间	0x030 I2C_SDA_HOLD
0x034	I2C_SDA_SETUP	I2C SDA 建立时间	0x034 I2C_SDA_SETUP
0x038	I2C_INTR_MASK	I2C 中断屏蔽	0x038 I2C_INTR_MASK
0x03C	I2C_INTR_CLR	I2C 中断清除	0x03C I2C_INTR_CLR
0x040	I2C_RAW_INTR_STAT	I2C 中断状态	0x040 I2C_RAW_INTR_STAT
0x048	I2C_ENABLE	I2C 使能	0x048 I2C_ENABLE
0x04C	I2C_ENABLE_STATUS	I2C 使能状态	0x04C I2C_ENABLE_STATUS
0x050	I2C_STATUS	I2C 状态	0x050 I2C_STATUS
0x054	I2C_TX_ABRT_SOURCE	I2C 发送停止源	0x054 I2C_TX_ABRT_SOURCE
0x090	I2C_RX_TL	I2C 接收阈值	0x090 I2C_RX_TL
0x094	I2C_TX_TL	I2C 发送阈值	0x094 I2C_TX_TL
0x098	I2C_TXFLR	I2C 发送 FIFO 水位	0x098 I2C_TXFLR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–13 I2C 寄存器列表 (续)

偏移地址	缩写	寄存器名称	章节
0x09C	I2C_RXFLR	I2C 接收 FIFO 水位	0x09C I2C_RXFLR
0x0A0	I2C_SCL_STUCK_TIMEOUT	I2C SCL 挂死超时	0x0A0 I2C_SCL_STUCK_TIMEOUT
0x0A4	I2C_SDA_STUCK_TIMEOUT	I2C SDA 挂死超时	0x0A4 I2C_SDA_STUCK_TIMEOUT
0x0B0	I2C_FS_SPIKELEN	I2C 快速模式毛刺抑制时长	0x0B0 I2C_FS_SPIKELEN
0x0FC	VERSION	I2C 版本号	0x0FC VERSION

11.4.7. 寄存器描述

11.4.7.1. 0x000 I2C_CTL

默认值：0x0000006F			I2C 控制 （I2C Control）
位域	类型	默认值	描述
31:11	–	–	–
10	R/W	0x0	BUS_CLEAR_FEATURE_CTL 总线清除控制 • 0：BUS_CLEAR_FEATURE 禁止 • 1：BUS_CLEAR_FEATURE 使能 此位置 1，SDA 挂死机制使能以及 SCL_STUCK_AT_LOW 中断可触发 仅主模式有效
9	R/W	0x0	RX_FIFO_FULL_HLD_CTL RX_FIFO 满状态保持总线控制，仅在 主模式下： • 0：RX_FIFO 满状态时数据溢出 • 1：RX_FIFO 满状态时保持总线
8	R/W	0x0	TX_EMPTY_CTL TX_EMPTY 中断控制 • 0：TX_EMPTY 中断行为 0 • 1：TX_EMPTY 中断行为 1 （详细描述见 I2C_INTR_STAT[4]）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000006F			I2C 控制 （I2C Control）
位域	类型	默认值	描述
7	R/W	0x0	STOP_DET_IFADDRESSED STOP_DET 中断控制，在从模式下： • 0：不管被寻址与否，都发出 STOP_DET 中断 • 1：仅在被寻址时发出 STOP_DET 中断 **注：** 此位设为 1 时，且在 GEN_CALL 下，即使响应也不会发出 STOP_DET 中断
6	R/W	0x1	RESTART_ENABLE 重开始使能控制 • 0：主模式 RESTART 禁止 • 1：主模式 RESTART 使能 主设备 发送 RESTART 信号控制，一些旧从设备不支持处理 RESTART 信号。当 RESTART 禁止时，主设备 被禁止执行以下功能： • 发送 START 字节 • 使用 10bit 寻址模式进行读操作
5:4	R/W	0x2	SPEED_MODE_SELECT 速率模式选择 • 1：标准模式 （ 100 Kb/s ） • 2：快速模式（ <=400 Kb/s ） 此位只能写 1 或者 2。
3	R/W	0x1	10BITADDR_SELECT_SLAVE 从模式被寻址 bit 选择 • 0：7 bits 寻址模式 • 1：10 bits 寻址模式
2	R/W	0x1	10BITADDR_SELECT_MASTER 主模式寻址 bit 选择 • 0：7 bits 寻址模式 • 1：10 bits 寻址模式
1	R/W	0x1	SLAVE_MODE_DISABLE 从模式使能控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000006F			I2C 控制（I2C Control）
位域	类型	默认值	描述
			• 0：从模式使能 • 1：从模式禁止 当 I2C_CTL[0]设置为 1 时，此位也需设置为 1。I2C_CTL [0]设置为 0 时，此位也设置为 0。
0	R/W	0x1	MASTER_MODE_ENABLE 主模式使能控制 • 0：主模式禁止 • 1：主模式使能 当 I2C_CTL [1]设置为 1 时，此位也需设置为 1。I2C_CTL [1]设置为 0 时，此位也设置为 0。

11.4.7.2. 0x004 I2C_TAR

默认值：0x0000005A			I2C 目标设备（I2C Target）
位域	类型	默认值	描述
31:12	–	–	–
11	R/W	0	GEN_CALL_CTL • 0：GEN_CALL 模式禁止 • 1：GEN_CALL 模式使能 此位配 1，当 bit[10]为 0 时，主设备进行广播模式寻址，无视 bit[9:0]中的目标地址，进行 GEN_CALL 模式，GEN_CALL 模式只允许进行写操作，尝试读操作会导致 TX_ABRT（I2C_INTR_STAT[6]）中断产生。当 bit[10]为 1 时，start 字节使能时，主设备先发起 start 字节，再进行目标寻址。
10	R/W	0	START_BYTE_CTL Start 字节控制 • 0：start 字节禁止 • 1：start 字节使能
9:0	R/W	0x5A	I2C_TAR 目标地址 主设备依此目标地址寻址建立通信。如果 I2C_TAR 和 I2C_SAR 相同，则存在回环，但是 FIFO 在主设备与从设备之间共享，因此双向传输是不可行的，只能单向传输。主设备不能传输数据给自己，只能传输给从设备。 当进行 GEN_CALL 时，无视此地址。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.7.3. 0x008 I2C_SAR

默认值：0x0000005A			I2C 从机地址（I2C Slave Address）
位域	类型	默认值	描述
31:10	–	–	–
9:0	R/W	0x5A	I2C_SAR 从模式被寻址的地址 当为 7 bit 寻址时，只有 bit[6:0]有效。此位仅在 I2C 禁止时可写（I2C_ENABLE[0]写 0），其它时间写入无效。

11.4.7.4. 0x00C I2C_ACK_GEN_CALL

默认值：0x00000001			I2C 响应广播（I2C Acknowledge General Call）
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x1	ACK_GEN_CALL GEN_CALL 应答状态。 • 0：接收到 GEN_CALL 地址后不应答 • 1：接收到 GEN_CALL 地址后应答

11.4.7.5. 0x010 I2C_DATA_CMD

默认值：0x00000000			I2C 数据命令（I2C Data Command）
位域	类型	默认值	描述
31:11	–	–	–
10	W	0x0	RESTART 重开始行为控制 • 0：当传输方向与上一个传输命令的方向不同时。如果 RESTART_ENABLE(I2C_CTL[6]) 为 1，发出 RESTART 信号；如果 RESTART_ENABLE (I2C_CTL[6]) 为 0，则在发送一个 STOP 信号后接着发送一个 START 信号。 • 1：无论当前数据传输方向与上一个传输命令的方向是否相同。如果 RESTART_ENABLE(I2C_CTL[6]) 为 1，发出 RESTART 信号；如果 RESTART_ENABLE (I2C_CTL[6]) 为 0，则在发送一个 STOP 信号后接着发送一个 START 信号。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 数据命令（I2C Data Command）
位域	类型	默认值	描述
9	W	0x0	STOP STOP 命令控制 • 0：一个 byte 传输完后不接着 STOP 信号 • 1：一个 byte 传输完后接着 STOP 信号
8	W	0x0	CMD 操作命令，仅在主模式下有效 • 0：主模式写操作命令 • 1：主模式读操作命令 **注：** 如果在收到 RD_REQ 请求后此位写 1，则产生 TX_ABRT 中断。
7:0	R/W	0x0	DAT 数据缓冲区 发送数据时，数据需写入此位段。接收数据时，数据亦接收到此位段。

11.4.7.6. 0x020 I2C_SS_SCL_HCNT

默认值：0x00000060			I2C 标准速度时钟高位计数（I2C Standard SCL High Count）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x60	I2C_SS_SCL_HCNT 标准速率模式下 SCL 高电平持续时间计数。 此位仅在 I2C 禁止时可写（I2C_ENABLE[0] 写 0），其它时间写入无效。最小值为 0x6，写入小于 0x6 的数值无效。 计算方法： • 标准速率 SCL 高电平最小时间：4000 ns • 标准速率 SCL 低电平最小时间：4700 ns 以标准速度模式为例： • SCL 高电平时间 = (I2C_SS_SCL_HCNT + I2C_FS_SPIKELEN + 8) * I2C_clk_period • I2C_clk_period 为 I2C 模块输入时钟周期

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.7.7. 0x024 I2C_SS_SCL_LCNT

默认值：0x00000070			I2C 标准速度时钟低位计数（I2C Standard SCL Low Count）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x70	I2C_SS_SCL_LCNT 标准速率模式下 SCL 低电平持续时间计数。 此位仅在 I2C 禁止时可写（I2C_ENABLE[0] 写 0），其它时间写入无效。最小值为 0x8，写入小于 0x8 的数值无效。 计算方法： • 标准速率 SCL 高电平最小时间：4000 ns • 标准速率 SCL 低电平最小时间：4700 ns 以标准速度模式为例 • SCL 低电平时间 = (I2C_SS_SCL_LCNT + 1) * I2C_clk_period • I2C_clk_period 为 I2C 模块输入时钟周期。

11.4.7.8. 0x028 I2C_FS_SCL_HCNT

默认值：0x0000000F			I2C 快速时钟高位计数（I2C Fast SCL High Count）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0xF	I2C_FS_SCL_HCNT 快速模式下 SCL 高电平持续时间计数。 此位仅在 I2C 禁止时可写（I2C_ENABLE[0]写 0），其它时间写入无效。最小值为 0x6，写入小于 0x6 的数值无效。 计算方法： • 快速 SCL 高电平最小时间：600ns • 快速 SCL 低电平最小时间：1300ns 以快速模式为例 • SCL 高电平时间 = (I2C_FS_SCL_HCNT + I2C_FS_SPIKELEN + 8) * I2C_clk_period • I2C_clk_period 为 I2C 模块输入时钟周期

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.7.9. 0x02C I2C_FS_SCL_LCNT

默认值：0x0000001F			I2C 快速时钟低位计数（I2C Fast SCL Low Count）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x1F	I2C_FS_SCL_LCNT 快速模式下 SCL 低电平持续时间计数。此位仅在 I2C 禁止时可写（I2C_ENABLE[0]写 0），其它时间写入无效。最小值为 0x8，写入小于 0x8 的数值无效。 计算方法： • 快速 SCL 高电平最小时间：600ns • 快速 SCL 低电平最小时间：1300ns 以快速模式为例 • SCL 低电平时间 = (I2C_FS_SCL_LCNT + 1) * I2C_clk_period • I2C_clk_period 为 I2C 模块输入时钟周期

11.4.7.10. 0x030 I2C_SDA_HOLD

默认值：0x00000001			I2C SDA 保持时间（I2C SDA Hold Time）
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	I2C_SDA_RX_HOLD I2C 接收时设置所需的 SDA 保持时间，以 I2C_clk 周期为单位
15:0	R/W	0x1	I2C_SDA_TX_HOLD I2C 发送时设置所需的 SDA 保持时间，以 I2C_clk 周期为单位

11.4.7.11. 0x034 I2C_SDA_SETUP

默认值：0x00000002			I2C SDA 建立时间（I2C SDA Setup Time）
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x2	I2C_SDA_SETUP SDA 设置时间，数值为（该值–1），以 I2C_clk 周期为单位。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			I2C SDA 建立时间（I2C SDA Setup Time）
位域	类型	默认值	描述
			如默认值为 (2–1)个 cycle 建议如果需要延迟 1000 ns，则对于 10 Mhz 的 I2C，时钟频率此字段设为 11，此字段最小值设 2

11.4.7.12. 0x038 I2C_INTR_MASK

默认值：0x000048F5			I2C 中断屏蔽（I2C Interrupt Mask）
位域	类型	默认值	描述
31:15	–	–	–
14	R/W	0x1	M_SCL_STUCK_AT_LOW • 0：中断屏蔽 • 1：中断未屏蔽
13	R/W	0x0	M_MASTER_ON_HOLD • 0：中断屏蔽 • 1：中断未屏蔽
12	–	–	–
11	R/W	0x1	M_GEN_CALL • 0：中断屏蔽 • 1：中断未屏蔽
10	R/W	0x0	M_START_DET • 0：中断屏蔽 • 1：中断未屏蔽
9	R/W	0x0	M_STOP_DET • 0：中断屏蔽 • 1：中断未屏蔽
8	R/W	0x0	M_ACTIVITY • 0：中断屏蔽 • 1：中断未屏蔽
7	R/W	0x1	M_RX_DONE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000048F5			I2C 中断屏蔽（I2C Interrupt Mask）
位域	类型	默认值	描述
			• 0：中断屏蔽 • 1：中断未屏蔽
6	R/W	0x1	M_TX_ABRT • 0：中断屏蔽 • 1：中断未屏蔽
5	R/W	0x1	M_RD_REQ • 0：中断屏蔽 • 1：中断未屏蔽
4	R/W	0x1	M_TX_EMPTY • 0：中断屏蔽 • 1：中断未屏蔽
3	–	–	–
2	R/W	0x1	M_RX_FULL • 0：中断屏蔽 • 1：中断未屏蔽
1	–	–	–
0	R/W	0x1	M_RX_UNDER • 0：中断屏蔽 • 1：中断未屏蔽

11.4.7.13. 0x03C I2C_INTR_CLR

默认值：0x00000000			I2C 中断清除（I2C Interrupt Clear）
位域	类型	默认值	描述
31:15	–	–	–
14	R/W1C	0x0	CLR _SCL_STUCK_AT_LOW • 0：中断未激活 • 1：写 1 清零

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 中断清除（I2C Interrupt Clear）
位域	类型	默认值	描述
			详细描述见 I2C_INTR_STAT
13	R/W1C	0x0	CLR _M_MASTER_ON_HOLD • 0：中断未激活 • 1：写 1 清零
12	–	–	–
11	R/W1C	0x0	CLR _GEN_CALL • 0：中断未激活 • 1：写 1 清零 ACK 需持续一个 SCL 周期，在此期间无法对 GEN_CALL 中断清零详细描述见 I2C_INTR_STAT
10	R/W1C	0x0	CLR _START_DET • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
9	R/W1C	0x0	CLR _STOP_DET • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
8	R/W1C	0x0	CLR _ACTIVITY • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
7	R/W1C	0x0	CLR _RX_DONE • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
6	R/W1C	0x0	CLR _TX_ABRT • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 中断清除 （I2C Interrupt Clear）
位域	类型	默认值	描述
5	R/W1C	0x0	CLR _RD_REQ • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT
4:1	–	–	–
0	R/W1C	0x0	CLR _RX_UNDER • 0：中断未激活 • 1：写 1 清零 详细描述见 I2C_INTR_STAT

11.4.7.14. 0x040 I2C_RAW_INTR_STAT

默认值：0x00000000			I2C 中断状态 （I2C Interrupt Status）
位域	类型	默认值	描述
31:15	–	–	–
14	R	0x0	SCL_STUCK_AT_LOW • 0：中断未触发 • 1：中断触发 指示 SCL 处于低电平的持续时间是否为 I2C_SCL_STUCK_TIMEOUT 设置的时间，需配置 I2C_CTL[10]为 1
13	R	0x0	MASTER_ON_HOLD • 0：中断未触发 • 1：中断触发 指示 主设备是否保持总线并且 TX FIFO 为空，硬件自动清零
12	–	–	–
11	R	0x0	GEN_CALL • 0：中断未触发 • 1：中断触发 仅在接收到 GEN_CALL 地址并且回复 ACK 时触发。
10	R	0x0	START_DET

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 中断状态（I2C Interrupt Status）
位域	类型	默认值	描述
			• 0：中断未触发 • 1：中断触发 指示主或者 从模式下，是否检测到一个 START 信号
9	R	0x0	STOP_DET • 0：中断未触发 • 1：中断触发 指示 主或者从 模式下，是否检测到一个 STOP 信号。 在 从模式下：当 I2C_CON[7]（STOP_DET_IFADDRESSED）设为 1，中断 STOP_DET 仅在寻址模式下触发，GEN_CALL 模式下不触发。当 I2C_CON[7]（STOP_DET_IFADDRESSED）设为 0，中断 STOP_DET 不管是否被寻址都会触发。
8	R	0x0	ACTIVITY • 0：中断未触发 • 1：中断触发 指示 I2C 捕获活动状态并且一直保持为 1 直到被清零，清除此位有 3 种方式： • 关闭 I2C • I2C_INTR_CLR[8]写 1 清零 • 系统复位 一旦此位被设为 1，即使 I2C 处于空闲状态，也会保持直到以上其中一种方式清零
7	R	0x0	RX_DONE • 0：中断未触发 • 1：中断触发 当 I2C 作为从设备发送数据时，若主设备不再回复一个 ACK，则此位设为 1。此中断在传输的最后一个字节发生，指示传输结束
6	R	0x0	TX_ABRT • 0：中断未触发 • 1：中断触发 指示 I2C 作为发送者无法完成对发送 FIFO 内容的预期操作。主和从模式都可发生此中断。当此中断发生时，I2C_TX_ABRT_SOURCE 寄存器指示发生停止发送的原因
5	R	0x0	RD_REQ • 0：中断未触发 • 1：中断触发

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 中断状态（I2C Interrupt Status）
位域	类型	默认值	描述
			当此位设为 1 时，表明在 从模式下，主设备在尝试读取 I2C 的数据。I2C 将总线保持为等待状态，直到此中断被服务，这意味这从设备已经被主设备寻址。当中断发生时，处理器必须响应此中断，将请求的数据写入 I2C_DATA_CMD 寄存器。
4	R	0x0	TX_EMPTY • 0：中断未触发 • 1：中断触发 TX_EMPTY_CTL 设为 0：当发送缓冲器小于等于 I2C_TX_TL 寄存器设定的阈值时，此位设为 1。 TX_EMPTY_CTL 设为 1：当发送缓冲器小于等于 I2C_TX_TL 寄存器设定的阈值时，并且最新命令的地址/数据从内部的移位寄存器传输完成，此位设为 1。 当缓冲器数据量超过 I2C_TX_TL 寄存器设定值硬件会自动清零。
3	–	–	–
2	R	0x0	RX_FULL • 0：中断未触发 • 1：中断触发 当接收缓冲器达到或超过 I2C_RX_TL 寄存器设定的阈值时，此位设 1。当缓冲器深度低于阈值，硬件自动清零。
1	–	–	–
0	R	0x0	RX_UNDER（接收下溢出） • 0：中断未触发 • 1：中断触发 如果接收缓冲器为空时，通过 I2C_DATA_CMD 读取数据则设为 1。

11.4.7.15. 0x048 I2C_ENABLE

默认值：0x00000000			I2C 使能（I2C Enable）
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x0	SDA_STUCK_RECOVERY_ENABLE SDA 挂死恢复使能控制 • 0: 主模式禁止 SDA 挂死恢复机制 • 1: 主模式使能 SDA 挂死恢复机制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 使能（I2C Enable）
位域	类型	默认值	描述
			如果 SDA 挂死状态由 I2C_TX_ABRT_SOURCE[17] 指示的 TX_ABORT 中断，然后此位发起一个恢复机制，即发送 9 个 SCL 时钟和一个 STOP 信号释放 SDA 线，之后此位清零
2	–	–	–
1	R/W	0x0	ABORT， 传输停止控制 • 0：不发起传输停止或者传输停止已完成 • 1：停止正在进行的操作 软件设置此位可以停止主模式下的传输。只有在 ENABLE 设为 1 的情况下才能对此位操作，否则操作无效。一旦 ABORT 设为 1，软件则无法清除。响应一个 ABORT，控制器在当前传输完成后发出 STOP 信号并且冲刷 TX FIFO，然后在完成停止操作后设置 TX_ABORT 中断（I2C_INTR_STAT[6]）
0	R/W	0x0	ENABLE I2C 使能控制 • 0：I2C 禁止 • 1：I2C 使能

11.4.7.16. 0x04C I2C_ENABLE_STATUS

默认值：0x00000000			I2C 使能状态（I2C Enable Status）
位域	类型	默认值	描述
31:3	–	–	–
2	R	0x0	SLV_RX_DATA_LOST 从模式接收数据丢失。 • 0：从模式接收数据不丢失 • 1：从模式接收数据丢失 指示从模式接收下是否由于 I2C_ENABLE[0]由 1 设为 0 导致至少一个数据丢失。
1	R	0x0	SLV_DISABLED_WHILE_BUSY 从模式禁用时状态 • 0：从模式活跃时禁用 • 1：从模式空闲时禁用 指示由于 I2C_ENABLE[0]由 1 设为 0 时，导致活跃或者潜在的 从设备操作被停止。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 使能状态（I2C Enable Status）
位域	类型	默认值	描述
0	R	0x0	I2C_EN_STATUS I2C 使能状态 • 0：I2C 禁止状态 • 1：I2C 使能状态

11.4.7.17. 0x050 I2C_STATUS

默认值：0x00000006			I2C 状态（I2C Status）
位域	类型	默认值	描述
31:12	–	–	–
11	R	0x0	SDA_STUCK_NOT_RECOVERED SDA 挂死未恢复 • 1：SDA 挂死触发恢复机制后未恢复 • 0：SDA 挂死触发恢复机制后已恢复 此位仅在主模式有效，从模式无效
10	R	0x0	SLV_HOLD_RX_FIFO_FULL 从设备因 RX FIFO 为满保持总线 • 0：从设备未保持总线或者总线保持非因 RX FIFO 为满 • 1：RX FIFO 为满，从设备保持总线 指示当 RX FIFO 为满并且接收额外的字节数据，从设备则保持总线停止接收。
9	R	0x0	SLV_HOLD_TX_FIFO_EMPTY 从设备因 TX FIFO 为空保持总线 • 0：从设备未保持总线或者总线保持非因 TX FIFO 为空 • 1：TX FIFO 为空，从设备保持总线 指示当从设备收到读请求而 TX FIFO 为空，从设备则保持总线直到 TX FIFO 有数据响应读请求
8	R	0x0	MST_HOLD_RX_FIFO_FULL 主设备因 RX FIFO 为满保持总线 • 0：主设备未保持总线或者总线保持非因 RX FIFO 为满 • 1：RX FIFO 为满，主设备保持总线 指示当 RX FIFO 为满并且接收额外的字节数据，主设备则保持总线停止接收。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000006			I2C 状态（I2C Status）
位域	**类型**	**默认值**	**描述**
7	R	0x0	MST_HOLD_TX_FIFO_EMPTY 主设备因 TX FIFO 为空保持总线 • 0：主设备未保持总线或者总线保持非因 TX FIFO 为空 • 1：TX FIFO 为空，主设备保持总线 指示当 TX FIFO 为空并且最后一个字节数据没有 STOP 信号，主设备则保持总线停止发送。
6	R	0x0	SLV_ACTIVITY 从模式状态 • 0：从模式空闲状态 • 1：从模式活跃状态 当从模式处于活跃状态，此位置 1
5	R	0x0	MST_ACTIVITY 主模式状态 • 0：主模式空闲状态 • 1：主模式活跃状态 当主模式有限状态机处于活跃状态，此位置 1
4	R	0x0	RFF（RX FIFO FULL） 接收 FIFO 为满状态标志 • 0：接收 FIFO 非满 • 1：接收 FIFO 为满 当接收 FIFO 包含一个或多个数据时，此位置为 0。FIFO 为满时为 1
3	R	0x0	RFNE（RX FIFO NOT EMPTY） 接收 FIFO 非空状态标志 • 0：接收 FIFO 为空 • 1：接收 FIFO 非空 当接收 FIFO 包含一个或多个数据时，此位置 1。FIFO 为空时清零
2	R	0x1	TFE（TX FIFO EMPTY） 发送 FIFO 为空状态标志 • 0：发送 FIFO 非空 • 1：发送 FIFO 为空

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000006			I2C 状态（I2C Status）
位域	类型	默认值	描述
			当发送 FIFO 为空时，此位置 1。当 FIFO 包含一个或多个数据时清零。此位不请求中断
1	R	0x1	TFNF（TX FIFO NOT FULL） 发送 FIFO 非满状态标志 • 0：发送 FIFO 为满 • 1：发送 FIFO 非满 当发送 FIFO 包含一个或多个数据时，此位置 1。FIFO 为满时清零
0	R	0x0	ACTIVITY I2C 状态 • 0：I2C 处于空闲状态 • 1：I2C 处于活跃状态

11.4.7.18. 0x054 I2C_TX_ABRT_SOURCE

默认值：0x00000000			I2C 发送停止源（I2C Transport Abort Source）
位域	类型	默认值	描述
31:23	R	0x0	TX_FLUSH_CNT。 此位域指示由于 TX_ABRT 中断而冲刷的 TX FIFO 数据命令数。
22:18	–	–	–
17	R	0x0	ABRT_SDA_STUCK_AT_LOW • 0：不生成停止操作。 • 1：生成停止操作。 仅在主模式有效，主设备检测 SDA 持续低电平的时间超过 I2C_SDA_STUCK_TIMEOUT 设置的阈值。
16	R	0x0	ABRT_USER_ABRT • 0：不生成停止操作。 • 1：生成停止操作。 仅在 主模式有效，主设备检测到传输中止 (I2C_ENABLE[1])，生成停止操作。
15	R	0x0	ABRT_SLVRD_INTX • 0：不生成停止操作 。 • 1：生成停止操作。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 发送停止源 （I2C Transport Abort Source）
位域	类型	默认值	描述
			从模式下正在进行发送数据给远程主设备，此时用户在 I2C_CMD_DATA[8] 写 1，则产生停止操作。
14	R	0x0	ABRT_SLV_ARBLOST • 0：不生成停止操作。 • 1：生成停止操作。 指示在向远程主设备传输时，从模式丢失总线，同时 I2C_TX_ABRT_SOURCE[12] 设 1，生成停止操作。
13	R	0x0	ABRT_SLVFLUSH_TXFIFO • 0：不生成停止操作 。 • 1：生成停止操作。 指示从模式已接收到读取命令，并且某些数据存在于 TX FIFO 中，因此 从模式发出 TX_ABRT 中断以刷新 TX FIFO 中的旧数据，则生成停止操作。
12	R	0x0	ABRT_LOST • 0：不生成停止操作。 • 1：生成停止操作。 指示主模式失去仲裁，或者设置了 I2C_TX_ABRT_SOURCE[14],则从模式失去仲裁，生成停止操作。
11	R	0x0	ABRT_MASTER_DIS • 0：不生成停止操作。 • 1：生成停止操作。 指示用户在主模式禁用的情况下发起一个 主模式操作，则生成停止操作。
10	R	0x0	ABRT_10B_RD_NORSTRT • 0：不生成停止操作。 • 1：生成停止操作。 指示当 RESTART 禁止时 （I2C_CTL[6]设 0），主设备在 10bit 寻址模式发送一个读操作，则生成停止操作。
9	R	0x0	ABRT_SBYTE_NORSTRT • 0：不生成停止操作 。 • 1：生成停止操作。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 发送停止源 （I2C Transport Abort Source）
位域	类型	默认值	描述
			指示在 RESTART 禁止时 （I2C_CTL[6]设 0）用户发送一个 START 字节清除此位，需修复造成此位生成停止操作的源，RESTART 必须先使能 （I2C_CTL[6]设 1），I2C_TAR[11]或者 I2C_TAR[10]必须清除。一旦此位的源被修复，此位就可以读取清零。若在修复源之前尝试读取此位清零，则此位在一个周期内清除，随后重新赋值。
8	–	–	–
7	R	0x0	ABRT_SBYTE_ACKDET • 0：不生成停止操作。 • 1：生成停止操作。 指示 主设备发送一个 START 字节并且被应答 （错误行为），则生成停止操作。
6	–	–	–
5	R	0x0	ABRT_GCALL_READ • 0：不生成停止操作 。 • 1：生成停止操作。 指示 I2C 发送一个 GEN_CALL 但是紧接着用户进行一个读操作 （I2C_DATA_CMD[8]写 1），则生成停止操作。
4	R	0x0	ABRT_GCALL_NOACK • 0：不生成停止操作。 • 1：生成停止操作。 指示主模式发出一个 GEN_CALL,而总线上没有从设备 应答，则生成停止操作。
3	R	0x0	ABRT_TXDATA_NOACK • 0：不生成停止操作 。 • 1：生成停止操作。 仅在 主模式，当发送一个地址并且收到应答，接着发送数据而没有收到应答，则生成停止操作。
2	R	0x0	ABRT_10ADDR2_NOACK • 0：不生成停止操作。 • 1：生成停止操作。 仅在主模式，当 10 bit 寻址模式发送第一个地址并且收到应答，接着发送第二个地址而没有收到应答，则生成停止操作。
1	R	0x0	ABRT_10ADDR1_NOACK

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			I2C 发送停止源（I2C Transport Abort Source）
位域	类型	默认值	描述
			• 0：不生成停止操作。 • 1：生成停止操作。 仅在主模式，当 10 bit 寻址模式发送第一个地址没有收到应答，则生成停止操作。
0	R	0x0	ABRT_7B_ADDR_NOACK • 0：不生成停止操作。 • 1：生成停止操作。 仅在 主模式，当 7 bit 寻址模式发送第一个地址没有收到应答，则生成停止操作。

11.4.7.19. 0x090 I2C_RX_TL

默认值：0x00000000			I2C 接收阈值（I2C Receive Threshold）
位域	类型	默认值	描述
31:3	–	–	–
2:0	R/W	0x0	RX_TL 接收 FIFO 阈值深度。 控制触发 RX_FULL 中断的数据数量，接收数据数量大于等于此值时触发。有效范围为 0–7，硬件不允许该值设置为大于缓冲寄存器的最大深度。值 0 设置 1 项的阈值，值 7 设置 8 项的阈值。

11.4.7.20. 0x094 I2C_TX_TL

默认值：0x00000000			I2C 发送阈值（I2C Transport Threshold）
位域	类型	默认值	描述
31:3	–	–	–
2:0	R/W	0x0	TX_TL 发送 FIFO 阈值深度。 控制触发 TX_EMPTY 中断的数据数量，发送数据数量小于等于此值时触发。有效范围为 0–7，硬件不允许该值设置为大于缓冲寄存器的最大深度。值 0 设置 0 项的阈值，值 7 设置 7 项的阈值。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.7.21. 0x098 I2C_TXFLR

默认值：0x00000000			I2C 发送 FIFO 水位（I2C Transport FIFO Level）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R	0x0	TXFLR，显示发送 FIFO 数据量。

11.4.7.22. 0x09C I2C_RXFLR

默认值：0x00000000			I2C 接收 FIFO 水位（I2C Receive FIFO Level）
位域	类型	默认值	描述
31:4	–	–	–
3:0	R	0x0	RXFLR，接收 FIFO 数据量。

11.4.7.23. 0x0A0 I2C_SCL_STUCK_TIMEOUT

默认值：0xFFFFFFFF			I2C SCL 挂死超时（I2C_SCL_STUCK_TIMEOUT）
位域	类型	默认值	描述
31:0	R/W	0xffff_ffff	I2C_SCL_STUCK_TIMEOUT SCL 挂死时间设置。 如果 I2C 检测 SCL 处于低的时间超过此位域设定的时间，则产生相应的中断（SCL_STUCK_AT_LOW）。仅在 I2C 禁止时（I2C_ENABLE[0] 设为 0）可配置，其它时间写入无效。

11.4.7.24. 0x0A4 I2C_SDA_STUCK_TIMEOUT

默认值：0xFFFFFFFF			I2C SDA 挂死超时（I2C_SDA_STUCK_TIMEOUT）
位域	类型	默认值	描述
31:0	R/W	0xffff_ffff	I2C_SDA_STUCK_TIMEOUT SDA 挂死时间设置。 如果 I2C 检测 SDA 处于低的时间超过此位域设定的时间，并且 I2C_ENABLE[3]设为 1，则触发 SDA 挂死恢复机制。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.4.7.25. 0x0B0 I2C_FS_SPIKELEN

默认值：0x00000002			I2C 快速模式毛刺抑制时长（I2C_FS_SPIKELEN）
位域	类型	默认值	描述
31:0	R/W	0x2	I2C_FS_SPIKELEN I2C FS 模式毛刺抑制寄存器。 此位设置 SCL 与 SDA 线持续抑制毛刺的最长时间，以 I2C_clk 周期为单位。 此位只有在 I2C_ENABLE[0]设为 0 时可配置，其它时间配置无效。此位最小值为 1，硬件会阻止写入小于此值的配置，即写 0 则此位会被设为 1。

11.4.7.26. 0x0FC VERSION

默认值：0x00000100			I2C 版本号（VERSION）
位域	类型	默认值	描述
31:0	RO	0x00000100	Version (模块版本号) 采用 BCD 码显示，V1.0。

11.5. Controller Area Network (CAN)

可变数据控制器局域网 (CAN) 是一种支持多主机的串行总线，广泛应用于汽车控制系统和一般工业环境中的区域网络控制，支持 CAN2.0B 协议。

11.5.1. 特性说明

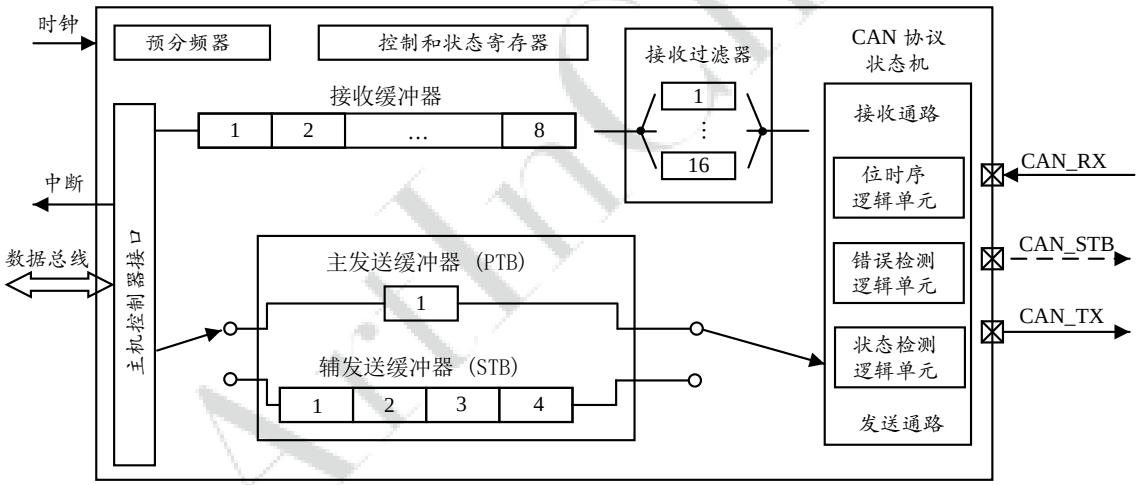
- 支持 CAN 2.0B（速率最高达 1 Mbit/s，最多 8 字节数据段）
- 符合 ISO 11898-1:2015 或非 ISO Bosch 规范
- 支持一个八层接收缓冲器，一个单层主发送缓冲器 PTB，一个四层辅发送缓冲器 STB
- 支持 16 通道的独立和可编程内部 11 位或 29 位 ID 接收过滤器
- 支持多种运行模式：
  - 单发模式
  - 监听模式
  - 回环模式
  - 休眠模式
- 支持多种错误和中断检测
- 支持时间触发 CAN (TTCAN)，符合 ISO11898-4 协议等级 1 规范

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 支持 CiA603 时钟戳
- 兼容 AUTOSAR
- 支持 DMA

11.5.2. 原理框图

图 11–13 CAN 控制器结构



11.5.3. 功能描述

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.3.1. 典型应用

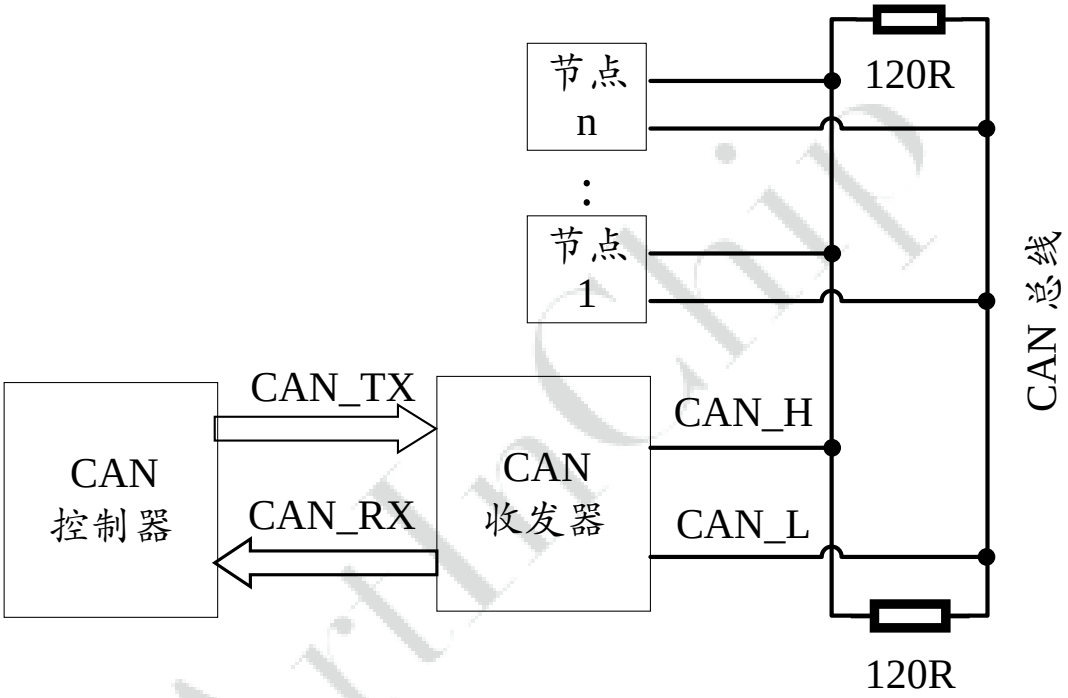


图 11–14 CAN 典型应用

11.5.3.2. 运行模式

控制器包含四种运行模式：

- 单发模式：Transmission Primary Single Shot (TPSS) 或者 Transmission Secondary Single Shot mode（TSSS）

  对于信息发送，有时只需要单次发送，可以通过置位 TPSS（用于 PTB）或者置位 TSSS（用于 STB）实现。

  当传输不成功时，将发生以下情况：

  - 若 TPIE = 1，则 TPIF 被置位，相应的发送缓冲器数据被清除。
  - 若发生错误，KOER 和错误计数器相应更新。同时，若 BEIE = 1，则 BEIF 被置位，其它错误中断标志将相应地起作用。
  - 在仲裁丢失的情况下，若 ALIE = 1，则 ALIF 被置位。
  - 如果总线被另一个帧占用，则 CAN 控制器等待直到总线空闲再尝试单发模式传输数据。

  注：

  如果单发模式与 TSALL 一起使用并且 STB 中有一个以上的帧信息，则对每个帧信息进行一次单发传输，CAN 控制器会前进到下一帧并在 STB 为空时停止。

- 监听模式：Listen Only Mode

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

监听模式在不对总线产生任何影响的情况下监控 CAN 总线，CAN 控制器的监听模式与 CAN 规范中定义的总线监控功能兼容。监听模式可以用于自动比特率检测，能监视错误 (KOER、BEIF)。

监听模式有以下特点：

- 控制器无法将显性位写入总线，也不生成显性 ACK 响应，只生成隐性错误标志。
- 无论发生任何错误情况，错误计数器都保持不变。
- 若接收到的帧信息 ACK 错误后存在主动或被动错误标志，则监听模式下的控制器节点能够检测为 ACK 错误。

注：

应用监听模式过程中，需要注意：

- 当传输处于活动状态时，不应激活监听模式。
- 如果启用监听模式，则无法启动传输操作。
- 外部回环模式 (LBME) 对监听模式的行为起着重要作用：
  - 如果禁用 LBME，则监听模式下节点不作任何传输操作，无法将任何显性位写入总线。
  - 如果使能 LBME，则允许节点传输帧。LBME 只允许传输包含可选 ACK 响应 (SACK) 的帧，但节点不会对来自其它节点的帧作出 ACK 响应，也不会生成错误或过载帧。

- 回环模式：Loop Back Mode

CAN 控制器支持两种回环模式，用于系统自测：

- 内部回环模式 LBMI：CAN 控制器与 CAN 总线断开连接，CAN_TX 输出设置为隐性。输出数据流在内部反馈到输入。

注：

在 LBMI 模式下，节点生成 ACK 确认，以避免 ACK 错误。

- 外部回环模式 LBME：CAN 控制器可以通过以下两种方式获取自己发送出去的帧信息。
  1. 只需要短接控制器引出的 CAN_TX 和 CAN_RX 引脚，不需要外部收发器。
  2. 通过 CAN_TX 和 CAN_RX 引脚连接外部收发器芯片，收发器将 CAN_TX 送过来的信号通过 CAN_RX 回送给控制器。
     - 如果 SACK = 0，则不产生 ACK 确认，帧传输时会出现以下两种可能的结果，另一个节点也收到帧并生成 ACK：
       - 传输和接收均成功。
       - 没有其它节点连接到总线，导致 ACK 错误。
     - 如果 SACK = 1，产生 ACK 确认，没有其它节点连接到总线，导致 ACK 错误。

- 休眠模式：Standby Mode

无总线活动，控制外部 Transceiver 收发器进入低功耗模式。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

使用寄存器位 STBY 驱动输出 CAN_STB 引脚信号，可用于控制外部收发器的待机模式。

- 传输激活（TPE、TSONE 或 TSALL 已置位）和休眠模式（置位 STBY），只能二选一。
- 如果置位 STBY，收发器进入休眠模式。收发器无法全速接收帧，但会监控 CAN 总线的显性状态。
  - 如果显性状态在收发器数据表中定义的时间内处于活动状态，则收发器会将 CAN_RX 信号拉低。
  - 如果 CAN_RX 为低 CAN 控制器自动将 STBY 清零，禁用收发器的休眠模式。操作过程不会中断 CAN 控制器。

收发器从休眠模式切换到工作模式需要时间，过程中无法成功接收初始唤醒帧。因此，最近处于待机状态的节点将不回应 ACK 响应。

- 如果总线上没有 CAN 节点使用 ACK 响应唤醒帧，则会导致唤醒帧的发送节点出现 ACK 错误。此时，发送节点将自动重复帧发送。
- 重复帧发送期间，收发器将回到工作模式，CAN 控制器将接收帧并回以 ACK 响应。STBY 不受位 RESET 的影响。
- 一个节点发送一个帧用于唤醒。如果所有其它节点都处于待机模式，则发送节点收到 ACK 错误并将自动重复该帧。

11.5.3.3. 位时序

在传输过程中，帧信息中的位具有以下段定义：

- SS 段 (SYNC SEG)：同步段，大小为 1 Time Quanta (TQ)。当总线上出现帧起始信号 (SOF) 时，其它节点上的控制器根据总线上的这个下降沿，对自己的位时序进行调整，把该下降沿包含到 SS 段内，根据起始帧来进行硬同步。
- PTS 段 (PROP SEG)：传播时间段，用于补偿网络的物理延时时间，包括发送单元的输出延迟、总线上信号的传播延迟和接收单元的输入延迟。
- PBS1 段 (PHASE SEG1)：相位缓冲段，主要用来补偿边沿阶段的误差，时间长度在重新同步的时候可以加长。
- PBS2 段 (PHASE SEG2)：相位缓冲段，用来补偿边沿阶段误差，时间长度在重新同步时可以缩短。
- SJW (reSynchronization Jump Width)：重新同步补偿宽度，即在重新同步的时候，PBS1 和 PBS2 段的允许加长或缩短的时间长度，SJW 加大后允许误差加大，但通信速度下降。SJW 为补偿此误差的最大值。

对于 CAN 控制器，如图 11–15 : CAN 位时序所示：Tseg1 段包含帧信息 SS 段，PTS 段和 PBS1 段，而 Tseg2 段包含帧信息 PBS2 段。时钟 CLK 提供给整个控制器的系统时钟 Fclk，图 11–15 : CAN 位时序示例中，PRESC 为 2， CAN 的 Time Quanta (TQ) 时间量子即一个 TQ 时长为 PRESC / Fclk。

Tseg1 + Tseg2 即为一个位的采样时长，也等于一个波特率时长。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

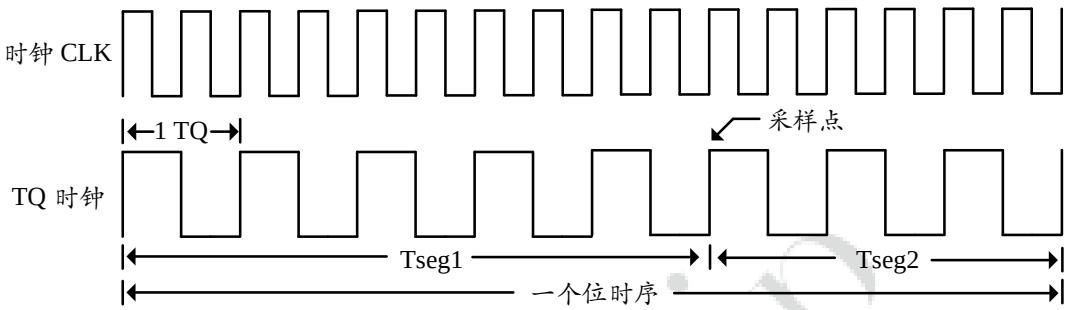


图 11–15 CAN 位时序

控制器时序的建议设定范围如 CAN 控制器时序建议设定范围所示：

表 11–14 CAN 控制器时序建议设定范围

设置	建议设定范围及说明
Tseg1	• [2…65] TQ：CAN 2.0B 速率 • [2…65] TQ：CAN 普通速率
Tseg2	• [1…8] TQ：CAN 2.0B 速率 Tseg1 ≥ Tseg2+2 • [1…16] TQ：CAN 普通速率 Tseg1 ≥ Tseg2+2
Tsjw	• [1…16] TQ：CAN 2.0B 速率 Tseg2 ≥ Tsjw • [1…16] TQ：CAN 普通速率 Tseg2 ≥ Tsjw

分频公式如分频因子计算公式所示：

表 11–15 分频因子计算公式

普通速率	高速速率
Tseg1 = （S_Seg_1 + 2）TQ	Tseg1 = （F_Seg_1 + 2）TQ
Tseg2 = （S_Seg_2 + 1）TQ	Tseg2 = （F_Seg_2 + 1）TQ
Tsjw = （S_SJW + 1）TQ	Tsjw = （F_SJW + 1）TQ
PRESC = S_PRESC + 1	PRESC = F_PRESC + 1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

CAN 控制器还提供了一个可选的 Transmitter delay compensation（发送延迟补偿 TDC）和 Receiver delay compensation（接收延迟补偿 RDC）配置功能。当 TDC 功能使能后，RDC 功能也自动使能。CAN 有可能因数据通过外部收发器的延迟或者总线产生的延迟而超过了一个位的时长。这种情况就需要补偿。如果没有 TDC，CAN 帧就有可能检测到一个位错误。

图 11–16 : 传输延迟给了一个大传输延迟的示例。Txd 发送数据流标识出了位 A 和位 B。每一个位时间包含了 Tseg1 = 5 TQ，以及 Tseg2 = 3 TQ。传输延迟超过了两个位时长。原始的采样点 SP 无法用于采样正确的位值，CAN 规范定义了一个额外的第二采样点 SSP。如果 TDCEN = 1，那么 TDC 使能，CAN 控制器自动确认传输延迟。SSP 的位置由传输延迟加上 SSP 偏移的时间（即 SSPOFF）。SSPOFF 建议设置为同样 Tseg1 的值。

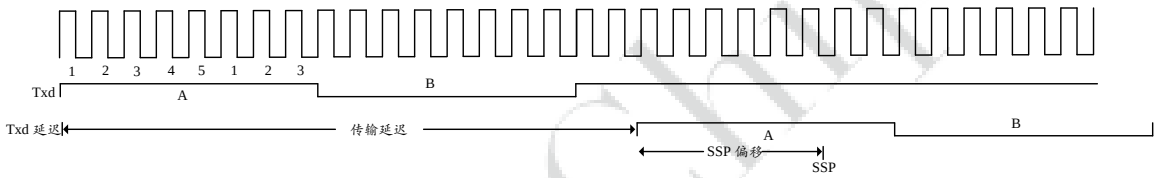


图 11–16 传输延迟

11.5.3.4. 通信报文

注：

对于不支持 CANFD 帧的产品型号，CANFD 帧内容不适用。

CAN 通信报文类型包含数据帧、远程帧、错误帧、过载帧、间隔帧这五种类型。

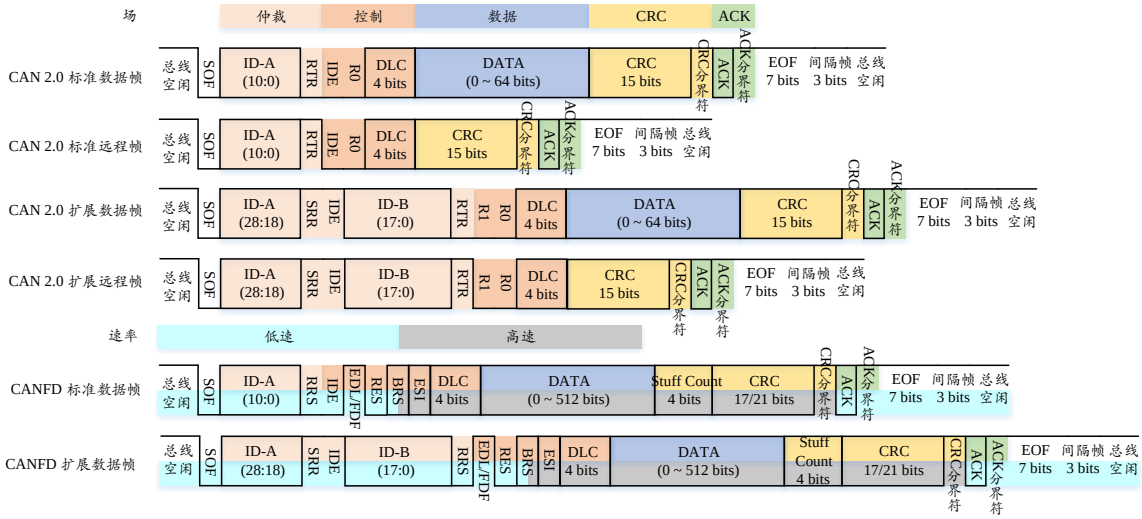


图 11–17 CAN 通信报文帧格式解析

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

注：

部分型号不支持 CANFD 帧。

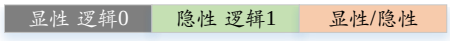
表 11–16 CAN 帧位定义

数据/远程帧	描述
SOF	帧起始，一位长度，用于同步总线上节点的单个显性位。
ID–A	标识符 A，11 位长度，对应标准格式中的 11 位标识符 (ID10~ ID0)，或扩展格式中 29 位标识符的前 11 位 (ID28~ ID18)。
ID–B	标识符 B，18 位长度，扩展格式中 29 位标识符的剩余 18 位 (ID17 ~ ID0)。
RTR	远程发送请求位，1 位长度，显示当前报文是数据帧（显性 0）还是远程帧（隐性 1）。当某个数据帧和一个远程帧有相同标识符时，数据帧始终优先于远程帧仲裁。
SRR	代替远程发送请求位，1 位长度，在扩展格式中以替代标准格式相同位置的 RTR 位。
IDE	标识符扩展位，1 位长度，显示当前报文是标准格式（显性 0）还是扩展格式（隐性 1）。当某标准帧和扩展帧有相同基标识符时，标准帧将始终优先于扩展帧仲裁。
RES	保留位，始终是显性位。
R1	保留位，始终是显性位。
R0	保留位，始终是显性位。
ESI	错误状态指示器，通常显性发送为主。如果 CANFD 帧发送节点变为被动错误，则该位将被隐性发送，指示发送方节点存在重要的通信问题。
DLC	数据长度代码， 4 位长度，包含 0 ~ 15 中任一数值。
数据字节	表示数据帧的数据负载量，该字节数量应与 DLC 的值匹配。首先发送低位数据字节，各数据字节优先发送最高有效位。
CRC	对于 CAN 2.0，CRC 采用 15 位。 对于 CANFD，当传输数据为 16 字节或更少时，采用 17 位 CRC。当传输数据超过 16 字节时，采用 21 位 CRC。
CRC 分界符	分界符，1 位长度隐性位。
ACK 槽	应答槽，1 位长度，用于接收节点，表示是否已成功接收数据帧或远程帧。发送节点将在应答槽中发送一个隐性位，若接收到的帧无错误，则接收节点用一个显性位以示应答。
ACK 分界符	分界符，1 位长度隐性位。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–16 CAN 帧位定义 (续)

数据/远程帧	描述
EOF	帧结束，7 位长度隐性位，标志着数据帧或远程帧的结束。



总线仲裁规则：“线与”1 & 0 = 0，显性逻辑有优先权

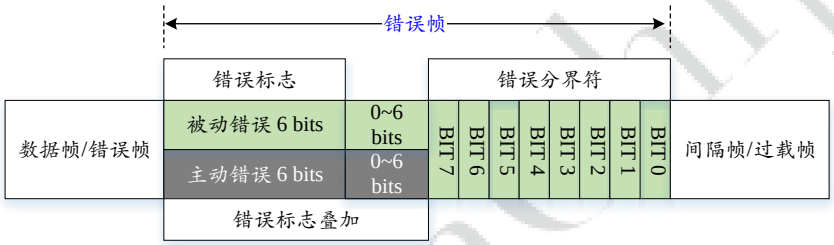


图 11–18 错误帧

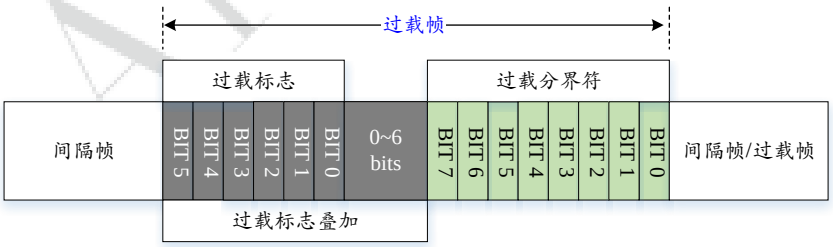


图 11–19 过载帧

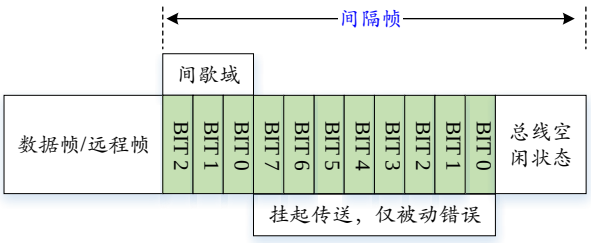


图 11–20 间隔帧

11.5.3.5. 数据缓冲器

CAN 控制器包括一个八层（时隙）接收缓冲器，一个主发送缓冲器（简称 PTB ）和一个四层（时隙）辅发送缓冲器（简称 STB ）。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

接收缓冲器指向入口为 RBUF，RBUF 具有 80 个字节长度，每一笔接收到的帧信息都先储存在这里，通过设置 RREL = 1 可以切换到接收缓冲器的下一层。RBUF 存储的数据格式区分标准帧和扩展帧，具体见RBUF（标准帧格式）和RBUF（扩展帧格式）。

- 通过设置接收过滤器，可以只接收特定的帧 ID 或者帧 ID 段范围，从而减少主机接收负荷。
- RBUF 只支持 32 位地址对齐模式访问，不支持 8 位/ 16 位地址对齐模式访问。

PTB 和 STB 构成了发送缓冲器，其指向入口为 TBUF。对于 STB，可以通过设置 TSNEXT = 1 切换到 STB 的下一层。TBUF 具有 72 个字节长度，每一笔要发送的帧都储存在这里。TBUF 存储的数据格式区分标准帧和扩展帧，具体见TBUF（标准帧格式）和TBUF（扩展帧格式）。

- PTB 优先级比 STB 高，无论 ID 值为何值，PTB 的帧总会比 STB 优先发送。
- 如果选择 PTB (TBSEL = 0)，则设置 TSNEXT = 0。
- 使用 PTB 发送时应置位 TPE 以启动传输。
- STB 具有 FIFO 和优先级两种工作模式。
  - 在 FIFO 模式下，STB 中的帧采用“先进先出”的工作模式发送。
  - 在优先级模式下，STB 会后台根据帧 ID 进行优先级排序，最高优先级的帧最优先发送。
- 使用 STB 发送，应置位 TSONE 或 TSALL 以启动传输。
- TBUF 和 RBUF 一样，只支持 32 位地址对齐模式访问，不支持 8 位/ 16 位地址对齐模式访问。

当传输完成后，以下传输中断将置位：

- 对于 PTB，如果使能了 TPIE，则 TPIF 置位。
- 对于使用 TSONE 的 STB，如果一个消息已经完成并且使能了 TSIE，则 TSIF 置位。
- 对于使用 TSALL 的 STB，如果所有消息都已完成并且使能了 TSIE，则 TSIF 置位。

注：

- 当 STB 为空时不允许置位 TSONE 或 TSALL。
- STB 优先级模式在对比时，将标准帧的 11 位依次往高位挪到与扩展帧 28:18 位逐位依次对比。挪动后标准帧对应于扩展帧 17:0 位补零。详见示例STB 优先级模式举例说明。

STB 优先级模式举例说明

为了便于理解，下面举几个例子说明，举例的 ID 值分别为 0，0x1235，0x2342，0x12345，0x34345，1，5，0x434234，0x1111111，0x2342342，0x111，0x125，0x222，0x300，0x12345678，原始的 ID 位排布如STB 优先级模式移位前的 ID 位排布：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–17 STB 优先级模式移位前的 ID 位排布

28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	ID 值	ID 类型
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	标准
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	1	0	1	0	1	0x1235	扩展
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	1	0	1	0	0	0	0	1	0	0x2342	扩展
0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	1	0	1	0	0	0	1	0	1	0x12345	扩展
0	0	0	0	0	0	0	0	0	0	0	1	1	0	1	0	0	0	0	1	1	0	1	0	0	0	1	0	1	0x34345	扩展
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	标准
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	5	标准
0	0	0	0	0	0	1	0	0	0	0	1	1	0	1	0	0	0	0	1	0	0	0	1	1	0	1	0	0	0x434234	扩展
0	0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1	0x1111111	扩展
0	0	0	1	0	0	0	1	1	0	1	0	0	0	0	1	0	0	0	1	1	0	1	0	0	0	0	1	0	0x2342342	扩展
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	1	0x111	标准
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	1	0	1	0x125	标准
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	0	1	0	0x222	标准
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	0x300	标准
1	0	0	1	0	0	0	1	1	0	1	0	0	0	1	0	1	0	1	1	0	0	1	1	1	1	0	0	0	0x12345678	扩展
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	1	0	1	0	1	0	1	0x555	标准
0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0xC000000	扩展

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

移位过后各个位的排布如STB 优先级模式移位后的 ID 位排布：

ArtInChip

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–18 STB 优先级模式移位后的 ID 位排布

28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	ID 值	ID 类型
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	标准
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	1	0	1	0	1	0x1235	扩展
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	1	0	1	0	0	0	0	1	0	0x2342	扩展
0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	0	1	1	0	1	0	0	0	1	0	1	0x12345	扩展
0	0	0	0	0	0	0	0	0	0	0	1	1	0	1	0	0	0	0	1	1	0	1	0	0	0	1	0	1	0x34345	扩展
0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	标准
0	0	0	0	0	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	5	标准
0	0	0	0	0	0	1	0	0	0	0	1	1	0	1	0	0	0	0	1	0	0	0	1	1	0	1	0	0	0x434234	扩展
0	0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1	0	0	0	1	0x1111111	扩展
0	0	0	1	0	0	0	1	1	0	1	0	0	0	0	1	0	0	0	1	1	0	1	0	0	0	0	1	0	0x2342342	扩展
0	0	1	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0x111	标准
0	0	1	0	0	1	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0x125	标准
0	1	0	0	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0x222	标准
0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0x300	标准
0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0xC000000	扩展
1	0	0	1	0	0	0	1	1	0	1	0	0	0	1	0	1	0	1	1	0	0	1	1	1	1	0	0	0	0x12345678	扩展
1	0	1	0	1	0	1	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0x555	标准

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

从移位后的 ID 可以看出，优先级从 28 位开始逐位往下对比，位值为 0 的，比位值为 1 的优先级要高。特别要注意的是 0x300 和 0xC000000 ，两者调整过后的优先级一致，这种情况下标准帧优先于扩展帧发送。

11.5.3.5.1. RBUF 和 RBUF 格式

表 11–19 RBUF（标准帧格式）

地址	位位置								功能描述
–	7	6	5	4	3	2	1	0	–
RBUF + 0	ID(7:0)								ID
RBUF + 1	–					ID(10:8)			ID
RBUF + 2	–								ID
RBUF + 3	ESI	–							ID
RBUF + 4	IDE = 0	RTR	FDF	BRS	DLC(3:0)				控制
RBUF + 5	KOER			TX	–				状态
RBUF + 6	CYCLE_TIME(7:0)								TTCAN
RBUF + 7	CYCLE_TIME(15:8)								TTCAN
RBUF + 8	d1(7:0)								数据字节 1
RBUF + 9	d2(7:0)								数据字节 2
…	…								…
RBUF + 71	d64(7:0)								数据字节 64
RBUF + 72	RTS(7:0)								CiA603
…	…								…
RBUF + 79	RTS(63:56)								CiA603

表 11–20 RBUF（扩展帧格式）

地址	位位置								功能描述
–	7	6	5	4	3	2	1	0	–
RBUF + 0	ID(7:0)								ID

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–20 RBUF（扩展帧格式）(续)

地址	位位置								功能描述
RBUF + 1	ID(15:8)						ID(10:8)		ID
RBUF + 2	ID(23:16)								ID
RBUF + 3	ESI	–		ID(28:24)					ID
RBUF + 4	IDE = 1	RTR	FDF	BRS	DLC(3:0)				控制
RBUF + 5	KOER			TX	–				状态
RBUF + 6	CYCLE_TIME(7:0)								TTCAN
RBUF + 7	CYCLE_TIME(15:8)								TTCAN
RBUF + 8	d1(7:0)								数据字节 1
RBUF + 9	d2(7:0)								数据字节 2
…	…								…
RBUF + 71	d64(7:0)								数据字节 64
RBUF + 72	RTS(7:0)								CiA603
…	…								…
RBUF + 79	RTS(63:56)								CiA603

表 11–21 TBUF（标准帧格式）

地址	位位置								功能描述
–	7	6	5	4	3	2	1	0	–
TBUF + 0	ID(7:0)								ID
TBUF + 1	–					ID(10:8)			ID
TBUF + 2	–								ID
TBUF + 3	TTSEN	–							ID
TBUF + 4	IDE = 0	RTR	–	–	DLC(3:0)				控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–21 TBUF（标准帧格式）(续)

地址	位位置	功能描述
TBUF + 8	d1(7:0)	数据字节 1
TBUF + 9	d2(7:0)	数据字节 2
…	…	…
TBUF + 15	d8(7:0)	数据字节 8

表 11–22 TBUF（扩展帧格式）

地址	位位置								功能描述
–	7	6	5	4	3	2	1	0	–
TBUF + 0	ID(7:0)								ID
TBUF + 1	ID(15:8)								ID
TBUF + 2	ID(23:16)								ID
TBUF + 3	TTSEN	–		ID(28:24)					ID
TBUF + 4	IDE = 1	RTR	–	–	DLC(3:0)				控制
TBUF + 8	d1(7:0)								数据字节 1
TBUF + 9	d2(7:0)								数据字节 2
…	…								…
TBUF + 15	d8(7:0)								数据字节 8

11.5.3.6. 中止发送

如果发送缓冲器的消息由于优先级低而无法发送，将长时间阻塞缓冲器。为了避免这种情况，如果传输尚未开始，主机控制器可以通过分别置位 TPA 或 TSA 来撤回传输请求。

TPA 和 TSA 都使能一个中断标志 AIF。只有当 CAN 控制器没有向 CAN 总线传输任何内容时，才会执行中止操作。

中止操作的执行会有以下情况：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 如果节点丢失仲裁，将在仲裁之后执行中止操作。
- 在 CAN 节点未收到确认的不成功传输后，错误计数器会增加，并且将执行中止操作。
- 如果 STB 中至少还有一帧信息剩余，而主机已命令传输所有帧 (TSALL = 1)，控制器则会向主机发出完成的帧信息和中止信号。

中止传输需要一些时间，具体取决于 CAN 帧信息通信速度和帧长度。执行中止，则会导致以下结果：

- TPA 释放 PTB 导致 TPE = 0。释放 PTB 后，帧数据仍保存在 PTB 中。
- TSA 释放 STB 的单个消息或所有消息。这取决于是使用 TSONE 还是 TSALL 来启动传输。TSSTAT 将相应更新。

注：

不建议同时置位 TPA 和 TSA。如同时置位 TPA 和 TSA，则 AIF 将被置位，PTB 和 STB 的传输都可能被中止，以下中断标志可能被置位：

- AIF（每次 PTB 和 STB 传输中止触发一次）
- TPIF + AIF
- TSIF + AIF
- TPIF + TSIF（很少见，只有当控制器没有立即处理 TPIF 时才会发生）
- TPIF + TSIF + AIF（很少见，只有当控制器不立即处理 TPIF 和 TSIF 时才会发生）

11.5.3.7. 中断管理

CAN 控制器提供一些中断，可通过设置对应的寄存器中相应的使能位，每个中断源都可以单独使能和禁用（AIF 和 TEIF 除外，没有对应的使能控制位）。

当有一个或多个中断触发，控制器中断请求有效，当所有中断位都被清除，控制器中断请求失效。向对应的中断标志位写入 1 可以清零对应的中断标志，写 0 无效。

11.5.3.8. Time–Trigger CAN (TTCAN)

Time–Trigger CAN（时间触发 CAN，TTCAN ）是一种根据 ISO 11898–4 标准协议定义的操作模式，将帧在预定义的时间窗口进行发送。一共有三种时间窗口类型：

- 独占时间窗口 (Exclusive time window)：同一时间内只允许一个节点发送定义好的 ID 的帧数据。
- 自由时间窗口 (Free time window)：保留为后续扩展用的时间窗口。
- 仲裁时间窗口 (Arbitrating time window)：多个节点占用并发生仲裁的事件窗口。

TTCAN 时序由系统管理员组织起一个系统矩阵，如图 11–21 : TTCAN 系统矩阵所示：

- 每一行称为基本周期，同时由参考信息发起。
- 参考信息只允许由时间主机发送。其它信息时间窗口无主从机限制。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 信息的 SOF 时间称为同步标记 (Sync Mark) 。参考信息的同步标记称为参考标记 (Ref Mark) 。时序由一个 16 位定时器完成。
- 计时器和参考标记的偏差称为循环时间 (cycle time) 。换句话说，每个基本周期在参考标记处开始周期时间，循环时间存储于 RBUF 中作为一个时间戳 (time stamp)

图 11–21

TTCAN 系统矩阵



如果 CAN 控制器需要作为一个时间主机，则参考信息需要放在 TBUF 中，并且当硬件触发器激活时可以被发送出去。时间从机和时间主机对参考消息的检测都是自动完成的。该过程可以配置正确的 REF_ID 和 REF_IDE 值来实现。在检测完成后，CAN 控制器自动更新参考标记用于启动循环时间。

CAN 控制器还提供了一个观测触发器用于辅助检查上一个参考信息到当前时间是否超时。主机应当设置观测触发器，用于周期场景确认。每两个基本周期之间，或者事件触发场景在当前与下一个事件触发周期之间，必须存在一个时间间隔。

当 TTTBM = 1，TBUF 在 TTCAN 模式下，STB 中的每层数据都可以由 TBPTR 寻址，并且可以通过 TBF 和 TBE 进行“满”或者“空”的标记，被标记为“满”的层会被写保护。TBSEL 和 TSNEXT 在此种模式下无效。PTB 可以被 TBPTR = 0 寻址，PTB 跟 STB 优先级相等，没有特殊优先级。此时 TBUF 中也没有 FIFO 或者优先级模式的处理方式。信息触发器定义了该信息需要被发送的时间点，并且通过 TTPTR 进行选取信息。如果触发器触发事件发生，则被选择的信息就启动发送。TPE，TSONE，TSALL，TPSS，以及 TPA 在 TTCAN 模式下无效。

当 TTTBM = 0，TBUF 在 TTCAN 模式下变成了事件驱动的 CAN 通讯模式，以及时间戳下的接收信息方式。如果 TTEN = 0 则 PTB 和 STB 仍然保持跟之前相同的行为，即 PTB 优先级高于 STB，以及 STB 可以工作于 FIFO 或者优先级模式。

如果 TTEN = 1，则 16 位定时器开始运行。如果参考信息被检测到或者如果时间主机成功发送了它的参考信息，CAN 控制器会复制该信息的同步标记变成参考标记，并且设置周期时间为 0。对参考信息的成功接收会置位 RIF，而成功发送则会置位 TPIF 或者 TSIF。然后主机需要准备下一次触发行为。

11.5.3.9. 接收过滤器

为了减少主机控制器接收帧的负载，CAN 控制器支持对接收的帧 ID 进行过滤，以决定该帧是否要存储进 RBUF 中。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

CAN 控制器一共支持 16 个通道的接收过滤器，每个通道通过 ACODE_x 和 AMASK_x 进行对应配置，ACODE_x 是参考目标 ID，AMASK_x 是掩码位控制，其中：

- 0 表示被接收帧的对应位必须与 ACODE_x 的对应位一致才可接收。
- 1 表示任意位均可（即不进行比对）。

需要注意的是，16 个过滤通道是“或”的关系，即只需要满足任何一个通道的过滤条件，即可被正确接收。并且寄存器 CAN_ACODEx 和 CAN_MASKx 的值只能使用 32 位的访问模式，且必须在 RESET = 1 的情况下才可配置。

11.5.3.10. 错误管理

关于错误管理，CAN 控制器具有以下功能：

- 进行自动错误处理，包括自动消息重传和自动删除收到的错误消息。
- 如果主机需要，CAN 控制器可以选择提供有关错误的详细信息，并通过中断向主机发出每个错误信号。

  主机上可以运行诸如 CAN 总线监视器之类的应用程序。

每个 CAN 节点都有三种错误处理状态：

- 主动错误：节点在检测到错误时自动发送主动错误帧。
- 被动错误：节点在检测到错误时发送被动错误帧，即不会向总线传输显性值，而是期待其它 CAN 节点传输的错误帧。
- 总线关闭：在出现太多错误后，节点会进行“总线关闭”，从而停止接触总线。

为了处理三种错误状态，每个 CAN 节点都有两个错误计数器：发送错误计数器和接收错误计数器。两者都按照 CAN 规范的定义递增和递减，并且节点在达到 CAN 规范定义的计数器限定阈值时进入相应的错误状态。

- 如果有错误，错误计数器会增加。
- 有效帧传输或有效接收导致计数器递减。

CAN 控制器如果接收到帧信息并且检测到错误，则丢弃接收到的帧信息，帧的发送方将重新传输该帧信息。RBUF 中的帧信息永远不会被有错误的帧信息覆盖。只有接收的有效帧信息才可能导致 RBUF 溢出。

- 如果 RBALL = 1，则所有接收到的数据帧都会被存储，即使是有错误的数据帧。

  此条件也适用于回环模式。

  RBUF 中只存储数据帧，不存储错误帧或过载帧。如果 CiA 603 时间戳已启用 (TIMEEN = 1) 并且为 EOF (TIMEPOS = 1) 配置了时间戳，则在出现错误时会在错误帧的开头获取时间戳。大多数可能的错误只有在节点是帧的发送者时才会发生。在这种情况下，如果回环模式被激活，帧将仅存储在 RBUF 中。
- 当 TECNT 或者 RECNT 的错误计数值达到 EWL 的配置值，则会触发 EIF 中断（当 EIE 使能）。

  EWL 的实际值应该为 (EWL + 1) × 8。
- 控制器识别 CAN 总线上的错误并将最后一个错误事件存储在 KOER 中。每个新的错误事件都会覆盖之前存储的 KOER 值，KOER 随每个新错误而更新。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

KOER 错误类型如下所示：

表 11–23 KOER 错误类型

KOER	场景	描述
NO ERROR 没有错误	发送和接收方	成功接收
BIT ERROR 位错误	接收器	只能发生在 ACK 时隙。所有存储的数据均有效。
	发送器	有效载荷总是无效的。包括 ID 的标头位可能是有效的。 • 检测过程不包括仲裁阶段的错误位 。 • 帧的发送器在仲裁阶段检测到的填充位错误属于一个位错误，此时标头位无效，无法信任标头位。 但如果标头与帧的预期标头匹配，则可用于进一步调查。
FORM ERROR 格式错误	发送和接收器	仅包含数据框中的 FORM ERROR，包括 ： • CRC 分界符 • ACK 分界符 • EOF 位中的错误 所有存储的数据均有效。
STUFF ERROR 填充错误	接收器	STUFF ERROR 的位置未知。所有存储的数据均无效。
	发送器	只能在仲裁期间发生。所有存储的数据均无效。
ACK ERROR ACK 错误	接收器	仅当节点处于 LOM 中时才会发生。所有存储的数据均有效。
	发送器	发送器只能在没有自我确认的环回模式下发生。所有存储的数据均有效。
CRC ERROR CRC 错误	接收器	所有存储的数据均无效。

11.5.3.11. 仲裁丢失捕获

CAN 控制器能够检测仲裁字段中仲裁丢失的确切位置。如果使能了 ALIE 中断，则 ALIF 中断信号自动置位。如果节点能够赢得仲裁，则 ALC 的值保持不变， ALC 持有上次仲裁丢失的旧值。ALC 的值定义如下：一帧以 SOF 位开始传输 ID 的第一位。第一个 ID 位的 ALC 值为 0，第二个 ID 位的 ALC 值为 1，依此类推。仲裁只允许在仲裁域中进行。因此 ALC 的最大值为 31，即扩展帧中的 RTR 位。

如果标准远程帧与扩展帧进行仲裁，则扩展帧在 IDE 位失去仲裁并且 ALC 将为 12。关于标准帧和扩展帧的详细说明，可查看 RBUF 和 RBUF 格式。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.4. 编程指南

11.5.4.1. 控制器初始化

上电后，CAN 控制器的初始化操作步骤如下：

1. 配置模块时钟源，并使能模块时钟，释放模块复位状态。
2. 配置 CAN 引脚功能。
3. RESET = 1 将 CAN 置于复位状态。
4. 配置所需的波特率分频因子。
5. RESET = 0 使 CAN 退出复位状态。
6. 配置对应的中断使能控制位。
7. 发送模式选择，若选择单发模式，则置位 TPSS 或者 TSSS。否则，则清零 TPSS 和 TSSS。
8. 进入传输阶段，分别执行下列对应条件的相应操作：
    - 若选择 PTB 启动发送操作，则将帧数据填进 TBUF，置位 TPE，等待 TPE 执行完成。
    - 若选择 STB 启动发送操作，则将帧数据填进 TBUF，每写进一层，则需要置位 TSNEXT 切换到 STB 的下一层。以下配置二选一：
        - 置位 TSONE，等待 TSONE 完成。
        - 置位 TSALL，等待 TSALL 完成。
    - 若启动接收操作，则可以使能 RIE 、 RAFIE 或者 RFIE 中的任意一个，并在中断处理函数中接收数据。

注：

主机通过 RBUF 获取收缓冲器或者每一时隙帧信息后，需要置位 RREL 切到接收缓冲器的下一时隙。

11.5.4.2. 波特率推荐计算

关于 CAN 控制器的波特率计算方法，可以参考下列步骤：

1. 配置 CAN 2.0 帧格式以及 CAN 帧格式的时钟分频系数，相关寄存器如下所示：
    - 0x0A8 CAN_SSEG1
    - 0x0A9 CAN_ SSEG2
    - 0x0AA CAN_SSJW
    - 0x0AB CAN_SPRESC
2. 选择合适的采样占空比，典型值是 80%，一般在 50% ~ 100% 之间。
3. 计算分频因子：
    a. 依次循环执行 S_PRESC 从 1 到 256。
    b. 对每一个 S_PRESC 值，计算每一个帧信息位包含的 TQ 数量。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

计算公式： nTQ = (clk_src / presc) / baudrate，其中

- nTQ 表示每一个帧信息位包含的 TQ 数量。
- clk_src 表示 CAN 控制器的时钟源。
- presc 即为 S_PRESC 值。
- baudrate 即为对应的目标波特率。

计算得到的 nTQ 若不为整数，则进一步评估 nTQ + 1 和 nTQ，选择更靠近目标波特率的值作为 nTQ 的配置值。

c. 计算采样点前的时间段 Tseg1。计算公式为 Tseg1 = nTQ × duty_cycle：

- nTQ 表示每一个帧信息位包含的 TQ 数量。
- duty_cycle 表示整个帧信息位的采样点的占空比

若计算出来的 Tseg1 值不为整数，则进一步评估和比较 Tseg1 和 Tseg1 + 1 值，将更靠近目标占空比值作为 Tseg1 的配置值。

。

d. 计算采样点后的时间段 Tseg2。计算公式为 Tseg2 = nTQ – Tseg1。

e. 在满足CAN 控制器时序建议设定范围的约束情况下，计算并保存根据当前的 nTQ、Tseg1 和 Tseg2 值计算出来的跟目标波特率以及目标占空比的误差值。

f. 计算 重新同步补偿宽度时间 Tsjw。计算公式为 Tsjw = Tseg2：

g. 跳转到下一个 S_PRESC 值，重复执行步骤 b 到 步骤 f，分别计算 nTQ，Tseg1 和 Tseg2 值以及波特率和占空比误差值，并跟上一个 S_PRESC 值计算出来的波特率和占空比误差值作对比，选取最小的误差值的配置值作为最优解。

4. 确认此时 RESET = 1，即 CAN 控制器置于复位状态。

5. 按照公式分频因子计算公式将配置值更新到对应的寄存器中。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

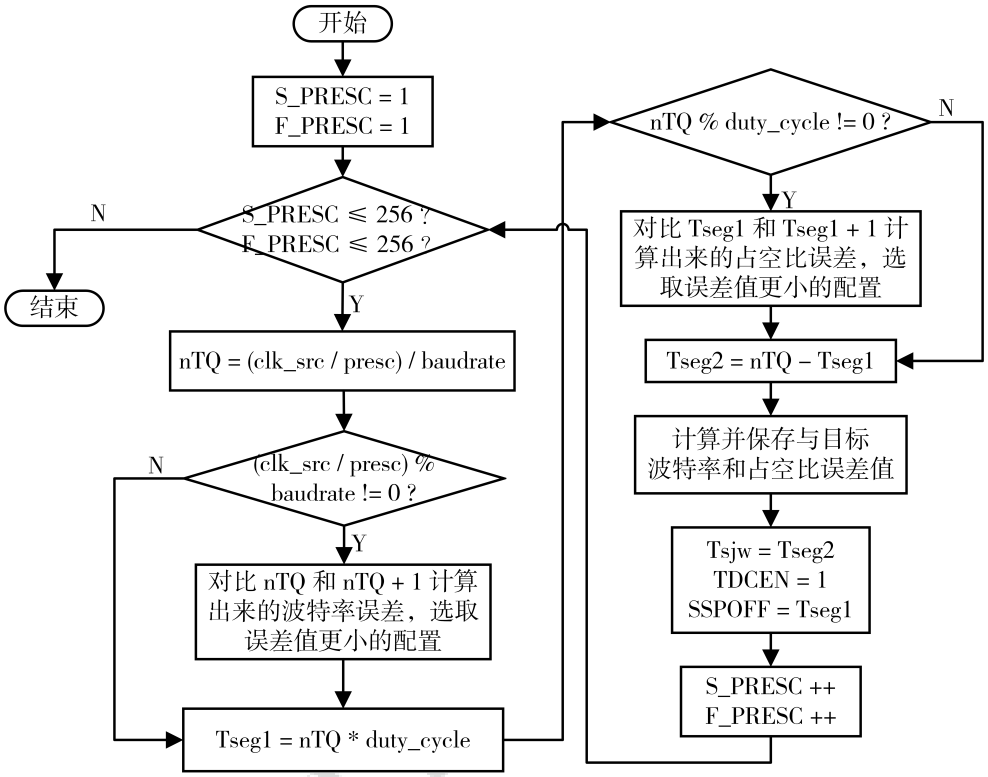


图 11–22 波特率计算

11.5.4.3. 接收过滤器

接收过滤器具体操作可以参考下列步骤：

1. 设置 SELMASK = 0，选择接收 ID 值模式。
2. 在 0x0B4 CAN_ACFCTRL 中选择需进行过滤配置的对应通道序号。

   一共有十六个通道 (0 ~ 15) 。
3. 将参考目标 ID 写进0x0B8 CAN_ACODEx 中。

> **注：**
>
> CAN_ACODEx 必须在 RESET = 1 的情况下才可写入。

> **注：**
>
> 0x0B6 CAN_EN0 和 0x0B7 CAN_EN1 对应使能通道 0 ~ 15，每个通道对应 1 位。通道 0 默认使能，并且 0x0B8 CAN_MASKx 是全 1，表示默认接受任何帧数据。

4. 设置 SELMASK = 1，选择接收掩码模式。
5. 在 AIDEE 和 AIDE 位选择需要过滤的帧，包括下列选项：
   - 只过滤标准帧 ID
   - 只过滤扩展帧 ID
   - 两者都滤除

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

6. 将掩码值写进寄存器 0x0B8 CAN_MASKx中。

   • 如果对应位是 1，表示该位不进行过滤，无论接收到的是 0 或 1 都可以被接收。

   • 如果对应位是 0，表示该位必须与 ACODE 中的值相同才可以被接收，否则被滤除。

> **注：**
>
> 寄存器 CAN_MASKx 必须在 RESET = 1 的情况下才可写入。

11.5.5. CAN 基地址

表 11–24 CAN 基地址信息

模块名称	起始地址	结束地址	空间大小
CAN	0x102C0000	0x102CFFFF	64 KB

11.5.6. 寄存器列表

表 11–25 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	CAN_RBUF0	CAN_RBUF0	0x000 CAN_RBUF0
0x004	CAN_RBUF1	CAN_RBUF1	0x004 CAN_RBUF1
0x008~ 0x044	CAN_RBUF2~17	CAN_RBUF2~17	0x008 ~ 0x00b CAN_RBUF2~3
0x048~ 0x04C	CAN_RBUF18~19	CAN_RBUF18~19	0x048 ~ 0x04C CAN_RBUF18~19
0x050	CAN_TBUF0	CAN_TBUF0	0x050 CAN_TBUF0
0x054	CAN_TBUF1	CAN_TBUF1	0x054 CAN_TBUF1
0x058~ 0x094	CAN_TBUF2~17	CAN_TBUF2~17	0x058 ~ 0x05b CAN_TBUF2~3
0x098~ 0x09F	CAN_TTS	CAN_TTS	0x098 ~ 0x09F CAN_TTS
0x0A0	CAN_CFG_STAT	CAN_CFG_STAT	0x0A0 CAN_CFG_STAT
0x0A1	CAN_TCMD	CAN_TCMD	0x0A1 CAN_TCMD
0x0A2	CAN_TCTRL	CAN_TCTRL	0x0A2 CAN_TCTRL
0x0A3	CAN_RCTRL	CAN_RCTRL	0x0A3 CAN_RCTRL
0x0A4	CAN_RTIE	CAN_RTIE	0x0A4 CAN_RTIE
0x0A5	CAN_RTIF	CAN_RTIF	0x0A5 CAN_RTIF
0x0A6	CAN_ERRINT	CAN_ERRINT	0x0A6 CAN_ERRINT
0x0A7	CAN_LIMIT	CAN_LIMIT	0x0A7 CAN_LIMIT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–25 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0A8	CAN_SSEG1	CAN_SSEG1	0x0A8 CAN_SSEG1
0x0A9	CAN_ SSEG2	CAN_ SSEG2	0x0A9 CAN_ SSEG2
0x0AA	CAN_SSJW	CAN_SSJW	0x0AA CAN_SSJW
0x0AB	CAN_SPRESC	CAN_SPRESC	0x0AB CAN_SPRESC
0x0B0	CAN_EALCAP	CAN_EALCAP	0x0B0 CAN_EALCAP
0x0B2	CAN_RECNT	CAN_RECNT	0x0B2 CAN_RECNT
0x0B3	CAN_TECNT	CAN_TECNT	0x0B3 CAN_TECNT
0x0B4	CAN_ACFCTRL	CAN_ACFCTRL	0x0B4 CAN_ACFCTRL
0x0B5	CAN_TIMECFG	CAN_TIMECFG	0x0B5 CAN_TIMECFG
0x0B6	CAN_EN0	CAN_EN0	0x0B6 CAN_EN0
0x0B7	CAN_EN1	CAN_EN1	0x0B7 CAN_EN1
0x0B8	CAN_ACODEx	CAN_ACODEx	0x0B8 CAN_ACODEx
0x0B8	CAN_MASKx	CAN_MASKx	0x0B8 CAN_MASKx
0x0BC~0x0BD	CAN_VERSION	CAN_VERSION	0x0BC~0x0BD CAN_VERSION
0x0BE	CAN_TBSLOT	CAN_TBSLOT	0x0BE CAN_TBSLOT
0x0BF	CAN_TTCFG	CAN_TTCFG	0x0BF CAN_TTCFG
0xC0~ 0xC3	CAN_REFMSG[3:0]	CAN_REFMSG[3:0]	0xC0 ~ 0xC3 CAN_REFMSG[3:0]
0xC4	CAN_TRIG_CFG0	CAN_TRIG_CFG0	0xC4 CAN_TRIG_CFG0
0xC5	CAN_TRIG_CFG1	CAN_TRIG_CFG1	0xC5 CAN_TRIG_CFG1
0xC6~ 0xC7	CAN_TT_TRIG [1:0]	CAN_TT_TRIG [1:0]	0xC6 ~ 0xC7 CAN_TT_TRIG [1:0]
0xC8~0xC9	CAN_TT_WTRIG[1:0]	CAN_TT_WTRIG[1:0]	0xC8~ 0xC9 CAN_TT_WTRIG[1:0]
0xD4	CAN_DMAC	CAN_DMAC	0xD4 CAN_DMAC
0xD5	CAN_DST_THR	CAN_DST_THR	0xD5 CAN_DST_THR
0xD6	CAN_SCR_EN	CAN_SCR_EN	0xD6 CAN_SCR_EN
0xD7	CAN_SRC_THR	CAN_SRC_THR	0xD7 CAN_SRC_THR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.7. 寄存器描述

11.5.7.1. 0x000 CAN_RBUF0

注：

只能是 32 位访问，不能使用 8 或者 16 位模式访问。

默认值：0x0000_0000			CAN_RBUF0
位域	**类型**	**默认值**	**描述**
31	RO	0x0	ESI 错误状态指示位 对当前帧的错误状态进行识别 • 0：CAN 节点处于主动错误模式 • 1：CAN 节点处于被动错误模式
30:29	–	–	–
28:0	RO	0x0	ID[28:0] • 对于标准帧格式，ID[10:0] 为 11 位 ID，ID[28:11] 为保留位 • 对于扩展帧格式，为 29 位 ID

11.5.7.2. 0x004 CAN_RBUF1

注：

只能是 32 位访问，不能使用 8 或者 16 位模式访问。

默认值：0x0000_0000			CAN_RBUF1
位域	**类型**	**默认值**	**描述**
31:16	RO	0x0	CYCLE_TIME[15:0] 时间戳循环时间 在 TTCAN 模式下，当前帧的时间戳循环时间将会存储在 RBUF 中。参考消息的循环时间总是 0。
15:13	RO	0x0	KOER 错误种类指示位 当 RBALL = 1 时，与0x0B0 CAN_EALCAP 的 KOER 同义。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000_0000			CAN_RBUF1
位域	**类型**	**默认值**	**描述**
12	RO	0x0	TX 发送状态位 • 0：正常（非回环）传输模式 • 1：回环传输模式，且 CAN 控制器接收自己发送的帧
11:8	–	–	–
7	RO	0x0	IDE ID 扩展指示位 • 0：标准帧格式，11 位 ID • 1：扩展帧格式，29 位 ID
6	RO	0x0	RTR 远程传输请求位 • 0：数据帧 • 1：远程帧
5	RO	0x0	FDF CANFD 帧指示位 • 0：CAN 2.0 帧（数据段最多 8 个字节） • 1：CANFD 帧（数据段最多 64 个字节） **注：** 仅支持 CANFD 型号有效
4	RO	0x0	BRS 位速率切换 • 0：整个帧保持正常/ 慢位速率 • 1：帧数据段和 CRC 段切换到快速率 **注：** 仅支持 CANFD 型号有效
3:0	RO	0x0	DLC 数据长度 表示当前帧的 DLC 值 对于 CAN 2.0 帧格式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000_0000			CAN_RBUF1
位域	类型	默认值	描述
			• 0 ~ 7：表示当前帧包含 0 ~ 7 个数据字节 • 其它：表示当前帧包含 8 个数据字节 对于 CANFD 帧格式 • 0 ~ 8：表示当前帧包含 0 ~ 8 个数据字节 • 9：表示当前帧包含 12 个数据字节 • 10：表示当前帧包含 16 个数据字节 • 11：表示当前帧包含 20 个数据字节 • 12：表示当前帧包含 24 个数据字节 • 13：表示当前帧包含 32 个数据字节 • 14：表示当前帧包含 48 个数据字节 • 15：表示当前帧包含 64 个数据字节

11.5.7.3. 0x008 ~ 0x00b CAN_RBUF2~3

注：

只能是 32 位访问，不能使用 8 或者 16 位模式访问。

默认值：0x0000_0000			CAN_RBUF2~17
位域	类型	默认值	描述
511:0	RO	0x0	DATA 接收帧数据 当前接收帧数据，最多 64 个字节数据，按小端模式存储，低位字节偏移地址存储低位字节数据，高位字节偏移地址存储高位字节数据。 **注：** 对于仅支持 CANFD 型号最多 8 字节数据

11.5.7.4. 0x048 ~ 0x04C CAN_RBUF18~19

注：

只能是 32 位访问，不能使用 8 或者 16 位模式访问。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAN_RBUF18~19
位域	类型	默认值	描述
63:0	RO	0x0	RTS 接收时间戳 CiA603 模式下，在 RBUF 地址范围尾部存储接收时间戳，按小端模式存储，低位字节偏移地址存储低位字节数据，高位字节偏移地址存储高位字节数据。

11.5.7.5. 0x050 CAN_TBUF0

注：

只能是 32 位访问，不能使用 8 或者 16 位模式访问。

默认值：0x0000_0000			CAN_TBUF0
位域	类型	默认值	描述
31	R/W	0x0	TTSEN 发送时间戳使能 对于 CiA603 时间戳，选择是否获取时间戳 (TTS) • 0：对帧没有时间戳更新需求 • 1：TTS 保存最后传输帧时间戳
30:29	–	–	–
28:0	R/W	0x0	ID[28:0] • 对于标准帧模式，ID[10:0] 为 11 位 ID，ID[28:11] 为保留位 • 对于扩展帧模式，为 29 位 ID

11.5.7.6. 0x054 CAN_TBUF1

注：

只能是 32 位访问，不能使用 8 或者 16 位模式访问。

默认值：0x0000_0000			CAN_TBUF1
位域	类型	默认值	描述
31:8	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000_0000			CAN_TBUF1
位域	类型	默认值	描述
7	R/W	0x0	IDE ID 扩展指示 • 0：标准格式帧：11 位 ID • 1：扩展格式帧：29 位 ID
6	R/W	0x0	RTR 远程传输请求 • 0：数据帧 • 1：远程帧 **注：** 对于 CAN 模式，由于没有远程帧，RTR 位固定配置 0。
5	R/W	0x0	–
4	R/W	0x0	–
3:0	R/W	0x0	DLC 数据长度 表示当前帧的 DLC 值 对于 CAN 2.0 帧格式 • 0 ~ 7：表示当前帧包含 0 ~ 7 个数据字节 • 其它：表示当前帧包含 8 个数据字节

11.5.7.7. 0x058 ~ 0x05b CAN_TBUF2~3

注：

只能是 32 位访问，不能使用 8 或者 16 位模式访问。

默认值：0x0000_0000			CAN_TBUF2~17
位域	类型	默认值	描述
64:0	R/W	0x0	DATA 发送帧数据 当前发送帧数据，最多 8 个字节数据，按小端模式存储，低位字节偏移地址存储低位字节数据，高位字节偏移地址存储高位字节数据。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.7.8. 0x098 ~ 0x09F CAN_TTS

默认值：0x00			CAN_TTS
位域	类型	默认值	描述
63:0	RO	0x0	TTS 传输时间戳 TTS 用来保存 CiA 603 的最后传输帧的时间戳。 **注：** 如果 TTSEN = 1，每个新帧都会覆盖 TTS。

11.5.7.9. 0x0A0 CAN_CFG_STAT

默认值：0x80			CAN_CFG_STAT
位域	类型	默认值	描述
7	R/W	0x1	RESET 复位控制 • 0：CAN 控制器无本地复位 • 1：执行 CAN 控制器的本地复位 **注：** 如果 RESET 设置为 1 并立即设置为 0，则需要一些时间才能将 RESET 读取为 0 并释放复位状态。
6	R/W	0x0	LBME Loop Back Mode External，外部回环 • 0：禁用 • 1：启用 当处于传输活动状态时，不能启用 LBME。
5	R/W	0x0	LBMI Loop Back Mode Internal，内部回环 • 0：禁用 • 1：启用 当处于传输活动状态时，不能启用 LBMI。
4	R/W	0x0	TPSS

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x80			CAN_CFG_STAT
位域	类型	默认值	描述
			Transmission Primary Single Shot mode for PTB，PTB 单发模式功能 • 0：禁用 • 1：启用
3	R/W	0x0	TSSS Transmission Primary Single Shot mode for STB，STB 单发模式功能 • 0：禁用 • 1：启用
2	R	0x0	RACTIVE Reception ACTIVE，接收状态位 • 0：控制器当前没有接收活动 • 1：控制器当前正在接收帧
1	R	0x0	TACTIVE Transmission ACTIVE，发送状态位 • 0：控制器当前无传输活动 • 1：控制器当前正在发送一个帧
0	R/W	0x0	BUSOFF Bus Off，总线断开 • 0：控制器总线状态连接 • 1：控制器总线状态断开 **注：** BUSOFF 置位将会清零 TECNT 和 RECNT 。

11.5.7.10. 0x0A1 CAN_TCMD

注：

同时置位 TSONE 和 TSALL 是没有意义的，若同时置位 TSONE 和 TSALL ，则 TSALL 获胜并且 TSONE 被自动清零。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00			CAN_TCMD
位域	**类型**	**默认值**	**描述**
7	R/W	0x0	TBSEL Transmit Buffer Select，发送缓冲区选择 • 0：选择 PTB (高优先级缓冲区) • 1：选择 STB 如果（TTEN = 1 且 TTTBM = 1），该位将重置为 0。
6	R/W	0x0	LOM Listen Only Mode，监听模式 • 0：禁用 • 1：启用 **注：** • 若已置位 TPE、TSONE 或 TSALL，则无法置位 LOM。 • LOM = 1 和 LBME = 0 禁用所有传输。 • LOM = 1 和 LBME = 1 禁用响应其它接收帧和错误帧的 ACK，但允许 ACK 响应传输自己的帧。
5	R/W	0x0	STBY Transceiver Standby Mode，收发器休眠模式 • 0：禁用 • 1：启用 当 STBY 模式启用时，外部 CAN_STB 引脚输出高电平。 当 STBY 模式禁用时， 外部 STB 引脚输出低电平。 **注：** 若 TPE = 1，TSONE = 1 或者 TSALL = 1 的时候不能置位 STBY。
4	R/ WAC	0x0	TPE Transmit Primary Enable，使能 PTB 发送 • 0：PTB 无传输 • 1：PTB 传输使能 如果置位 TPE，则 PTB 将在当前传输完成后的下一个空闲时间点开始传输。 置位后，TPE 会等到消息已成功传输或使用 TPA 中止后才自动清零，控制器无法通过写 0 让其重置为 0。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00			CAN_TCMD
位域	类型	默认值	描述
			如果 RESET = 1、STBY = 1、（LOM = 1 且 LBME = 0）或（TTEN = 1 且 TTTBM = 1），该位将重置为 0。
3	R/ WAC	0x0	TPA Transmit Primary Abort，中止当前 PTB 进行发送 • 0：不中止 • 1：中止来自 PTB 的传输，该传输已由 TPE = 1 请求但尚未开始发送。（消息仍保留在 PTB 中） **注：** • 置位 TPA 会自动使 TPE 无效。 • 可以将 TPA 置位，但无法通过写 0 让其重置为 0。 • 若 RESET = 1 或（TTEN = 1 且 TTTBM = 1），该位将重置为 0。 • TPA 不应与 TPE 同时置位。
2	R/ WAC	0x0	TSONE Transmit Secondary ONE frame，使能 STB 发送单帧消息 • 0：STB 无传输 • 1：STB 中单帧传输使能。 ◦ 在 FIFO 模式下，发送最早的消息。 ◦ 在优先级模式下，发送具有最高优先级的消息。 置位后，TSONE 会等到消息成功传输或使用 TSA 中止后才自动清零。 控制器可以将 TSONE 置位，但不能将其重置为 0。 出现以下任意情况，该位将重置为 0： • RESET = 1 • STBY = 1 • LOM = 1 且 LBME = 0 • TTEN = 1 且 TTTBM = 1
1	R/ WAC	0x0	TSALL Transmit Secondary ALL frame，使能 STB 发送所有帧消息 • 0：STB 无传输 • 1：STB 中所有消息的传输使能 置位后，TSALL 会等直到所有消息都已成功传输或使用 TSA 中止后才自动清零。 控制器可以将 TSALL 置位，但不能将其重置为 0。#unique_253_Connect_42_p_kcy_dmx_dbc

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00			CAN_TCMD
位域	类型	默认值	描述
			注： 如果在传输期间 STB 加载了新帧，则新帧也将被传输，表示当 STB 变空时，由 TSALL 发起的传输结束。
0	R/ WAC	0x0	TSA Transmit Secondary Abort，中止 STB 发送操作 • 0：不中止 • 1：中止已请求但尚未开始的 STB 的传输 对于 TSONE 传输，只有一帧被中止。而对于 TSALL 传输，所有帧都被中止，并且所有中止的消息都将丢失，TSSTAT 也会相应更新状态。 控制器可以将 TSA 置位，但不能将其重置为 0，置位 TSA 自动分别使 TSONE 或 TSALL 无效。 如果 RESET = 1，该位将被重置为 0。

11.5.7.11. 0x0A2 CAN_TCTRL

默认值：0x90			CAN_TCTRL
位域	类型	默认值	描述
7	R/W	0x1	FD_ISO CAN FD ISO mode CAN 模式选择 • 0：选择 Bosch CAN FD （非 ISO）模式 • 1：选择 ISO CAN FD (ISO 11898-1:2015) 模式 ISO CAN 模式具有不同的 CRC 初始化值和额外的填充位计数。 **注：** • 两种模式不兼容，不得在一个 CAN 网络中混合使用。 • 该位对 CAN2.0 帧格式没有影响。 • 该位仅在 RESET = 1 时可写。
6	R/ WAC	0x0	TSNEXT Transmit buffer Secondary NEXT，STB 下一个时隙选择 • 0：无动作 • 1：STB 时隙已满，选择下一个时隙

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x90			CAN_TCTRL
位域	类型	默认值	描述
			在帧的所有信息都写入 TBUF 寄存器后，控制器必须置位 TSNEXT 以发出该时隙已满的信号。由 CAN 控制器内核将 TBUF 寄存器连接到下一个时隙。一旦一个时隙被标记为已满，就可以使用 TSONE 或 TSALL 开始传输。 • 若 TBSEL = 0，则置位 TSNEXT 不起任何作用，该位被自动清零。 • 若 TBSEL = 1，且 STB 的所有时隙都已满，则 TSNEXT 保持置位直到有时隙空闲。 • TSNEXT 在 TTCAN 模式下没有意义，固定为 0。
5	R/W	0x0	TSMODE Transmit buff Secondary operation mode，STB 操作模式 仅当 STB 为空时才能切换 TSMODE。 • 0：FIFO 模式，帧按照写入 STB 的顺序传输。 • 1：优先级模式，STB 中具有最高优先级的帧自动首先传输。
4	R/W	0x1	TTTBM TTCAN Transmit Buffer Mode，TTCAN 发送缓存模式 0：分离 PTB 和 STB，行为由 TSMODE 定义。 1：完整的 TTCAN 支持。缓冲时隙可由 TBPTR 和 TTPTR 选择。 • 当 TTEN = 0 时，为非 TTCAN 场景，此时 TTTBM 无效，系统提供 PTB 和 STB，STB 的行为由 TSMODE 定义。 • 当 TTEN = 1，且需要完全支持包括时间触发传输在内的所有功能的 TTCAN 场景，则需要置位 TTTBM，此时所有 TB 时隙都可以使用 TTPTR 和 TBPTR 寻址。 • 当 TTEN = 1，且只支持接收时间戳的 TTCAN 场景，则可以清零 TTTBM，此时发送缓冲区就像在事件驱动模式下一样工作，并且可以通过 TSMODE 选择行为。 • 仅当 TBUF 为空时才切换 TTTBM 。
3:2	–	–	–
1:0	RO	0x0	TSSTAT Transmission Secondary STATUS bits，辅发送缓存器状态 如果 TTEN = 0 或者 TTTBM = 0: • 0x0：STB 为空 • 0x1：STB 少于或等于一半缓存空间 • 0x2：STB 大于一半缓存空间 • 0x3：STB 已满 如果 TTEN = 1 或者 TTTBM = 1:

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x90			CAN_TCTRL
位域	类型	默认值	描述
			• 0x0：PTB 和 STB 为空 • 0x1：PTB 和 STB 非空也非满 • 0x3：PTB 和 STB 已满

11.5.7.12. 0x0A3 CAN_RCTRL

默认值：0x00			CAN_RCTRL
位域	类型	默认值	描述
7	R/W	0x0	SACK Self-ACKnowledge，自我应答 • 0：无自我应答 • 1：当 LBME = 1 时产生自我应答
6	R/W	0x0	ROM Receive buff Overflow Mode，接收缓冲器溢出模式 若收到新消息时接收缓冲器已满，则接收缓冲器选择： • 0：最早的消息将被覆盖 • 1：新消息将被丢弃
5	R	0x0	ROV Receive buffer Overflow，接收缓冲器溢出状态 • 0：未溢出 • 1：已溢出 **注：** RREL 写 1 清零 ROV。
4	R/W	0x0	RREL Receive buffer Release，接收缓冲器释放 • 0：释放当前接收缓冲器的时隙 • 1：不释放当前接收缓冲器的时隙 主机读取接收缓冲器某时隙的帧消息后，置位 RREL 使控制器指向下一时隙帧消息，同时 RSTAT 更新状态。
3	R/W	0x0	RBALL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00			CAN_RCTRL
位域	类型	默认值	描述
			Receive Buffer stores ALL data frames，接收缓冲器接收所有帧 • 0：正常接收（不包含有错误的帧消息） • 1：接收所有（包括有错误）的帧消息
2	–	–	–
1:0	R	0x0	RSTAT Receive buffer STATUS，接收缓冲器状态 • 0x0：空 • 0x1：非空，但是未达到 AFWL 设置的触发阈值 • 0x2：大于等于 AFWL 设置的阈值，但还没满 • 0x3：已满

11.5.7.13. 0x0A4 CAN_RTIE

默认值：0xFE			CAN_RTIE
位域	类型	默认值	描述
7	R/W	0x1	RIE Receive Interrupt Enable，接收中断使能 • 0：禁用 • 1：启能
6	R/W	0x1	ROIE RB Overrun Interrupt Enable，接收缓冲器溢出中断使能 • 0：禁用 • 1：启能
5	R/W	0x1	RFIE RB Full Interrupt Enable，接收缓冲器已满中断使能 • 0：禁用 • 1：启能
4	R/W	0x1	RAFIE RB Almost Full Interrupt Enable，接收缓冲器快满中断使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0xFE			CAN_RTIE
位域	类型	默认值	描述
			• 0：禁用 • 1：启能
3	R/W	0x1	TPIE Transmission Primary Interrupt Enable，PTB 传输中断使能 • 0：禁用 • 1：启能
2	R/W	0x1	TSIE Transmission Secondary Interrupt Enable，STB 传输中断使能 • 0：禁用 • 1：启能
1	R/W	0x1	EIE Error Interrupt Enable，错误中断使能 • 0：禁用 • 1：启能
0	R	0x0	TSFF • 当 TTEN = 0 和 TTTBM = 0：Transmit Secondary buffer Full Flag，STB 满标志位 ◦ 0：STB 中未填充到最大数量的消息 ◦ 1：STB 中已填充最大数量的消息 • 当 TTEN = 1 和 TTTBM = 1：Transmit buffer Slot Full Flag，发送缓冲器时隙已满标志位 ◦ 0：TBPTR 指向的缓存时隙是空的 ◦ 1：TBPTR 指向的缓存时隙已填充满

11.5.7.14. 0x0A5 CAN_RTIF

注：

标志位只有在对应的使能位开启后才能被写 1 清零。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00			CAN_RTIF
位域	**类型**	**默认值**	**描述**
7	R/W1C	0x0	RIF Receive Interrupt Flag，接收缓冲器接收中断标志位 • 0：未收到帧消息 • 1：收到可用帧消息并已存在接收缓冲器中
6	R/W1C	0x0	ROIF RB Overrun Interrupt Flag，接收缓冲器溢出中断标志位 • 0：接收缓冲器未溢出，没有帧消息被覆盖 • 1：接收缓冲器已溢出，至少有一条接收到的帧消息被覆盖 **注：** 当 ROIF = 1 时，RFIF 也会置位
5	R/W1C	0x0	RFIF RB Full Interrupt Flag，接收缓冲器接收满中断标志位 • 0：接收缓冲器未满 • 1：接收缓冲器所有时隙都已满
4	R/W1C	0x0	RAFIF RB Almost Full Interrupt Flag，接收缓冲器接收阈值中断标志位 • 0：未超过 AFWL 设置的阈值 • 1：超过或等于 AFWL 设置的阈值
3	R/W1C	0x0	TPIF Transmission Primary Interrupt Flag，PTB 发送完成中断标志位 • 0：PTB 请求的发送未完成 • 1：PTB 请求的发送已完成 **注：** TTCAN 模式下，该位无效。
2	R/W1C	0x0	TSIF Transmission Secondary Interrupt Flag，STB 发送完成中断标志位 • 0：STB 请求的发送未完成 • 1：STB 请求的发送已完成

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00			CAN_RTIF
位域	类型	默认值	描述
			注： TTCAN 模式下，无论消息存储在什么位置，TSIF 都表示所有成功的传输。
1	R/W1C	0x0	EIF ERROR Interrupt Flag，错误中断标志位 • 0：未发生变化 • 1：超过错误警告阈值或者 BUSOFF 发生变化
0	R/W1C	0x0	AIF Abort Interrupt Flag，中止中断标志位 • 0：没有执行任何中止 • 1：发生 TPA 或者 TSA 中止 注： • AIF 没有对应的使能位。 • 不推荐同时置位 TPA 和 TSA，因为他们都使能 AIF。

11.5.7.15. 0x0A6 CAN_ERRINT

注：

标志位只有在对应的使能位开启后才能被写 1 清零。

默认值：0x00			CAN_ERRINT
位域	类型	默认值	描述
7	R	0x0	EWARN Error WARNING limit reached，错误警告达到门限 • 0：RECNT 或者 TECNT 未达到 EWL 门限。 • 1：RECNT 或者 TECNT 等于或超过 EWL。
6	R	0x0	EPASS Error Passive mode active，被动错误模式 • 0：未激活，主动错误模式 • 1：激活，被动错误模式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00			CAN_ERRINT
位域	类型	默认值	描述
5	R/W	0x0	EPIE Error Passive Interrupt Enable，错误被动模式中断使能 • 0：禁用 • 1：启用
4	R/W1C	0x0	EPIF Error Passive Interrupt Flag，被动错误中断标志位 • 0：未发生中断 • 1：从主动错误变为被动错误或者从被动错误变为主动错误
3	R/W	0x0	ALIE Arbitration Lost Interrupt Enable，仲裁丢失中断使能 • 0：禁用 • 1：启用
2	R/W1C	0x0	ALIF Arbitration Lost Interrupt Flag，仲裁丢失中断标志位 • 0：未丢失 • 1：丢失
1	R/W	0x0	BEIE Bus Error Interrupt Enable，总线错误中断使能 • 0：禁用 • 1：启用
0	R/W1C	0x0	BEIF Bus Error Interrupt Flag，总线错误中断标志位 • 0：未发生错误 • 1：发生错误

11.5.7.16. 0x0A7 CAN_LIMIT

默认值：0x1B			CAN_LIMIT
位域	类型	默认值	描述
7：4	R/W	0x01	AFWL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x1B			CAN_LIMIT
位域	类型	默认值	描述
			receive buffer Almost Full Warning Limit，接收缓冲器快满警告门限阈值 当接收缓冲器中的数据层数大于等于 AFWL 后会触发 RAFIF 中断。 • 0~1：AFWL = 1 • 2~7：AFWL = 2 ~ 7 • ≥8：AFWL = 8 **注：** 当 AFWL 设置为 8 的时候，实际上会触发 RFIF 中断。
3：0	R/W	0x0B	EWL Programmable Error Warning Limit，可编程错误警告门限 • 错误警告门限 = (EWL + 1) × 8

11.5.7.17. 0x0A8 CAN_SSEG1

默认值：0x03			CAN_SSEG1
位域	类型	默认值	描述
7:0	R/W	0x3	S_Seg_1 Bit Timing Segment 1 慢速模式位时序段 1 实际采样时间点设置在帧开始后 Tseg1 = (S_Seg_1 + 2) × TQ (Time Quanta) **注：** 当 RESET = 1 时可写。 **注：** TQ=Prescaler/system_clock

11.5.7.18. 0x0A9 CAN_ SSEG2

默认值：0x02			CAN_ SSEG2
位域	类型	默认值	描述
7	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x02			CAN_ SSEG2
位域	类型	默认值	描述
6:0	R/W	0x02	S_Seg_2 Bit Timing Segment 2 慢速模式位时序段 2 采样点后 Tseg2 = (S_Seg_2 + 1) × TQ (Time Quanta) **注：** 当 RESET = 1 时可写。

11.5.7.19. 0x0AA CAN_SSJW

默认值：0x02			CAN_SSJW
位域	类型	默认值	描述
7	–	–	–
6:0	R/W	0x2	S_SJW Synchronization Jump Width，慢速模式重新同步调整宽度 Tsjw = (S_SJW + 1) × TQ (Time Quanta) 该时间表示用于重新同步的最大的加长或者缩短位时序时间 **注：** 当 RESET = 1 时可写。

11.5.7.20. 0x0AB CAN_SPRESC

默认值：0x01			CAN_SPRESC
位域	类型	默认值	描述
7:0	R/W	0x1	S_PRESC Prescaler，慢速模式下时钟预分频因子 实际分频因子 = S_PRESC + 1 **注：** 当 RESET = 1 时可写。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.7.21. 0x0B0 CAN_EALCAP

默认值：0x00			CAN_EALCAP
位域	类型	默认值	描述
7:5	R	0x0	KOER Kind of Error 错误类型 • 0x0：无错误 • 0x1：BIT ERROR 位错误 • 0x2：FORM ERROR 格式错误 • 0x3：STUFF ERROR 填充位错误 • 0x4：ACKNOWLEDGEMENT ERROR ACK 应答错误 • 0x5：CRC ERROR CRC 冗余校验位错误 • 0x6：其它错误 • 0x7：未使用 **注：** KOER 随每个新错误而更新。因此，当帧被成功传输或接收时，它保持不变。
4:0	R	0x0	ALC Arbitration Lost Capture 仲裁丢失捕捉位位置 • 0x00~0x0A：1~11 位标识符仲裁丢失，对应标准格式（ID10~ ID0）扩展格式（ID28~ ID18） • 0x0B：SRTR 仲裁丢失 • 0x0C：IDE 仲裁丢失 • 0x0D~0x1E：12~29 位标识符仲裁丢失，对应扩展格式（ID17~ ID0） • 0x1F：RTR 仲裁丢失

11.5.7.22. 0x0B2 CAN_RECNT

默认值：0x00			CAN_RECNT
位域	类型	默认值	描述
7:0	R	0x0	RECNT Receive Error Count，接收错误计数器 RECNT 按照 CAN 规范中的定义递增和递减。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.7.23. 0x0B3 CAN_TECNT

默认值：0x00			CAN_TECNT
位域	类型	默认值	描述
7:0	R	0x0	TECNT Transmit Error Count，发送错误计数器 TECNT 按照 CAN 规范中的定义递增和递减。

11.5.7.24. 0x0B4 CAN_ACFCTRL

默认值：0x00			CAN_ACFCTRL
位域	类型	默认值	描述
7:6	–	–	–
5	R/W	0x0	SELMASK Select acceptance MASK 选择接收掩码 • 0：0x0B8 CAN_ACODEx用作接收 ID 值 • 1：0x0B8 CAN_MASKx用作接收掩码
4	–	–	–
3:0	R/W	0x0	ACFADR Acceptance filter address，接收过滤器地址 • 0 ~ 15 表示 0 ~ 15 一共 16 个通道接收过滤器

11.5.7.25. 0x0B5 CAN_TIMECFG

默认值：0x02			CAN_TIMECFG
位域	类型	默认值	描述
7:2	–	–	–
1	R/W	0x1	TIMEPOS TIME-stamping Position，CiA 603 时间戳位置 • 0：SOF • 1：EOF TIMEPOS 只能当 TIMEEN = 0 时可被更改。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x02			CAN_TIMECFG
位域	类型	默认值	描述
			注： 可以在同一个寄存器写操作时间点同时设置 TIMEEN = 1 和修改 TIMEPOS。
0	R/W	0x0	TIMEEN TIME-stamping enable，CiA 603 时间戳使能 • 0：禁止 • 1：使能

11.5.7.26. 0x0B6 CAN_EN0

默认值：0x01			CAN_EN0
位域	类型	默认值	描述
7:0	R/W	0x01	AE_x Acceptance Filter Enable0，接收过滤器通道使能低 8 位 • 0：未使能 • 1：使能 每一位代表每一个接收过滤器通道，位 0 ~ 7 分别代表通道 0 ~ 7。

11.5.7.27. 0x0B7 CAN_EN1

默认值：0x00			CAN_EN1
位域	类型	默认值	描述
7:0	R/W	0x00	AE_x Acceptance Filter Enable0，接收过滤器通道使能高 8 位 • 0：未使能 • 1：使能 每一位代表每一个接收过滤器通道，位 0 ~ 7 分别代表通道 8 ~ 15。

11.5.7.28. 0x0B8 CAN_ACODEx

注：

对于寄存器0x0B8 CAN_ACODEx

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 当 RESET = 1 时可写。
- 只能是 32 位访问，不能使用 8 或者 16 位模式访问。

默认值：0x0000_0000			CAN_ACODEx
位域	类型	默认值	描述
31:29	–	–	–
28:0	R/W	0x0	ACODE_x Acceptance CODE，接收过滤 ID 值 • 将接收到的帧 ID 值与对应位的 ID 值进行对比 ACODE_x[10:0] 用于标准帧。 ACODE_x[28:0] 用于扩展帧。

11.5.7.29. 0x0B8 CAN_MASKx

注：

对于寄存器 0x0B8 CAN_MASKx：

- 当 RESET = 1 时可写。
- 只能是 32 位访问，不能使用 8 或者 16 位模式访问。

。

默认值：0x0000_0000			CAN_MASKx
位域	类型	默认值	描述
31	–	–	–
30	R/W	0x0	AIDEE Acceptance mask IDE bit check enable，IDE 检查使能 • 0：接收过滤器接收两种类型帧 • 1：接收过滤器接收 AIDE 指定的类型帧
29	R/W	0x0	AIDE Acceptance mask IDE bit value，IDE 掩码值 • 0：接收过滤器只接收标准帧 • 1：接收过滤器只接收扩展帧
28:0	R/W	0x0	AMASK_x

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000_0000			CAN_MASKx
位域	类型	默认值	描述
			Acceptance MASK，接收过滤器掩码值 • 0：该比特位需要与 ACODE_x 对应位对比 • 1：该比特位不需要与 ACODE_x 对应位对比 AMASK_x[10:0] 用于标准帧。 AMASK_x[28:0] 用于扩展帧。

11.5.7.30. 0x0BC~0x0BD CAN_VERSION

默认值：0x0001			CAN_VERSION
位域	类型	默认值	描述
15:8	R	0x01	MAJOR VERSION 主版本号
7:0	R	0x01	MINOR VERSION 次版本号

11.5.7.31. 0x0BE CAN_TBSLOT

默认值：0x00			CAN_TBSLOT
位域	类型	默认值	描述
7	R/W	0x0	TBE set TB slot to Empty，选择发送缓冲器时隙设置为空状态 • 0：无操作 • 1：选择发送缓冲器时隙标记为空状态 **注：** • 置位 TPE 后，若 TSFF = 0，则 TPE 位会自清零。 • 置位 TPE 后，若此时发送还在进行中，则控制器会等到发送完毕后，或者传输错误，或者仲裁丢失才自动清零。 • 如果 TBF 和 TBE 同时置位，则 TBE 生效而 TPF 无效。
6	R/W	0x0	TBF set TB slot to Filled，选择发送缓冲器时隙设置为满状态

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00			CAN_TBSLOT
位域	类型	默认值	描述
			• 0：无操作 • 1：选择发送缓冲器时隙标记为满状态 **注：** • 置位 TPF 后，若 TSFF = 1，则 TPF 位会自清零。 • 如果 TBF 和 TBE 同时置位，则 TBE 生效而 TPF 无效。
5:0	R/W	0x0	TBPTR Pointer to a TB message slot，指向发送缓冲器的缓冲区时隙指针 • 0：指向 PTB 中的时隙的指针 • 1 ~ 4：指向 STB 的时隙的指针 TBPTR 指向的消息时隙可以使用 TBUF 进行读写，可以通过 TBF 或 TBE 标记满或者空状态。 **注：** 若 TBPTR 大于等于 5，则 TPF 和 TPE 同时清零，并且不会发生任何动作。

11.5.7.32. 0x0BF CAN_TTCFG

默认值：0x90			CAN_TTCFG
位域	类型	默认值	描述
7	R/W	0x1	WTIE Watch Trigger Interrupt Enable，观测触发中断使能 • 0：未使能 • 1：使能
6	R/W1C	0x0	WTIF Watch Trigger Interrupt Flag，观测触发中断标志位 当周期计数到达 TT_WTRIG 定义的阈值以及 WTIE 置位时 WTIF 会置位。
5	R/W1C	0x0	TEIF Trigger Error Interrupt Flag，触发错误中断标志位。 **注：** TEIF 没有对应的使能或者禁用的中断使能位。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x90			CAN_TTCFG
位域	类型	默认值	描述
4	R/W	0x1	TTIE Time Trigger Interrupt Enable，时间触发中断使能 • 0：未使能 • 1：使能
3	R/W1C	0x0	TTIF Time Trigger Interrupt Flag，时间触发中断标志位 当 TTIE = 1 时，若 cycle time 循环时间等于 TT_TRIG ，则将置位 TTIF。 **注：** TTIF 只会被置位 1 次，如果 TT_TRIG 没有更新，则在下一个基础周期内 TTIF 不会被再次置位。
2:1	R/W	0x0	T_PRESC TTCAN Time Prescaler，定时器预分频器 • 0：1 • 1：2 • 2：4 • 3：8 **注：** T_PRESC 只能在 TTEN = 0 时被修改，但可以在同一个写操作时间点同时修改 T_PRESC 和设置 TTEN = 1。
0	R/W	0x0	TTEN Time Trigger Enable，时间触发功能使能 • 0：未使能 • 1：TTCAN 使能，计时器运行

11.5.7.33. 0xC0 ~ 0xC3 CAN_REFMSG[3:0]

默认值：0x0000_0000			CAN_REFMSG[3:0]
位域	类型	默认值	描述
31	R/W	0x0	REF_IDE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000_0000			CAN_REFMSG[3:0]
位域	类型	默认值	描述
			Reference message IDE bit，参考消息 IDE 位
30:29	–	–	–
28:0	R/W	0x0	REF_ID Reference message Identifier，参考消息 ID 值 • 当 REF_IDE = 0，则 REF_ID[10:0] 有效（标准 ID ） • 当 REF_IDE = 1，则 REF_ID[28:0] 有效（扩展 ID ） REF_ID 用于在 TTCAN 模式下检测接收或者发送的参考消息。如果参考消息被检测到，并且没有错误，则该帧的 Sync_Mark 同步标记就会变成 Ref_Mark 参考标记。 REF_ID[2:0] 会被强制清零，表示可以支持 8 个时间主机。

11.5.7.34. 0xC4 CAN_TRIG_CFG0

默认值：0x00			CAN_TRIG_CFG0
位域	类型	默认值	描述
7:6	–	–	–
5:0	R/W	0x0	TTPTR Transmit Trigger TB Slot Pointer，发送触发 TB 时隙指针 • 0：指向 PTB 中的时隙的指针 • 1 ~ 4：指向 STB 的时隙的指针 **注：** • 如果 TTPTR 大于等于 5，则 TEIF 会被置位，并且 0xC5 CAN_TRIG_CFG1写访问后无法激活新触发器。 • 若 TTPTR 指向一个空时隙，则当触发时间到达的那一刻，TEIF 也会置位。

11.5.7.35. 0xC5 CAN_TRIG_CFG1

默认值：0x00			CAN_TRIG_CFG1
位域	类型	默认值	描述
7:4	R/W	0x0	TEW Transmit Enable Window，发送使能窗口

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00			CAN_TRIG_CFG1
位域	类型	默认值	描述
			对于单次发送触发器，允许帧开始的周期时间最多为 16 个节拍。 TEW + 1 定义了节拍数。 **注：** TEW = 0 表示发送使能窗口缩短为 一个节拍。
3	–	–	–
2:0	R/W	0x0	TTYPE Trigger Type，触发器类型 • 0：立即触发器，用于立即发送 • 1：时间触发器，用于接收触发 • 2：单次发送触发器，用于独享时间窗口 • 3：发送开始触发器，用于合并仲裁时间窗口 • 4：发送停止触发器，用于合并仲裁时间窗口 • 其它：无操作 触发时间由 TT_TRIG 定义。 TTPTR 为发送触发器选择 TB 时隙。

11.5.7.36. 0xC6 ~ 0xC7 CAN_TT_TRIG [1:0]

默认值：0x0000			CAN_TT_TRIG [1:0]
位域	类型	默认值	描述
15:0	R/W	0x0	TT_TRIG Trigger Time，触发时间 TT_TRIG[15:0] 定义了触发器的循环时间。对于发送触发，最早的 SOF 发送时间点将在 TT_TRIG + 1。 对 0xC7 CAN_TT_TRIG1 的写操作将会激活发送。激活后，下列寄存器将会被写锁住，直到 TT_TRIG 触发时间到达或者检测到错误。 • 0xC4 CAN_TRIG_CFG0 • 0xC5 CAN_TRIG_CFG1 • 0xC6 ~ 0xC7 CAN_TT_TRIG [1:0]

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.7.37. 0xC8~ 0xC9 CAN_TT_WTRIG[1:0]

默认值：0xFFFF			CAN_TT_WTRIG[1:0]
位域	类型	默认值	描述
15:0	R/W	0x0	TT_WTRIG[15:0] Watch Trigger Time，观测触发时间 TT_WTRIG[15:0] 定义了观测触发的循环时间。

11.5.7.38. 0xD4 CAN_DMAC

默认值：0x02			CAN_DMAC
位域	类型	默认值	描述
7:6	–	–	–
4	R/W	0x0	ONE_BUF_EN 只使用一个 TBUF，仅适用 TTCAN 模式，使能后 TBUF 指针不再变化。 • 0：未使能 • 1：使能
3	–	–	–
2	–	–	–
1	R/W	0x1	TS AUTO tsone 信号自动控制使能 • 0：未使能 • 1：使能
0	R/W	0x0	DMA DST EN DMA Destination Enable，发送 DMA 使能 • 0：未使能 • 1：使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.5.7.39. 0xD5 CAN_DST_THR

默认值：0x0			CAN_DST_THR
位域	类型	默认值	描述
7	–	–	–
6:0	R/W	0x0	DMA_DST_THR DMA destination threshold，触发水位，单位为 byte。 当 DMA DST EN 为 1 及 TX buffer 可以存入 1 帧数据，则发起 DMA 请求。如果可写数据量大于等于水位值，那么发起的请求为 burst 类型。

11.5.7.40. 0xD6 CAN_SCR_EN

默认值：0x0			CAN_SCR_EN
位域	类型	默认值	描述
7:1	–	–	–
0	R/W	0x0	DMA_SCR_EN DMA source en，source DMA 使能 • 0：未使能 • 1：使能

11.5.7.41. 0xD7 CAN_SRC_THR

默认值：0x0			CAN_SRC_THR
位域	类型	默认值	描述
7	–	–	–
6:0	R/W	0x0	DMA_SRC_THR DMA source threshold，触发水位，单位为 byte。 当 DMA SRC EN 为 1 及 RX buffer 可以读取 1 帧数据，则发起 DMA 请求。如果可写数据量大于等于水位值，那么发起的请求为 burst 类型。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.6. Consumer Infrared Radiation (CIR)

Consumer IR (CIR) 模块包含发送器和接收器，其特殊设计支持生成或捕获各类数字脉冲信号。模块使用游程编码 (RLC，Run-Length Code) 方式编码数字脉冲信号，以 Byte 为单位记录编码数据，其中：

- MSB 位表示信号电平：
  - 1：高电平
  - 0：低电平
- 其余 7 位表示信号宽度，以采样时钟为单位。

  最大宽度为 128，假如某一电平宽度大于 128，则使用另一字节存储。

11.6.1. 特性说明

- 全物理层执行。
- 支持 CIR 远程控制或无线键盘。
- 64 levels × 8 bits FIFO 接收缓存，可编程 FIFO 阈值。
- 128 bytes FIFO 发送缓存，可编程载波频率及占空比，支持任意波形发生。
- 支持中断。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.2. 原理框图

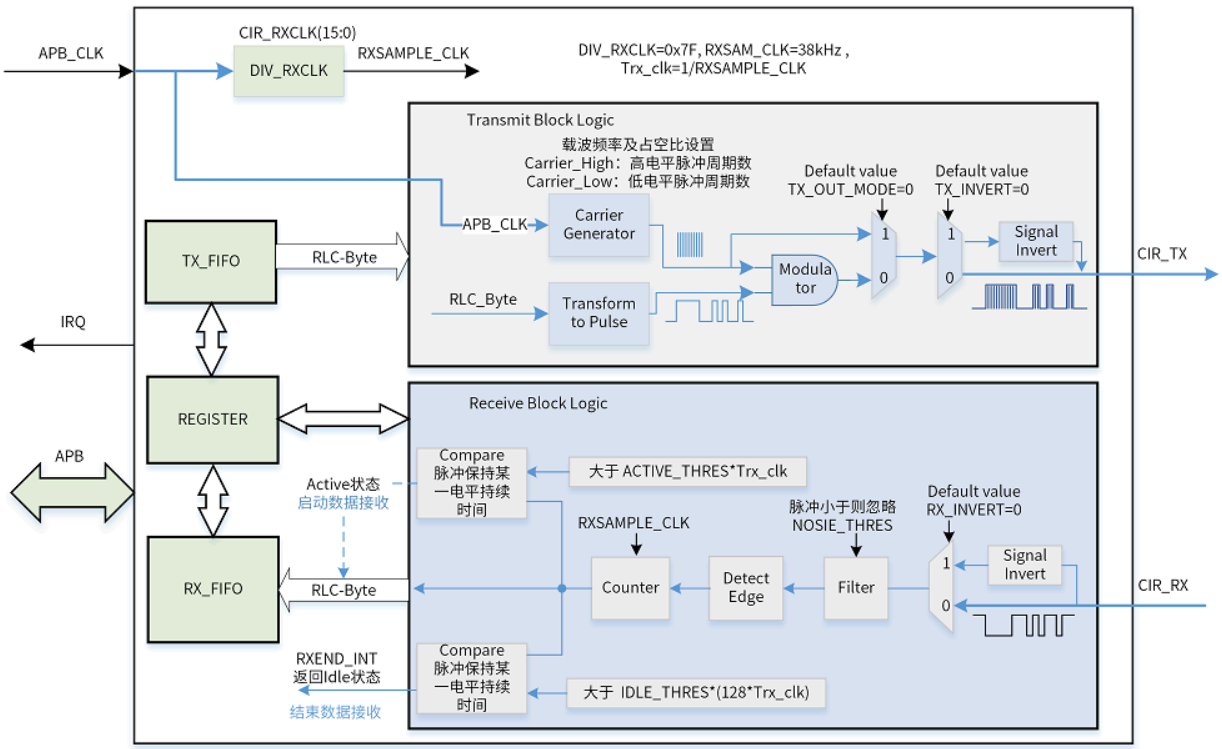


图 11–23 CIR 模块原理框图

11.6.3. 功能描述

11.6.3.1. 典型应用

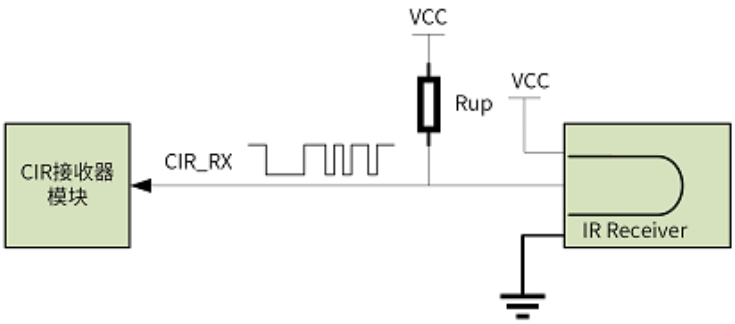


图 11–24 CIR 接收器典型应用

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

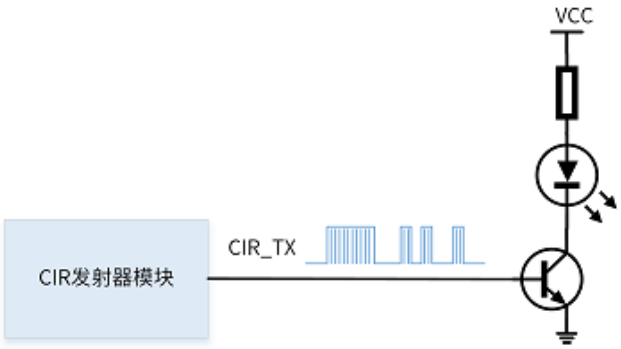


图 11-25 CIR 发送器典型应用

11.6.3.2. 功能实现

CIR 模块可以实现以下功能：

- CIR_RX 接收器，可视为具有捕获功能的定时器。

  以 NEC 编码协议为例说明如下，当 CIR_RX 信号输入：

  - 若脉冲（高电平脉冲或低电平脉冲）宽度小于噪声阈值（NOSIE_THRES），则忽略 CIR_RX 信号。
  - 当脉冲保持某一电平持续时间满足启动阈值时 (ACTIVE_THRES)，开始数据接收和存储。
  - 当脉冲保持某一电平持续时间满足空闲阈值时 (IDLE_THRES)，本次接收结束，接收器产生 RXEND_INT 中断，并返回 Idle 空闲状态。
  - 在捕获过程中，CIR_RX 信号的每个有效高低电平脉冲，都将按照游程编码方式 (Run-Length Code, RLC))，以 Byte 为单位缓存到 RX_FIFO。

    RLC-Byte（8 位）编码方式：

    - MSB 位表示信号电平，高电平表示 1，低电平表示 0。
    - 其余 7 位以采样时钟（Sample Clock）为基本单位，表示脉冲宽度。
    - 当电平发生变化或脉冲宽度计数溢出时，RLC-Byte 将被缓存到 RX_FIFO，脉冲宽度计数最大 128，超出 128 时使用另一字节缓存。



图 11-26 NEC 协议

- CIR_TX 发送器，可视为具有载波调制功能的任意宽度波形发生器。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- CIR 发送器从 TX_FIFO 中读取连续的数据码，通过格式及逻辑转换，数据码可变成特定宽度的数字脉冲序列。数据码可编程，以游程编码 RLC-byte 方式存储于 FIFO 中。
- 载波发生器默认生成 38 KHz 载波，与转换得到的数字脉冲序列进行调制，输出调制信号 CIR_TX。

  载波发生器时钟源选择 APB_CLK，可通过高电平脉冲周期数（CARRIER_HIGH）和低电平脉冲周期数（CARRIER_LOW）配置载波频率和占空比，生成任意频率与宽度的数字波形，通过 TX_OUT_MODE（Transmit Out Mode），选择发送输出模式（默认为 0，调制输出）。

11.6.3.3. 操作模式

采样时钟 (Sample_CLK)，APB 时钟经过 CIR_CLK 时钟寄存器分频配置得出，用于 RLC-Byte，表示脉冲宽度的基本单位。

CIR_RX 接收器操作模式

- CIR_RX 接收器采样说明，以 NEC 协议、RC-5 协议为例：

  举例 1：假设采样时钟 38 KHz，即采样周期为 1/38 KHz = 26.3 us。

  - 对于 NEC 协议逻辑 0，高低电平都持续 21 cycles，采样得到 2 个 RLC-Byte，分别为高电平 1001 0101（0x95）、低电平 0001 0101（0x15）。
  - 对于 NEC 协议逻辑 1，高电平持续 21 cycles，低电平持续 64 cycles，采样得到 2 个 RLC-Byte，分别为高电平 1001 0101（0x95）、低电平 0100 0000（0x40），其中高位 bit7 表示电平极性，bit6: 0 表示脉冲宽度。

  举例 2：假设采样时钟 36 KHz，即采样周期为 1/36 KHz = 27.778 us。

  - 对于 RC-5 协议逻辑 0，高低电平都持续 32 cycles，采样得到 2 个 RLC-Byte，分别为高电平 1010 0000（0xA0）、低电平 0010 0000（0x20）。
  - 对于 RC-5 协议逻辑 1，采样得到 2 个 RLC-Byte，分别为低电平 0010 0000（0x20）、高电平 1010 0000（0xA0），其中高位 bit7 表示电平极性，bit6: 0 表示脉冲宽度。

- ACTIVE_THRES（Active Threshold，启动阈值）：当 CIR 接收器模块处于 Idle 空闲状态，若 CIR_RX 信号电平发生变化，且持续时间达到该阈值，CIR 接收器模块认为这是一个有效激活码，将转变为 Active 状态，开始捕获 CIR_RX 信号。
- NOISE_THRES（Noise Threshold，噪声阈值）：CIR_RX 信号输入时，宽度小于该阈值的脉冲信号，被当作是无效短脉冲，都将被忽略。
- IDLE_THRES（Idle Threshold，空闲阈值）：若 CIR_RX 信号保持某一电平无变化，且持续时间达到该阈值，CIR 接收器模块进入 Idle 空闲状态并结束本次捕获。
- RX_INVERT：RX 输入信号可配置是否翻转反相，默认 RX_INVERT=0，不反相

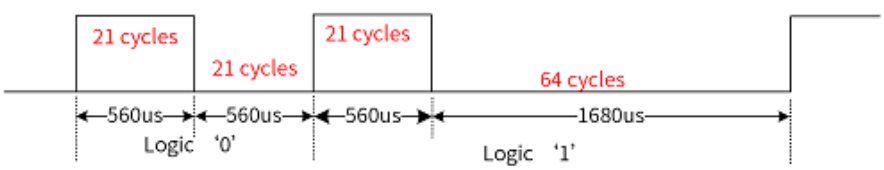


图 11-27 NEC 协议逻辑‘0’和逻辑‘1’

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

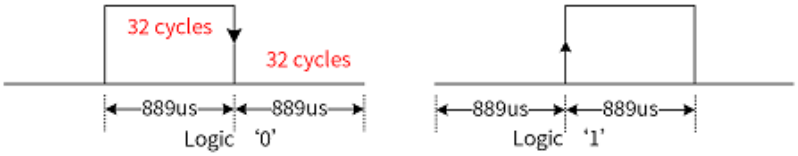


图 11–28 RC–5 协议逻辑‘0’和逻辑‘1’

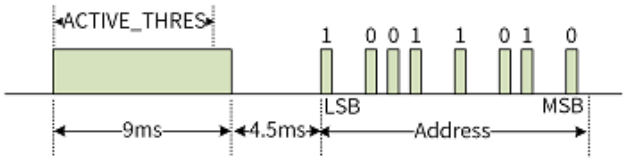


图 11–29 Active Threshold 启动阈值

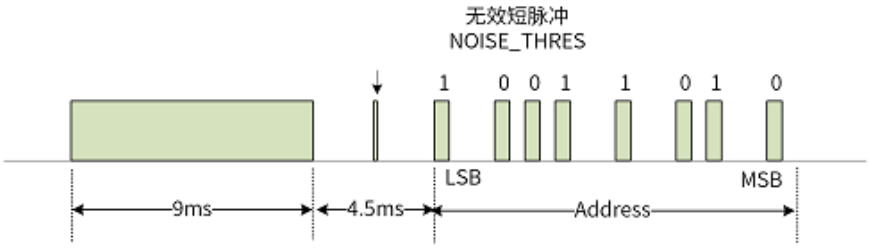


图 11–30 Noise Threshold 噪声阈值

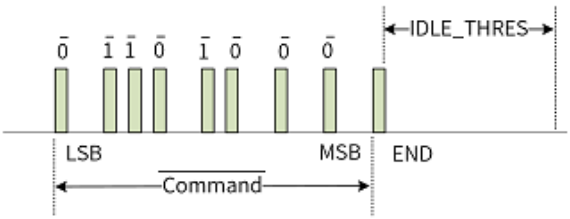


图 11–31 Idle Threshold 空闲阈值

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

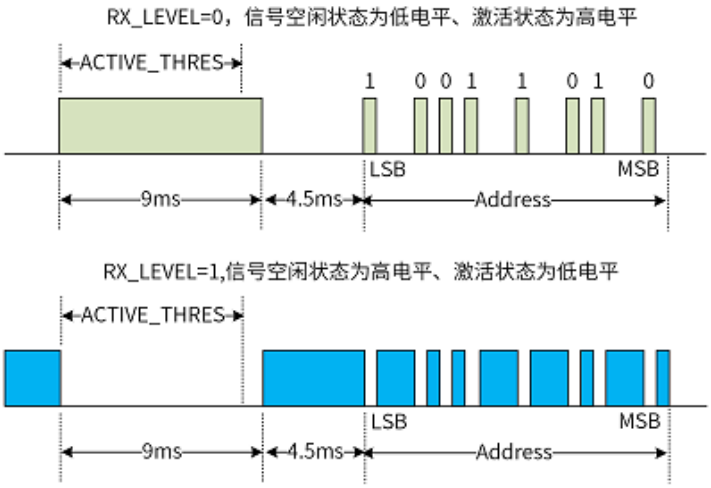


图 11–32 RX 输入信号电平选择

CIR_TX 发送器操作模式

- TX_OUT_MODE：Transmit Out Mode，发送输出模式。选择是否调制输出。
- CARRIER_HIGH 载波高电平脉冲周期数。CARRIER_LOW 载波低电平脉冲周期数。以 APB_CLK 为时钟，用于配置载波频率及占空比。
- TX_MODE：Transmit Mode，发送模式。CIR 发送器有两种发送模式，一种是非循环发送，另一种是循环发送。
  - 当 CIR_EN 置为 1 使能 CIR 模块时，发生器内部的时钟分频逻辑等开始动作，但只有 TX_START 为 1 时，发送器才会开始从 TX_FIFO 中读取数据。每读取一次 TX_FIFO，可以获得一字节数据。
  - 非循环发送，是将 TX_FIFO 中的数据全部发送出去，直至 FIFO 空。发送过程中，反馈 TX FIFO 空、满状态，软件可以在检测空满状态后是否继续往 FIFO 中填充数据。发送器结束工作产生发送结束中断，然后返回空闲状态，空闲状态默认发送的电平为最后数据脉冲电平。
  - 循环发送，是将 FIFO 中的数据全部发送出去，发送完之后等待一定时间之后恢复 FIFO 中的数据然后再次发送（即从第一个数据发送到最后一个数据，再从第一个发送到最后一个，依此类推）。
  - 在循环发送模式下，第 N 次和第 N+1 次之间会有空闲持续时间（即发送间隔时间，IDC_THRES）。
  - 直至检测到循环发送停止信号（CYC_TX_CTRL=0），循环发送停止，由开始到停止，FIFO 中所有数据必须被发送完，完成后产生发送结束中断。其中恢复 FIFO 中的数据是通过将 TX_FIFO 的读指针清零实现。
- TX_STOP：Transmit Stop Control，发送停止控制。TX_STOP =1，循环发送停止，由开始到停止，FIFO 中所有数据必须被发送完。硬件发送完 FIFO 的数据后自动将该 bit 位清 0。
- IDC_THRES：Idle Duration Counter Threshold，空闲持续时间计数阈值 (0~4095)。用于循环发送模式，当发送完 FIFO 中所有数据后，间隔多长时间才再次发送。循环发送间隔时间= IDC_THRES × 128 × Ttx_clk。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



图 11–33 数据定义

ArtInChip

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.4. 编程指南

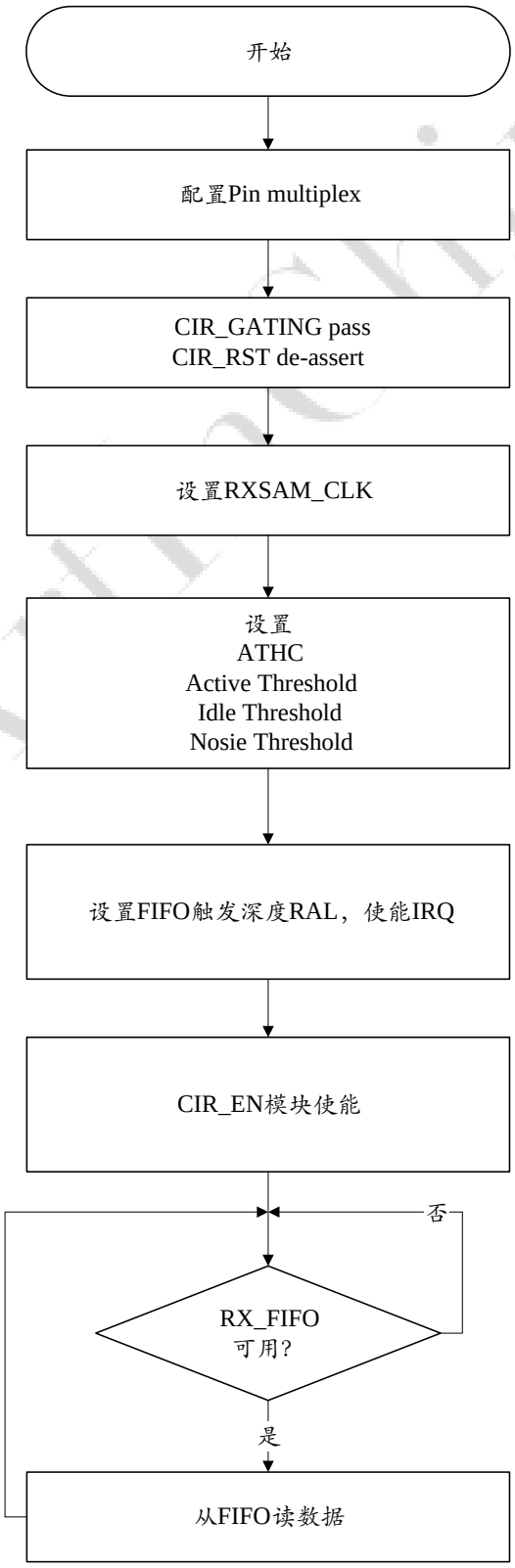


图 11–34 CIR 接收器编程指南

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

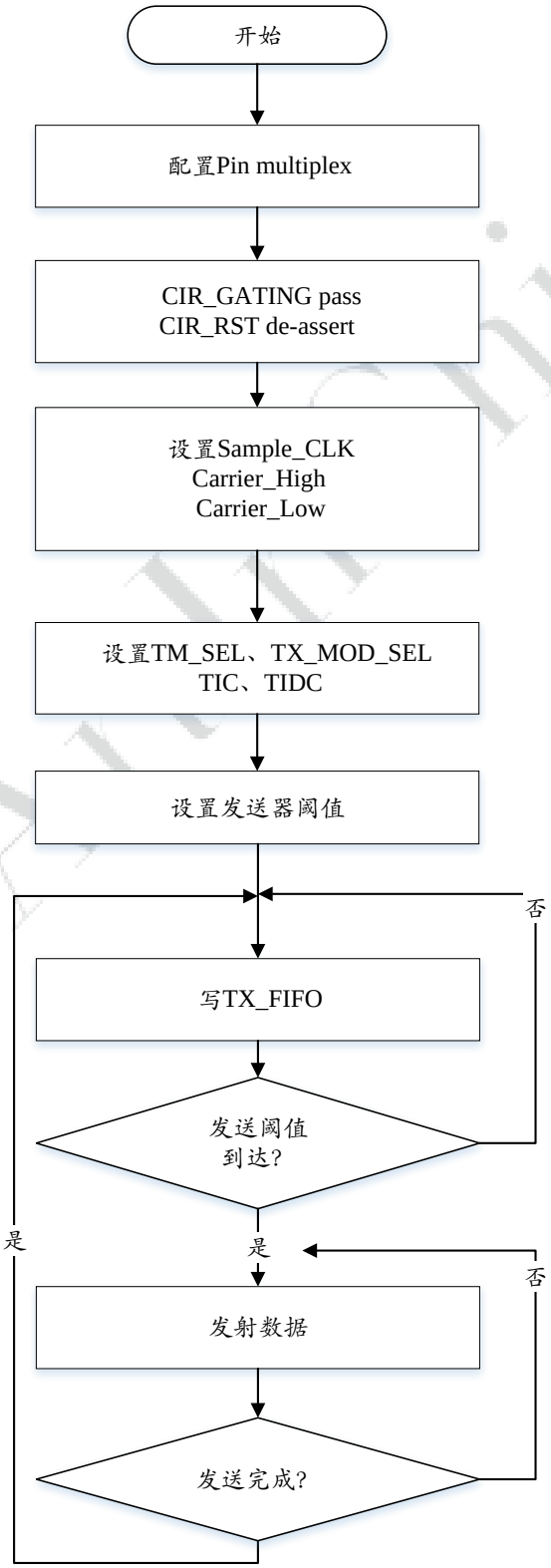


图 11-35 CIR 发送器编程指南

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.5. CIR 基地址

表 11–26 CIR 基地址信息

模块名称	起始地址	结束地址	空间大小
CIR	0x19260000	0x19260FFF	4 KB

11.6.6. 寄存器列表

寄存器列表

偏移地址	缩写	寄存器名称	章节
0x000	CIR_MCR	CIR 模块控制寄存器	0x000 CIR_MCR
0x004	CIR_INTR	CIR 模块中断控制寄存器	0x004 CIR_INTR
0x008	CIR_INTEN	CIR 模块中断使能寄存器	0x008 CIR_INTEN
0x00C	CIR_TXSTAT	CIR 发送状态寄存器	0x00C CIR_TXSTAT
0x010	CIR_RXSTAT	CIR 接收状态寄存器	0x010 CIR_RXSTAT
0x014	CIR_RXCLK	CIR 接收采样时钟寄存器	0x014 CIR_RXCLK
0x018	CIR_RX_THRES	CIR 接收阈值配置寄存器	0x018 CIR_RX_THRES
0x01C	CIR_RX_CFG	CIR 接收配置寄存器	0x01C CIR_RX_CFG
0x020	CIR_TX_CFG	CIR 发送配置寄存器	0x020 CIR_TX_CFG
0x024	CIR_TIDC	CIR 发送间隔时间寄存器	0x024 CIR_TIDC
0x02C	CIR_CARR_CFG	CIR 载波配置寄存器	0x02c CIR_CARR_CFG
0x030	CIR_RXFIFO	CIR 接收缓存寄存器	0x030 CIR_RXFIFO
0x080	CIR_TXFIFO	CIR 发送缓存寄存器	0x080 CIR_TXFIFO
0xFFC	CIR_VERSION	CIR 模块版本号	0xFFC CIR_VERSION

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.7. 寄存器描述

11.6.7.1. 0x000 CIR_MCR

默认值：0x00000000			CIR 控制寄存器（CIR_MCR）
位域	类型	默认值	描述
31:18	–	–	–
17	WAC	0x0	TX_FIFO_CLR TX FIFO CLEAR，清 TX FIFO。 • 0x0：未使能。 • 0x1：Clear Tx FIFO。
16	WAC	0x0	RX_FIFO_CLR RX FIFO CLEAR，清 RX FIFO。 • 0x0：未使能。 • 0x1：Clear Tx FIFO。
15:10	–	–	–
9	WAC	0x0	TX_STOP Transmit Stop Control，发送停止控制，仅用于循环模式。 • 0x0：硬件发送完 FIFO 的数据后自动将该 bit 清 0。 • 0x1：循环发送停止。由开始到停止，FIFO 中数据必须被发送完。
8	WAC	0x0	TX_START Transmit Start Control，发送启动控制。在循环模式和非循环模式都需要。 • 0x0：硬件发送完 FIFO 的数据后自动将该 bit 位清 0。 • 0x1：发送开始。由开始到停止，FIFO 中数据必须被发送完。 在循环模式下，FIFO 中的数据会在一定的间隔时间 IDC_THRES 后反复发送，直到 TX_STOP 为 1 时才会在发送完当次命令后停止。
7:2	–	–	–
1	R/W	0x0	CIR_TX_EN CIR Module TX Enable，CIR 模块 TX 使能。 • 0x0：CIR 模块 TX 未使能。 • 0x1：CIR 模块 TX 使能。
0	R/W	0x0	CIR_RX_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CIR 控制寄存器（CIR_MCR）
位域	类型	默认值	描述
			CIR Module RX Enable，CIR 模块 RX 使能。 • 0x0：CIR 模块 RX 未使能。 • 0x1：CIR 模块 RX 使能。

11.6.7.2. 0x004 CIR_INTR

默认值：0x00000000			CIR 中断寄存器（CIR_INTR）
位域	类型	默认值	描述
31:7	–	–	–
6	R/W1C	0x0	TXB_AVL _INT TX FIFO Available Interrupt Flag，发送缓存可用中断。 • 0x0：发送缓存不可用。 • 0x1：发送缓存可用。达到 TXB_EMPTY_LEVEL 时触发。
5	R/W1C	0x0	TXEND_INT Transmit End Interrupt，发送结束中断。 • 0x0：发送未完成。 • 0x1：发送完成。
4	R/W1C	0x0	TX_UNF_INT Transmit FIFO Underflow Interrupt for Non-cyclical Pulse，非循环发送下溢出中断。 • 0x0：发送器 FIFO 无下溢出。 • 0x1：发送器 FIFO 下溢出。
3	–	–	–
2	R/W1C	0x0	RXB_AVL _INT RX FIFO Available Interrupt Flag，接收缓存可用中断。 • 0x0：接收缓存不可用。 • 0x1：接收缓存可用。达到 LEVEL 时触发。
1	R/W1C	0x0	RX_END_INT Receive End Interrupt，接收结束中断

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CIR 中断寄存器（CIR_INTR）
位域	类型	默认值	描述
			• 0x0：接收未结束 • 0x1：接收结束
0	R/W1C	0x0	RX_OVF_INT Receive Overflow Interrupt，接收缓存溢出中断 • 0x0：接收器 FIFO 未溢出 • 0x1：接收器 FIFO 溢出

11.6.7.3. 0x008 CIR_INTEN

默认值：0x00000063			CIR 中断使能控制寄存器（CIR_INTEN）
位域	类型	默认值	描述
31:24	–	–	–
23:16	R/W	0x0	TXB_EMPTY_LEVEL TX FIFO Empty Level，发送缓存空闲深度。达到该设置值触发 TXB_AVL_INT。
15:14	–	–	–
13:8	R/W	0x0	RXB_AVL _LEVEL RX FIFO Available Level，接收缓存可用字节深度。达到该设置值触发 RXB_AVL_INT。
7	–	–	–
6	R/W	0x1	TXB_AVL _EN TX FIFO Available Interrupt Enable，发送缓存可用中断使能。
5	R/W	0x1	TXEND_EN Transmit Ended Interrupt Enable，发送结束中断使能。
4	R/W	0x0	TX_UNF_EN Transmit FIFO Underflow Interrupt Enable for non-Cyclical Pulse，非循环发送下溢出中断使能。
3	–	–	–
2	R/W	0x0	RXB_AVL_EN RX FIFO Available Interrupt Enable，接收缓存可用中断使能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000063			CIR 中断使能控制寄存器（CIR_INTEN）
位域	类型	默认值	描述
1	R/W	0x1	RXEND_EN Receive Ended Interrupt Enable，接收结束中断使能。
0	R/W	0x1	RX_OVF_EN Receive Overflow Interrupt Enable，接收缓存溢出断使能。

11.6.7.4. 0x00C CIR_TXSTAT

默认值：0x0000017F			CIR 发送状态寄存器（CIR_TXSTAT）
位域	类型	默认值	描述
31:12	–	–	–
11	RO	0x0	TX_STAT Transmitter Status，发送器状态。 • 0x0：Idle，空闲，当 FIFO 中所有数据被发送完时自动清 0。 • 0x1：Active，激活。
10	RO	0x0	TX_FIFO_ERR FIFO Error Flag，发送 FIFO 错误标志。 • 0x0：no error • 0x1：error, such as overflow or underflow
9	RO	0x0	TX_FIFO_FULL FIFO Full Flag，发送 FIFO 满标志。 • 0x0：not full • 0x1：full
8	RO	0x1	TX_FIFO_EMPTY TX FIFO Empty Flag，发送 FIFO 空标志。 • 0x0：not empty • 0x1：empty
7	–	–	–
6:0	RO	0x7F	TX_FIFO_DLEN TX FIFO Data Length，TX FIFO 当前有效数据量指示。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000017F			CIR 发送状态寄存器（CIR_TXSTAT）
位域	类型	默认值	描述
			• 0x00：发送缓存中还有 1 byte 待发送 • 0x01：发送缓存中还有 2 bytes 待发送 • … • 0x7F：发送缓存中还有 128 bytes 待发送

11.6.7.5. 0x010 CIR_RXSTAT

默认值：0x00000100			CIR 接收状态寄存器（CIR_RXSTAT）
位域	类型	默认值	描述
31:12	–	–	–
11	RO	0x0	RX_STAT Receiver Status，接收器状态。 • 0x0：Idle，空闲 • 0x1：Active，激活
10	RO	0x0	RX_FIFO_ERR FIFO Error Flag，接收 FIFO 错误标志。 • 0x0：no error • 0x1：error, such as overflow or underflow
9	RO	0x0	RX_FIFO_FULL FIFO Full Flag，接收 FIFO 满标志。 • 0x0：not full • 0x1：full
8	RO	0x1	RX_FIFO_EMPTY RX FIFO Empty Flag，接收 FIFO 空标志。 • 0x0：not empty • 0x1：empty
7:6	–	–	–
5:0	RO	0x00	RX_FIFO_DLEN RX FIFO Data Length，RX FIFO 当前有效数据量指示。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000100			CIR 接收状态寄存器（CIR_RXSTAT）
位域	类型	默认值	描述
			• 0x00：接收缓存中还有 1 byte 待取走 • 0x01：接收缓存中还有 2 bytes 待取走 • … • 0x3F：接收缓存中还有 64 bytes 待取走

11.6.7.6. 0x014 CIR_RXCLK

默认值：0x00000000			CIR 接收采样时钟寄存器（CIR_RXCLK）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	DIV_RXCLK Receive Sample Clock Divider，接收采样时钟分频系数（1~65535）

11.6.7.7. 0x018 CIR_RX_THRES

默认值：0x000F00FF			CIR 接收阈值配置寄存器（CIR_RX_THRES）
位域	类型	默认值	描述
31:16	R/W	0x0F	ACTIVE_THRES Active Threshold，激活阈值 接收器由空闲状态转变到激活状态的阈值。 当接收器处于空闲状态，若输入信号电平发生变化（上升沿或下降沿），且持续时间大于 ACTIVE_THRES × Trx_clk 时，接收器认为这是一个激活码，将转变为激活状态，并开始捕获 CIR_RX 信号。
15:0	R/W	0xFF	IDLE_THRES Idle Threshold，空闲阈值 接收器根据该阈值决定当前指令是否完成被接收。若无 CIR_RX 输入，接收器处于空闲状态。当 CIR_RX 信号保持高电平或低电平，且持续时间大于 IDLE_THRES × Trx_clk 时，表示前一个指令完成接收。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.6.7.8. 0x01C CIR_RX_CFG

			CIR 接收配置寄存器（CIR_RX_CFG）
位域	**类型**	**默认值**	**描述**
31:16	R/W	0x1FF	NOSIE_THRES Nosie Threshold，噪声阈值 CIR_RX 信号脉冲（高电平或低电平）持续时间小于 NOSIE_THRES 个采样周期 Tpclk，该脉冲将被当作噪声干扰而被忽略。 • 0x0：所有采样都存储于 RX_FIFO • 0x1：若信号小于等于 1 个周期 Tpclk，忽略 • 0x2：若信号小于等于 2 个周期 Tpclk，忽略 • … • 0xFFFF：若信号小于等于 65535 个周期 Tpclk，忽略
15:8	–	–	–
7:3	–	–	–
2	W1C	0x0	DBC_LEVEL_SET Debounce 输出初始化电平设置 • 0x0：Debounce 输出初始化电平为 1 • 0x1：Debounce 输出初始化电平与 RX_LEVEL 一致
1	R/W		RX_LEVEL RX 输入信号电平 • 0x0：空闲状态下为低电平、激活状态下为高电平 • 0x1：空闲状态下为高电平、激活状态下为低电平
0	R/W	0x0	RX_INVERT RX 信号极性反相 • 0x0：信号不反相 • 0x1：信号反相

11.6.7.9. 0x020 CIR_TX_CFG

默认值：0x00000000			**CIR 发送配置寄存器（CIR_TX_CFG）**
位域	**类型**	**默认值**	**描述**
31:8	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CIR 发送配置寄存器（CIR_TX_CFG）
位域	类型	默认值	描述
7:3	–	–	–
2	R/W	0x0	TX_MODE Transmit Mode，发送模式 • 0x0：非循环发送模式 • 0x1：循环发送模式
1	R/W	0x0	TX_OUT_MODE Transmit Out Mode，发送输出模式 • 0x0：发送信号调制 • 0x1：发送信号不调制
0	R/W	0x0	TX_INVERT Transmit Signal Invert，TX 信号极性反相 • 0x0：信号不反相 • 0x1：信号反相

11.6.7.10. 0x024 CIR_TIDC

默认值：0x00000000			CIR 发送间隔时间寄存器（CIR_TIDC）
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	IDC_THRES Idle Duration Counter Threshold，空闲持续时间计数阈值，0~65536 循环发送间隔时间= IDC_THRES × Ttx_clk

11.6.7.11. 0x02c CIR_CARR_CFG

默认值：0x0003000b			CIR 发送载波配置寄存器（CIR_CARR_CFG）
位域	类型	默认值	描述
31:16	R/W	0x3	CARRIER_HIGH Carrier High Pulse Number，载波高电平脉冲个数，以 APB_CLK 为基本单位。用于配置载波频率及占空比。 TX_CLK=24MHz/（CARR_HIGH+1+CARR_LOW+1）。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0003000b			CIR 发送载波配置寄存器（CIR_CARR_CFG）
位域	类型	默认值	描述
			DUTY=（CARR_HIGH+1）/（CARR_HIGH+1+CARR_LOW+1）
15:0	R/W	0xb	CARRIER_LOW Carrier Low Pulse Number，载波低电平脉冲个数，以 APB_CLK 为基本单位。用于配置载波频率及占空比。

11.6.7.12. 0x030 CIR_RXFIFO

默认值：0x00000000			CIR 接收缓存寄存器（CIR_RXFIFO）
位域	类型	默认值	描述
31:8	–	–	–
7:0	R/W	0x0	RXFIFO Receive Byte FIFO，接收字节缓存。

11.6.7.13. 0x080 CIR_TXFIFO

默认值：0x00000000			CIR 发送缓存寄存器（CIR_TXFIFO）
位域	类型	默认值	描述
31:8	–	–	–
7:0	W	0x0	TXFIFO Transmit Byte FIFO，发送字节缓存。 当发送触发，FIFO 中的数据将被发送，直至所有数据字节数量都被发送完。

11.6.7.14. 0xFFC CIR_VERSION

默认值：0x00000102			CIR 版本寄存器（VERSION）
位域	类型	默认值	描述
31:0	RO	0x00000102	Version（版本号），采用 BCD 码，V1.2。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.7. General Purpose Input Output (GPIO)

General Purpose Input Output (GPIO)，通用引脚控制器，用于管理具有通用电气特性的引脚，区别于 USB、DDR 等带专用 PHY 的引脚。

11.7.1. 特性说明

- 每个引脚可单独配置为关闭，通用功能和最多七个专用功能
- 每个引脚可单独使能输出，可单独配置中断触发模式
- 每个引脚驱动能力单独配置，可选有八个档位
- 每个引脚上下拉单独配置，可选无上下拉/ 上拉 33 KΩ/ 下拉 33 KΩ
- 每组引脚输入中断脉宽可配置，时间可配置为 4.1 ns~4.03 ms
- 每个引脚可单独配置为输入，每个输入 IO 自带施密特触发器，配置输入后直接生效并且无法取消
- 关闭 IO 功能或配置为输入不使能上下拉时 IO 处于高阻态

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.7.2. 原理框图

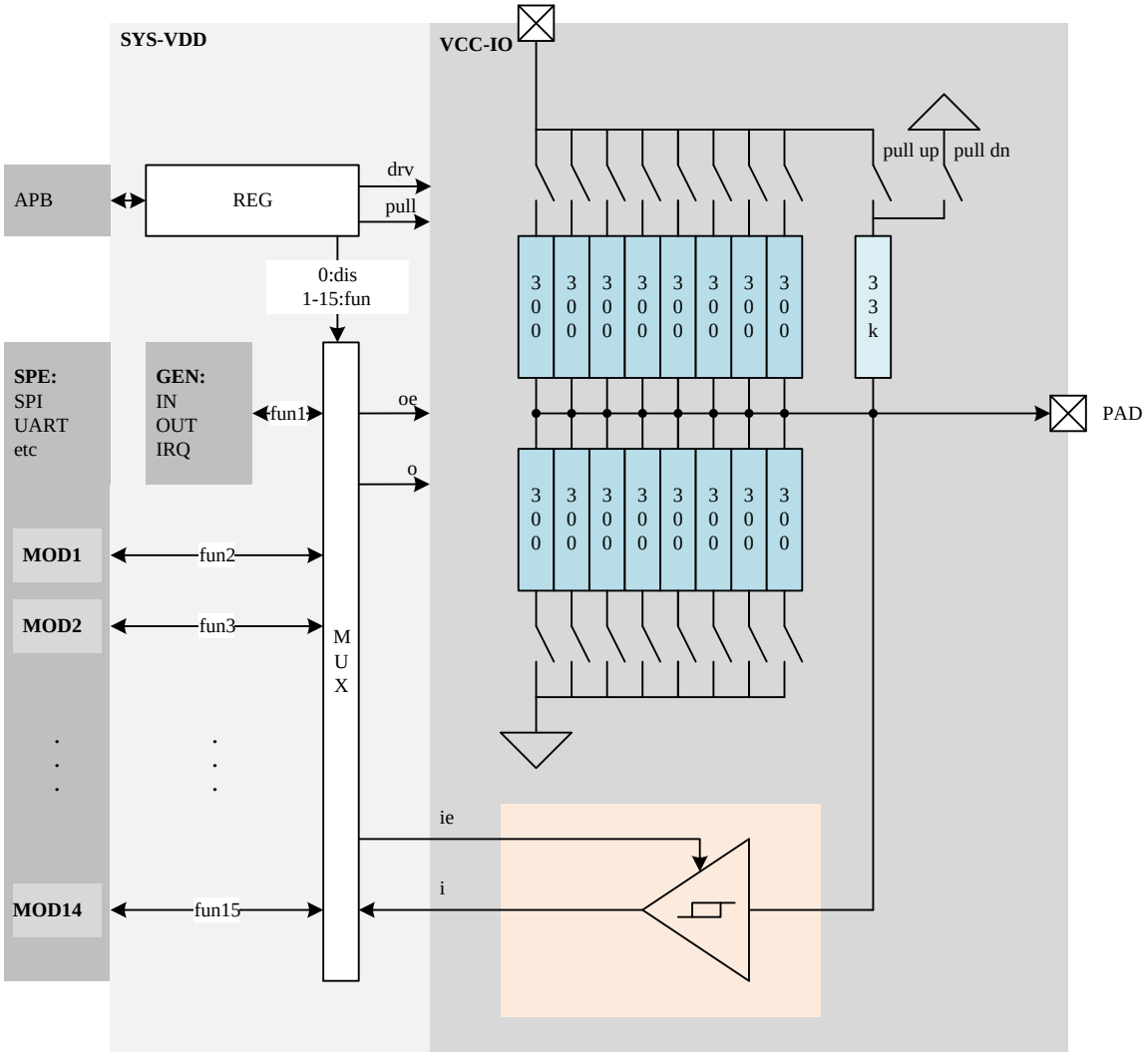


图 11–36 GPIO 原理框图

11.7.3. 功能描述

GPIO 有以下几种配置：

- 关闭
- 通用功能：在 GPIO 模块内部控制。通用功能又分为以下三个功能：
  - 读取输入电平：当引脚配置为通用功能后，使能 GEN_IE，即可在 GEN_IN_STA 对应的位读取到当前的输入电平。
  - 设置输出电平：当引脚配置为通用功能后，使能 GEN_OE，即可配置 GEN_OUT_CFG 使得对应的引脚输出电平。
  - 中断设置：当使用到中断检测功能，同样需要使能 GEN_IE，每个引脚可配置中断模式为：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 下降沿中断
- 上升沿中断
- 低电平中断
- 高电平中断
- 双沿中断（上升沿或下降沿）

通用功能的输入，支持两级去抖，详情可查看通用输入去抖功能。

- 专用功能：指复用到其它模块使用，比如 UART、I2C 等。

11.7.3.1. 通用输入去抖功能

通用功能的输入，支持两级去抖，去抖后作用于寄存器和产生中断，如下所示：

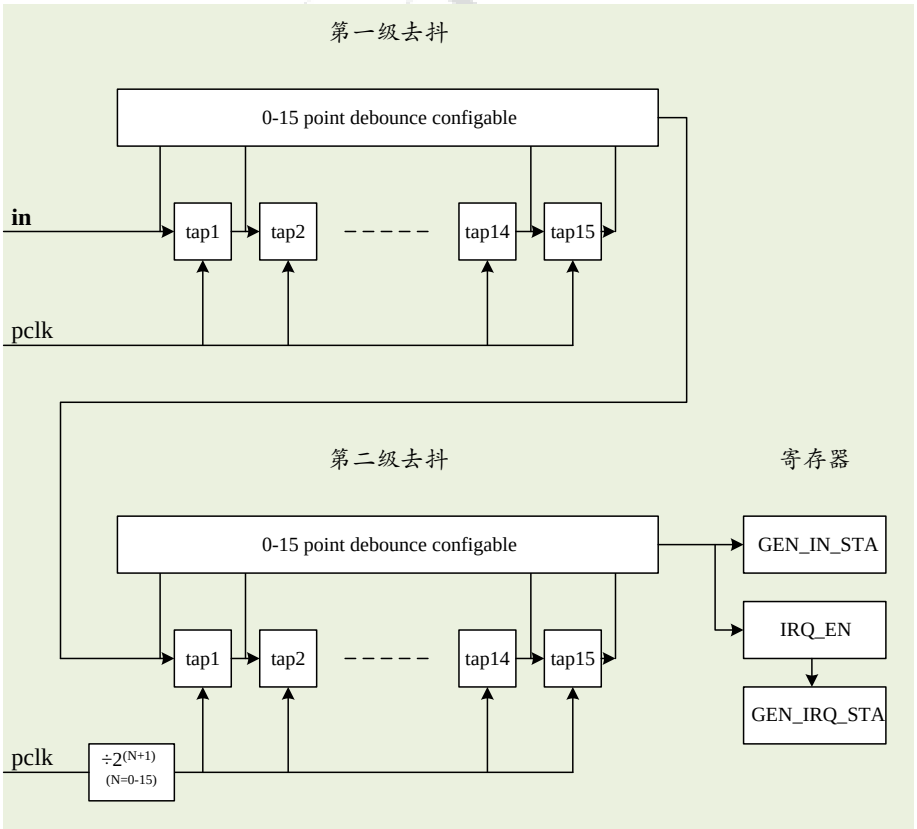


图 11–37 通用输入去抖功能示意图

- 第一级去抖用于滤除高频脉冲，去抖可配置使用 1–15 个参考点（配置为 0 表示不做去抖）。典型应用示例如下：

表 11–27 第一级去抖典型应用示例

参数	对应数值示例
AHB 时钟频率	240 MHz
采样周期	4.1 ns

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

参数	对应数值示例
过滤脉冲	最小为 4.1 ns，最大为 61.5 ns

- 第二级去抖用于滤除宽脉冲，如机械按键抖动等，去抖可配置使用 1–15 个参考点（配置为 0 表示不做去抖）。典型应用示例如下：

表 11–28 第二级去抖典型示例

参数	对应数值示例
AHB 时钟频率	240 MHz
采样周期	最大采样周期为 0.27 ms 配置方式为 $2^{(N+1)}$ (N = 0 – 15)
过滤脉冲	最大过滤脉冲为 4.03 ms

11.7.4. GPIO 基地址

表 11–29 GPIO 基地址信息

模块名称	起始地址	结束地址	空间大小
GPIO	0x10700000	0x10700FFF	4 KB

11.7.5. 寄存器列表

表 11–30 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x00+G*0x100	GEN_IN_STA	GPIO 通用输入状态寄存器	0x00+G*0x100 GEN_IN_STA
0x04+G*0x100	GEN_OUT_CFG	GPIO 通用输出控制寄存器	0x04+G*0x100 GEN_OUT_CFG
0x08+G*0x100	GEN_IRQ_EN	GPIO 通用中断使能寄存器	0x08+G*0x100 GEN_IRQ_EN
0x0C+G*0x100	GEN_IRQ_STA	GPIO 通用中断状态寄存器	0x0C+G*0x100 GEN_IRQ_STA
0x10+G*0x100	GEN_OUT_CLR	GPIO 通用输出清除寄存器	0x10+G*0x100 GEN_OUT_CLR
0x14+G*0x100	GEN_OUT_SET	GPIO 通用输出置位寄存器	0x14+G*0x100 GEN_OUT_SET
0x18+G*0x100	GEN_OUT_TOG	GPIO 反转寄存器	0x18+G*0x100 GEN_OUT_TOG
0x20+G*0x100	GEN_IRQ_EN_CLR	GPIO 通用中断使能清除寄存器	0x20+G*0x100 GEN_IRQ_EN_CLR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 11–30 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x24+G*0x100	GEN_IRQ_EN_SET	GPIO 通用中断使能置位寄存器	0x24+G*0x100 GEN_IRQ_EN_SET
0x80+P*0x4+G*0x100	PIN_CFG	GPIO 引脚功能配置寄存器	0x80+P*0x4+G*0x100 PIN_CFG
0xFFC	VERSION	GPIO 版本寄存器	#unique_269_Connect_42_section_ttl_qqc_n1c

其中，P 和 G 取值范围如下：

表 11–31 GPIO P 和 G 取值范围 (BASE_ADDR: 0x10700000)

分组	偏移地址	G 取值	P 取值
PA	0x0000	0	0~11
PB	0x0100	1	0~18
PC	0x0200	2	0~11
PD	0x0300	3	0~27
PE	0x0400	4	0~17
PF	0x0500	5	0~1
PM/PS	0x0C00	12	0~3
PN	0x0D00	13	0~2

11.7.6. 寄存器描述

11.7.6.1. 0x00+G*0x100 GEN_IN_STA

注：

该寄存器在满足以下任一情况下才有效：

- PIN_FUN=1 且 GEN_IN_EN=1 时有效。
- PIN_FUN = 2~15 且 SPE_IE_FORCE=1 时有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPIO 通用输入状态寄存器
位域	类型	默认值	描述
31:0	RO	0x0	IN_STA 引脚输入状态 • 0: 表示输入为低电平 • 1: 表示输入为高电平 每位对应一个引脚。

11.7.6.2. 0x04+G*0x100 GEN_OUT_CFG

注：

该寄存器仅在 PIN_FUN=1 且 GEN_OUT_EN=1 时有效。

默认值：0x00000000			GPIO 通用输出控制寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	OUT_CFG 引脚输出配置 • 0: 输出设置为低电平 • 1: 输出设置为高电平 每位对应一个引脚。

11.7.6.3. 0x08+G*0x100 GEN_IRQ_EN

注：

该寄存器仅在 PIN_FUN=1 且 GEN_IN_EN=1 时有效。

默认值：0x00000000			GPIO 通用中断使能寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	IRQ_EN 引脚中断使能 • 0: 关闭 • 1: 使能 每位对应一个引脚。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

11.7.6.4. 0x0C+G*0x100 GEN_IRQ_STA

注：

该寄存器仅在同时满足以下条件时才有效：

- PIN_FUN=1
- GEN_IN_EN=1
- IRQ_EN=1

默认值：0x00000000			GPIO 通用中断状态寄存器
位域	**类型**	**默认值**	**描述**
31:0	R/W1C	0x0	IRQ_STA 引脚中断状态，该寄存器写 1 清零，即对对应位写 1 为清除对应的寄存器 • 0: 无中断 • 1: 有中断 每位对应一个引脚。

11.7.6.5. 0x10+G*0x100 GEN_OUT_CLR

默认值：0x00000000			GPIO 通用输出清除寄存器
位域	**类型**	**默认值**	**描述**
31:0	WO	0x0	OUT_CFG_CLR 输出控制寄存器清除 • 0: 对应引脚电平保持不变 • 1: 对应引脚设置为低电平 每位对应一个引脚。

11.7.6.6. 0x14+G*0x100 GEN_OUT_SET

默认值：0x00000000			GPIO 通用输出置位寄存器
位域	**类型**	**默认值**	**描述**
31:0	WO	0x0	OUT_CFG_SET 输出控制寄存器置位

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPIO 通用输出置位寄存器
位域	类型	默认值	描述
			• 0: 对应引脚电平保持不变 • 1: 对应引脚设置为高电平 每位对应一个引脚。

11.7.6.7. 0x18+G*0x100 GEN_OUT_TOG

默认值：0x00000000			GPIO 反转寄存器
位域	类型	默认值	描述
31:0	WO	0x0	OUT_CFG_TOG 输出控制寄存器置位 • 0: 对应引脚电平不变 • 1: 对应引脚电平反转 每位对应一个引脚。

11.7.6.8. 0x20+G*0x100 GEN_IRQ_EN_CLR

默认值：0x00000000			GPIO 通用中断使能清除寄存器
位域	类型	默认值	描述
31:0	WO	0x0	IRQ_EN_CLR 引脚中断使能清除 • 0: IRQ_EN 对应位保持不变 • 1: IRQ_EN 对应位被清除 配置该寄存器清除对应的中断使能。

11.7.6.9. 0x24+G*0x100 GEN_IRQ_EN_SET

默认值：0x00000000			GPIO 通用中断使能置位寄存器
位域	类型	默认值	描述
31:0	WO	0x0	IRQ_EN_SET 引脚中断使能置位

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPIO 通用中断使能置位寄存器
位域	类型	默认值	描述
			• 0: IRQ_EN 对应位保持不变 • 1: IRQ_EN 对应位被置位 配置该寄存器置位对应的中断使能。

11.7.6.10. 0x80+P*0x4+G*0x100 PIN_CFG

默认值：PA8~11: 0x00000308 默认值：PB12~17: 0x00000308 默认值：OTHERS: 0x00000000			GPIO 引脚功能配置寄存器
位域	类型	默认值	描述
31:28	R/W	0x0	GEN_IN_DB1_POINT 通用输入第二级去抖参考点数，仅在 PIN_FUN=1 且 GEN_IE=1 才有效。 该配置值为去抖采样点数，配置为 0 则关闭本级去抖。
27:24	R/W	0x0	GEN_IN_DB1_SAMP 通用输入第二级去抖采样除频，仅在 PIN_FUN=1 且 GEN_IE=1 才有效。 第二级去抖采样周期为 $2^{(SAMP+1)}$ 个 AHB0 时钟周期。
23:20	R/W	0x0	GEN_IN_DB0_POINT 通用输入第一级去抖采样点数，仅在 PIN_FUN=1 且 GEN_IE=1 才有效。 第一级去抖采样周期为一个 AHB0 时钟周期。 该配置值为去抖采样点数，配置为 0 则关闭本级去抖。
19	–	–	–
18	R/W	0x0	SPE_IE_FORCE 专用功能输入强制使能，仅在 PIN_FUN= 2~8才有效 • 0: 关闭 • 1: 打开 此字段用于调试使用，强制使能输入，并将输入状态存到通用输入状态寄存器。
17	R/W	0x0	GEN_OE 通用功能输出使能，仅在 PIN_FUN=1 才有效。 • 0: 关闭 • 1: 打开

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：PA8~11: 0x00000308 默认值：PB12~17: 0x00000308 默认值：OTHERS: 0x00000000			GPIO 引脚功能配置寄存器
位域	**类型**	**默认值**	**描述**
16	R/W	0x0	GEN_IE 通用功能输入使能，仅在 PIN_FUN=1 才有效。 • 0: 关闭 • 1: 打开
15	–	–	–
14:12	R/W	0x0	GEN_IRQ_MODE 通用功能中断检测模式，仅在 PIN_FUN=1 且 GEN_IE=1 才有效： • 0: 下降沿 • 1: 上升沿 • 2: 低电平 • 3: 高电平 • 4: 双沿（上升沿或下降沿） • 5~7: 预留
11:10	–	–	–
9:8	R/W	PA8~11, PB12~17: 3 PE7~8, PF0~5: 3 OTHERS: 0	PIN_PULL 引脚上下拉设置 • 0: 关闭，引脚处于高阻态 • 1: 预留 • 2: 下拉 33 KΩ 到 GND • 3: 上拉 33 KΩ 到 VCC-IO **注：** 引脚功能设置 PIN_FUN 配置为通用功能或专用功能，该寄存器都起作用。
7	–	–	–
6:4	R/W	OTHERS: 0	PIN_DRV 引脚输出驱动能力

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

<table>
<tr><td colspan="3">默认值：PA8~11: 0x00000308
默认值：PB12~17: 0x00000308
默认值：OTHERS: 0x00000000</td><td>GPIO 引脚功能配置寄存器</td></tr>
<tr><td>位域</td><td>类型</td><td>默认值</td><td>描述</td></tr>
<tr><td></td><td></td><td></td><td>
<table>
<tr><th>–</th><th>3.3V</th><th>1.8V</th></tr>
<tr><td>0</td><td>180Ω</td><td>300Ω</td></tr>
<tr><td>1</td><td>90Ω</td><td>150Ω</td></tr>
<tr><td>2</td><td>60Ω</td><td>100Ω</td></tr>
<tr><td>3</td><td>45Ω</td><td>75Ω</td></tr>
<tr><td>4</td><td>36Ω</td><td>60Ω</td></tr>
<tr><td>5</td><td>30Ω</td><td>50Ω</td></tr>
<tr><td>6</td><td>26Ω</td><td>43Ω</td></tr>
<tr><td>7</td><td>23Ω</td><td>38Ω</td></tr>
</table>
注：
引脚功能设置 PIN_FUN 配置为通用功能或专用功能，该寄存器都起作用。
</td></tr>
<tr><td>3:0</td><td>R/W</td><td>PA8~11, PB12~17: 8;PN0~2: 2
PE7~8, PF0~5,PN0~1: 2
OTHERS: 0</td><td>PIN_FUN
引脚功能设置
• 0: 关闭
• 1: 通用功能 (GEN)
• 2~15: 专用功能 (SPE)</td></tr>
</table>

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12. 模拟

12.1. ADC Interface Module (ADCIM)

ADC 接口管理模块 (ADCIM) 接收来自不同功能应用模块的指令来控制 ADC 运行。通过控制 ADC 进行数据转换操作，将模拟信号转换为数字信号，并将转换后的数据返回给相应的功能应用模块，供其进一步处理和使用。

ADC 的功能应用模块包括 GPAI/ THS/ RTP 模块。在 ADC 功能应用模块启动之前，需要初始化 ADC 接口管理模块，否则应用模块无法访问到 ADC 接口。

12.1.1. 特性说明

- APB 总线访问寄存器
- 多通道可配，每个通道捕获时间 TACQ 可配置
- 支持两种采样优先级：低优先级（非实时采样），高优先级（实时采样）
- 支持深度为 16 的低优先级采样命令 FIFO
- 多通道间相互独立
- 不支持数据 FIFO

12.1.2. 原理框图

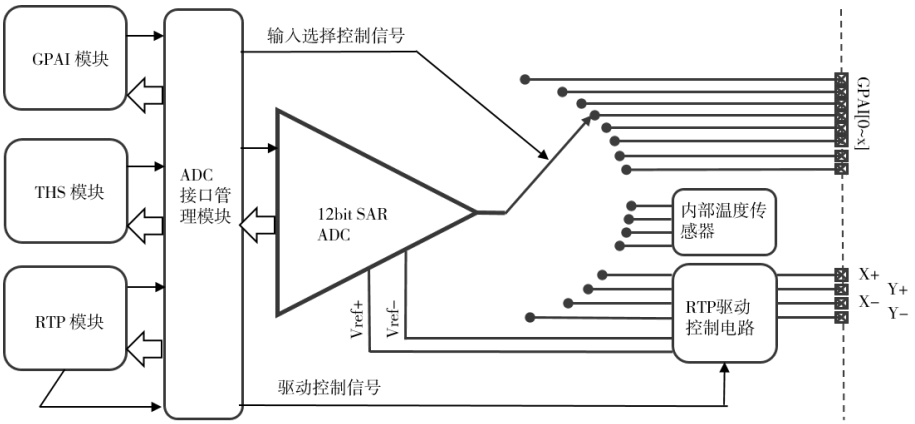


图 12–1 ADC 接口管理模块在系统中的应用

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

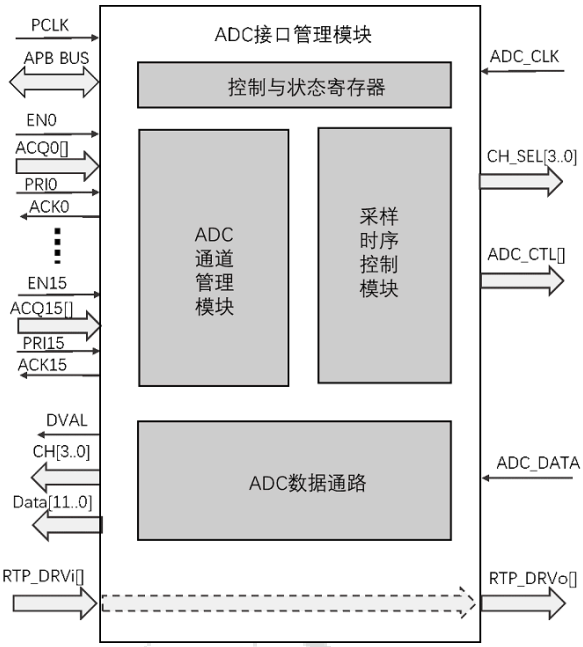


图 12–2 ADC 接口管理模块原理图框图

12.1.3. 功能描述

12.1.3.1. 非实时采样与实时采样

ADC 应用模块传递给 ADCIM 的采样命令分为以下两类，用来实现非实时采样和实时采样功能：

> **注：**
>
> 关于采样命令详细说明，可查看 采样命令接口说明。

- 低优先级命令：通常是面对非实时需求的场景。

  例如，在 GPAI 的多数应用场景，以及 THS 温度传感器采样的应用场景中，没有严格的完成时间要求（时序要求），只需要在大概的时间内对某个输入量进行采样量化并返回给 ADC 应用模块即可。

- 高优先级命令：通常是面对有实时性需求的场景。

  例如，RTP 模块的采样需要配合使用外部的驱动电路， 有较高的时序要求。RTP 模块需要明确知道采样的起始和结束时间，而且期望在较快的时间内完成采样，以获得更好的用户体验。

对于低优先级与高优先级命令，ADCIM 模块内部有不同的处理和响应机制：

- 高优先级命令 (PRI = 1) 的响应优先级高于低优先级命令 (PRI = 0)。
- 对于同时接收到的、优先级相同的命令，使用轮询的机制，从通道号小的先开始。
- 低优先级命令响应机制为先请求先排队先装入 FIFO 进行排队并等待响应。
  - 对于同时请求的命令，使用轮询的机制，从通道号小的先开始。
- 高优先级的实时命令不会经过 FIFO，直接参与仲裁响应。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

如图 12–3 : 低优先级与高优先级命令的响应机制举例所示，其中 PRI 表示优先级，CH 表示通道号，响应的优先顺序如下：

1. CH6 (PRI=1)、CH7 (PRI=1)、CH15 (PRI=0) 与 CH0 (PRI=0)，同时先发出采样请求。
2. CH1(PRI=0) 与 CH2 (PRI=0) 发出采样请求。
3. CH8 (PRI=1) 发出采样请求。

根据高低优先级的响应机制，最终采样执行的先后顺序为 **CH6（最先） > CH7 > CH0 > CH8 > CH15 > CH1 > CH2（最后）**。

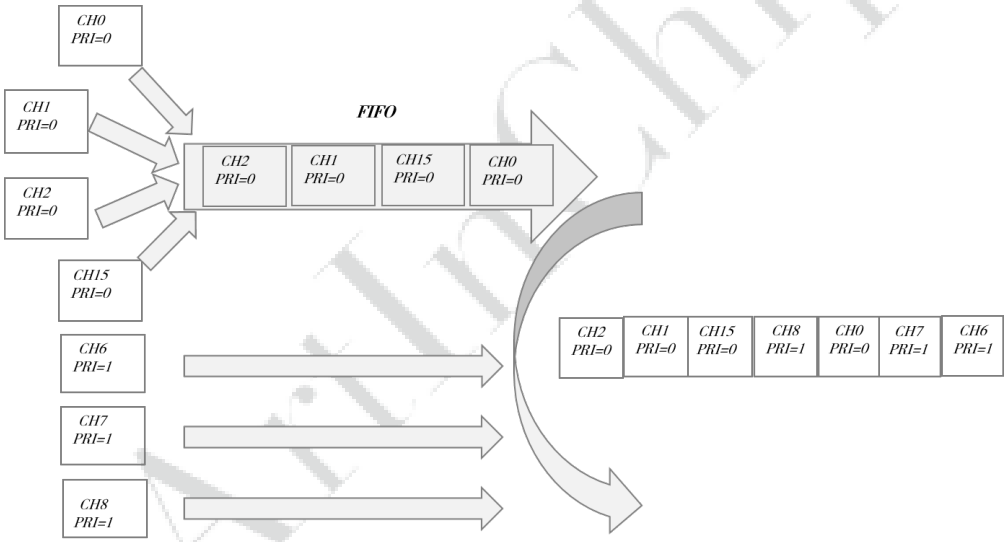


图 12–3 低优先级与高优先级命令的响应机制举例

12.1.3.1.1. 采样命令接口说明

采样命令由三部分构成：

- 优先级：分为高优先级和低优先级， 由对应通道的 PRI 信号控制，可实现实时采样和非实时采样功能。
- 通道号：在模块内部产生，直接对应不同通道的端口。
- 捕获时长：以 ADC_CLK 的周期为单位的计数值，来自对应通道的 ACQx 信号：

$$T_{ACQx} = (ACQx + 1) \times T_{ADC_CLK}$$

注：

每个通道的捕获时长控制信号 ACQx 直接反映 ADC 应用模块对每个通道的配置值。在已经发出采样命令但未收到返回的采样数据值之前，不能改变此配置值。

以下分别展示了低优先级和高优先级命令的时序图：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

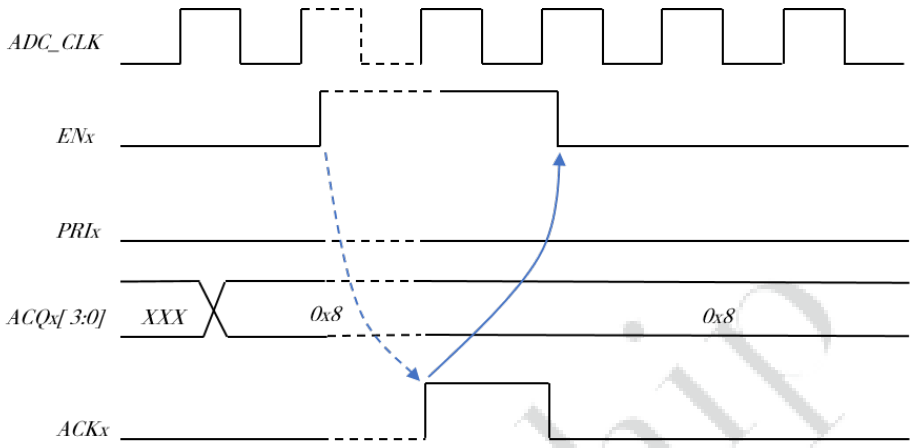


图 12–4 低优先级命令时序

低优先级采样命令时序中：

- 从 ENx 有效，到 ACKx 有效，中间会经过不确定的时钟周期数的时间，原因为：
  1. 多个通道同时发送采样命令，ADCIM 不能及时响应。
  2. 如果内部 FIFO 已经满，则会通过 ACKx 信号延迟命令接收。
- 从 ACKx 有效到 ENx 无效只需要经历一个周期。ACKx 有效意味着本采样命令已经进入命令 FIFO。

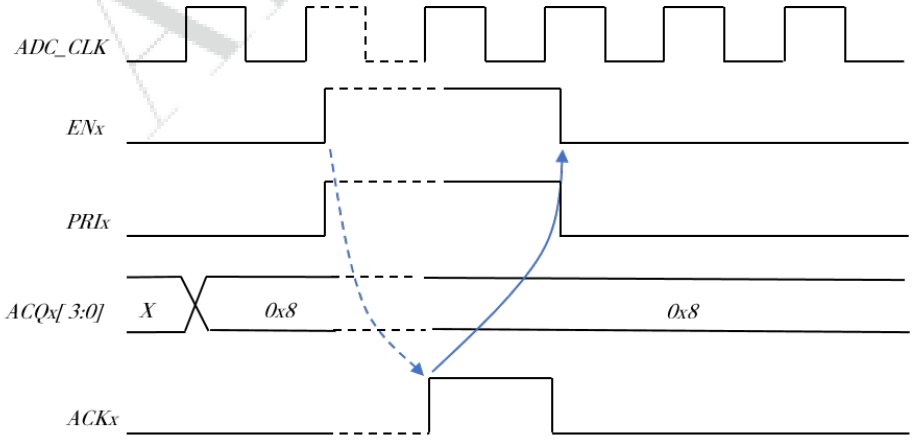


图 12–5 高优先级命令时序

实时采样命令时序中：

- 从 ENx 有效，到 ACKx 有效，与图 12–4 : 低优先级命令时序一样，中间会经过不确定的时钟周期数， 原因是：
  1. 正在处理的低优先级非实时命令，需要先处理完这一个命令。
  2. 有其它的同样是高优先级命令正在处理。
- 从 ACKx 有效到 ENx 无效只需要一个时钟周期。ACKx 有效意味着本采样命令已经处理完成。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.1.3.1.2. 采样数据返回接口说明

采样数据返回通道包括 {DVAL, CH，DATA}，多个通道的数据通过共同的 DATA 返回通道传递给不同的 ADC 应用模块，例如 RTP/ GPAI/ THS。ADC 应用模块在 DVAL 有效时接收根据 DVAL 与 CH[3:0] 值锁存与自身通道号匹配的采样值 (DATA)。

由于 ADC 采样数据是从 ADC 模拟电路串行输入，并转化为并行数据输出，所以 DVAL 信号不存在连续多个时钟周期有效的情况， 都是一个个单周期的有效信号。图 12–6 : 数据返回通道时序如下所示。

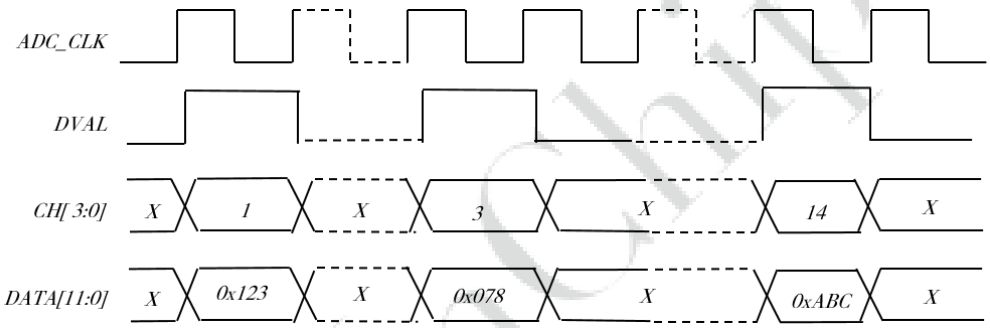


图 12–6 数据返回通道时序

如图 12–6 : 数据返回通道时序所示：

- 当 DVAL=1，CH=1，DATA=0x123，表示 0x123 为通道 1 的有效数据。
- 当 DVAL=1，CH=3，DATA=0x078，表示 0x078 为通道 3 的有效数据。
- 当 DVAL=1，CH=14，DATA=0xABC ，表示 0xABC 为通道 14 的有效数据。

12.1.3.2. ADC 校准功能说明

ADC 接口管理模块 （ ADCIM ）在实际应用中可以提供 ADC 硬件自动校准功能，以确保采样数据的准确性，提高数据转换的精度。

ADC 硬件自动校准是一种特殊的采样功能，通过将一个参考电平输入到 ADC 进行采样，并计算出偏差值来校准后续的采样数据。理论上，采样返回的结果应该是 （ 2^{12})/2=2048，但实际上总会存在偏差，此时硬件会计算出此偏差，并把此偏差应用于对后续采样数据的校准。

ADCIM 模块默认情况下会对采样数据进行校准，并将校准后的数据输出到 ADC 应用模块。然而，软件也可以通过寄存器修改校准值或禁用校准功能：

- 硬件自动校准：把 **CALVAL** 回写到 **CALCSR.CALVAL**，并且开启校准功能。

  硬件会自动进行校准过程，将计算出的偏差值应用到后续的采样数据上。

  硬件自动校准可以提供更精确的结果，但需要额外的硬件支持。

- 软件校准：根据 `DATA （计算之后结果） = ADC_DATA – (CALVAL - 2048)` 公式进行校准，并且屏蔽校准功能。

  软件校准则更加灵活，可以在不需要修改硬件的情况下进行校准。

ADC 校准的算法： `DATA = ADC_DATA – (CALVAL - 2048)`。其中

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- **DATA**：ADCIM 模块经过校准后输出到 ADC 应用模块的数据。
- **ADC_DATA**：ADC 数据串并转换后未经过校准的数据。
- **CALVAL**：**CALCSR.CALVAL** 寄存器值

12.1.4. 编程指南

12.1.4.1. 初始化流程

在 RTP/ GPAI/ THS 工作之前，需要对 ADCIM 进行时钟使能，即 CMU 开启 ADCIM 时钟。

12.1.4.2. 自动校准

ADCIM 使能 ADC 对参考电平的中间值进行采样 (CALEN=1)。理论上返回结果应该是 (2^{12}) / 2 = 2048，但实际上总会存在偏差， 硬件会计算出此偏差，并把此偏差应用于对后续采样数据的校准。

自动校准流程：

1. CMU 使能 ADCIM 模块。
2. 使能自动校准 （ CALEN = 1 ）。
3. 轮询自动校准使能 (bit) 是否为 0 (CALEN = 0)。
4. 自动校准使能 (bit) 为 0，自动校准完成。
5. 获取自动校准完成之后的 ADCIM_CALCSR.CALVAL。

12.1.5. ADCIM 基地址

表 12–1 ADCIM 基地址信息

模块名称	起始地址	结束地址	空间大小
ADCIM	0x19250000	0x19250FFF	4 KB

12.1.6. 寄存器列表

表 12–2 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	ADCIM_MCSR	ADCIM 模块控制状态	0x000 ADCIM_MCSR
0x004	ADCIM_CALCSR	ADCIM 校准控制	0x004 ADCIM_CALCSR
0x008	ADCIM_FIFOSTS	ADCIM FIFO 状态	0x008 ADCIM_FIFOSTS
0x00C	ADCIM_DATA	ADCIM 采样结果	0x00C ADCIM_DATA
0x01C	ADCIM_GAIN	ADCIM 增益	0x01C ADCIM_GAIN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 12–2 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0xFFC	ADCIM_VERSION	模块版本	0xFFC ADCIM_VERSION

12.1.7. 寄存器描述

12.1.7.1. 0x000 ADCIM_MCSR

默认值：0x00000000			ADCIM 模块控制状态 (ADCIM Module Control State Register)
位域	类型	默认值	描述
31:17	–	–	–
16	RO	0x0	SAMPLE STATE 采样状态 • 0: ADC 模块处于空闲状态，没有采样命令需要处理。 • 1: ADC 模块正处于 工作 状态，正在处理采样命令（包括捕获和转换）。
15:8	R/W	0x00	SEMFLAG 信号量标志 • 8–bit 寄存器，可以为软件任意读写，不会对硬件行为产生任何影响。 • 作为 ADCIM 被多个应用模块共享时的信号量标志。 • 每个寄存器位由软件自由定义。
7:4	–	–	–
3:0	RO	0x00	CHN 正在处理的通道号 (Number of Channel Processing) 作为 debug 使用，表示当前正在采样的通道号。

12.1.7.2. 0x004 ADCIM_CALCSR

默认值：0x08002F00			ADCIM 校准控制 (ADCIM Calibration Control Set Register)
位域	类型	默认值	描述
31	R/WAC	0x0	CALVAL_UPD ADC 校准值更新 (Calibration Value Update) 软件设置 CALVAL 的同时设置 CALVAL_UPD 为 1，表示软件需要更新 CALVAL 值，CALVAL_UPD 被置为 1 后会触发内部更新，硬件马上置 CALVAL _UPD 为 0。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x08002F00			ADCIM 校准控制 (ADCIM Calibration Control Set Register)
位域	类型	默认值	描述
30:28	_	_	_
27:16	R/W	0x800	CALVAL ADC 校准输出值 (Calibration Value) ADC 的校准过程如下： 1. ADC 采样一个参考电压，并返回一个 12 bits 的值。 2. 硬件保存并使用 12 bits 的值对所有的采样数据进行校准。 3. 如希望使用一个非硬件自动校准取得的值对 ADC 数据进行校准，可通过软件设置一个合适的值，则硬件会参考该值对 ADC 采样数据进行自动校准。
15:8	R/W	0x2F	ADC_ACQ ADC 校准捕获时间 (ADC Acquire) 校准时 ADC 通道的捕获时间长度。 计数值单位为 ADC_CLK 的周期数，$T_{ADC_ACQ} = (ADC_ACQ+1) \times T_{ADC_CLK}$。假设 ADC_CLK = 24 MHz，ADC_ACQ = 0x2F，则 $T_{ADC_ACQ} = (47 + 1) \times 41.67\ ns = 2\ us$。
7:2	_	_	_
1	R/W	0x0	DCALMASK 采样数据校准屏蔽 (Data Calibration Mask ） • 0：硬件默认对采样数据进行校准后送给 ADC 应用功能模块。 • 1：屏蔽采样数据校准功能，模块直接把来自 ADC 模拟电路的采样数据不经校准地送给 ADC 应用功能模块。
0	R/WAC	0x0	CALEN ADC 校准使能 (Calibration Enable) 使能信号由软件置位，使能 ADC 校准。 • ADC 校准完后，硬件会对 CALEN 自动清零。软件查询到 CALEN 被清零后，意味着校准已完成。 • 自动校准存在一个固定偏差 (OFFSET)，需要进行校准。

12.1.7.3. 0x008 ADCIM_FIFOSTS

默认值：0x00000040			ADCIM FIFO 状态 (ADCIM FIFO States)
位域	类型	默认值	描述
31:7	_	_	_

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000040			ADCIM FIFO 状态 (ADCIM FIFO States)
位域	类型	默认值	描述
6	RO	0x1	ADC Arbiter Status ADC 仲裁状态： 仅 debug 使用 • 0：ADC 接口模块正在接收其它模块的命令。 • 1：ADC 接口模块正处于 Idle 状态。
5	RO	0x0	FIFO Error Status FIFO 错误状态： 仅 debug 使用 • 0：表示命令 FIFO 正常。 • 1：表示命令 FIFO Error (Overflow 或者 Underflow)。
4:0	RO	0x00	FIFOCTR FIFO 计数器 (FIFO Counter)，用于显示采样命令 FIFO 的占用情况。 仅 debug 使用。 FIFO 深度为 16，有效值为 0~16（0x00 ~ 0x10），表示 FIFO 内未处理的采样命令数。

12.1.7.4. 0x00C ADCIM_DATA

默认值：0x00100000			ADCIM 采样结果 (ADCIM DATA)
位域	类型	默认值	描述
31:21	_	_	_
20	R/W	0x1	DATA CHx Select Enable • 0：通道选择功能开启，Sample Data 为 CHx 的数据 • 1：所有通道数据都显示。
19:16	R/W	0x0	CHx Select Config
15:12	_	_	_
11:0	RO	0x00	Sample Data ADC 采样数据结果

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.1.7.5. 0x01C ADCIM_GAIN

默认值：0x70010000			ADCIM 增益 (ADCIM GAIN)
位域	类型	默认值	描述
31	_	_	_
30	R/W	0x1	GPAI GAIN Bypass 0: GAIN CAL Enable 1: GAIN CAL Bypass
29	R/W	0x1	THS GAIN Bypass 0: GAIN CAL Enable 1: GAIN CAL Bypass
28	R/W	0x1	RTP GAIN Bypass 0: GAIN CAL Enable 1: GAIN CAL Bypass
27:17	_	_	_
16:0	R/W	0x10000	GAIN SET(增益设置) K= Value /2^16(范围 0~2)

12.1.7.6. 0xFFC ADCIM_VERSION

默认值：0x00000104			模块版本 (ADCIM Version)
位域	类型	默认值	描述
31:0	RO	0x00000104	Version 模块版本号 采用 BCD 码显示，V1.04。

12.2. General Purpose Analog Input (GPAI)

通用模拟输入接口 (GPAI) 模块，通过 ADC 接口管理模块 (ADCIM) 来获取模拟输入信号的输入电平，产生高低电平阈值报警。

ADCIM 模块是用于配置和控制模数转换器（ADC）的硬件模块，负责将模拟信号转换为数字信号，以便 GPAI 可以读取和处理。因此在启动 GPAI 之前，需要先启动 ADC Interface Module (ADCIM) 模块。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.2.1. 特性说明

- 支持 APB 总线访问寄存器
- 最多支持八个模拟信号输入
- 支持单点采样与周期采样两种采样模式
- 每次采样突发采样数量可配 2^0 / 2^1/ 2^2/ 2^3
- 支持高电平报警阈值与低电平报警阈值独立可配
- 通道 0/1 ：FIFO 为 12*32，其余通道 ：FIFO 为 12*8， 单位 bits
- 基准电压：2.5 V
- 每个通道支持 DMA 功能

12.2.2. 原理框图

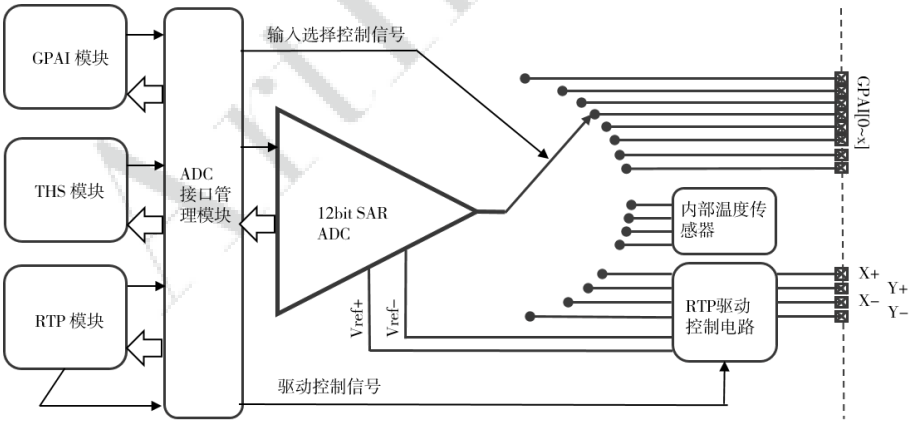


图 12–7 GPAI 接口模块与 ADC 连接关系

12.2.3. 功能描述

12.2.3.1. 关于采样的定义

在 GPAI 模块中，采样被细分为以下三种类型，以便更好地理解和应用不同的采样类型：

- 单次采样：是指对任意输入信号进行一次 ADC 采样的过程 ，一次采样对应一条 ADC 采样命令。

  单次采样简单直接，适用于需要快速获取单个数据点的场景。

- 单点采样：是指 ADC 在任意一个时间点开始的连续采样过程。单点采样过程可能是单次采样，也可能包含多次采样，具体由 SBC 配置决定。

  例如 ADC 在一个时间点开始对某个特定信号进行多次采样，即执行多条 ADC 采样命令，以获得多个采样值。然后通过对采样值的适当的滤波，如算数平均，以获得一个更加准确和稳定的平均结果。

  单点采样适用于需要在嘈杂环境中准确测量模拟信号的应用。通过连续采样并应用算术平均滤波，可以有效地抑制随机噪声，从而得到更平滑的测量结果。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 周期采样：是指 ADC 在对特定信号进行固定间隔的周期性单点采样，每个周期就进行一次单点采样。

  周期采样模式允许用户以一定的时间间隔重复采样，从而捕捉到信号的周期性变化。通过调整采样间隔，可以根据具体应用的需求来优化数据的采集频率和精度。

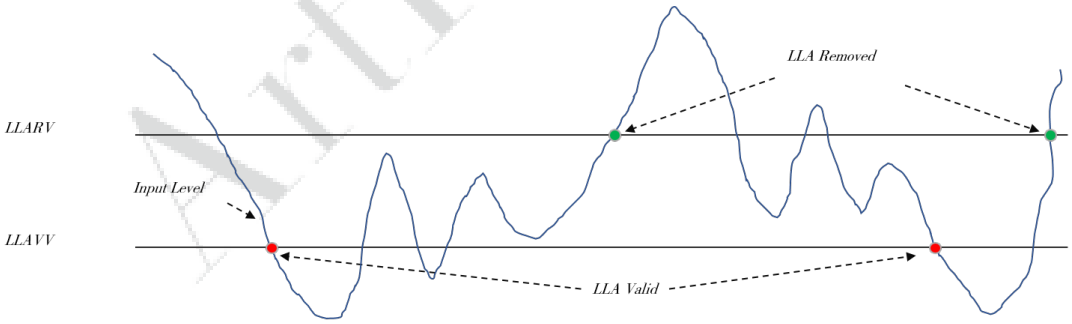
  周期采样适用于需要连续监测信号变化的场景，通过周期性地获取数据点，可以有效地跟踪和分析信号的变化趋势。

12.2.3.2. 高/ 低电平报警阈值

GPAI 模块能够根据设定的高低阈值来检测信号的变化，并在信号超过或低于设定的阈值时触发相应的报警。用户可以设定一个高阈值和一个低阈值，用于确定何时触发报警：

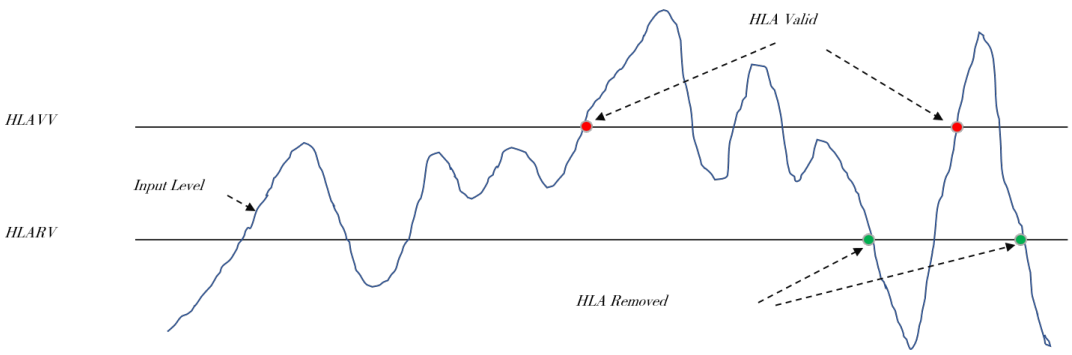
- 低电平报警阈值：
  - 低电平报警有效阈值 (LLAVV)
  - 低电平报警解除阈值 (LLARV)

  LLAVV ≤ LLARV，并且 LLARV – LLAVV 为低电平报警的迟滞值，必须覆盖信号的正常抖动范围，才能保证不会反复出现虚警。



- 高电平报警阈值：
  - 高电平报警有效阈值 (HLAVV)
  - 高电平报警解除阈值 (HLARV)

  HLAVV ≥ HLARV，并且 HLAVV – HLARV 为高电平报警的迟滞值，必须覆盖信号的正常抖动范围，才能保证不会反复出现虚警。



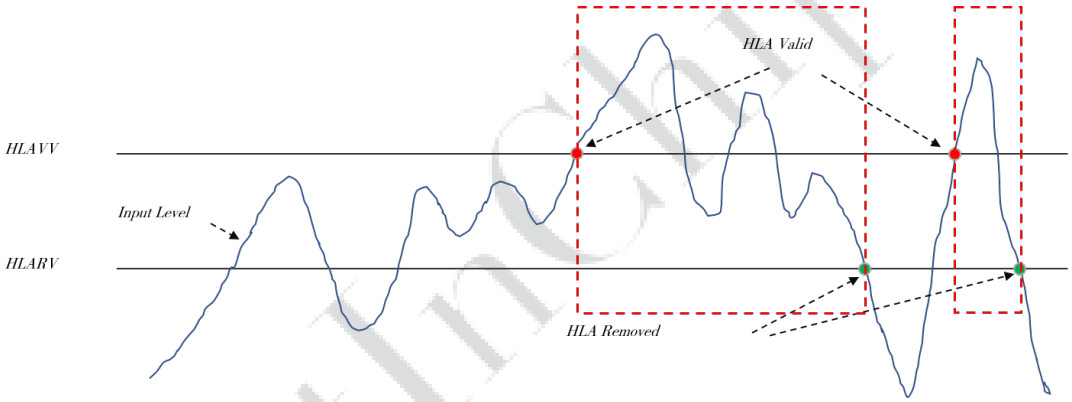
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.2.3.3. 高/ 低/ 正常电平数据界定

为了区分不同状态下的信号数据，寄存器 GPAI_CHnACR 中定义了电平数据的相关概念，确保在分析信号时能够准确识别出异常情况：

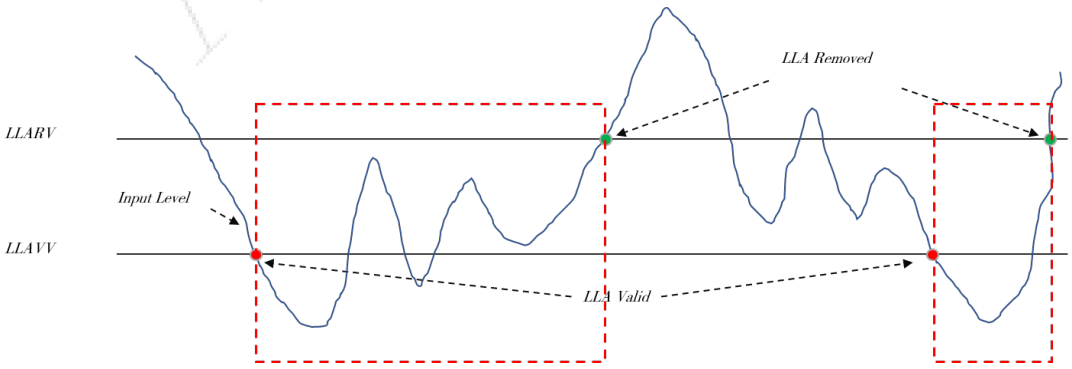
- 高电平数据：是指高电平报警使能之后，在高电平报警有效 (HLAV) 和高电平报警解除 (HLAR) 期间所取得的采样数据。高电平采样数据的数值一定不小于高电平报警解除阈值 (HLARV)。

  如下图所示，虚框范围内的信号就是高电平采样数据对应的信号：



- 低电平数据：是指低电平报警使能之后，在低电平报警有效 (LLAV) 和 低电平报警解除 （ LLAR ）期间所取得的采样数据。低电平采样数据的数值一定不大于低电平报警解除阈值 (LLARV)。

  如下图所示，虚框范围内的信号就是低电平采样数据对应的信号：



- 正常电平数据：是指排除了高电平数据与低电平数据之后，剩余的采样值。

  正常电平数据有助于了解系统在正常运行状态下的表现。

注：

上述数据都是算数平均之后的值。

通过设定高低阈值并监测信号的变化，可以有效地捕捉到高电平和低电平事件，并在必要时触发相应的报警或处理措施。同时，正常电平数据的获取则有助于了解系统在正常运行状态下的表现，为后续的数据分析和决策提供参考。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.2.4. 编程指南

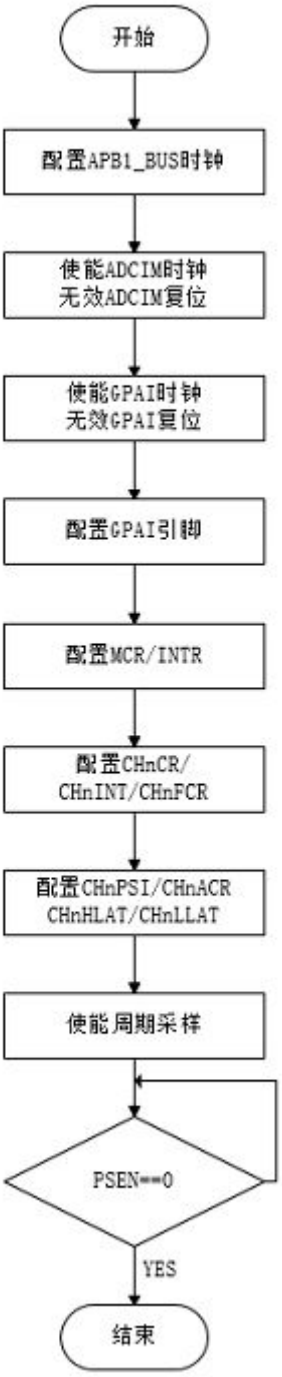


图 12–8 单点采样

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

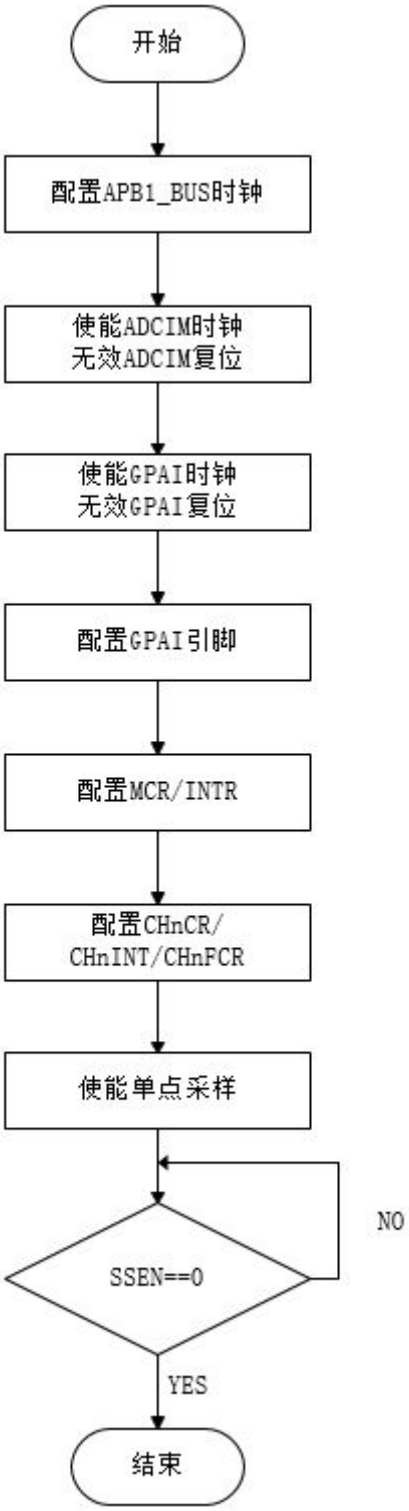


图 12–9 周期采样

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.2.5. GPAI 基地址

表 12–3 GPAI 基地址信息

模块名称	起始地址	结束地址	空间大小
GPAI	0x19251000	0x19251FFF	4 KB

12.2.6. 寄存器列表

表 12–4 GPAI 寄存器列表

偏移	缩写	寄存器名称	章节
0x000	GPAI_MCR	GPAI 模块控制	0x000 GPAI_MCR
0x004	GPAI_INTR	GPAI 中断控制与状态	0x004 GPAI_INTR
0x100	GPAI_CHnCR	GPAI 通道控制	0x100+0x40*n GPAI_CHnCR
0x104	GPAI_CHnINT	GPAI 通道中断控制与状态	0x104+0x40*n GPAI_CHnINT
0x108	GPAI_CHnPSI	GPAI 通道采样间隔配置	0x108+0x40*n GPAI_CHnPSI
0x110	GPAI_CHnHLAT	GPAI 高电平报警阈值	0x110+0x40*n GPAI_CHnHLAT
0x114	GPAI_CHnLLAT	GPAI 低电平报警阈值	0x114+0x40*n GPAI_CHnLLAT
0x118	GPAI_CHnACR	GPAI 报警控制	0x118+0x40*n GPAI_CHnACR
0x120	GPAI_CHnFCR	GPAI FIFO 控制	0x120+0x40*n GPAI_CHnFCR
0x124	GPAI_CHnDATA	GPAI 通道数据	0x124+0x40*n GPAI_CHnDATA
0xFFC	VERSION	GPAI 版本寄存器	0xFFC VERSION

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.2.7. 寄存器描述

12.2.7.1. 0x000 GPAI_MCR

默认值：0x00000000			GPAI 模块控制 (GPAI Module Control Register)
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x00	CHEN 通道使能控制 (Channel Enable) 包含 8 bits，分别对应八个通道的独立使能控制。每个 bit 分别对应一个通道： • Bit 8：通道 0 • Bit 9：通道 1 • Bit 10：通道 2 • Bit 11：通道 3 • Bit 12：通道 4 • Bit 13：通道 5 • Bit 14：通道 6 • Bit 15：通道 7 每个 bit 位都可通过设置以下值控制对应的通道使能： • 0：禁止通道 • 1：使能通道
7:1	–	–	–
0	R/W	0	EN 模块使能 (Module Enable) • 0：本模块被禁止，本模块停止工作。 • 1：本模块被使能。

12.2.7.2. 0x004 GPAI_INTR

默认值：0x00000000			GPAI 中断控制与状态 (GPAI Interrupt Register)
位域	类型	默认值	描述
31:24	–	–	–
23	RO	0	CH7_FLG

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPAI 中断控制与状态 (GPAI Interrupt Register)
位域	类型	默认值	描述
			通道 7 事件更新标志 (Channel 7 Flag) 通道 7 是否有新的事件发生，例如高/低电平报警事件，数据有效事件，FIFO 错误事件。 • 0：无新的待处理事件。 • 1：有新的待处理事件。
22	RO	0	CH6_FLG 通道 6 事件更新标志 (Channel 6 Flag) 通道 6 是否有新的事件发生，例如高/低电平报警事件，数据有效事件，FIFO 错误事件。 • 0：无新的待处理事件。 • 1：有新的待处理事件。
21	RO	0	CH5_FLG 通道 5 事件更新标志 (Channel 5 Flag) 通道 5 是否有新的事件发生，例如高/低电平报警事件，数据有效事件，FIFO 错误事件。 • 0：无新的待处理事件。 • 1：有新的待处理事件。
20	RO	0	CH4_FLG 通道 4 事件更新标志 (Channel 4 Flag) 通道 4 是否有新的事件发生，例如高/低电平报警事件，数据有效事件，FIFO 错误事件。 • 0：无新的待处理事件。 • 1：有新的待处理事件。
19	RO	0	CH3_FLG 通道 3 事件更新标志 (Channel 3 Flag) 通道 3 是否有新的事件发生，例如高/低电平报警事件，数据有效事件，FIFO 错误事件。 • 0：无新的待处理事件。 • 1：有新的待处理事件。
18	RO	0	CH2_FLG 通道 2 事件更新标志 (Channel 2 Flag)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPAI 中断控制与状态 (GPAI Interrupt Register)
位域	类型	默认值	描述
			通道 2 是否有新的事件发生，例如高/低电平报警事件，数据有效事件，FIFO 错误事件。 • 0：无新的待处理事件。 • 1：有新的待处理事件。
17	RO	0	CH1_FLG 通道 1 事件更新标志 (Channel 1 Flag) 通道 1 是否有新的事件发生，例如高/低电平报警事件，数据有效事件，FIFO 错误事件。 • 0：无新的待处理事件。 • 1：有新的待处理事件。
16	RO	0	CH0_FLG 通道 0 事件更新标志 (Channel 0 Flag) 通道 0 是否有新的事件发生，例如高/低电平报警事件，数据有效事件，FIFO 错误事件。 • 0：无新的待处理事件。 • 1：有新的待处理事件。
15:8	–	–	–
7	R/W	0	CH7_INTEN 通道 7 中断使能 (Channel 7 Interrupt Enable) • 0：禁止中断 • 1：使能中断
6	R/W	0	CH6_INTEN 通道 6 中断使能 (Channel 6 Interrupt Enable) • 0：禁止中断 • 1：使能中断
5	R/W	0	CH5_INTEN 通道 5 中断使能 (Channel 5 Interrupt Enable) • 0：禁止中断 • 1：使能中断
4	R/W	0	CH4_INTEN 通道 4 中断使能 (Channel 4 Interrupt Enable)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPAI 中断控制与状态 (GPAI Interrupt Register)
位域	类型	默认值	描述
			• 0：禁止中断 • 1：使能中断
3	R/W	0	CH3_INTEN 通道 3 中断使能 (Channel 3 Interrupt Enable) • 0：禁止中断 • 1：使能中断
2	R/W	0	CH2_INTEN 通道 2 中断使能 (Channel 2 Interrupt Enable) • 0：禁止中断 • 1：使能中断
1	R/W	0	CH1_INTEN 通道 1 中断使能 (Channel 1 Interrupt Enable) • 0：禁止中断 • 1：使能中断
0	R/W	0	CH0_INTEN 通道 0 中断使能 (Channel 0 Interrupt Enable) • 0：禁止中断 • 1：使能中断

12.2.7.3. 0x100+0x40*n GPAI_CHnCR

(1)

默认值：0x000n2F00			GPAI 通道控制 (GPAI Channel N Control Register)
位域	类型	默认值	描述
31:26	–	–	–
25:24	R/W	0x0	SBC 采样突发次数 (Sample Burst Count) 单点采样（或者周期采样模式中的每点采样）中包含的采样次数。 • 每点采样的突发次数 = 2^{SBC}。 • SBC = 0~3 分别对应突发次数 1/ 2/ 4/ 8。

(1) n=0~7 为 GPAI 通道号。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000n2F00			GPAI 通道控制 (GPAI Channel N Control Register)
位域	**类型**	**默认值**	**描述**
			每次单点采样使能 (SSEN=1) 或者周期采样使能 (PSEN=1)，GPAI 模块就会连续向 ADC 模块发出 2^{SBC} 个采样命令，对应地 ADC 就会返回 2^{SBC} 个采样数据。2^{SBC} 个采样数据经过简单的算数平均计算（保留整数部分）之后，合并为一个采样数据后，存入 FIFO，并等待软件进行后续处理。
23:20	–	–	–
19:16	RO	0xn	ADC_CHN ADC 通道号 (ADC Channel Number) 显示系统分配的 ADC 通道号，硬件会根据此通道号匹配 ADC 并获取返回的数据，软件驱动不需要使用，仅 debug 使用。n=0~7。
15:8	R/W	0x2F	ADC_ACQ ADC 捕获时间 (ADC Acquisition Time) 对应 ADC 通道的捕获时间长度。计数值单位为 ADC_CLK 的周期数，T_{ADC_ACQ} = (ADC_ACQ+1) *T_{ADC_CLK}。假设 ADC_CLK=24MHz， ADC_ACQ=0x2F，T_{ADC_ACQ} = (47+1)*41.67ns = 2us。
7:5	–	–	–
4	R/W	0x0	ADC_PRI ADC 采样优先级 (ADC Priority) 本次 ADC 采样的优先级控制。 • 0： 低优先级，采样命令会与其它低优先级命令进入采样队列。 • 1：高优先级，采样命令会被直接处理，不进入采样队列。
3	–	–	–
2	R	0x0	CHn_State 通道工作状态 (Channel N State) • 0： 空闲。 • 1：忙碌。
1	R/W	0	PSEN 周期采样使能 (Periodic Sample Enable) 使能 GPAI 通道周期采样。由软件置位，表示启动相应 GPAI 通道的周期性采样： • 采样间隔由 GPAI_CHnPSI 寄存器设定。 • 软件清零表示停止周期性采样。 • 如果在软件清零之前硬件已经启动了一次新的采样，则继续完成新采样命令，并最终返回数据。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000n2F00			GPAI 通道控制 (GPAI Channel N Control Register)
位域	类型	默认值	描述
			注： 不允许同时使能周期采样与单次采样，即 SSEN 与 PSEN 不可以同时有效。
0	R/WAC	0	SSEN 单点采样使能 (Single Sample Enable) 使能 GPAI 通道单点采样。由软件置位，表示启动相应通道信号的采样： • 单点采样完成之后，本字段就会由硬件自动清零。 **注：** 尽管本字段描述为单点采样，但此处单点采样实际上会包含多次采样，避免单次采样产生误差。通过多次采样后进行算术平均（保留整数部分），得到一个相对稳定的信号电平值。由硬件向 ADC 接口控制器连续发出多个采样命令，连续发出采样命令的个数由 SBC 设定。例如 SBC 配置为 0x2，则每次启动 SSEN，硬件会连续发出 $2^2 = 4$ 个采样命令，四个采样命令发出后，硬件自动清零 SSEN。

12.2.7.4. 0x104+0x40*n GPAI_CHnINT

默认值：0x00000000			GPAI 通道中断控制与状态 (DMA Channel N Interrupt)
位域	类型	默认值	描述
31:24	–	–	–
23	R/W1C	0	LLAR_FLG 低电平警报解除标志 (Low-Level Alarm Removed Flag) 本字段高电平有效，表示低电平警报解除，即采样后的数据从低于 LLAVV（低电平警报有效阈值）到高于 LLARV（低电平警报解除阈值）。 • 由软件写 1 清零。 • 仅周期采样模式 (PSEN=1) 下有效。
22	R/W1C	0	LLAV_FLG 低电平警报有效标志 (Low-Level Alarm Valid Flag) 本字段高电平有效，表示低电平警报有效，即采样后的数据从高于 LLAVR（低电平警报解除阈值）到低于 LLAVV（低电平警报有效阈值）。 • 由软件写 1 清零。 • 仅周期采样模式 (PSEN=1) 下有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPAI 通道中断控制与状态 (DMA Channel N Interrupt)
位域	类型	默认值	描述
21	R/W1C	0	HLAR_FLG 高电平警报解除标志 (High-Level Alarm Removed Flag) 本字段高电平有效，表示高电平警报解除，即采样后的数据从高于 HLAVV（高电平警报有效阈值）到低于 HLARV（高电平警报解除阈值）。 • 由软件写 1 清零。 • 仅周期采样模式 (PSEN=1) 下有效。
20	R/W1C	0	HLAV_FLG 高电平警报有效标志 (High-Level Alarm Valid Flag) 本字段高电平有效，表示高电平警报有效，即采样后的数据从低于 HLARV（高电平警报解除阈值）到高于 HLAVV（高电平警报有效阈值）。 • 由软件写 1 清零。 • 仅周期采样模式（PSEN=1) 下有效。
19:18	–	–	–
17	RO	0	FIFO_FLG FIFO 异常标志 (FIFO Error Flag) 本字段高电平有效，表示 FIFO 异常，异常包括上溢出 (Overflow) 与下溢出 (Underflow)。 本字段只读，可以通过清除 FIFO 控制寄存器来清除本标志位。
16	R/W1C	0	DRDY_FLG 数据有效标志 (Data Ready Flag) 本字段高电平有效，表示 FIFO 数据有效，即 FIFO 内数据量大于等于 FIFO 数据有效阈值。 **注：** 必须在取走 FIFO 数据之后清除中断，否则 FIFO 数据未被取走，FIFO 数据数量会一直满足 FIFO 数据有效阀值，则无法清除中断。
15:8	–	–	–
7	R/W	0	LLAR_INTEN 低电平警报解除中断使能 (Low-Level Alarm Removed Interrupt Enable) • 0：禁止 LLAR 中断 • 1：使能 LLAR 中断。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPAI 通道中断控制与状态 (DMA Channel N Interrupt)
位域	类型	默认值	描述
6	R/W	0	LLAV_INTEN 低电平警报有效中断使能 (Low-Level Alarm Valid Interrupt Enable) • 0：禁止 LLAV 中断 • 1：使能 LLAV 中断
5	R/W	0	HLAR_INTEN (High-Level Alarm Removed Interrupt Enable，高电平警报解除中断使能) • 0：禁止 HLAR 中断 • 1：使能 HLAR 中断
4	R/W	0	HLAV_INTEN (High-Level Alarm Valid Interrupt Enable，高电平警报有效中断使能) • 0： 禁止 HLAV 中断 • 1： 使能 HLAV 中断
3:2	–	–	–
1	R/W	0	FIFO_INTEN FIFO 异常中断使能 (FIFO Error Interrupt Enable) • 0：禁止 FIFO 异常中断 • 1：使能 FIFO 异常中断
0	R/W	0	DRDY_INTEN 数据有效中断使能 (Data Ready Interrupt Enable) • 0：禁止数据有效中断 • 1：使能数据有效中断

12.2.7.5. 0x108+0x40*n GPAI_CHnPSI

默认值：0x00005DC0			GPAI 通道采样间隔配置 (GPAI Channel N Periodic Sample Interval)
位域	类型	默认值	描述
31:28	–	–	–
27:0	R/W	0x0005DC0	PSI 周期性采样间隔 (Periodic Sample Interval) 定义周期性采样的采样间隔，仅周期采样模式 (PSEN=1) 下有效。 采样间隔为 PSI*TPCLK，示例如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00005DC0			GPAI 通道采样间隔配置 (GPAI Channel N Periodic Sample Interval)
位域	类型	默认值	描述
			假设 `PCLK = 24 MHz`， `PSI = 0x5DC0 = 24000`，采样周期 `TPSI = 24000/24000000 = 0.001 s = 1 ms`。 本字段为 0 表示连续采样，两次采样循环之间没有 延时。

12.2.7.6. 0x110+0x40*n GPAI_CHnHLAT

默认值：0x00000000			GPAI 高电平报警阈值 (Channel N High-Level Alarm Threshold)
位域	类型	默认值	描述
31:28	–	–	–
27:16	R/W	0x000	HLARV 高电平报警解除阈值 (High-Level Alarm Removed Value) 本字段定义了高电平报警解除的比较阈值，仅周期采样模式 (PSEN=1) 下有效： • 当采样值从高于 HLAVV 到低于 HLARV，表示高电平报警解除。 • HLAVV 必须保证不小于 HLARV，(HLAVV-HLARV) 就是高电平报警的迟滞值。
15:12	–	–	–
11:0	R/W	0x000	HLAVV 高电平报警有效阈值 (High-Level Alarm Valid Value) 本字段定义了高电平报警有效的比较阈值，仅周期采样模式 (PSEN=1) 下有效： • 当采样值从低于 HLARV 到高于 HLAVV，表示高电平报警有效。 • HLAVV 必须保证不小于 HLARV，(HLAVV-HLARV) 就是高电平报警的迟滞值。

12.2.7.7. 0x114+0x40*n GPAI_CHnLLAT

默认值：0x00000000			GPAI 低电平报警阈值 (Channel N Low-Level Alarm Threshold)
位域	类型	默认值	描述
31:28	–	–	–
27:16	R/W	0x000	LLARV 低电平报警解除阈值 (Low-Level Alarm Removed Value) 本字段定义了低电平报警解除的比较阈值，仅周期采样模式 (PSEN=1) 下有效：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPAI 低电平报警阈值 (Channel N Low-Level Alarm Threshold)
位域	类型	默认值	描述
			• 当采样值从低于 LLAVV 到高于 LLARV，表示低电平报警解除。 • LLAVV 必须保证不大于 LLARV，(LLARV-LLAVV) 就是低电平报警的迟滞值。
15:12	–	–	–
11:0	R/W	0x000	LLAVV 低电平报警有效阈值 (Low-Level Alarm Valid Value) 本字段定义了低电平报警有效的比较阈值，仅周期采样模式 (PSEN=1) 下有效： • 当采样值从高于 LLARV 到低于 LLAVV，表示低电平报警有效。 • LLAVV 必须保证不大于 LLARV，(LLARV-LLAVV) 就是低电平报警的回滞值。

12.2.7.8. 0x118+0x40*n GPAI_CHnACR

默认值：0x00000000			GPAI 报警控制 (GPAI Alarm Control Register)
位域	类型	默认值	描述
31:7	–	–	–
6	R/W	0	NLD_DIS 丢弃正常电平的采样数据 (Discard Normal-Level Data) 在高/低电平报警使能，即 HLA_EN=1 或 LLA_EN=1 的情况下，本字段控制是否丢弃保留正常电平的采样数据： • 0：保留正常电平采样数据，存入 FIFO。 • 1：丢弃正常电平采样数据，不会存入 FIFO。
5	R/W	0	LLD_DIS 丢弃低电平的采样数据 (Discard Low-Level Data) 在低电平报警使能 (LLA_EN=1) 情况下，本字段控制是否丢弃保留低电平报警有效之后至低电平报警解除之前的采样数据： • 0：保留低电平采样数据，存入 FIFO。 • 1：丢弃低电平采样数据，不会存入 FIFO。
4	R/W	0	HLD_DIS 丢弃高电平的采样数据 (Discard High-Level Data) 在高电平报警使能 (HLA_EN=1) 情况下，本字段控制是否丢弃保留高电平报警有效之后至高电平报警解除之前的采样数据:

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPAI 报警控制 (GPAI Alarm Control Register)
位域	类型	默认值	描述
			• 0：保留高电平采样数据，存入 FIFO。 • 1：丢弃高电平采样数据，不会存入 FIFO。
3:2	–	–	–
1	R/W	0	LLA_EN 低电平报警使能 (Low-Level Alarm Enable) • 0：禁止低电平报警功能，低温警报阈值无效。 • 1：使能低电平报警功能，仅在周期采样模式有效。
0	R/W	0	HLA_EN 高电平报警使能 (High-Level Alarm Enable) • 0：禁止高电平报警功能，高温警报阈值无效。 • 1：使能高电平报警功能，仅在周期采样模式有效。

12.2.7.9. 0x120+0x40*n GPAI_CHnFCR

默认值：0x00000000			GPAI FIFO 控制 (GPAI Channel N FIFO Control Register)
位域	类型	默认值	描述
31	–	–	–
30:24	RO	0x0	FIFO_DCNT FIFO 有效数据量 (FIFO Data Count) 当前 FIFO 有效数据量： • 对于 CH0~CH1：0x0 ~ 0x20 为合法值。 • 对于 CH2~CH7：0x0 ~ 0x8 为合法值。
23:19	–	–	–
18	R/W1C	0	FIFO_UFS FIFO 下溢出状态 (FIFO Underflow Status) 当前 FIFO 下溢出状态，高电平有效。 本字段有效，会导致 GPAI_CHnINT.FIFO_FLG 置位。 本字段由硬件置位，并由软件写 1 清零。
17	R/W1C	0	FIFO_OFS FIFO 上溢出状态 (FIFO Overflow Status)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPAI FIFO 控制 (GPAI Channel N FIFO Control Register)
位域	类型	默认值	描述
			本字段定义了当前 FIFO 上溢出状态，高电平有效。 本字段有效，会导致 GPAI_CHnINT.FIFO_FLG 置位。 本字段由硬件置位，并由软件写 1 清零。
16	–	–	–
15:8	R/W	0x0	FIFO_DRTH FIFO 数据有效阈值 (FIFO Data Ready Threshold) 当 FIFO 的数据量达到了本阈值后，就会置位 GPAI_CHnINT.DRDY_FLG 标志位，如果同时 GPAI_CHnINT.DRDY_INTEN 也有效，就会产生中断。 • 对于 CH0~CH1： ◦ 0x00：不设置有效阈值，不会产生 DRDY_FLG 标志。 ◦ 0x01~0x20：有效阈值范围，当 FIFO 数据量达到了对应数值后，就会置位 DRDY_FLG 标志。 ◦ 0x21~0x7F：非法配置，效果等同于 0x00。 • 对于 CH2~CH7： ◦ 0x00：不设置有效阈值，不会产生 DRDY_FLG 标志。 ◦ 0x01~0x08：有效阈值范围，当 FIFO 数据量达到了对应数值后，就会置位 DRDY_FLG 标志。 ◦ 0x09~0x7F：非法配置，效果等同于 0x00。
7:1	–	–	–
0	R/WAC	0	FIFO_FLUSH FIFO 清空操作 (FIFO Flush) 由软件置位硬件清零。软件置位启动 FIFO 清空操作，FIFO 清空操作完成后，由硬件清零。

12.2.7.10. 0x124+0x40*n GPAI_CHnDATA

默认值：0x00000000			GPAI 通道数据 (GPAI Channel N Data)
位域	类型	默认值	描述
31:12	–	–	–
11:0	RO	0x000	DATA 采样数据 (Sample Data) FIFO 数据读取访问入口。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			GPAI 通道数据 (GPAI Channel N Data)
位域	类型	默认值	描述
			如果 SBC 不为 0，则本寄存器返回的数据，均为经过算术平均（保留整数部分）之后的计算值。

12.2.7.11. 0xFFC VERSION

默认值：0x00000202			GPAI 版本寄存器 (GPAI Version)
位域	类型	默认值	描述
31:0	RO	0x00000202	Version 模块版本号 (Module Version) 采用 BCD 码显示，V2.2

12.3. Resistance Touch Panel (RTP)

电阻触摸屏接口 (RTP) 是一种检测和处理电阻触摸屏输入信号的硬件模块，适用于各种需要触控功能的设备和应用场景。RTP 模块具有下列功能：

- 检测电阻触摸屏的触摸动作：通过检测电阻变化来识别触摸屏上的触摸事件。
- 通过 ADC 获取电阻触摸屏的 X 轴/Y 轴/触摸点的分压值。

  软件驱动通过 X 轴/ Y 轴/触摸点的分压值计算，可以获得电阻触摸屏触摸点的坐标，以及触摸压感值。

RTP 接口模块通过 ADC 来获取电阻触摸屏的电压值，因此在启动 RTP 之前，需要先启动 ADC Interface Module (ADCIM) 模块。

12.3.1. 特性说明

- 支持 APB 总线访问寄存器
- 仅支持四线 RTP，即 X+/X−/Y+/Y−，用于获取触摸点的电压分压值
- 支持压力感应，能够测量触摸的压力强度
- 支持采样滤波，对输入信号进行滤波以减少噪声干扰，滤波参数可配置
- 支持触摸检测中断，及时响应触摸事件
- 支持 16*16 FIFO，用于存储采样数据

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.3.2. 原理框图

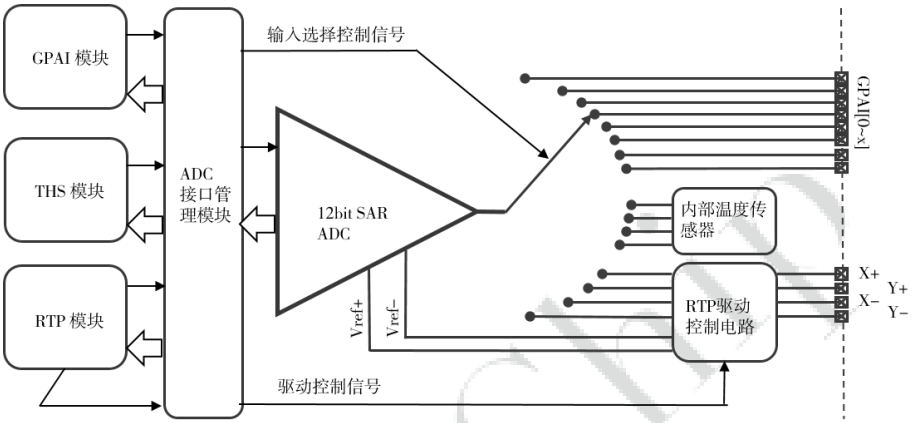


图 12–10 RTP 接口模块与 ADC 连接关系

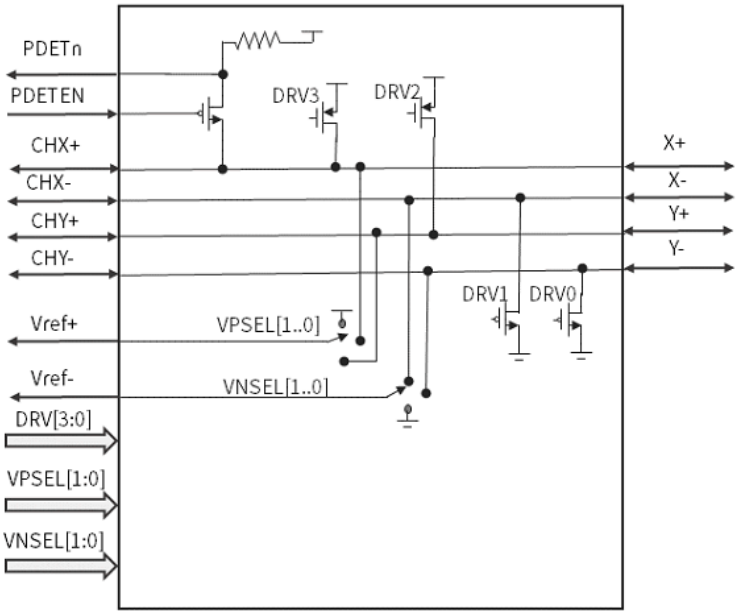


图 12–11 RTP 驱动电路原理框图

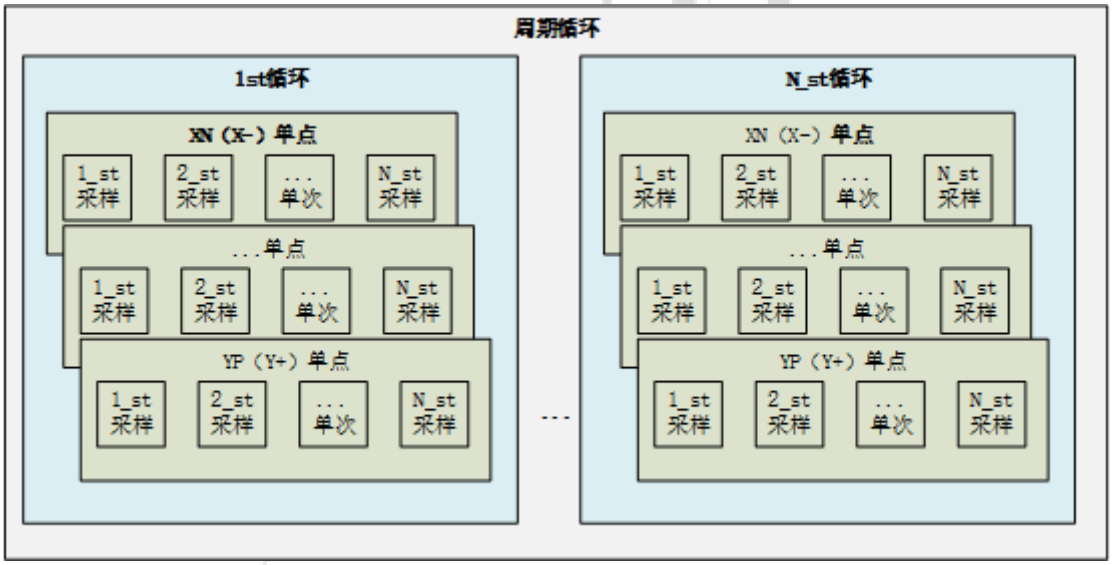
12.3.3. 功能描述

12.3.3.1. 关于采样的定义

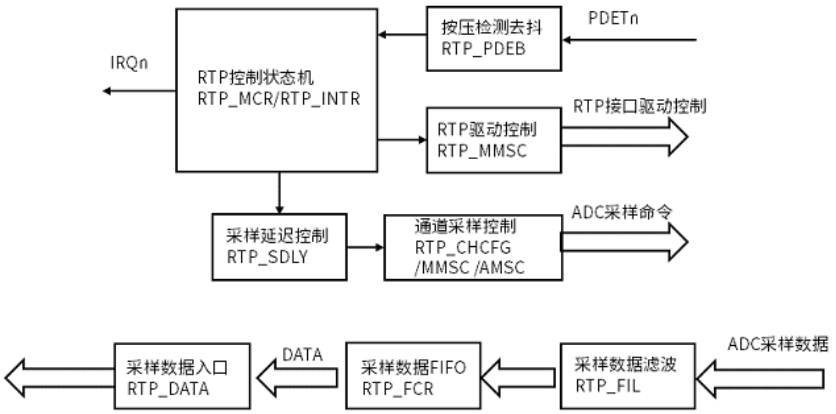
为了方便表述，RTP 模块引入了四个有关采样的定义。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- **单次采样**：任意输入的一次 ADC 采样，对应一条 ADC 采样命令。
- **单点采样**：ADC 在任意一个时间点或者信号点开始的连续采样，有可能是单次采样，也有可能包含多次采样。 例如 ADC 在一个时间点开始对某个特定信号进行多次采样（多条 ADC 采样命令），以获得多个采样值，然后进行适当的滤波（例如算数平均），以获得一个更加准确和稳定的结果。
- **单循环采样**：自动采样模式下，为了能够计算出一个完整的触摸坐标，需要对多个点进行采样，一个单循环采样包括多个采样点， 包含的采样点数不确定，根据不同的自动模式会不同，例如自动模式 1（XN–YN），就对应着两个采样点 X– 和 Y–。
- **周期循环采样**：自动采样模式下，为了获取连续的触摸坐标变化，需要间隔一定时间重复完成单循环采样。



12.3.3.2. RTP 工作流程与控制机制



12.3.3.3. 采样模式描述

RTP 模块的采样模式涉及有四个采样点，分别是 X+，X–，Y+，Y–。通过不同的 RTP 驱动电压组合和采样点选择，可以定义多种采样模式，以满足不同的触摸检测需求。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

以下定义了八种常见采样模式，每种采样模式都对应不同的驱动电压配置和采样点选择，以适应不同的触摸场景和精度要求。通过合理选择和配置采样模式，可以优化触摸屏的性能和响应速度：

- 图 12–12 : XP 采样所示分别是单点触摸和两点触摸的情况，DRV[3:0] = 0x5，VPSEL[1:0] = VNSEL[1:0] =0x2，采样点选择 X+。

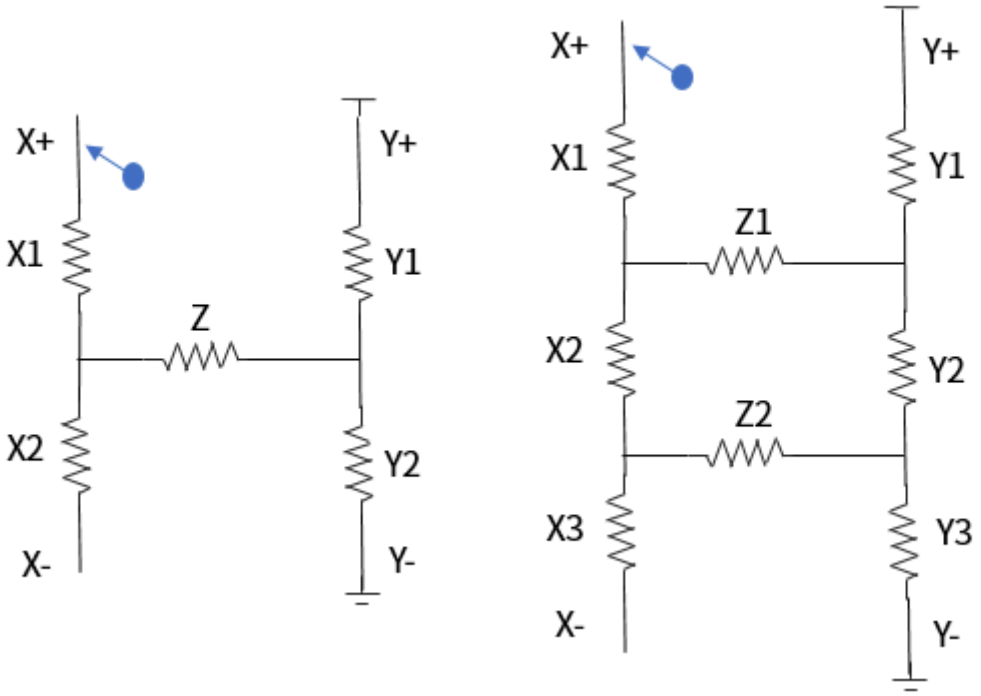


图 12–12 XP 采样

- 图 12–13 : XN 采样所示分别是单点触摸和两点触摸的情况，DRV[3:0] = 0x5，VPSEL[1:0] = VNSEL[1:0] = 0x2，采样点选择 X–。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

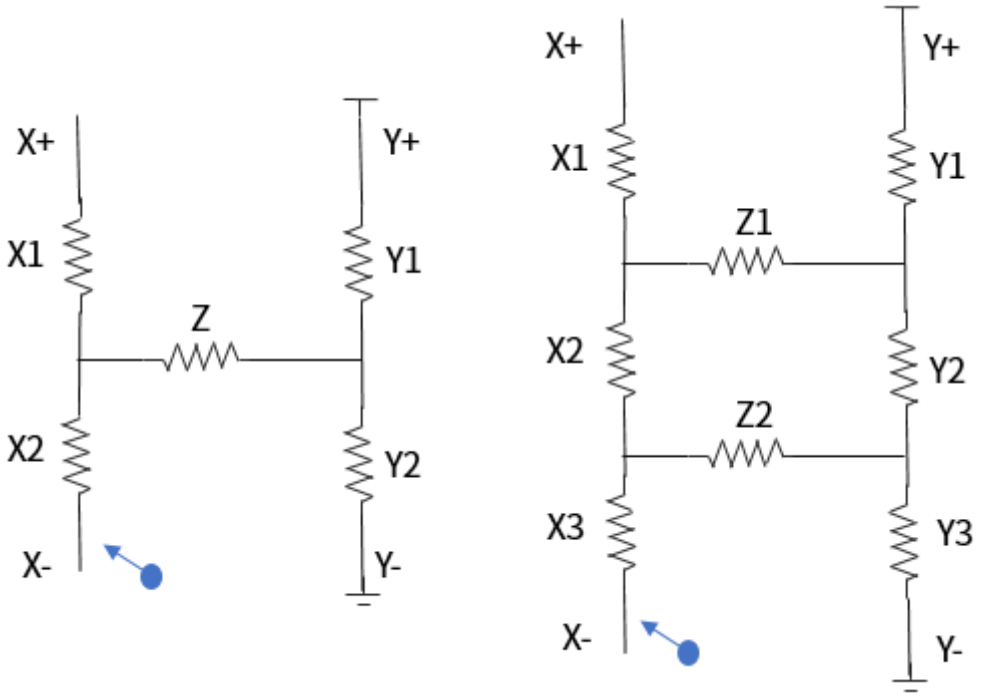


图 12–13 XN 采样

- 图 12–14 : YP 采样所示分别是单点触摸和两点触摸的情况，DRV[3:0] = 0xA，VPSEL[1:0] = VNSEL[1:0] = 0x1，采样点选择 Y+。

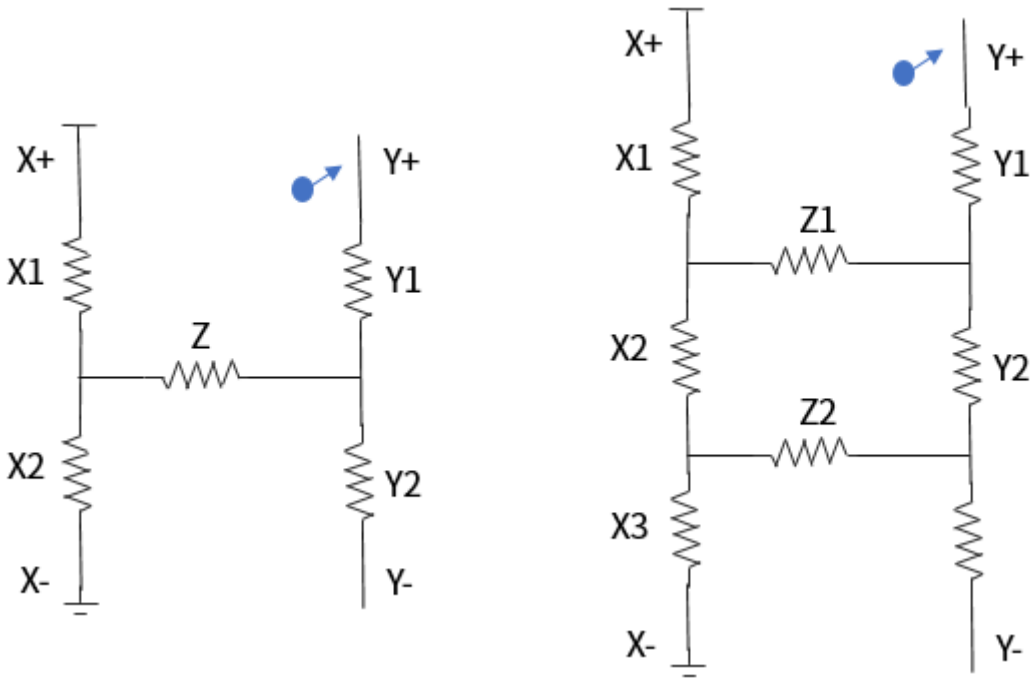


图 12–14 YP 采样

- 图 12–15 : YN 采样所示分别是单点触摸和两点触摸的情况，DRV[3:0] = 0xA，VPSEL[1:0] = VNSEL[1:0] = 0x1，采样点选择 Y–。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

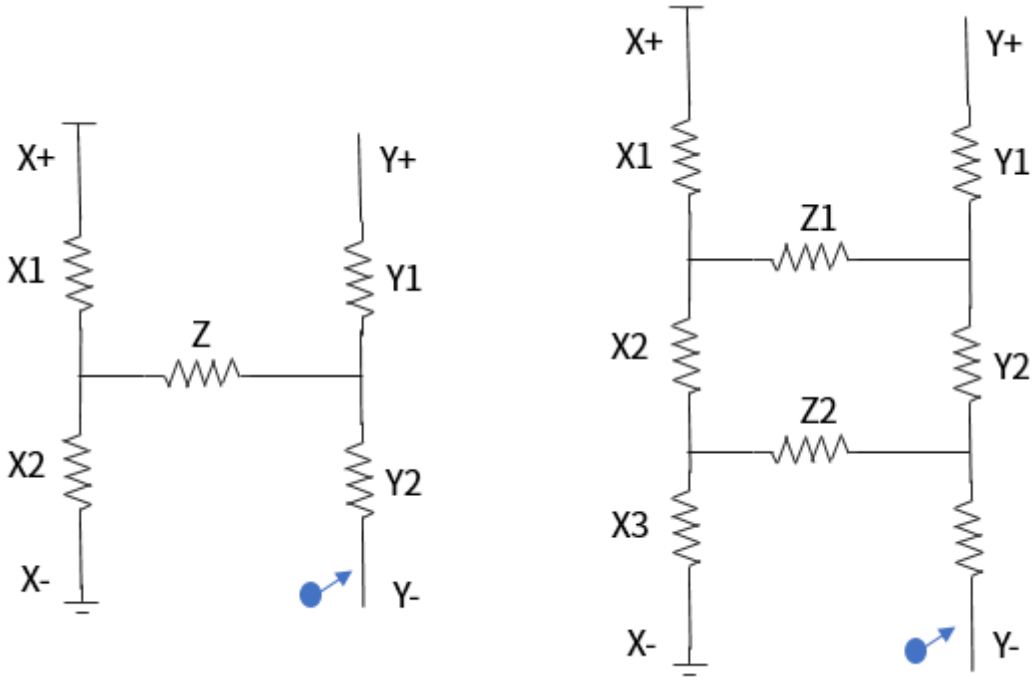


图 12–15 YN 采样

- 图 12–16 : ZA 采样所示分别是单点触摸和两点触摸的情况，DRV[3:0] = 0x9，VPSEL[1:0] = 0x1，VNSEL[1:0] = 0x2，采样点选择 Y+。

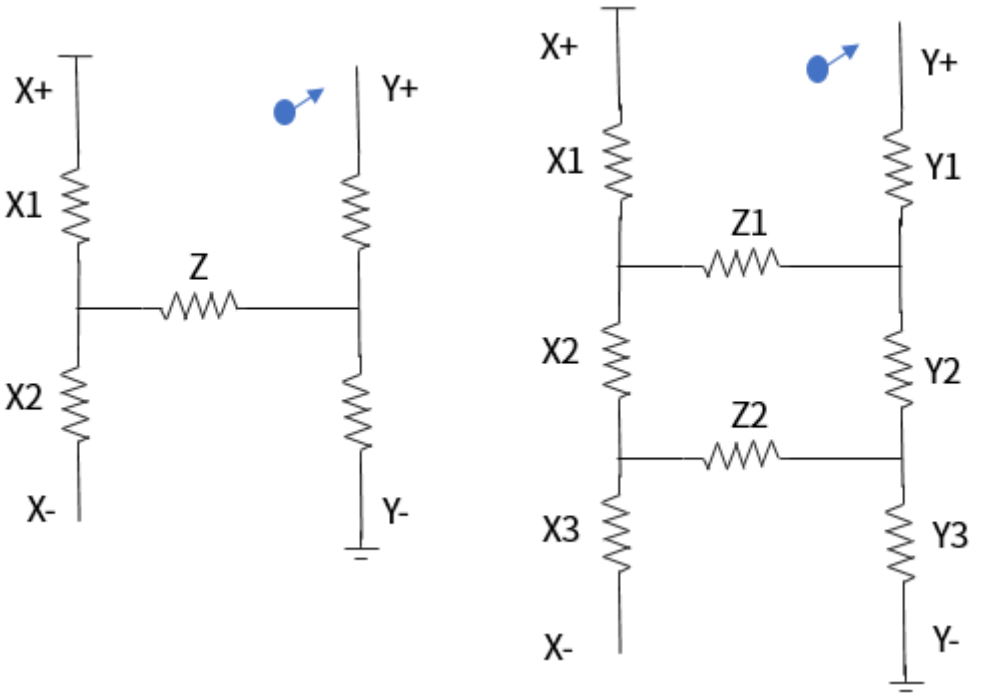


图 12–16 ZA 采样

- 图 12–17 : ZB 采样所示分别是单点触摸和两点触摸的情况，DRV[3:0] = 0x9，VPSEL[1:0] = 0x1，VNSEL[1:0] = 0x2，采样点选择 X–。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

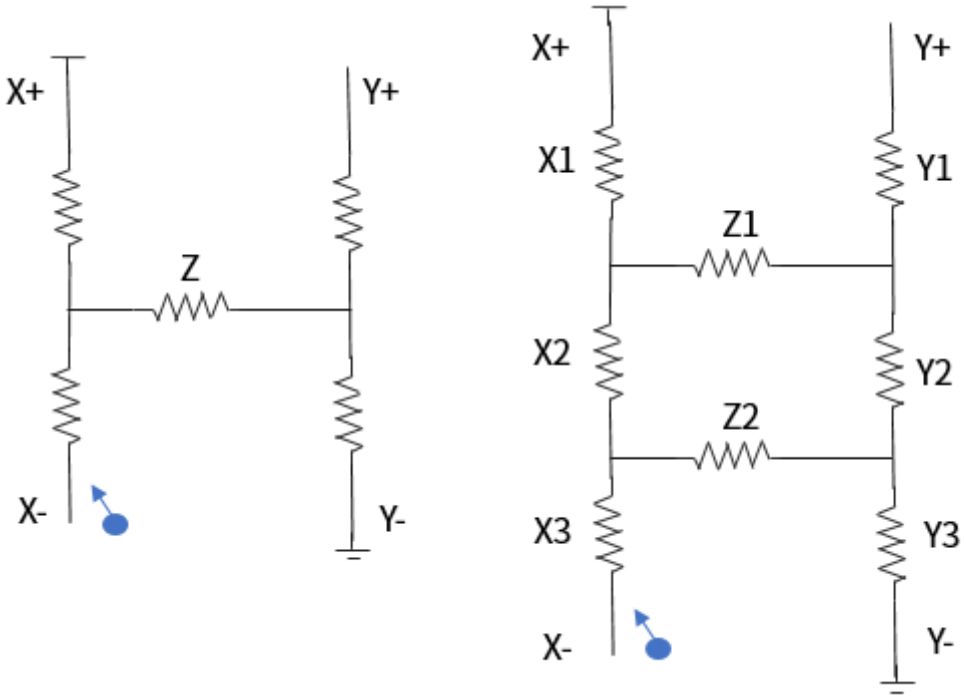


图 12–17 ZB 采样

- 图 12–18 : ZC 采样所示分别是单点触摸和两点触摸的情况，DRV[3:0] = 0x6，VPSEL[1:0] = 0x2，VNSEL[1:0] = 0x1，采样点选择 X+。

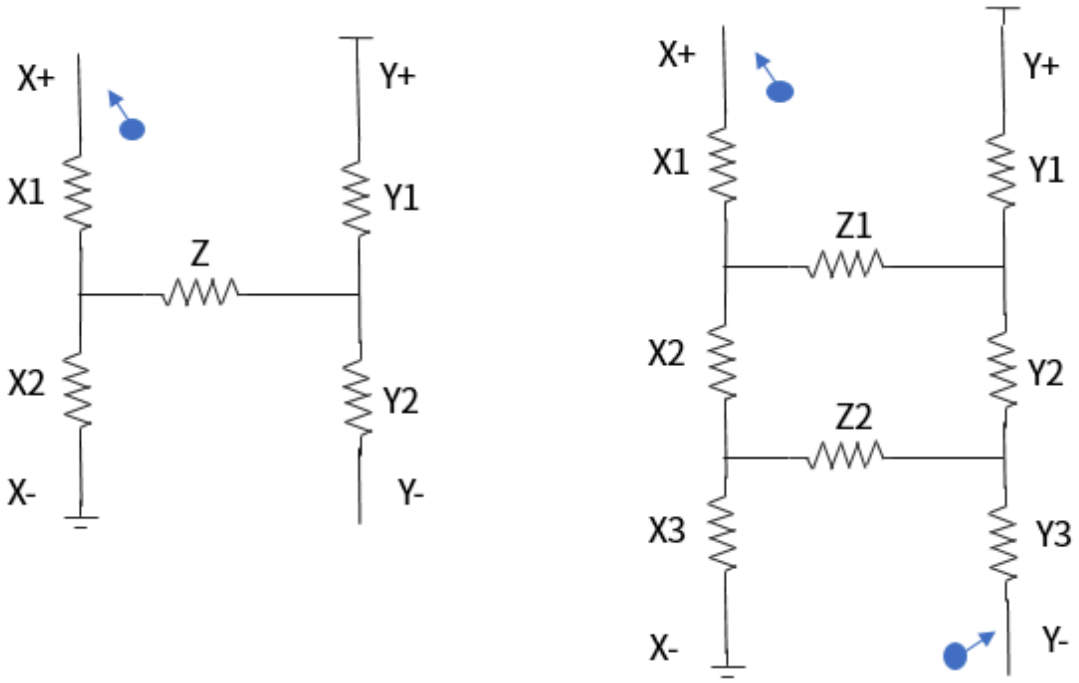


图 12–18 ZC 采样

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 图 12–19 : ZD 采样 所示分别是单点触摸和两点触摸的情况，DRV[3:0] = 0x6，VPSEL[1:0] = 0x2，VNSEL[1:0] = 0x1，采样点选择 Y–。

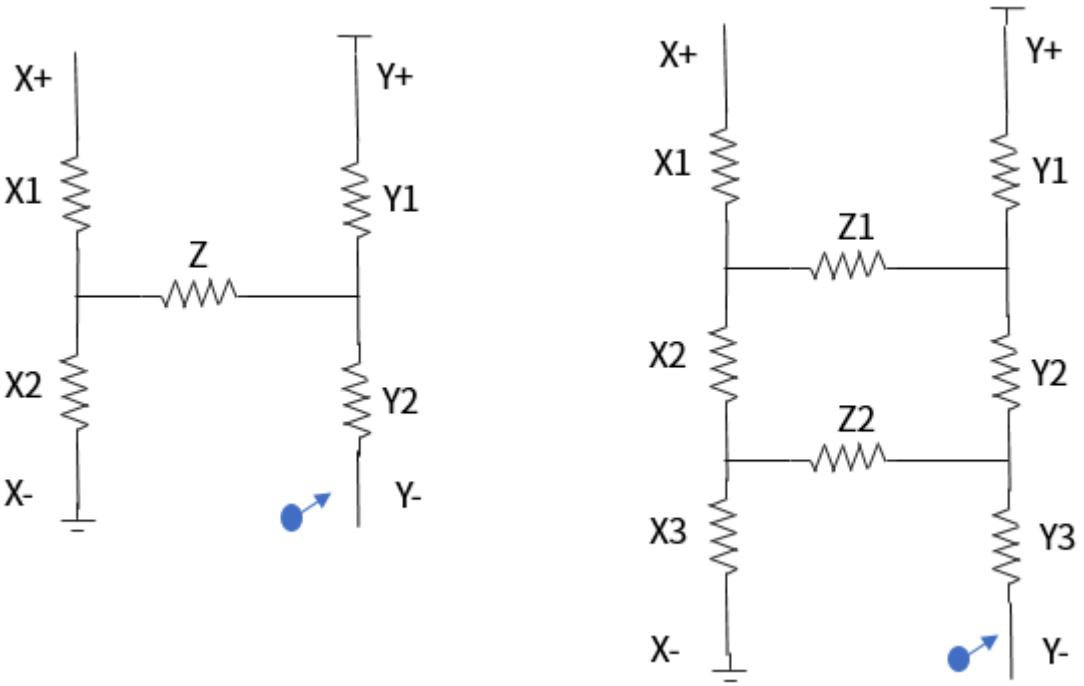


图 12–19 ZD 采样

12.3.3.4. 工作模式描述

RTP 模块规定了两类工作模式：

- 手动工作模式：采样模式由软件通过控制寄存器配置来构造而来，不限于采样模式描述中定义的八种采样模式。

  不同采样模式的先后顺序由软件进行控制，可以获得最大的灵活度，以面对未来应用的不确定性。

- 自动工作模式：按照预先定义的八种采样模式之一以及预定的顺序进行采样。

  最大程度简化软件驱动控制，一键完成所需的所有采样工作。软件只需使用获得的采样值进行坐标运算即可。根据不同应用需要，自动模式分了四种情况，详细参考寄存器描述。

12.3.3.4.1. 自动模式下采样数据滤波

自动工作模式下，采样数据滤波包括以下步骤：

1. 排序：把单点多次采样结果进行排序，找出最大和最小的值。
2. 超限判断，用最大值–最小值，然后进行相对值和绝对值分别比较，如果超过其中任一值，则整组采样数据判为无效，否则就认为数据有效。
3. 算数平均：把最大值/最小值排除之后，对中间值进行算数平均，得到的结果作为单点采样的最终结果存入 FIFO。

滤波配置包含：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 无滤波。
- 2/4：单点采样连续采样 4 次，获得同一个点的连续的 4 个 ADC 样本数据，然后去掉最大和最小，再对剩下的数据进行算数平均。
- 4/6：单点采样连续采样 6 次，获得同一个点的连续的 6 个 ADC 样本数据，然后去掉最大和最小，再对剩下的数据进行算数平均。
- 4/8：单点采样连续采样 8 次，获得同一个点的连续的 8 个 ADC 样本数据，然后去掉最大 2 个和最小 2 个，再对剩下的数据进行算数平均。

示例

假设采样模式为 XP，滤波配置为 4/6，XYRUR=1/64，XYAUR=16，则对 X+进行连续采样，得到 6 个数值，分别为 A，B，C，D，E 和 F，并且 A < B < C < D < E < F，则采样数据滤波步骤如下：

1. 排序：最小值 A，最大值 F。
2. 超限判断：如果 ((F−A) > XYAUR) || ((F−A) > ((F+A)/2* XYRUR)) == 1（绝对值或相对值超出限制范围），则保留采样所得的数据，并立即停止自动采样。

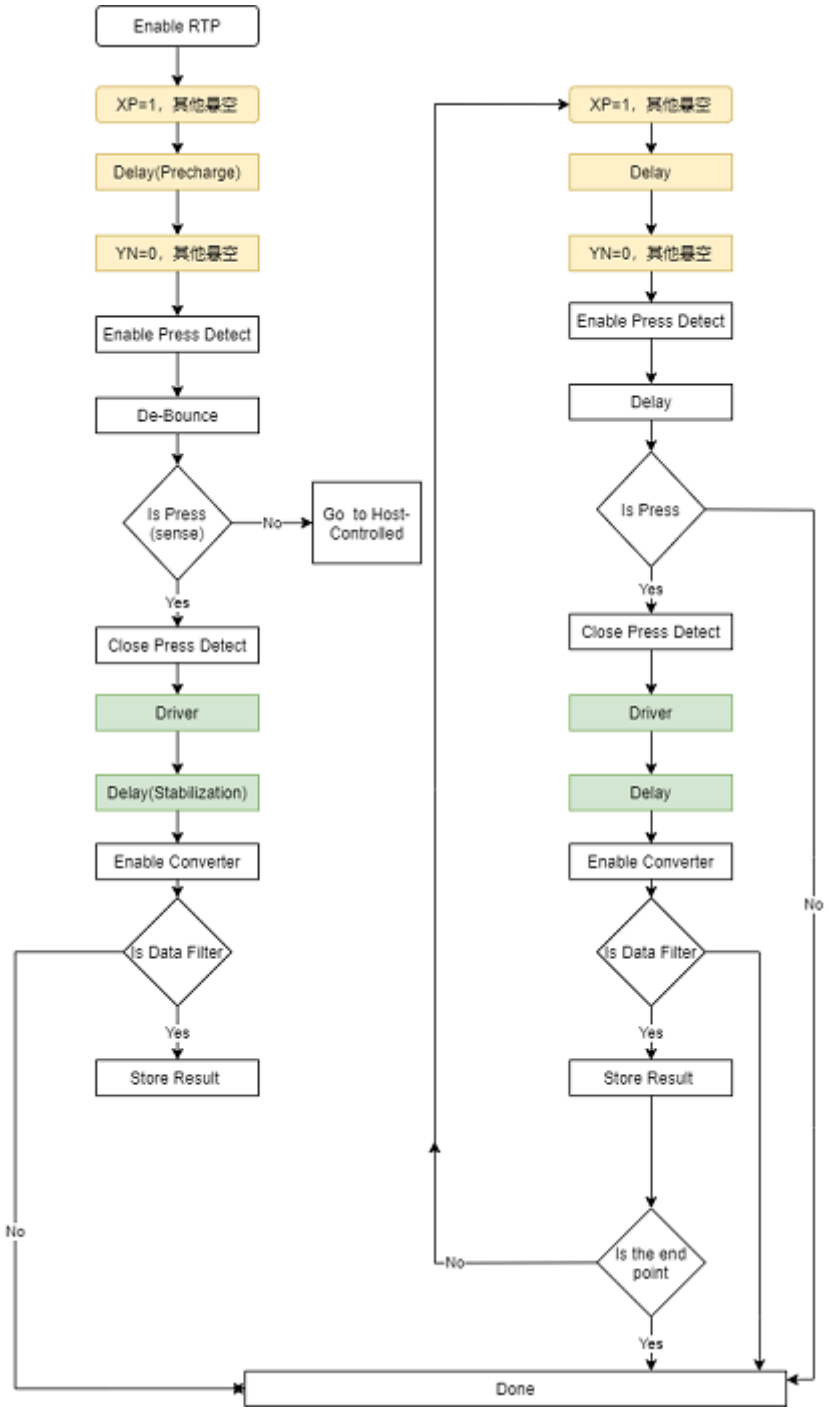
   数据超限与抬起都会导致 RTP 进入 Error 状态并停止自动采样（仅#unique_289/unique_289_Connect_42_table_ezb_2dc_bzbMODE>0 有效），无需等待自动采样完成，但需要等待正在执行的单点采样完成，需软件清除采样不完整与数据超限标志。
3. 算术平均：DATA = (B + C + D + E) ÷ 4。

> **注：**
>
> 超限判断与算术平均同时进行。

12.3.3.4.2. 自动模式下的采样循环描述

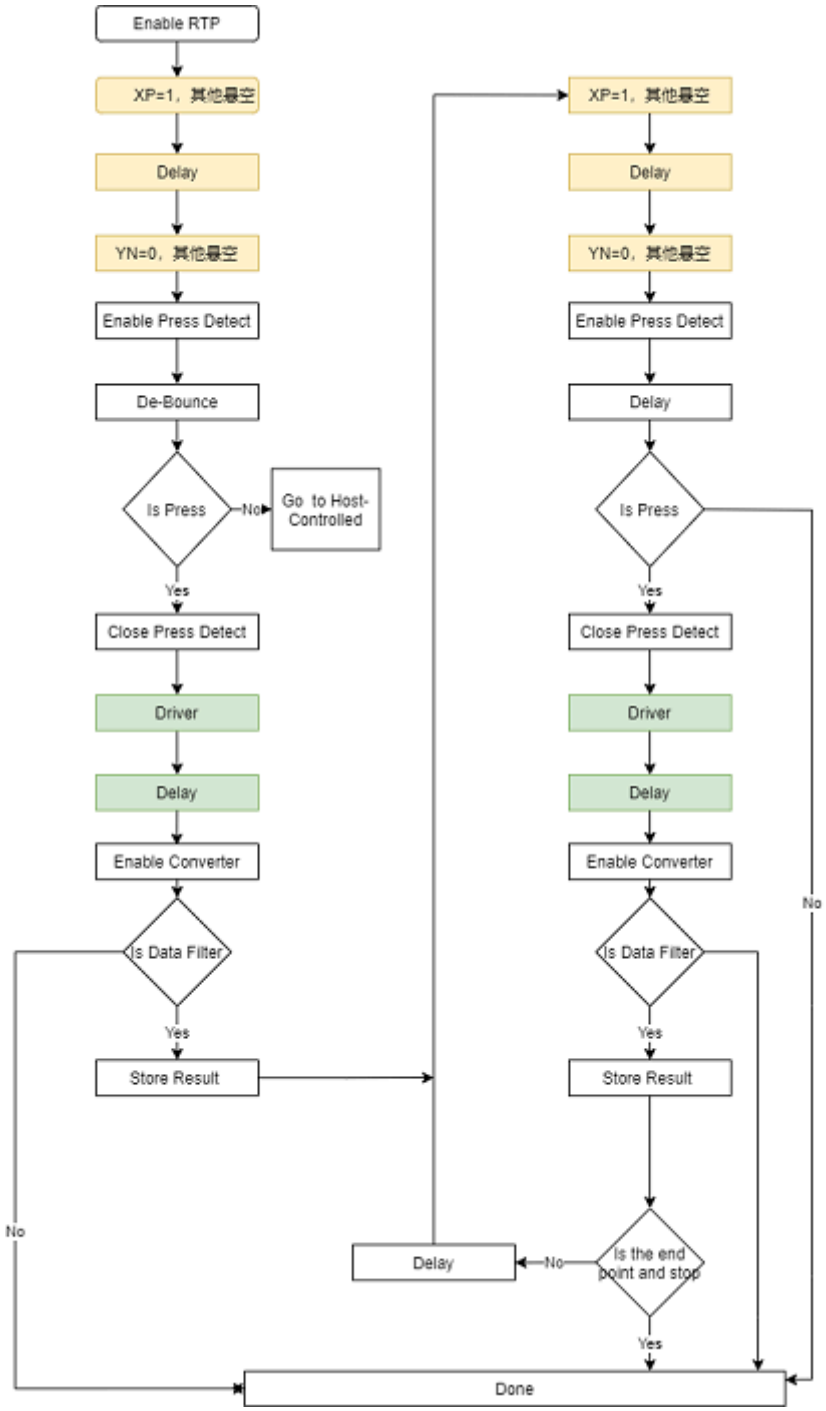
自动模式单循环采样说明：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



自动模式周期循环采样说明：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



12.3.3.4.3. 自动模式下的单点采样描述

自动模式下单点采样步骤如下：

1. 检查按压检测信号。

   确保 DRV[3:0]=4’h1，并且 PDETEN 有效，检查经过去抖前的按压检测信号（PDETi）。

   如果按压有效，则进入步骤 2，否则置位 FLG（采样循环不完整标志），并进入步骤 6。

2. 配置驱动 RTP 电路。

   根据采样模式，分别配置 DRV/ VPSEL/ VNSEL 驱动电路，同时 PDETEN 无效，进入步骤 3。

3. 发送 ADC 采样命令。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

根据滤波配置，连续向 ADC 发出多个采样命令，采样优先级 PRI = 1，收到对应数量的采样数据后，进入步骤 4。

4. 采样数据滤波。

   按照前面描述的方式，对采样数据进行滤波，如果滤波完成则进入步骤 5，否则置位 FLG（数据超限标志），并进入步骤 6。

5. 完成采样。

   数据写入 FIFO。

6. 等待软件干预。

   进入 Error 状态，直到（SCI_FLG & DOUR_FLG）= 0，重新进行下一次采样循环。

12.3.3.5. 按压检测

图 12–20 : 按压检测中，按压检测信号从外部到内部经过屏蔽控制以及去抖两个过程。

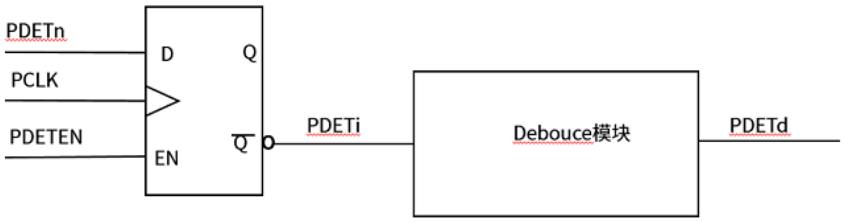


图 12–20 按压检测

1. 按压检测信号 PDETn 输出采用 PDETEN 信号进行屏蔽，当 PDETEN 为高电平，PDETn 输入有效，否则输入无效。
2. 按压检测信号经过屏蔽控制之后，还需要经过去抖才能为模块内部所使用。图 12–21 : 去抖原理如下。

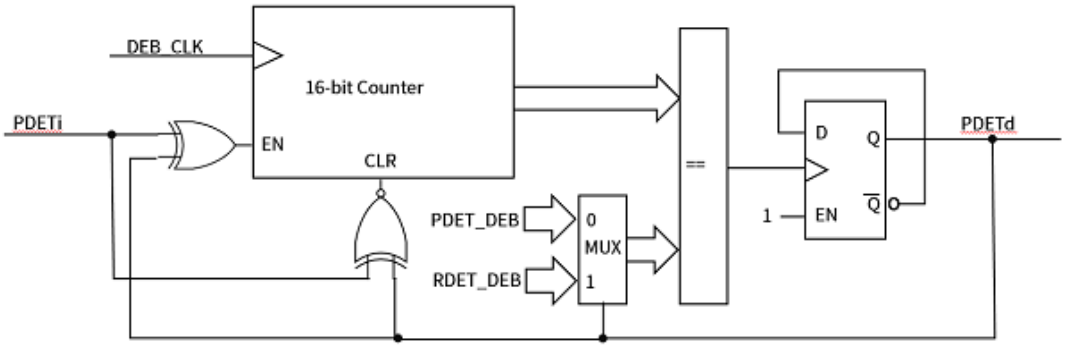


图 12–21 去抖原理

- 按压去抖过程：

  a. 模块复位后，内部 PDETd=0，表示已抬起。

  b. 当按压信号有效（PDETi=1）时，去抖计数开始 。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

c. 期间如果检测信号有抖动（PDETi=0），计数器就会被清零，如果在足够的时 间内无抖动 (PDETi=1)，计数器就会计数到按压检测的去抖值（PDET_DEB）。

d. PDETd 取反（PDETd=1），表示按压事件已被确定，随后计数器就会被清零。

• 抬起去抖过程：

a. 当触摸抬起（PDETi=0），去抖计数开始。

b. 期间如果检测信号有抖动（PDETi=1），计数器就会被清零，如果在足够 的时间内无抖动 (PDETi=0)，计数器就会计数到抬起检测的去抖值（RDET_DEB）。

c. PDETd 取反（PDETd=0 ），表示抬起事件已被确定，随后计数器就会被清零。

12.3.3.6. 中断产生机制

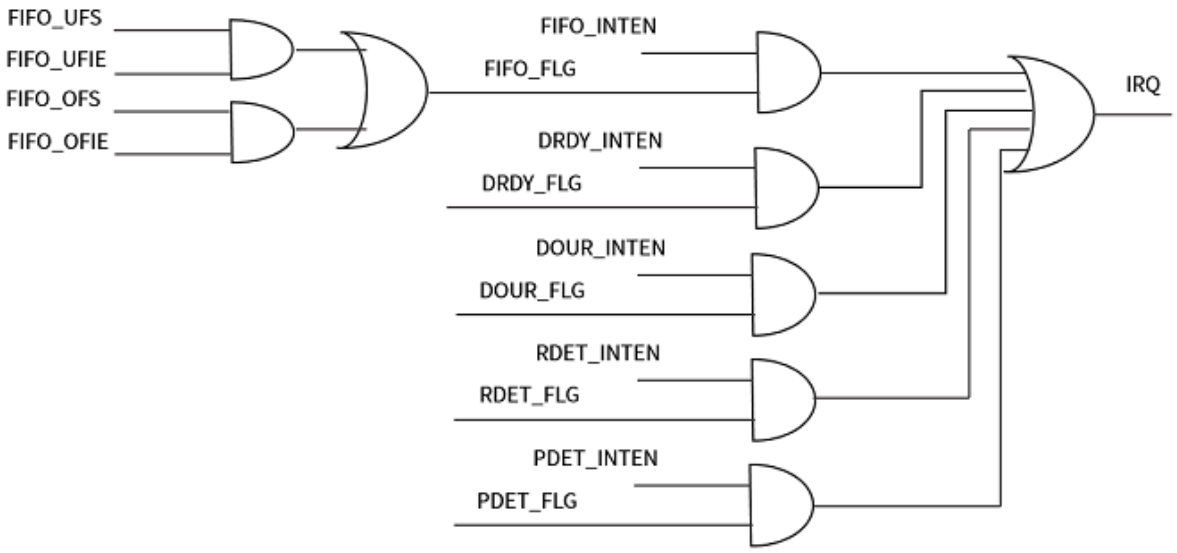


图 12–22 中断连接框图

如图所示，RTP 模块有 FIFO_FLG、DOUR_FLG、SCI_FLG、DRDY_FLG、RDET_FLG、PDET_FLG 六种中断源，每种中断源有独立使能开关。

12.3.4. RTP 基地址

表 12–5 RTP 基地址信息

模块名称	起始地址	结束地址	空间大小
RTP	0x19252000	0x19252FFF	4 KB

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.3.5. 寄存器列表

表 12–6 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	RTP_MCR	RTP 模块控制	0x000 RTP_MCR
0x004	RTP_INTR	RTP 中断状态与控制	0x004 RTP_INTR
0x008	RTP_PDEB	RTP 按压检测去抖配置	0x008 RTP_PDEB
0x00C	RTP_PCTL	RTP 按压检测延时控制	0x00C RTP_PCTL
0x010	RTP_CHCFG	RTP 通道配置 RTP 通道配置	0x010 RTP_CHCFG
0x014	RTP_MMSC	RTP 手动模式控制	0x014 RTP_MMSC
0x018	RTP_FIL	RTP 自动采样滤波配置	0x018 RTP_FIL
0x01C	RTP_AMSC	RTP 自动模式采样控制	0x01C RTP_AMSC
0x020	RTP_FCR	RTP FIFO 控制	0x020 RTP_FCR
0x024	RTP_DATA	RTP 数据	0x024 RTP_DATA
0x028	RTP_DELAY	RTP 延时控制	0x028 RTP_DELAY
0x02C	RTP_ACQ	RTP 延时控制	0x02C RTP_ACQ
0x030	RTP_RES	RTP 电阻屏电阻	0x030 RTP_RES
0x034	RTP_PRE	RTP 压感控制器（RTP_PRE）	0x034 RTP_PRE
0x038	RTP_PRER1	RTP 压感结果 1（RTP_PRER1）	0x038 RTP_PRER1
0xFFC	VERSION	RTP 版本	0xFFC VERSION

12.3.6. 寄存器描述

12.3.6.1. 0x000 RTP_MCR

默认值：0x00001000			RTP 模块控制 (RTP Module Control Register)
位域	类型	默认值	描述
28	R/W	0x0	Precharge GND Enable 0：Y– 浮空(推荐0) 1：Y– 接地
25	RO	0x1	去抖之后，锁存抬起有效

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00001000			RTP 模块控制 (RTP Module Control Register)
位域	类型	默认值	描述
			0：无有效抬起 1：有效抬起
24	RO	0x1	去抖之后，锁存按压有效 0：有效按压 1：无效按压
17	R/W	0x1	去抖模式 (debc_mode) 0:持续稳定，抬起按压使用独立去抖模块 1:间隔瞬时，抬起按压共用去抖模块
16	R/W	0	PDET_BYP Press Detect Bypass，按压检测屏蔽功能 仅在自动模式（RTP_MODE > 0）下有效。 RTP 自动采样过程中，每个单点采样完成之后，是否判断按压状态： • 0: 判断按压检测信号，即如果自动采样过程中抬起，会有可能产生 SCI（采样循环不完整）中断。 如果自动采样过程中抬起，会有可能产生 SCI（采样循环不完整）中断。 • 1: 屏蔽按压检测信号，即自动采样过程中不会判断按压检测信号。
15:13	–	–	–
12	RO	1	PDET_STS RTP Press Detect Status，RTP 按压检测状态 反映 RTP 模块的按压检测（PDETn）输入信号状态： • 0: 按压状态 • 1: 抬起状态。
9	R/W	0	PU_SEL RTP Press Detect Pull-up Resistor Select，RTP 按压检测上拉电阻选择 控制按压检测上拉电阻阻值： • 0: 上拉电阻 = 50 KΩ • 1: 上拉电阻 = 90 KΩ。
8	R/W	0	PDET_EN RTP Press Detection Enable，RTP 按压检测使能 控制按键检测使能信号：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00001000			RTP 模块控制 (RTP Module Control Register)
位域	类型	默认值	描述
			• 0: 按压检测禁止，关闭 X+ 信号上的按压检测上拉电阻，检测状态 PDET_STS 不能真实反映按压真实状态。 • 1: 按压检测使能，打开 X+ 信号上按压检测上拉电阻，检测状态 PDET_STS 反映按压真实状态。
7:4	R/W	0x0	MODE RTP Mode Select, RTP 工作模式选择，包括手动模式以及多种自动模式： • 0x0: 手动模式：包括 RTP 驱动控制，采样命令，采样滤波，采样选择均由软件手动完成。 • 0x1: 自动模式 1，对应单点无压感功能，自动完成 XN –YN 采样，并返回滤波后的采样值。 • 0x2: 自动模式 2，对应单点有压感，自动完成 XN –YN –ZA –ZB 采样，并返回滤波后的采样值。 • 0x3: 自动模式 3，对应两点有压感，自动完成 XN – XP –YN –YP –ZA –ZB 采样，并返回滤波后的采样值。 • 0x4: 自动模式 4，对应全采样，自动完成 XN – XP –YN –YP –ZA –ZB –ZC –ZD 采样，并返回滤波后的采样值。
3:1	–	–	–
0	R/W	0	EN RTP Module Enable，RTP 模块使能 • 0: RTP 被禁止，停止工作 • 1: RTP 被使能。

12.3.6.2. 0x004 RTP_INTR

默认值：0x00000000			RTP 中断状态与控制 (RTP Interrupt Register)
位域	类型	默认值	描述
31:22	–	–	–
21	R/W1C	0	SCI_FLG RTP Sample Cycle Incomplete Flag，采样循环不完整标志 仅在自动模式 (RTP_MODE>0) 下有效。 数据超限与抬起都会导致不完整标志起来。 RTP 单点采样完成之后出现抬起 (PDETn = 0) 或数据超限，都会导致采样循环被打断，会置位 SCI_FLG 标志位。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTP 中断状态与控制 (RTP Interrupt Register)
位域	**类型**	**默认值**	**描述**
			• 0 : RTP 无新的采样循环不完整事件。 • 1 : RTP 有新的采样循环不完整事件。 清除该标志之后，硬件自动从第一点重新开始，完成单循环采样。
20	R/W1C	0	DOUR_FLG RTP Data Over Uncertain Range Flag，数据超限（超出范围）标志 仅在自动模式且滤波功能使能 ((RTP_MODE > 0) && (FIL > 0)) 下有效。 • 0: RTP 无新的数据超限事件。 • 1: RTP 有新的数据超限事件。
19	RO	0	FIFO_FLG RTP FIFO Error Flag，RTP FIFO 异常标志 总的 FIFO 异常状态： • 0: RTP 无 FIFO 异常状况。 • 1: RTP 发生了 FIFO 异常状况。 具体异常状态见 FIFO 管理寄存器（0x020 RTP_FCR）定义。FIFO_FLG 标志位不能被直接清除，可以通过清除 FIFO 管理寄存器 0x020 RTP_FCR 中的异常状态间接清除本标志。
18	R/W1C	0	DRDY_FLG RTP FIFO Data Ready Flag，RTP FIFO 数据有效标志 表示 FIFO 的数据数量满足了 FIFO 数据有效阈值，具体阈值参考 FIFO 控制寄存器 0x020 RTP_FCR。 • 0: RTP 无新的数据有效电平 • 1: RTP 有新的数据有效电平 **注：** 必须在取走 FIFO 数据之后清除中断，否则 FIFO 数据未被取走，FIFO 数据数量会一直满足 FIFO 数据有效阀值，则无法清除中断。
17	R/W1C	0	RDET_FLG RTP Rise Detect Flag，RTP 抬起检测标志 表示 RTP 控制器检测到了从按压到抬起的一个变化过程。 RTP 抬起检测标志反映去抖之后的检测结果。 • 0: RTP 无新的抬起事件。 • 1: RTP 发生新的抬起事件。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTP 中断状态与控制 (RTP Interrupt Register)
位域	类型	默认值	描述
16	R/W1C	0	PDET_FLG RTP Press Detect Flag，RTP 按压检测标志 表示 RTP 控制器检测到了从抬起到按压的一个变化过程，本标志是反映去抖之后的检测结果。 • 0: RTP 无新的按压事件； • 1: RTP 发生新的按压事件。
15:6	–	–	–
5	R/W	0	SCI_INTEN RTP Sample Cycle Incomplete Interrupt Enable，采样循环不完整中断使能 RTP 采样循环不完整（采样循环被打断）中断使能： • 0: 禁止 RTP 采样循环不完整中断。 • 1: 使能 RTP 采样循环不完整中断。
4	R/W	0	DOUR_INTEN（） RTP Data Over Uncertain Range Interrupt Enable，RTP 数据超限（超出确定范围）中断使能： • 0: 禁止 RTP 数据超限中断。 • 1: 使能 RTP 数据超限中断。
3	R/W	0	FIFO_INTEN RTP FIFO Interrupt Enable，RTP FIFO 异常中断使能 • 0: 禁止 RTP FIFO 异常中断。 • 1: 使能 FIFO 异常中断。 FIFO 异常状态参考 FIFO 控制寄存器（0x020 RTP_FCR）定义。
2	R/W	0	DRDY_INTEN（） RTP Data Ready Interrupt Enable，RTP 数据有效中断使能 • 0: 禁止 RTP FIFO 数据有效中断； • 1: 使能 RTP FIFO 数据有效中断。 数据有效的阈值参考 FIFO 控制寄存器（0x020 RTP_FCR）中的配置。
1	R/W	0	RDET_INTEN RTP Rise Detect Interrupt Enable，RTP 抬起检测中断使能信号： • 0: 禁止 RTP 抬起检测中断； • 1: 使能 RTP 抬起检测中断。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTP 中断状态与控制 (RTP Interrupt Register)
位域	**类型**	**默认值**	**描述**
0	R/W	0	PDET_INTEN RTP Press Detect Interrupt Enable，RTP 按压检测中断使能信号： • 0: 禁止 RTP 按压检测中断； • 1: 使能 RTP 按压检测中断。

12.3.6.3. 0x008 RTP_PDEB

默认值：0x01000100			RTP 按压检测去抖配置 (RTP Press Detect Enable Debounce)
位域	**类型**	**默认值**	**描述**
31:16	R/W	0x100	RDET_DEB Rise Detect Debounce，抬起去抖配置 仅debc_mode==0有效 抬起事件去抖时间计数，计数单位为 T_{BCLK}，去抖时间范围为 0~（2^{16}–1）*256*T_{BCLK}。 当本字段为 0（即 0x0000）时，抬起去抖功能无效。
15:0	R/W	0x100	PDET_DEB Press Detect Debounce，按压去抖配置 仅debc_mode==0有效 按压事件去抖时间计数，计数单位为 T_{BCLK}，去抖时间范围为 0~（2^{16}–1）*256*T_{BCLK}。 当本字段为 0（即 0x0000）时，抬起去抖功能无效

默认值：0x23012301			RTP 按压检测去抖配置 (RTP Press Detect Enable Debounce)
位域	**类型**	**默认值**	**描述**
31:28	R/W	0x2	FLRDET_DEB First Level Rise Detect Debounce，一级抬起去抖配置 仅 debc_mode==1 有效 抬起事件去抖时间计数，计数单位为 TPCLK，去抖时间范围为 0~（2^4–1）*TPCLK。 当本字段为 0（即 0x0000）时，抬起去抖功能无效。 推荐值 0xF，按压与抬起去抖参数需设置一样
27:24	R/W	0x3	SLRDET_DEB Second Level Rise Detect Debounce，二级抬起去抖配置 仅 debc_mode ==1有效

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x23012301			RTP 按压检测去抖配置 (RTP Press Detect Enable Debounce)
位域	**类型**	**默认值**	**描述**
			抬起事件去抖时间计数，计数单位为 TRiseDivClk，去抖时间范围为 0~（2^4–1）*TRiseDivClk。 当本字段为 0（即 0x0000）时，抬起去抖功能无效。 推荐值 0xF，按压与抬起去抖参数需设置一样
23:16	R/W	0x01	SLRDET_DEBDC Second Level Rise Detect Debounce Div Clk，二级抬起去抖分频计数 仅 debc_mode==1有效 抬起事件去抖时间计数 RiseDivClk，计数单位为 TPCLK，分频时间范围为 0~（2^8–1）*256*TPCLK。 当本字段为 0（即 0x0000）时，抬起去抖功能无效。 推荐值 0x0F,按压与抬起去抖参数需设置一样。
15:12	R/W	0x2	FLRDET_DEB First Level Press Detect Debounce，一级按压去抖配置 仅 debc_mode==1有效 按压事件去抖时间计数，计数单位为 TPCLK，去抖时间范围为 0~（2^4–1）*TPCLK。 当本字段为 0（即 0x0000）时，抬起去抖功能无效。 推荐值 0xF，按压与抬起去抖参数需设置一样
11:7	R/W	0x3	SLRDET_DEB Second Level Press Detect Debounce，二级按压去抖配置 仅 debc_mode==1有效 按压事件去抖时间计数，计数单位为 TPressDivClk，去抖时间范围为 0~（2^4–1）*TPressDivClk。 当本字段为 0（即 0x0000）时，抬起去抖功能无效。 推荐值 0xF，按压与抬起去抖参数需设置一样
7:0	R/W	0x01	SLRDET_DEBDC Second Level Press Detect Debounce Div Clk，二级按压去抖分频计数 仅 debc_mode==1有效 按压事件去抖时间计数 PressDivClk，计数单位为 TPCLK，分频时间范围为 0~（2^8–1）*256*TPCLK。 当本字段为 0（即 0x0000）时，抬起去抖功能无效。 推荐值 0x0F,按压与抬起去抖参数需设置一样。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.3.6.4. 0x00C RTP_PCTL

默认值： 0x0001			RTP 按压检测延时控制 (RTP Press Dectect Control Delay)
位域	**类型**	**默认值**	**描述**
31:16	R/W	0x0001	PDET_ISD Press Dectect Idle State Delay，按压检测空闲状态延时，定义了 RTP 在 IDLE 状态与 PDET_EN==1 条件下，延长一定时间进行按压检测，仅在自动模式（RTP_MODE > 0）下有效。 本字段表示按压检测空闲状态延时为 `(PDET_ISD+1) *TPCLK*256`，推荐值 0x00FF。 使用限制：如果已使用二级去抖功能，则需要满足 PDET_ISD ≥(DET_DEB +1)*DET_DEBDC
15:0	R/W	0x00FF	PDET_DRV2DETD Press Dectect Drive-to-Detect Delay，按压检测驱动到检测延时 本字段定义了 RTP 自动采样过程中，RTP 由驱动状态变为检测状态时，延时一段时间之后才开始按压检测，仅在自动模式（RTP_MODE > 0）下有效。 在自动采样模式下，两点采样之间会对按压检测信号进行判断。为了更加高效，这个判断点未经过去抖（不受 PDEB 寄存器控制），需要在驱动到检测之间增加一个 Delay 控制，以适应 XN 的不同的外部负载。 按压检测驱动到检测的延时为 `(PDET_DRV2DET+1) *TPCLK`，有效值为 1~65536 个 PCLK 周期。例如，默认值为 0x0F 表示这个延时为 16 个 PCLK 周期。

12.3.6.5. 0x010 RTP_CHCFG

默认值：0x02130839			RTP 通道配置 (RTP Channel Config)
位域	**类型**	**默认值**	**描述**
31:28	RO	0x0	XP_CH_OA（X+ ADC Channel Offset Addr, X+对应的 ADC 通道号偏移地址）
27:24	RO	0x2	XN_CH_OA（X– ADC Channel Offset Addr, X–对应的 ADC 通道号偏移地址）
23:20	RO	0x1	YP_CH_OA（Y+ ADC Channel Offset Addr, Y+对应的 ADC 通道号偏移地址）
19:16	RO	0x3	YN_CH_OA（Y– ADC Channel Offset Addr, Y–对应的 ADC 通道号偏移地址）
15:8	R/W	0x08	ADC_ACQ 本次采样的 ADC 通道的捕获时间长度。 计数值单位为 CLK 的周期数，`T (ADCACQ) = (ADC_ACQ+1) *16*T (ADC_CLK)`。假设 `ADC_CLK=24MHz`，`ADC_ACQ=0x2F`，`T(ADCACQ) = (47+1)*16*41.67ns = 2*16us=32us`。
7:6	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x02130839			RTP 通道配置 (RTP Channel Config)
位域	**类型**	**默认值**	**描述**
5:1	RO	0x1C	RTP_CH_BA (RTP ADC Channel Base Addr) RTP 对应 ADC 通道号基地址 系统分配给 X+、X−、Y+、Y−信号的 ADC 通道号等于 Base Addr + Offset Addr，硬件会根据此通道号匹配 ADC ,并获取返回的数据，软件驱动不需要使用，仅作 Debug 用。
0	R/W	1	ADC_PRI 本次 ADC 采样的优先级控制。 • 0: 低优先级非实时采样，采样命令会与其它非实时采样命令进入采样队列 • 1: 示高优先级实时采样，采样命令会被直接处理，不进入采样队列。

12.3.6.6. 0x014 RTP_MMSC

默认值：0x00000000			RTP 手动模式控制 (RTP Manual Mode Sample Control)
位域	**类型**	**默认值**	**描述**
31:24	–	–	–
23:22	R/W	0x0	VNSEL Vref− Select，Vref−选通控制，定义了 ADC 参考电压负端（Vref−）的选通控制。仅在手动模式（RTP_MODE == 0）下有效。 • 0x0: Vref−连通 GND • 0x1: Vref−连通 X− 信号 • 0x2: Vref−连通 Y− 信号 • 0x3: Vref−连通 GND
21:20	R/W	0x0	VPSEL Vref+ Select，Vref+选通控制，定义了 ADC 参考电压正端（Vref+）的选通控制，仅在手动模式（RTP_MODE = 0）下有效。 • 0x0: Vref+连通 VCC • 0x1: Vref+连通 X+信号 • 0x2: Vref+连通 Y+信号 • 0x3: Vref+连通 VCC
19:16	R/W	0x0	DRV（ ） RTP X/Y Drive，RTP X/Y 信号驱动控制 定义了 RTP X+/X−/Y+/Y−信号的驱动控制，高电平有效。仅在手动模式（RTP_MODE == 0）下有效。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTP 手动模式控制 (RTP Manual Mode Sample Control)
位域	类型	默认值	描述
			• bit3: X+，高电平 X+连通 VCC，低电平 X+断开 VCC • bit2: Y+，高电平 Y+连通 VCC，低电平 Y+断开 VCC • bit1: X–，高电平 X– 连通 GND，低电平 X– 断开 GND • bit0: Y–，高电平 Y– 连通 GND，低电平 Y– 断开 GND。
15:11	–	–	–
10:8	R/W	0x0	SCPT（ ） Sample Count per Trigger，每次触发的采样次数 仅在手动模式（RTP_MODE = 0）下有效。 本字段定义了每次采样触发之后，连续采样的次数，次数为 SCPT+1，SCPT 的有效值为 0x0~0x7，对应有效的连续采样次数是 1~8。每次触发之后采样得到的数据，都存储在 FIFO 中。
7:6	–	–	–
5:4	R/W	0	SCSEL Sample Channel Select，采样通道选通，仅在手动模式（RTP_MODE = 0）下有效。本字段定义了当前发起采样的对应通道。 • 0x0: Y–通道 • 0x1: X–通道 • 0x2: Y+通道 • 0x3: X+通道。
3:1	–	–	–
0	R/WAC	0	STRG（ ） Sample Trigger，手动采样触发，仅在手动模式（RTP_MODE = 0）下有效。 本字段为本通道采样的触发信号。由软件置位，表示启动本通道 ADC 采样，采样完成之后，本字段就会由硬件自动清零。 **注：** 一次触发有可能会包含多次采样，对应地由硬件向 ADC 接口控制器连续发出多个采样命令，连续发出采样命令的个数由 SCPT 字段设定。例如 如 SCPT = 0x7，则每次启动 STRG，硬件会连续发出 SCPT + 1 = 8 个采样命令。8 个采样命令发出后，硬件自动清零 STRG。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.3.6.7. 0x018 RTP_FIL

默认值：0x00000002			RTP 自动采样滤波配置 (RTP Auto Mode Filter)
位域	类型	默认值	描述
31	–	–	–
30:28	R/W	0x0	ZRUR Z Data Relative Uncertainty Range，Z 采样数据相对不确定范围，仅在自动模式 ((RTP_MODE > 0) 下有效。 本字段定义了 ZA/ZB/ZC/ZD 采样样本的相对的有效性判定范围。 • 0x0: 数据相对范围判定功能禁止 • 0x1: 不超过 1/8 • 0x2: 不超过 1/16 • 0x3: 不超过 1/32 • 0x4: 不超过 1/64 • 0x5: 不超过 1/128 • 0x6: 不超过 1/256 • 0x7: 不超过 1/512
27	–	–	–
26:24	R/W	0x0	ZAUR Z Data Absolute Uncertainty Range，Z 采样数据绝对不确定范围，仅在自动模式 (RTP_MODE > 0) 下有效。 本字段定义了 ZA/ZB/ZC/ZD 采样样本的绝对的有效性判断范围。 • 0x0: 数据绝对范围判定功能禁止； • 0x1: 不超过 29 • 0x2: 不超过 28 • 0x3: 不超过 27 • 0x4: 不超过 26 • 0x5: 不超过 25 • 0x6: 不超过 24 • 0x7: 不超过 23
23	–	–	–
22:20	R/W	0x0	XYRUR（ ） X/Y Data Relative Uncertainty Range，X/Y 采样数据相对不确定范围，仅在自动模式 (RTP_MODE > 0) 下有效

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			RTP 自动采样滤波配置 (RTP Auto Mode Filter)
位域	类型	默认值	描述
			本字段定义了 XP/XN/YP/YN 采样样本的相对的有效性判定范围。 • 0x0: 数据相对范围判定功能禁止 • 0x1: 不超过 1/8 • 0x2: 不超过 1/16 • 0x3: 不超过 1/32 • 0x4: 不超过 1/64 • 0x5: 不超过 1/128 • 0x6: 不超过 1/256 • 0x7: 不超过 1/512
19	–	–	–
18:16	R/W	0x0	XYAUR（ ） X/Y Data Absolute Uncertainty Range，X/Y 采样数据绝对不确定范围，仅在自动模式 (RTP_MODE > 0) 下有效。 本字段定义了 XP/XN/YP/YN 采样样本的绝对的有效性判断范围。 • 0x0: 数据绝对范围判定功能禁止 • 0x1: 不超过 29 • 0x2: 不超过 28 • 0x3: 不超过 27 • 0x4: 不超过 26 • 0x5: 不超过 25 • 0x6: 不超过 24 • 0x7: 不超过 23
15:2	–	–	–
1:0	R/W	0x2	FIL Filter，采样数据滤波器配置，仅在自动模式（RTP_MODE > 0）下有效，定义了 RTP 采样数据滤波配置。 • 0x0：1/1，无滤波 • 0x1：2/4，连续采样 4 次，去掉最大最小各 1 个，剩下 2 个进行算数平均 • 0x2：4/6，连续采样 6 次，去掉最大最小各 1 个，剩下 4 个进行算数平均 • 0x3：4/8，连续采样 8 次，去掉最大最小各 2 个，剩下 4 个进行算数平均 本字段也规定了自动模式下每次的连续采样数。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.3.6.8. 0x01C RTP_AMSC

默认值：0x0024A000			RTP 自动模式采样控制 (RTP Auto Mode Sample Control)
位域	类型	默认值	描述
31:4	R/W	0x024A	Periodic Sample Interval，周期性采样间隔，仅在自动模式（RTP_MODE > 0）下有效。 自动模式周期性采样的采样间隔，采样间隔为 $PSI*T_{BCLK}$ 0 表示连续采样，两次采样循环之间没有 Delay。
2	R	0x0	RTP BUSY 状态 仅在自动模式（RTP_MODE > 0）下有效。 • 0: 空闲 • 1: 忙碌
1	R/W	0	PSEN Periodic Sample Enable，周期性循环采样使能信号，仅在自动模式（RTP_MODE > 0）下有效。 • 0: 停止周期性循环采样 • 1:启动周期性循环采样。 周期性循环采样使能信号，由软件置位清零。周期性采样流程参考前文描述。软件清 0：完成本周期循环采样之后才停止采样。
0	R/WAC	0	SSEN Single Sample Enable，单循环采样使能，仅在自动模式（RTP_MODE > 0）下有效。 • 0：单循环采样完成。 • 1：启动单循环采样。 单循环完成之后，本字段就会由硬件自动清零。单循环采样的定义是指一个完整自动采样流程，流程涵盖多个采样模式，具体参考 MODE 定义#unique_289/unique_289_Connect_42_table_ezb_2dc_bzb。 **单循环模式下，必须开启屏蔽按压检测信号（PDET_BYP=1）**

12.3.6.9. 0x020 RTP_FCR

默认值：0x00000000			RTP FIFO 控制 (RTP FIFO Control Register)
位域	类型	默认值	描述
31	R/W	0x0	溢出模式 • 0: FIFO 发生溢出时，新数据继续写入 FIFO 并覆盖最旧的数据 • 1: FIFO 发生溢出时，新数据丢弃不写入 FIFO

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTP FIFO 控制 (RTP FIFO Control Register)
位域	类型	默认值	描述
30	R/W	0x0	DMA 使能 • 0: DMA 功能关闭 • 1: DMA 功能开启
28:24	RO	0x0	FIFO_DCNT FIFO Data Count，FIFO 有效数据量 当前 FIFO 有效数据量，0x0~0x10 为合法值。
23:19	–	–	–
18	R/W1C	0	FIFO_UFS FIFO Underflow Status，FIFO 下溢出状态 当前 FIFO 下溢出状态，高电平有效。由硬件置位，并由软件写 1 清零。 当本字段有效，且 FIFO_UFIE 有效，则会导致 RTP_INTR. FIFO_FLG 置位。
17	R/W1C	0	FIFO_OFS FIFO Overflow Status，FIFO 上溢出状态 当前 FIFO 上溢出状态，高电平有效。由硬件置位，并由软件写 1 清零。当本字段有效，且 FIFO_OFIE 有效，则会导致 RTP_INTR. FIFO_FLG 置位。
16:13	–	–	–
12:8	R/W	0x0	FIFO_DRTH FIFO Data Ready Threshold，FIFO 数据有效阈值 FIFO 数据有效的阈值，当 FIFO 的数据量达到了有效阈值后， RTP_INTR. DRDY_FLG 标志位置位，如果此时 INTEN 也有效，就会产生中断。 当 FIFO 的数据量达到了有效阈值后,并且DMA功能开启，就会产生DMA请求。 • 0x0: 不设置有效阈值，不会产生 DRDY_FLG 标志。 • 0x1~0x10: 有效阈值范围，当 FIFO 数据量达到了对应数值后，就会置位 DRDY_FLG 标志。 • 0x11~0x1F: 非法配置，效果等同于 0x0。
7:3	–	–	–
2	R/W	0	FIFO_UFIE FIFO Underflow Interrupt Enable，FIFO 下溢出中断使能 FIFO 下溢出中断使能信号，高电平有效。 当本字段有效，且 FIFO_UFS 有效，则会导致 RTP_INTR. FIFO_FLG 置位。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTP FIFO 控制 (RTP FIFO Control Register)
位域	类型	默认值	描述
1	R/W	0	FIFO_OFIE FIFO Overflow Interrupt Enable，FIFO 上溢出中断使能 FIFO 上溢出中断使能信号，高电平有效。 当本字段有效，且 FIFO_OFS 有效，则会导致 RTP_INTR. FIFO_FLG 置位。
0	R/WAC	0	FIFO_FLUSH FIFO Flush，FIFO 清空操作 由软件置位硬件清零。软件置位启动 FIFO 清空操作，FIFO 清空操作完成后，由硬件清零。

12.3.6.10. 0x024 RTP_DATA

默认值：0x00000000			RTP 数据 (RTP Data)
位域	类型	默认值	描述
21	RO	0x0	超限标志
20	RO	0x0	抬起标志
17:16	RO	0x0	CHN（Channel Number） 采样数据的对应通道号 当前返回数据的对应通道号，表示当前数据（DATA）来自该通道，多用于 Debug 或者容错设计。具体对应如下： • 0x0: Y–通道 • 0x1: X–通道 • 0x2: Y+通道 • 0x3: X+通道
11:0	RO	0x0	DATA（Sample Data） 采样数据 采样数据返回值。 • 对应手动模式（RTP_MODE == 0），本 FIFO 数据是一个通道的多次采样值，未经过滤波。 • 对应自动模式 1（RTP_MODE == 1），本 FIFO 数据的顺序是 YN，均为滤波后的数值。 • 对应自动模式 2（RTP_MODE == 2），本 FIFO 数据的顺序是 ZB，均为滤波后的数值。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			RTP 数据 (RTP Data)
位域	类型	默认值	描述
			• 对应自动模式 3（RTP_MODE == 3），本 FIFO 数据的顺序是 ZB，均为滤波后的数值。 • 对应自动模式 4（RTP_MODE == 4），本 FIFO 数据的顺序是 ZD，均为滤波后的数值。 如果 SCI_FLG=1，所有采样数据滤波有效，但是不足对应采样模式所需的数据量； 如果 DOUR_FLG=1，采样数据前面 DCNT-3 个数据有效，倒数第三个数据为超限数据滤波后的值，倒数第二个数据为超限数据组的最大值，最后一个数据为超限数据组的最小值。

12.3.6.11. 0x028 RTP_DELAY

默认值：0x000F0001			RTP 延时控制 (RTP Delay)
位域	类型	默认值	描述
31:16	R/W	0x0F	Precharge Delay 按压检测预充电延时，仅自动模式有效 按压检测预充电延时，计数单位为 TPCLK。当本字段为 0（即 0x0000）时，无延时。本字段定义的延时时间范围为 `0~ (2^16-1) *TPCLK`。
15:0	R/W	0x01	Stabilization_Delay 驱动与 ADC 采样之间延时（仅自动模式有效） 驱动延时，计数单位为 TPCLK。当本字段为 0（即 0x0000）时，无延时。本字段定义的延时时间范围为 `0~ (2^16-1) *256*TPCLK`。举例，当 `PCLK =24MHz, TPCLK =41.67ns, 256*TPCLK =10.67us`，假设本字段的配置 `RDET_DEB =0x100 =256`，抬起去抖时间为 `256*10.67us =2.73ms`。

12.3.6.12. 0x02C RTP_ACQ

默认值：0x00000020			RTP 延时控制 (RTP Delay)
位域	类型	默认值	描述
7:0	R/W	0x20	RTP_ACQ（RTP 捕获时间） RTP 的捕获时间长度，计数单位为 T_{ADC_CLK}。 `T (RTPACQ) = (RTPACQ+1) *T (ADC_CLK)`。假设 `ADC_CLK=24MHz`，`RTPACQ=0x2F`，`T(RTPACQ) = (47+1)*41.67ns = 2us`。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.3.6.13. 0x030 RTP_RES

默认值：0x03000200			RTP 电阻屏电阻 (RTP RES)
位域	类型	默认值	描述
31:16	R/W	0x0300	X Panel Resistance X平面电阻（单位Ω） 测量Y+与Y–的电阻
15:0	R/W	0x0200	Y Panel Resistance Y平面电阻（单位Ω） 测量X+与X–的电阻

12.3.6.14. 0x034 RTP_PRE

默认值：0x003E8032			RTP压感控制器（RTP_PRE）
位域	类型	默认值	描述
31:29	–	–	–
28	R/W	0x0	Press Enable 0：关闭 1：开启 auto2、 auto3、auto4有效 硬件自动计算压感值，并且当压感值在阀值范围内，才写入fifo, 不在范围内，直接丢弃，等下一个周期，重新开始采样。 压感值计算公式，根据Press Cal Select来决定
27	–	–	–
26：24	R/W	0x0	Press Cal Select 0：press cal 0方式0 x_value*xr*(zb_value/za_value–1)/value_rang 1：press cal 1方式1 x_value*xr*(value_rang/za_value–1)/value_rang–yr*(1–y_value/value_rang) 2：press cal 2方式2 zb_value*yr*(value_rang–y_value)/value_rang/(value_rang–zb_value)–x_value*xr/value_rang value_rang=2^数据位宽=2^12=4096 x_value对应XN y_value对应YN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x003E8032			RTP压感控制器（RTP_PRE）
位域	类型	默认值	描述
			za_value对应ZA
23：12	R/W	0x3E8	压感上阈值 press upper threshold
11:0	R/W	0x032	压感下阈值 press lower threshold

12.3.6.15. 0x038 RTP_PRER1

默认值：0x00000000			RTP压感结果1（RTP_PRER1）
位域	类型	默认值	描述
15:0	R	0x0	压感计算结果：具体公式由Press Cal Select来选择

12.3.6.16. 0xFFC VERSION

默认值：0x00000201			RTP 版本 (RTP Version)
位域	类型	默认值	描述
31:0	RO	0x00000201	Version（模块版本号） 采用 BCD 码显示，V2.1

12.4. Thermal Sensor (THS)

THS 温度传感器模块，可以管理和读取芯片内置温度传感器，并基于读取的温度值进行高低温警告功能。

THS 温度传感器模块通过 ADC 来获取内部温度传感器温度值，因此在启动之前，需要先启动 ADC Interface Module (ADCIM) 模块。

12.4.1. 特性说明

- 最多支持一路温度传感器
- ADC 与温度传感器捕获时间可配
- 支持单次读取和周期读取两种模式
- 支持一次多点读取，并进行算术平均滤波
- 基于周期读取模式时，支持高/ 低温报警（产生中断）和过温保护功能（产生中断/复位）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.4.2. 原理框图

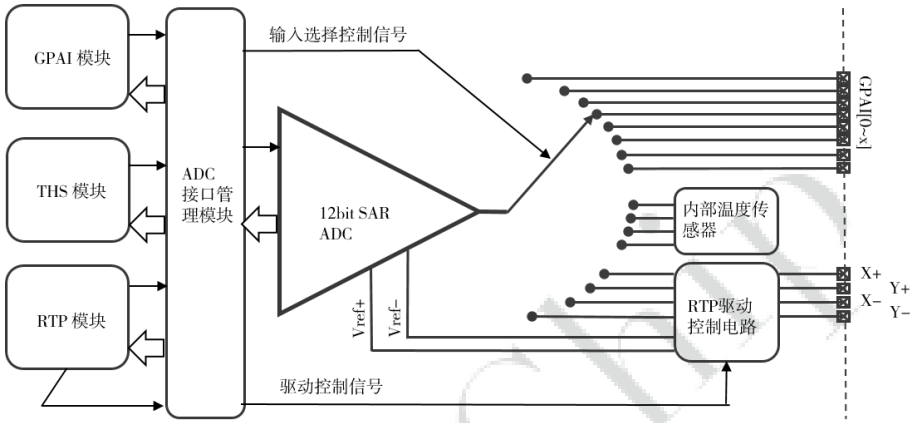


图 12–23 THS 接口模块与 ADC 连接关系

12.4.3. 功能描述

12.4.3.1. 中断与过温保护复位产生机制

THS 模块的中断输出，以及过温保护系统复位输出如下图所示。

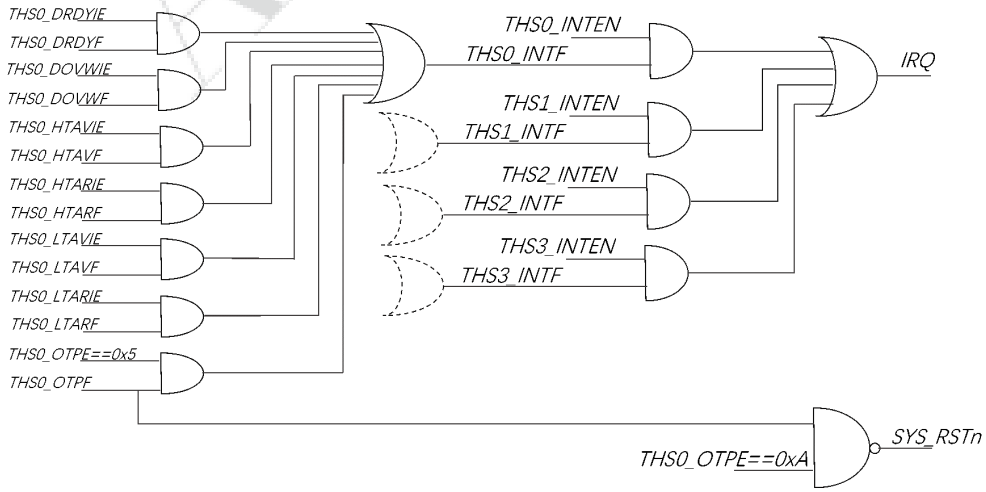


图 12–24 中断，以及过温保护系统复位输出

12.4.3.2. 高/ 低温报警的双阈值描述

由于温度在边界处反复低幅度变动时，单阈值容易产生频繁报警的问题，因此高/ 低温报警采用了双阈值，详情如下所示：

- 高温报警：
  - 高温报警有效阈值 (HTAVV)
  - 高温报警解除阈值 (HTARV)

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 低温报警：
  - 低温报警有效阈值 (LTAVV)
  - 低温报警解除阈值 (LTARV)

双阈值的使用示意图如下：

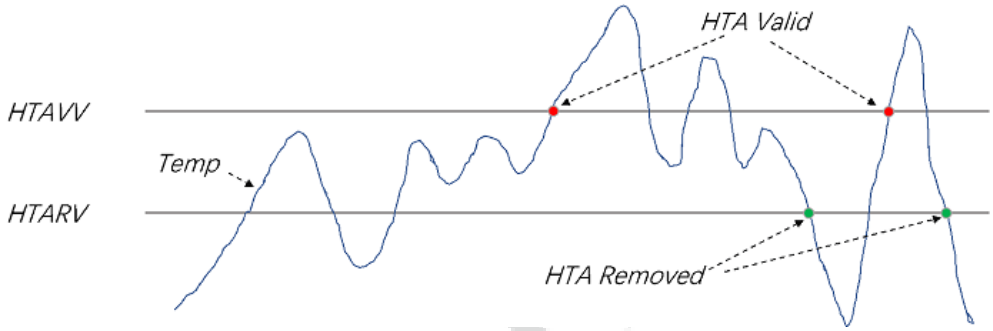


图 12-25 高温报警（HTA）双阈值判断示意图

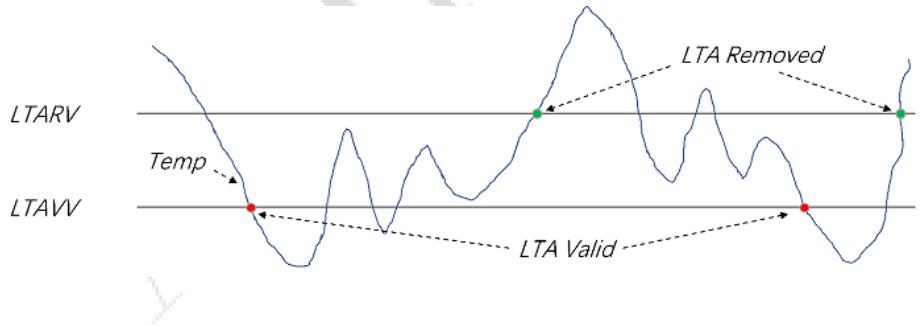


图 12-26 低温报警（LTA）双阈值判断示意图

注：

- 通常情况下，LTAVV < LTARV < HTARV < HTAVV。
- 在周期模式下，仅对采样后取平均值进行阀值判断，而不对原始数据进行阀值判断，避免某一次误触发。
- 温度越高，输入电压越高，ths 值越大

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.4.4. 编程指南

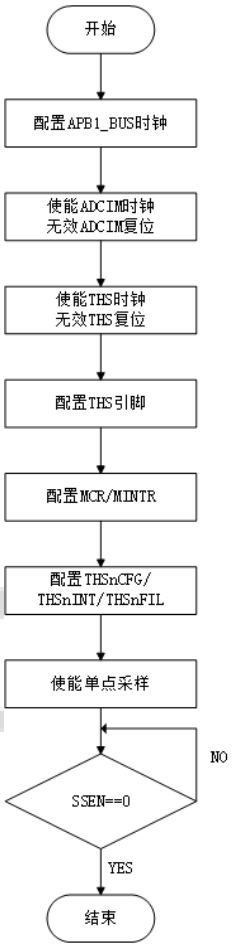


图 12–27 单点采样

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

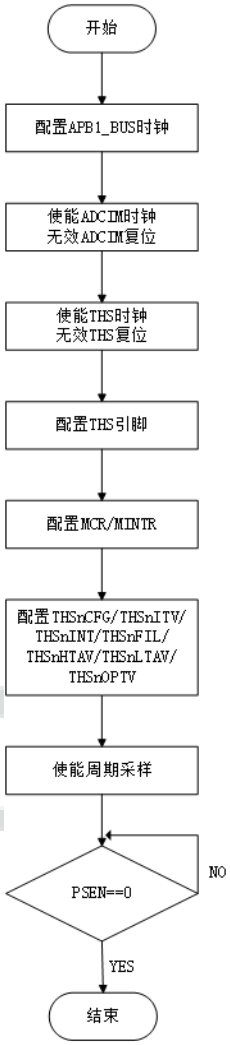


图 12–28 周期采样

12.4.5. THS 基地址

表 12–7 THS 基地址信息

模块名称	起始地址	结束地址	空间大小
THS	0x19253000	0x19253FFF	4 KB

12.4.6. 寄存器列表

表 12–8 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x000	MCR	THS 模块控制	0x000 MCR
0x004	MINTR	THS 中断控制与状态	0x004 MINTR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 12–8 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x008	THS_NUM	THS 数量	0x008 THS_NUM
0x010	THS_ACQ	THS 捕获时间	0x010 THS_ACQ
0x100+n*0x20	THSn_CFG	THS 通道控制配置	0x100+n*0x20 THSn_CFG
0x104+n*0x20	THSn_ITV	THS 通道采样间隔配置	0x104+n*0x20 THSn_ITV
0x108+n*0x20	THSn_FIL	THS 采样滤波配置	0x108+n*0x20 THSn_FIL
0x10C+n*0x20	THSn_DATA	THS 数据	0x10C+n*0x20 THSn_DATA
0x110+n*0x20	THSn_INT	THS 中断状态	0x110+n*0x20 THSn_INT
0x114+n*0x20	THSn_HTAV	THS 高温报警阈值设置	0x114+n*0x20 THSn_HTAV
0x118+n*0x20	THSn_LTAV	THS 低温报警阈值设置	0x118+n*0x20 THSn_LTAV
0x11C+n*0x20	THSn_OTPV	THS 过温保护阈值设置	0x11C+n*0x20 THSn_OTPV
0xFFC	VERSION	THS 版本号	0xFFC VERSION

12.4.7. 寄存器描述

12.4.7.1. 0x000 MCR

默认值：0x00002F30			THS 模块控制 (THS Module Control Register)
位域	类型	默认值	描述
31:20	–	–	–
16	R/W	0	THS0_EN（THS0 Enable, THS0 传感器使能） • 0: THS0 禁止 • 1: THS0 使能
15:2	–	–	–
0	R/W	0	EN（模块使能）

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002F30			THS 模块控制 (THS Module Control Register)
位域	类型	默认值	描述
			• 0: 本模块被禁止，本模块停止工作 • 1: 本模块被使能

12.4.7.2. 0x004 MINTR

默认值：0x00000000			THS 中断控制与状态 (THS Module Interrupt Register)
位域	类型	默认值	描述
31:	–	–	–
16	RO	0	THS0_INTF（ ） THS0 Interrupt Flag，THS0 中断标志，只可读。 只要清除了相应 THS 的中断标志，就会自动清零 • 0: THS0 无中断请求 • 1: THS0 有中断请求
15:	–	–	–
0	R/W	0	THS0_INTEN THS0 Interrupt Enable，THS0 中断使能信号 • 0：禁止 THS0 中断 • 1：使能 THS0 中断

12.4.7.3. 0x008 THS_NUM

默认值：0x00000004			THS 数量 (THS Number)
位域	类型	默认值	描述
31:3	–	–	–
2:0	RO	0x4	THS_MAX THS 最大编号，规定了 THSn 中 控制器通道数量。n 小于等于 1，即传感器数量最少为 1 个，最多为 1 个。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

12.4.7.4. 0x010 THS_ACQ

默认值：0x00000100			THS 捕获时间 (THS ACQ)
位域	类型	默认值	描述
31:19	–	–	–
18	R/W	0x0	ths_vbp_sel(ths vbp 电压选择) • 0: 使用内部电路产生 • 1: 使用 ref_afe 模块基准电流产生
17:16	R/W	0x0	THS_BIAS
15:12	–	–	–
11:0	R/W	0x100	THS_ACQ（THS 捕获时间） • 计数值单位为 ADC_CLK 的周期数，T(THS_ACQ) = (THS_ACQ+1) * T(ADC_CLK) • 假设 ADC_CLK = 24 MHz，THS_ACQ= 0x2F，T (THS_ACQ) = (47 + 1) * 41.67 ns = 2 us。

12.4.7.5. 0x100+n*0x20 THSn_CFG

(2)

默认值：0x000(n+8)2F00			THS 通道控制配置 (THS Channel N Config)
位域	类型	默认值	描述
31:28	–	0x0	–
27	R/W	0x0	Inverted Select • 0：取反 • 1：不变
19:16	RO	n+8	ADC_CHN ADC Channel Number，ADC 通道号 显示系统分配的 ADC 通道号，硬件会根据此通道号匹配 ADC 并获取返回的数据，软件驱动不需要使用，仅作 Debug 用。
15:8	R/W	0x2F	ADC_ACQ ADC Acquisition Time，ADC 捕获时间 ADC 通道的捕获时间长度。

(2) n = 0~1 为 ths 通道号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000(n+8)2F00			THS 通道控制配置 (THS Channel N Config)
位域	类型	默认值	描述
			• 计数值单位为 ADC_CLK 的周期数，T(ADC_ACQ) = (ADC_ACQ+1) * T(ADC_CLK) • 假设 ADC_CLK = 24 MHz，ADC_ACQ = 0x2F，T (ADC_ACQ) = (47 + 1) * 41.67 ns = 2 us。
:5	–	–	–
4	R/W	0x0	ADC_PRI ADC Priority，ADC 采样的优先级控制 • 0：低优先级非实时采样，采样命令与其他非实时采样命令进入采样队列。 • 1：高优先级实时采样，采样命令会被直接处理，不进入采样队列。
2	R	0x0	THS Channel State，工作状态： • 0: 当前 THS 通道处于空闲状态 • 1: 当前 THS 通道处于忙碌状态
1	R/W	0x0	PSEN Periodic Sample Enable，温度传感器周期采样使能。 • 0：停止相应温度传感器周期采样。 • 1：启动相应温度传感器周期采样。 采样间隔由 THSn_ITV 寄存器设定。如果在软件清零之前硬件已经启动了一次新的采样，新采样会继续完成，并最终返回数据。 **注：** 不允许同时使能周期采样与单次采样，即 SSEN 与 PSEN 不能同时有效。
0	R/WAC	0x0	SSEN Single Sample Enable，温度传感器单点采样使能。 • 0：相应传感器的温度单点采样已完成。 • 1：启动相应传感器的温度单点采样。 由硬件自动清零，表示相应传感器的温度单点采样已完成。 **注：** 尽管描述为单点采样，但为了避免单次采样误差，可能需要通过单点多次采样后的数据进行算术平均，得到一个相对稳定的温度值，因此单点采样实际上会包含多次采样。对应的由硬件向 ADC 接口控制器连续发出多个采样命令。连续发出采样命令的个数由滤波器配置 FIL 设定。例如滤波器配置为 0x1（2 点

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x000(n+8)2F00			THS 通道控制配置 (THS Channel N Config)
位域	类型	默认值	描述
			平均），则每次启动 SSEN，硬件会连续发出 2 个采样命令，接收到 2 个温度数据之后，硬件自动清零 SSEN。

12.4.7.6. 0x104+n*0x20 THSn_ITV

(3)

默认值：0x016EFFFF			THS 通道采样间隔配置 (THS Channel N Interval)
位域	类型	默认值	描述
31:16	R/W	0x016E	ITV Interval，采样间隔 周期采样的采样间隔，单位为 T(div_clk)，即采样间隔 = ITV* T(div_clk)。 假设 PCLK = 24 MHz，ITV = 0x16E = 366，DIV=65535，采样间隔 = 366 * (65535 + 1) * 41.67 ns = 1 s **注：** 不可为 0。硬件自动保护：当软件配置为 0 时，效果等同于 1。
15:0	R/W	0xFFFF	DIV Divide CLK，分频时钟 时钟 (div_clk) 分频系数，单位为 PCLKT (div_clk) = (DIV+1) *T (PCLK)

12.4.7.7. 0x108+n*0x20 THSn_FIL

(4)

默认值：0x00000000			THS 采样滤波配置 (THS Channel Filter)
位域	类型	默认值	描述
31:2	–	–	–
1:0	R/W	0x0	FIL Filter，滤波器配置 温度传感器采样数据算数平均滤波器的输入样本数。

(3) n = 0~1 为 ths 通道号

(4) n = 0~1 为 ths 通道号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 采样滤波配置 (THS Channel Filter)
位域	类型	默认值	描述
			• 0x0：无滤波 • 0x1：2 • 0x2：4 • 0x3：8 此字段同时定义了单次采样和周期采样每次的连续采样命令数量（采样点数），控制器接收对应的采样点数据后，进行算数平均，并把平均值通过本传感器的 THSn_DATA 寄存器返回。

12.4.7.8. 0x10C+n*0x20 THSn_DATA

(5)

默认值：0x00000000			THS 数据 (THS Channel N Data)
位域	类型	默认值	描述
31:14	–	–	–
13:0	RO	0x000	DATA ADC DATA,，ADC 采样数据 温度传感器的 ADC 采样数据结果。 • 如果 THSn_FIL.FIL 为 0x0，直接返回 ADC 的采样值。 • 否则返回的是多个采样点的算数平均值。 **注：** 模块无数据 FIFO，本寄存器只能暂存一次的采样结果，如果未被及时读取，则会被后来新的采样数据直接覆盖。

12.4.7.9. 0x110+n*0x20 THSn_INT

(6)

默认值：0x00000000			THS 中断状态 (THS Channel N Interrupt)
位域	类型	默认值	描述
31:29	–	–	–

(5) n = 0~1 为 ths 通道号

(6) n = 0~1 为 ths 通道号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 中断状态 (THS Channel N Interrupt)
位域	类型	默认值	描述
28	R/W1C	0x0	OTPF Over–Temperature–Protected Flag，过温保护标志，仅周期采样模式（THSn_CFG. PSEN=1）时有效。 操作方式为硬件置位，软件写 1 清零。当温度传感器采样值超过 THSn_OTPV.OTPV，就会置为 1。 • 如果 OTPE=中断使能，则产生中断信号。 • 如果 OTPE=复位使能，则产生系统复位信号
27	R/W1C	0x0	LTARF Low–Temperature–Alarm Removed Flag，低温警告解除标志 • 仅周期采样模式 (THSn_CFG. PSEN = 1) 时有效。 • 硬件置位，软件写 1 清零。 • 当温度传感器采样值从低于 THSn_LTAV.LTAVV 值到高于 THSn_LTAV.LTARV 值，会置为 1。
26	R/W1C	0x0	LTAVF Low–Temperature–Alarm Valid Flag，低温警告有效标志 • 仅周期采样模式 (THSn_CFG. PSEN = 1) 时有效。 • 硬件置位，软件写 1 清零。 • 当温度传感器采样值从高于 THSn_LTAV.LTARV 值到低于 THSn_LTAV.LTAVV 值，会置为 1。
25	R/W1C	0x0	HTARF High–Temperature–Alarm Removed Flag，高温警告解除标志 • 仅周期采样模式（THSn_CFG. PSEN = 1）时有效。 • 硬件置位，软件写 1 清零。 • 当温度传感器采样值从高于 THSn_HTAV.HTAVV 值到低于 THSn_HTAV.HTARV 值，会置为 1。
24	R/W1C	0x0	HTAVF High–Temperature–Alarm Valid Flag，高温警告有效标志 • 仅周期采样模式（THSn_CFG. PSEN = 1）时有效。 • 硬件置位，软件写 1 清零。 • 当温度传感器采样值从低于 THSn_HTAV.HTARV 值到高于 THSn_HTAV.HTAVV 值，会置为 1。
23:18	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 中断状态 (THS Channel N Interrupt)
位域	类型	默认值	描述
17	R/W1C	0x0	DOVWF Data Overwrite Flag，数据覆盖标志 硬件置位，软件写 1 清零。当 DRDYF = 1（软件未清零数据有效标志），而且又有新的有效数据时，硬件置为 1，表示数据寄存器由于软件未及时读取，产生了上次有效数据被覆盖的情况。
16	R/W1C	0x0	DRDYF Data Ready Flag，数据有效标志 硬件置位，软件写 1 清零。当 THSn_DATA 寄存器有新的有效数据时，硬件置为 1，软件读取数据后，由软件操作清除。
15:12	–	–	OTPIRE Over–Temperature–Protection Interrupt or Reset Enable，过温保护中断或复位使能 使能之后，当温度传感器采样值超过 THSn_OTPV.OTPV，THS 模块会输出中断或者系统复位（SYS_RSTn），从而引起 CPU 中断或者系统复位。 • 0x5: 过温保护中断使能 • 0xA: 过温保护复位使能 • Others: 过温保护禁止
11	R/W	0x0	LTARIE Low–Temperature–Alarm Removed Interrupt Enable，低温警告解除中断使能 当使能时，低温警告解除标志 (LTARF) 的状态就会传递到温度传感器的总中断。 • 0：禁止低温警告解除中断。 • 1：使能低温警告解除中断。
10	R/W	0x0	LTAVIE Low–Temperature–Alarm Valid Interrupt Enable，低温警告有效中断使能 当使能时，低温警告有效标志 (LTAVF) 的状态就会传递到温度传感器的总中断。 • 0：禁止低温警告有效中断。 • 1：使能低温警告有效中断。
9	R/W	0x0	HTARIE High–Temperature–Alarm Removed Interrupt Enable，高温警告解除中断使能 当使能时，高温警告解除标志 (HTARF) 的状态就会传递到温度传感器的总中断。 • 0：禁止高温警告解除中断。 • 1：使能高温警告解除中断。
8	R/W	0x0	HTAVIE

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 中断状态 (THS Channel N Interrupt)
位域	类型	默认值	描述
			High–Temperature–Alarm Valid Interrupt Enable，高温警告有效中断使能 当使能时，高温警告有效标志 (HTAVF) 的状态就会传递到温度传感器的总中断。 • 0：禁止高温警告有效中断。 • 1：使能高温警告有效中断。
7:2	–	–	–
1	R/W	0x0	DOVWIE Data Overwrite Interrupt Enable，数据覆盖中断使能 当使能时，数据覆盖标志 (DOVWF) 的状态就会传递到温度传感器的总中断。 • 0：禁止数据覆盖中断。 • 1：使能数据覆盖中断。
0	R/W	0x0	DRDYIE Data Ready Interrupt Enable，数据有效中断使能 当使能时，数据有效标志 (DRDYF) 的状态就会传递到温度传感器的总中断。 • 0：禁止数据有效中断。 • 1：使能数据有效中断。

12.4.7.10. 0x114+n*0x20 THSn_HTAV

默认值：0x00000000			THS 高温报警阈值设置 (Channel N High–Temperature Alarm Value)
位域	类型	默认值	描述
31	R/W	0	HTAE High–Temperature–Alarm Enable，高温警报使能 • 0：禁止高温警报功能，高温警报阈值无效。 • 1：使能高温警报功能，高温警报阈值有效。
30:28	–	–	–
27:16	R/W	0x000	HTARV High–Temperature–Alarm Remove Value，高温警报解除阈值 当温度从高于高温警报有效阈值 (HTAVV) 的数值，降到高温警报解除阈值（HTARV）以下，高温警报解除标志（HTARF）就会被硬件置位。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 高温报警阈值设置 (Channel N High-Temperature Alarm Value)
位域	类型	默认值	描述
			注： HTARV < HTAVV。
15:12	–	–	–
11:0	R/W	0x000	HTAVV High-Temperature-Alarm Valid Value，高温警报有效阈值 当温度从低于高温警报解除阈值（HTARV）的数值，升到高温警报有效阈值 (HTAVV) 以上，高温警报有效标志 (HTAVF) 就会被硬件置位。 注： HTARV < HTAVV。

12.4.7.11. 0x118+n*0x20 THSn_LTAV

默认值：0x00000000			THS 低温报警阈值设置 (Channel N Low-Temperature Alarm Value)
位域	类型	默认值	描述
31	R/W	0	LTAE Low-Temperature-Alarm Enable，低温警报使能 • 0：禁止低温警报功能，低温警报阈值无效。 • 1：使能低温警报功能，低温警报阈值有效。
30:28	–	–	–
27:16	R/W	0x000	LTARV Low-Temperature-Alarm Remove Value，低温警报解除阈值 当温度从低于低温警报有效阈值 (LTAVV) 的数值，升到低温警报解除阈值 (LTARV) 以上，低温警报解除标志 (LTARF) 就会被硬件置位。 注： LTAVV < LTARV。
15:12	–	–	–
11:0	R/W	0x000	LTAVV Low-Temperature-Alarm Valid Value，低温警报有效阈值

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			THS 低温报警阈值设置 (Channel N Low-Temperature Alarm Value)
位域	类型	默认值	描述
			当温度从高于低温警报解除阈值 (LTARV) 的数值，降到低温警报有效阈值 (LTAVV) 以下，低温警报有效标志（LTAVF）就会被硬件置位。 注： LTAVV < LTARV。

12.4.7.12. 0x11C+n*0x20 THSn_OTPV

(7)

默认值：0x00000000			THS 过温保护阈值设置 (Channel N Over Temperature Protect Value)
位域	类型	默认值	描述
31	R/W	0	OTPE 过温保护使能 • 0：禁止过温保护功能，过温保护阈值无效。 • 1：使能过温保护功能，过温保护阈值有效。
30:	–	–	–
	R/W	0x000	OTPV 过温保护阈值，大于高温阀值 当温度上升到过温保护阈值 (OTPV) 以上，过温保护标志 (OTPF) 就会被硬件置位。

12.4.7.13. 0xFFC VERSION

默认值：0x00000121			THS 版本号 (THS Version)
位域	类型	默认值	描述
31:0	RO	0x00000121	Version（模块版本号） 采用 BCD 码显示，V1.21

(7) n = 0~1 为 ths 通道号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13. 实时控制系统

13.1. Pulse Width Modulation Control System (PWMCS)

PWM Control System (PWMCS)，PWM 控制系统，由以下子系统组成：

- EPWM：用于产生 PWM 控制信号，具有 3x EPWM模块 (EPWM0/1/2)
- CAP：用于捕捉输入信号或产生简易 PWM 信号。具有 2x CAP 模块（CAP0/1）
- QEP：用于接收增量编码器的信号测量速度。具有 2x QEP 模块（QEP0/1）

13.1.1. 特性说明

EPWM 模块 Feature

- 16 比特的 PWM 计数器
- 支持递增、递减以及先递增后递减的计数方式
- 计数器支持同步输入信号以及同步输出信号
- PWM 输出脉宽可调节
- 每个模块均支持两路的 PWM 输出
- 支持软件强制控制 PWM 输出
- 支持死区时间控制
- 支持六路的故障指示输入
- 支持不可恢复以及可恢复的两种 PWM 保护功能响应故障
- 支持中断信号
- 支持脉冲输出功能
- 支持 PWM 触发信号输出

CAP 模块 Feature

- 每个模块支持 1x 捕获输入信号或 1x 普通 PWM 输出信号
- 32 比特的 CAP 计数器
- 支持 4x 捕获寄存器
- 可支持连续的捕获模式或单次的捕获模式
- 支持普通的 PWM 模式
- PWM 模式下支持相位的同步

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

QEP 模块 Feature

- 具有 32 比特的位置计数器、32 比特的定时器、32 比特的看门狗定时器、16 比特的 QEP 捕获寄存器
- 支持正交信号的解码
- 支持位置计数器的锁存
- 支持时间计数器的锁存
- 支持两种测速的模式

13.1.2. 功能描述

13.1.2.1. EPWM 模块

EPWM 子模块 EPWM0/1/2为相同模块，各个子模块的信号都是相同的，标号 0/1/2… 用于区分不同模块的信号。例如 CNT_CLK0 代表 EPWM0 的计数器时钟信号 CNT_CLK。

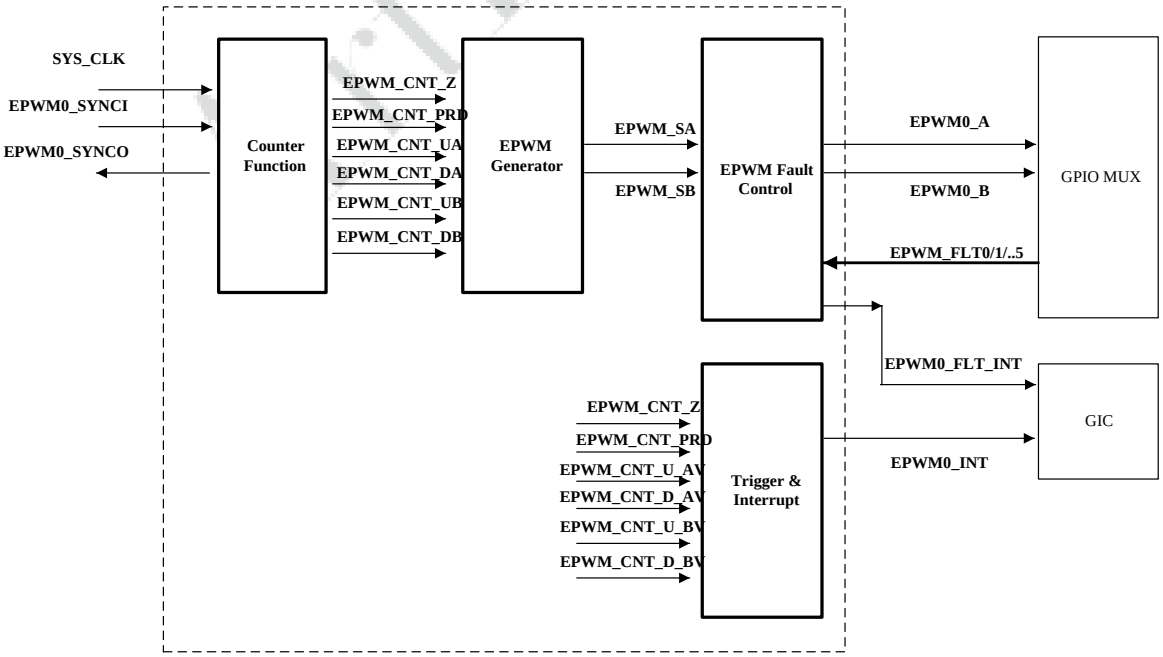


图 13–1 EPWM0 的结构框图

- 图 13–1 : EPWM0 的结构框图中，SYS_CLK 为工作时钟，典型值为 240 MHz。
- EPWM_FLT0/1/2/3/4/5 输入信号由所有 EPWM 子模块共用，用于可恢复和不可恢复的故障输入指示。
- Counter Function 模块，为计数器的功能模块，负责计数器计数、计数器同步、计数器比较等功能。
- EPWM Generator 模块，为 EPWM 的生成模块，负责 EPWM 脉宽控制、EPWM 死区控制等功能。
- EPWM Fault 模块，为 EPWM 故障控制模块，负责在故障信号生效的时候实施保护功能以及产生中断。
- Trigger & Interrupt 模块，为中断信号的产生模块。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.1.1. 计数器功能模块

13.1.2.1.1.1. 计数时钟

计数器的时钟 EPWM_CNT_CLK 由 SYS_CLK 进行分频得出：

EPWM_CNT_CLK = SYS_CLK / (Divisor1 * Divisor2)

- *<Divisor1/2>* 为寄存器 EPWM_CLK_DIV1/2。
  - 除数 *<Divisor1>* 的可配置范围为 1/ 2/ 4/ 6/ 8/ 10/ 12/ 14。
  - 除数 *<Divisor2>* 的可配置范围为 1/ 2/ 4/ 8/ 16/ 32/ 64/ 128。
- 开启 EPWM 计数器的计数，需使能全局的控制信号 EPWM_CNT_GLB_EN。

13.1.2.1.1.2. 计数方式

寄存器字段 EPWM_CNT_MOD ，可以配置计数器的以下计数方式：

- 递增计数：计数器从 0 开始递增计数，计数至 EPWM_CNT_PRDV 值时，完成一个周期的计数，并且复位至 0 重新开始计数。

  图 13–2 : 计数器递增计数图示 中，设置 EPWM_CNT_PRDV = 6 的递增计数，此时开始从 0 到 6 的递增计数：
  - 在计数值为 0 时，信号 EPWM_CNT_Z = 1
  - 在计数值为EPWM_CNT_PRDV 的时候，信号EPWM_CNT_PRD = 1
  - 而指示计数方向的信号EPWM_CNTD 一直为高电平，指示为递增计数。

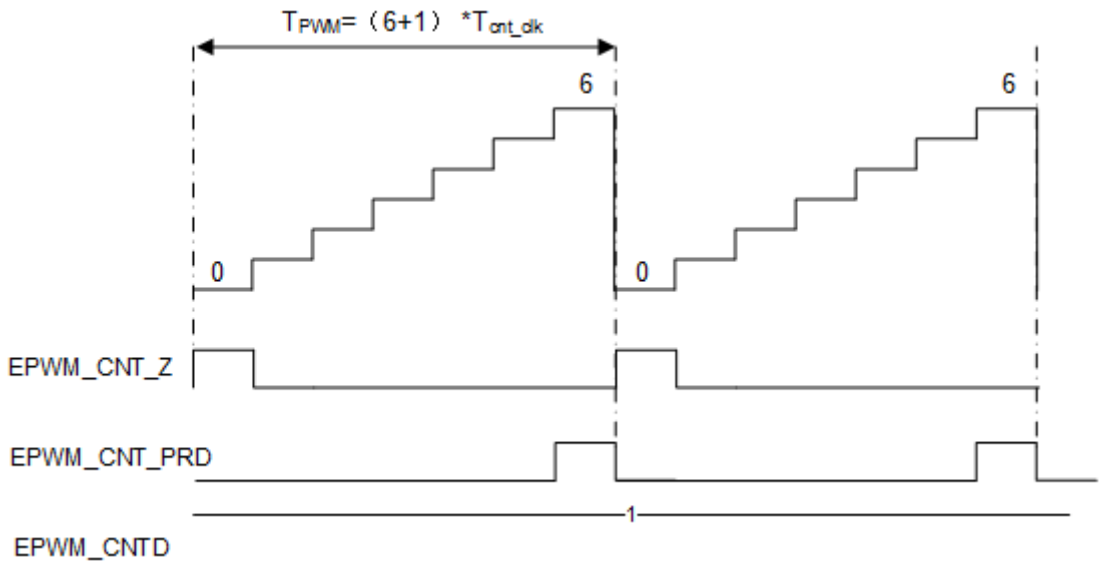


图 13–2 计数器递增计数图示

- 递减计数：计数器从 EPWM_CNT_PRDV 开始递减计数，计数至 0 时，完成一个周期的计数，并且复位至 EPWM_CNT_PRDV 重新开始计数。

  图 13–3 : 计数器递减计数图示中，设置 EPWM_CNT_PRDV = 6 的递减计数，此时进行从 6 到 0 递减计数：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

◦ 在计数值为 0 的时候，信号 EPWM_CNT_Z = 1。

◦ 在计数值为 EPWM_CNT_PRDV 的时候，信号 EPWM_CNT_PRD = 1。

◦ 指示计数方向的信号 EPWM_CNTD 一直为低电平，指示为递减计数。

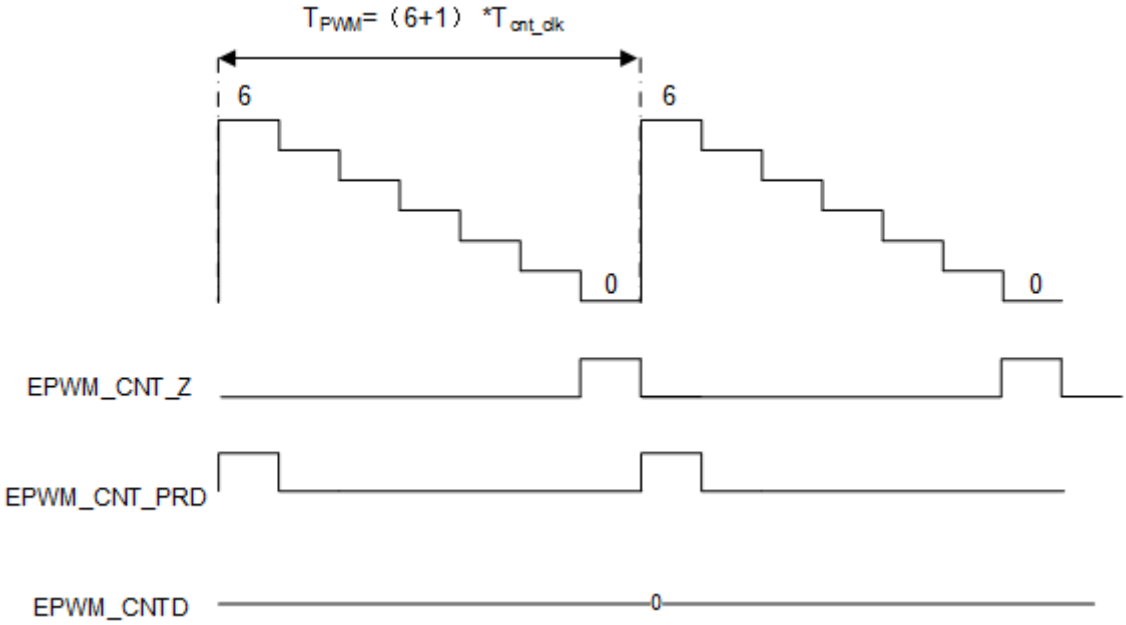


图 13–3 计数器递减计数图示

• 先递增后递减计数：计数器从 0 开始递增计数，计数至 EPWM_CNT_PRDV 后进行递减计数，当计数器计数为 1，完成一个周期的计数。下一个周期继续从 0 开始进行先递增后递减计数。

图 13–4 : 计数器先递增后递减计数示例中，设置 EPWM_CNT_PRDV = 6 的先递增再递减计数，此时进行先从 0 到 6 的递增计数再从 6 到 0 的递减计数：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

◦ 在计数值为 0 的时候，信号 EPWM_CNT_Z = 1。

◦ 在计数值为 EPWM_CNT_PRDV 的时候，信号 EPWM_CNT_PRD = 1。

◦ 指示计数方向的信号 EPWM_CNTD 在前半周期为高电平指示此时为递增计数，后半周期指示为递减计数。

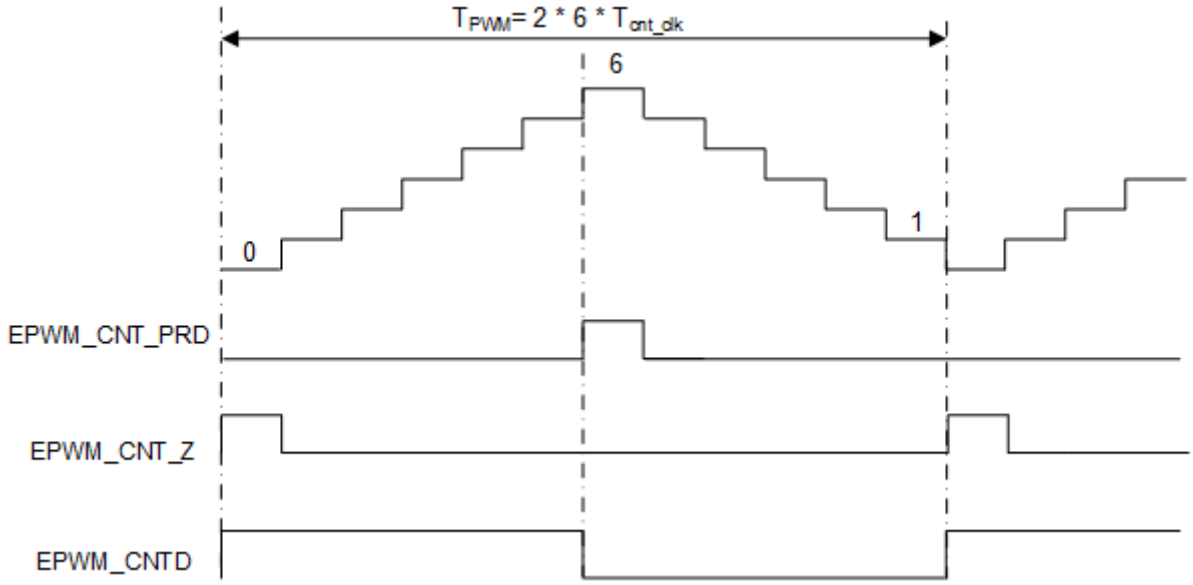


图 13–4 计数器先递增后递减计数示例

13.1.2.1.1.3. 计数比较

在计数数值达到预设的设定值时，即达到 EPWM_CNT_AV 与 EPWM_CNT_BV 时，计数器可以产生相应的信号 EPWM_CNT_A 与 EPWM_CNT_B。

为了区分计数的方向：

- 若为递增计数至 EPWM_CNT_AV 产生的信号，记为 EPWM_CNT_UA。
- 若为递减计数至 EPWM_CNT_AV 产生的信号，记为 EPWM_CNT_DA。
- 若为递增计数至 EPWM_CNT_BV 产生的信号，记为 EPWM_CNT_UB。
- 若为递减计数至 EPWM_CNT_BV 产生的信号，记为 EPWM_CNT_DB。

产生的信号输出至 EPWM 生成模块以及 Trigger & Interrupt 模块使用。具体时序图如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

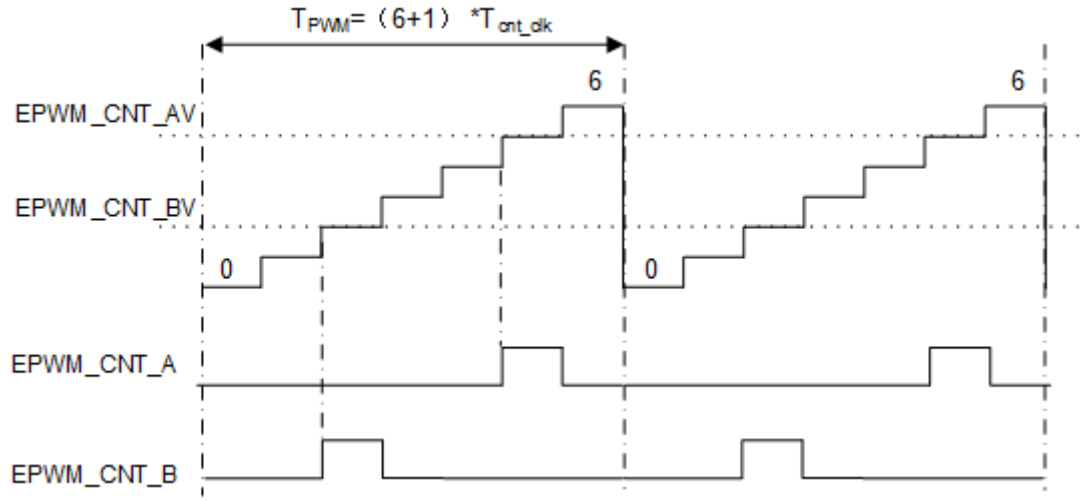


图 13–5 递增计数产生比较信号示例

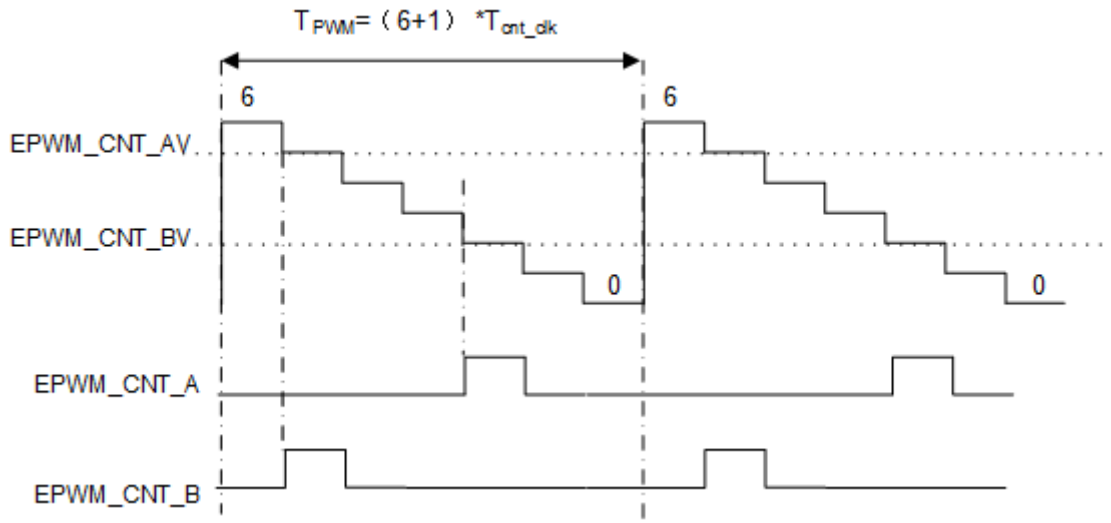


图 13–6 递减计数产生比较信号示例

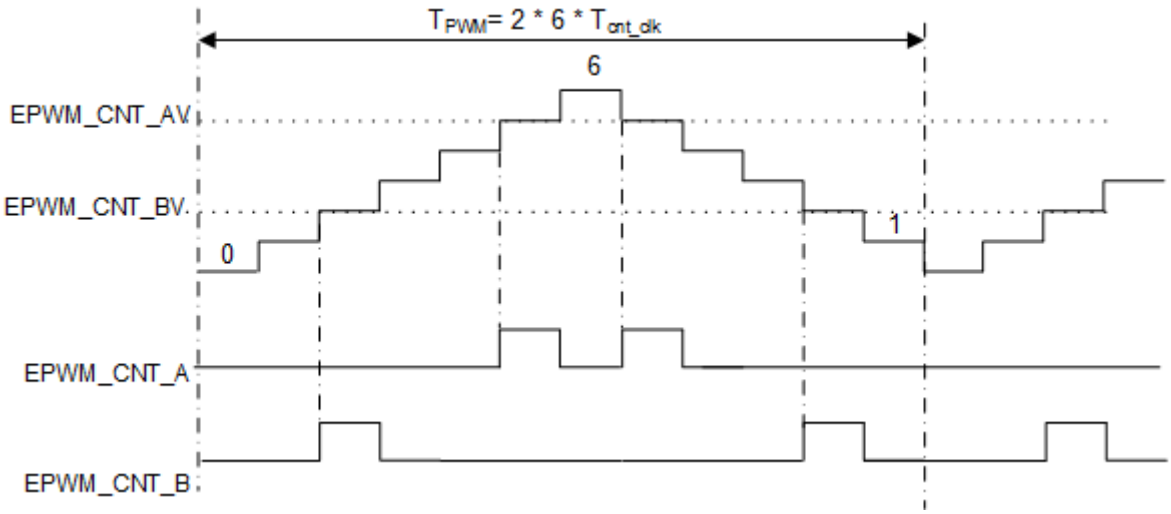


图 13–7 先递增后递减计数产生比较信号示例

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.1.1.4. 计数同步

计数器具有同步的功能，同步信号的使能后，可以使得计数器计数值跳至 EPWM_CNT_PHV 计数同步相位寄存器的数值。

计数器同步信号的来源有两个：

- IN_SYNC，对于 EPWM 子模块，是外部输入信号，各个 EPWM 子模块的 IN_SYNC 的信号来源可参考图 13–9 : 同步信号网络示例。
- SW_SYNC，为 EPWM 模块通过寄存器设置 EPWM_SW_FRC_SYNC 位而产生，即由软件控制产生。
- IN_SYNC 与 SW_SYNC 的信号经过或逻辑后，决定计数器的同步。
- ETRG0、ETRG1 均可作为相位同步的触发信号，如图 13–8 : 同步输出信号源所示。

计数器还会产生输出的同步信号 OUT_SYNC，通过寄存器设置可以选择不同的信号作为 OUT_SYNC。图 13–8 : 同步输出信号源 中展示了 OUT_SYNC 的来源。

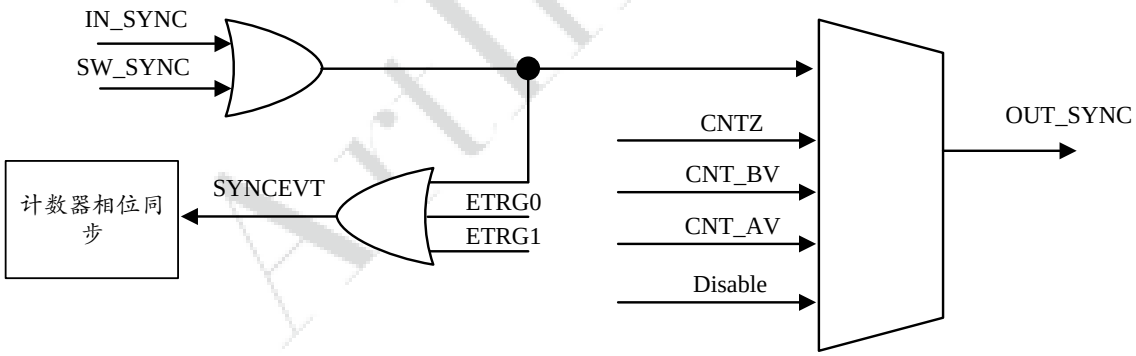


图 13–8 同步输出信号源

EPWM 模块利用输入同步信号以及输出同步信号，将所有子模块 EPWM0/1/2 进行计数器的相位同步。图 13–9 : 同步信号网络示例 展示了各个模块的同步连接方式。

- EPWM0 以及 CAP0 的输出同步信号通过 GPIO_MUX 输出给外部器件，并且进行脉冲的 8*SYS_CLK 的长度延长。

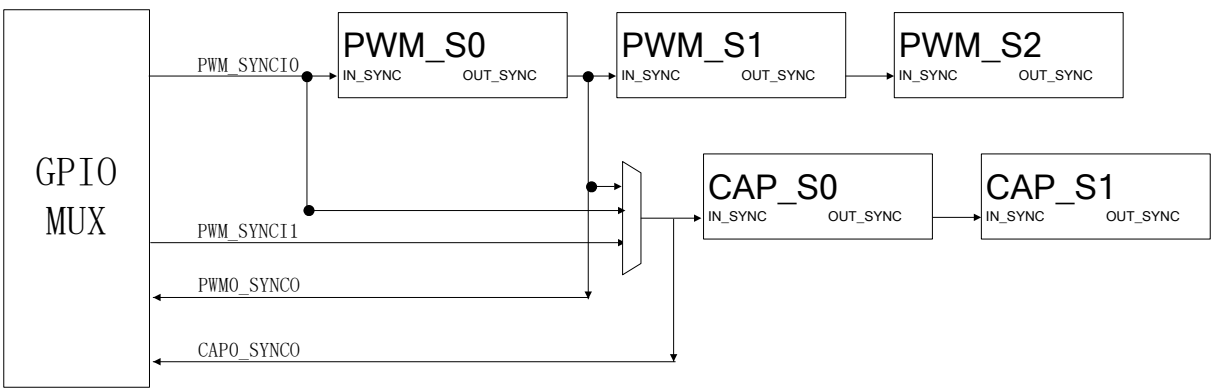


图 13–9 同步信号网络示例

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.1.1.5. 寄存器更新

寄存器 EPWM_CNT_PRDV、EPWM_CNT_AV 以及 EPWM_CNT_BV 支持以下更新模式，且各有独立控制的更新模式的控制位。

- 立即更新模式：
  - 对寄存器 EPWM_CNT_PRDV、EPWM_CNT_AV 以及 EPWM_CNT_BV 的数值写入，会立即生效，从而影响当前的 EPWM 生成。
  - 可能出现在当前的周期，新写入的数值与计数器的数值错过比较时刻，导致 AV 和 BV 的动作未发生，进而造成当前周期的输出 EPWM 占空比异常，例如 100% 或 0% 占空比。
  - 通过寄存器字段 EPWM_CMPA_IMD_UPDT_PULSE_EN、EPWM_CMPB_IMD_UPDT_PULSE_EN = 1，可以避免立即更新带来的错误 EPWM 输出。
- 影子寄存器更新模式：
  - 对寄存器 EPWM_CNT_PRDV、EPWM_CNT_AV 以及 EPWM_CNT_BV 的数值的写入，暂时存入各自的影子寄存器，不会立即生效，只有当计数器计数值到指定加载点时才进行更新，影子寄存器的数值生效。
  - 图 13–10 : EPWM_CNT_BV 影子寄存器更新示例中，当对 EPWM_CNT_BV 的数值进行写操作，将数值从 0x2 改变为 0x4 后，并没有立即生效，而是在计数值复位至 0 开始下一个周期的计数后，EPWM_CNT_BV 的数值才生效，从而改变了 EPWM 信号的占空比。

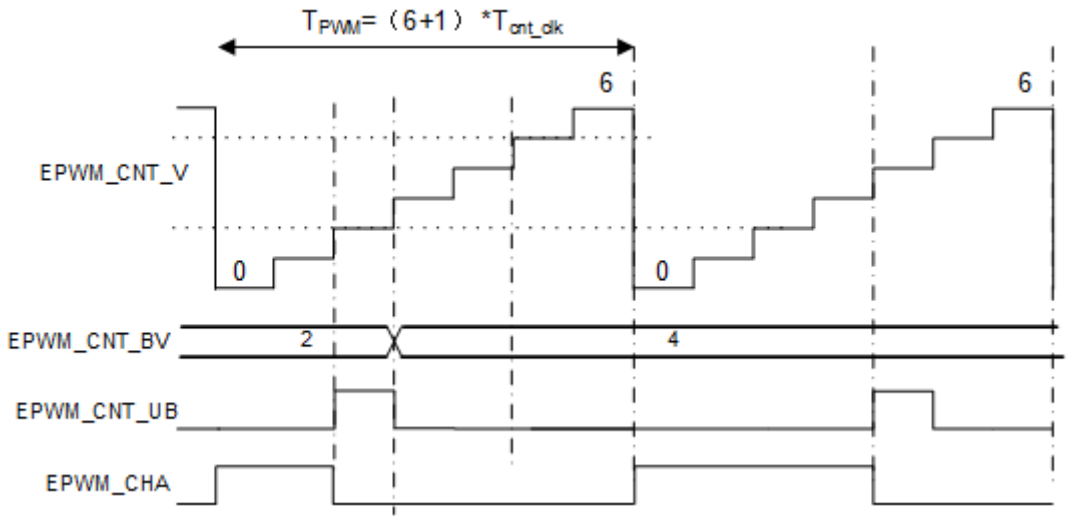


图 13–10 EPWM_CNT_BV 影子寄存器更新示例

13.1.2.1.1.6. 计数器单次计数模式

计数器在原有的连续计数模式下，增加单次计数模式，通过寄存器 EPWM_CNT_SGL_EN = 0x1 设置，单次计数的方式如下：

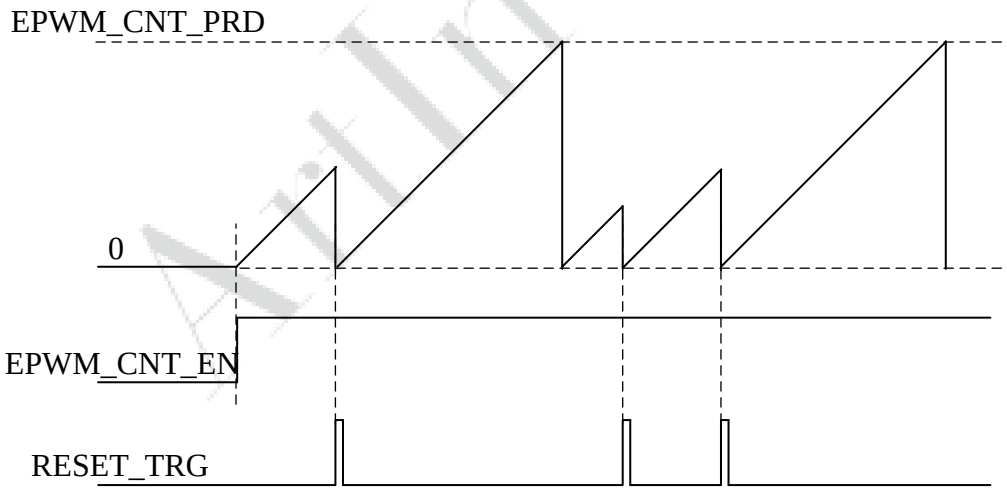
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 如果是递增计数的方式，从 0 开始递增计数，计数至 EPWM_CNT_PRD 后，计数器不会继续计数，计数器数值维持 EPWM_CNT_PRD。
- 如果是递减计数的方式，从 EPWM_CNT_PRD 开始递减计数，计数至 0 后，计数器不会继续计数，计数器数值维持 0。
- 如果是先递增后递减计数的方式，从 0 开始递增计数，计数至 EPWM_CNT_PRD 后，递减计数到 0，然后不再计数，计数器数值维持 0。

13.1.2.1.1.7. 计数器计数复位

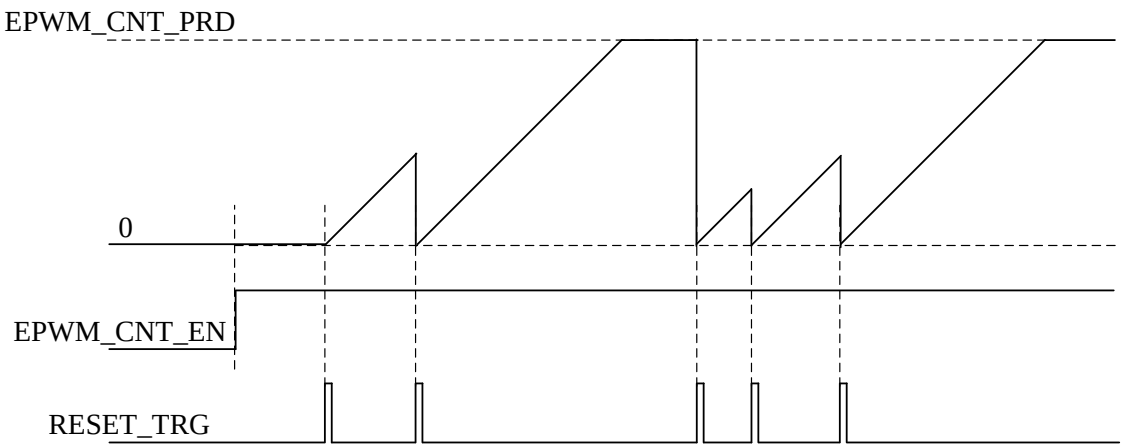
计数器在连续计数模式和单次计数模式下，均支持计数器的复位，复位信号为 EPWM_ETRG0/1 和软件复位信号。（其中 EPWM_ETRG0/ 1 信号的说明请查阅EPWM 外部触发信号）

连续计数模式下，计数器的复位情况如下：



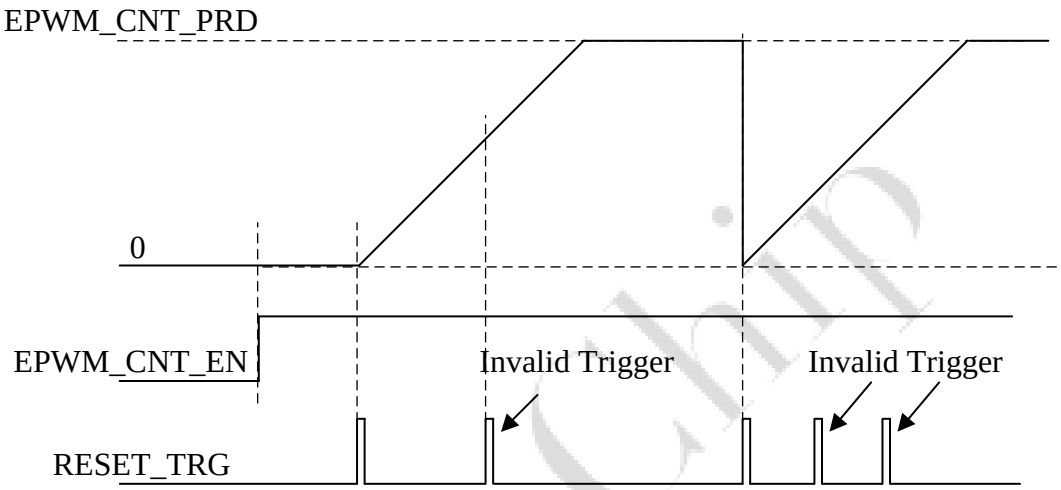
单次计数模式下，计数器的复位情况可通过寄存器选择可重触发或不可重触发类型：

可重触发（寄存器 EPWM_CNT_RST_TRG = 0x1）：



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

不可重触发（寄存器 EPWM_CNT_RST_TRG = 0x0）：



13.1.2.1.2. EPWM 生成模块

EPWM 生成模块，可以产生 A、B 两个通道的 EPWM 信号，分别为 EPWM_SA 和 EPWM_SB，具体需要配置以下信息：

- 下列信号产生的动作：
  - EPWM_CNT_Z
  - EPWM_CNT_PRD
  - EPWM_CNT_UAV
  - EPWM_CNT_DAV
  - EPWM_CNT_UBV
  - EPWM_CNT_DBV
  - EPWM_ETRG0
  - EPWM_ETRG1
- 寄存器中 EPWM 的输出模式。

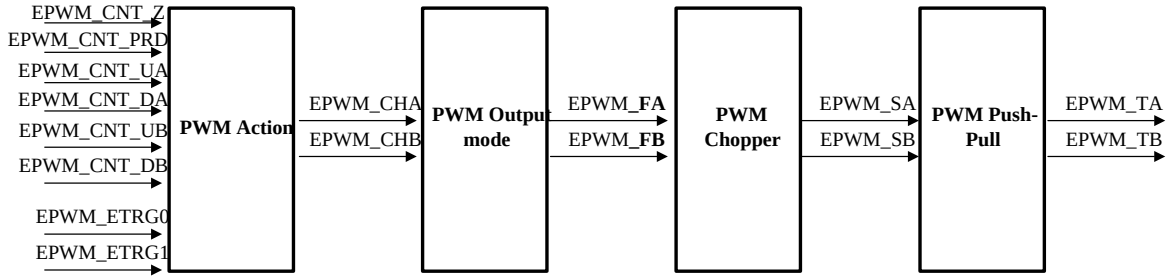


图 13–11 EPWM 生成模块的内部框图

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

如图 13–11 : EPWM 生成模块的内部框图所示，EPWM 生成模块的内部由以下模块组成：

- EPWM 动作控制模块：触发产生 EPWM 动作的信号，为计数器功能模块产生的信号。
- EPWM 输出模式：可以根据如下寄存器配置 EPWM 的输出。
  - EPWM_CH_SEL[1:0]
  - EPWM_POL_SET[1:0]
  - EPWM_BP_SET[1:0]
  - EPWM_SWAP_SET[1:0]
  - EPWM_DD_EN
- EPWM Chopper 模块
- 推挽输出模式

13.1.2.1.2.1. EPWM 动作控制模块

EPWM 动作控制模块，触发产生 EPWM 动作的信号为计数器功能模块产生的信号。所有的信号对 A、B 通道均有效。各信号描述如下：

- EPWM_CNT_Z，计数器数值达到 0 时产生。
- EPWM_CNT_PRD ，计数器数值达到 EPWM_CNT_PRDV 时产生。
- EPWM_CNT_UA，计数器递增计数达到 EPWM_CNT_AV 时产生。
- EPWM_CNT_DA，计数器递减计数达到 EPWM_CNT_AV 时产生。
- EPWM_CNT_UB，计数器递增计数达到 EPWM_CNT_BV 时产生。
- EPWM_CNT_DB，计数器递减计数达到 EPWM_CNT_BV 时产生。
- EPWM_ETRG0，外部触发信号 ETRG0 的有效信号。
- EPWM_ETRG1，外部触发信号 ETRG1 的有效信号。

当优先级高的信号所触发的动作为无动作时，控制器跳过该信号控制，由其它优先级的信号控制，如在 EPWM_CNT_UB/ DB 所触发的动作为无动作时，控制器则跳过 CMPB 的动作控制，进行 EPWM_CNT_UA/DA 的动作控制。各信号触发的动作优先级见动作控制信号优先级。

通过配置寄存器 EPWMA_ACT 和 EPWMB_ACT，可以在各信号上执行以下动作类型：

- 置 1：EPWM 输出信号设置为高电平。
- 置 0：EPWM 输出信号设置为低电平。
- 翻转：EPWM 输出信号进行翻转，若当前信号为高，动作执行将 EPWM 信号设置为低电平。
- 无操作：EPWM 输出信号无变化，维持现有的信号。

举例说明：假设 EPWM_CHA 动作满足以下条件，可以得出 图 13–12 : EPWM_CHA 信号生成示例：

- 计数器递增计数，EPWM_CNT_BV = 0x2，EPWM_CNT_PRD = 0x6
- EPWM_CHA 的动作设定：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- EPWMA_ACT_CNTZ = 0x2：置 1
- EPWMA_ACT_CNTUBV = 0x1：置 0
- 其它的动作设定则为无动作

图 13-12 : EPWM_CHA 信号生成示例中，生成的占空比则为 2/7 ≈ 28.5%

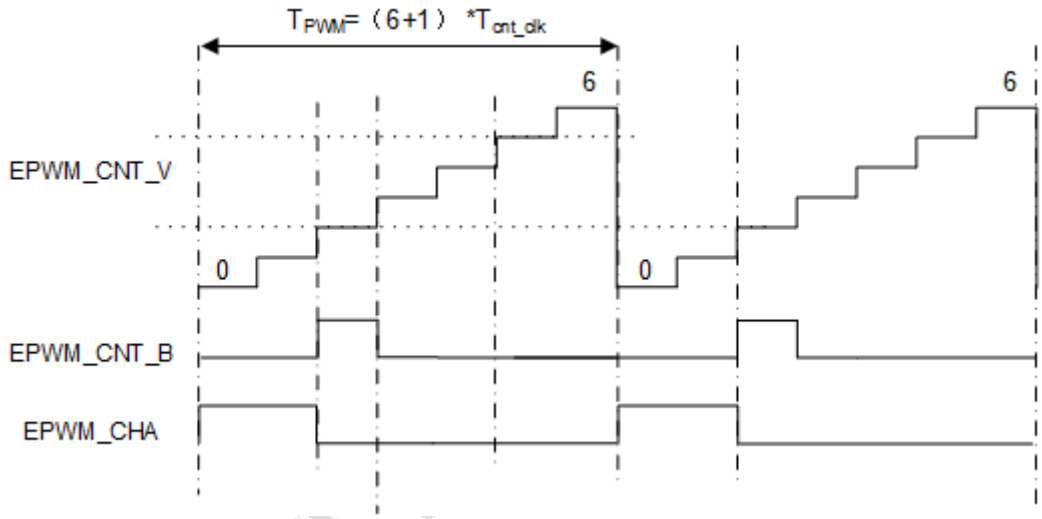


图 13-12 EPWM_CHA 信号生成示例

13.1.2.1.2.1.1. 软件强制控制信号

软件强制控制信号分为两种：

- 非持续的软件强制控制信号：信号非持续。若有下一个动作控制信号出现，则由下个控制信号控制 EPWM 的动作。
- 持续的软件强制控制信号：信号持续。即使下一个动作控制信号出现，由于软件强制控制信号优先级最高且信号持续，所以屏蔽后续的控制信号，仍然由持续的软件强制控制信号控制 EPWM 的动作。
  - 控制 EPWM 动作的类型包括置 1、置 0。
  - 如需由其它信号控制 EPWM 的动作，则关闭此功能。

13.1.2.1.2.1.2. 动作控制信号优先级

动作控制信号中，软件强制控制信号的优先级始终最高，其它信号的优先级在不同的计数模式下，排列会有所差异，动作控制信号优先级具体如下。当同时出现多个动作控制信号时，按照优先级最高的控制信号执行机制。

表 13-1 动作控制信号优先级

优先级	递增阶段
1	软件强制控制信号
2	EPWM_ETRG1
3	EPWM_ETRG0

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 13–1 动作控制信号优先级 (续)

优先级	递增阶段
4	EPWM_CNT_UB/ EPWM_CNT_DB
5	EPWM_CNT_UA/ EPWM_CNT_DA
6	EPWM_CNT_PRD
7	EPWM_CNT_Z

注：

EPWM_CNT_BV 对应产生的 EPWM_CNT_UB/ EPWM_CNT_DB 信号会影响 EPWM_CNT_Z 或 EPWM_CNT_PRD 上本应该发生的动作，因此软件需尽量避免 EPWM_CNT_BV = 0 或 PRD 值的情况 。

13.1.2.1.2.2. EPWM 输出模式

通过以下寄存器，可配置所需的 EPWM 输出：

- EPWM_CH_SEL[1:0]，通道选择控制信号，分别选择上升沿信号处理通道的输入源，以及下降沿信号处理通道的输入源。两路的信号处理通道都可以选择 CHA 或 CHB。

  注：

  通过对上升沿信号以及下降沿信号可以实现死区控制，具体配置可查看 EPWM 死区控制。

- EPWM_DD_EN，双边沿死区使能。
- EPWM_POL_SET[1:0]，极性选择控制信号，选择正极性或负极性的信号。
- EPWM_BP_SET[1:0]，旁通选择，EPWM_BP_SET[0]可以选择旁通 EPWM_CHA，EPWM_BP_SET[1] 可以选择旁通 EPWM_CHB。
- EPWM_SWAP_SEL[1:0]，互换选择，选择输出通路

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

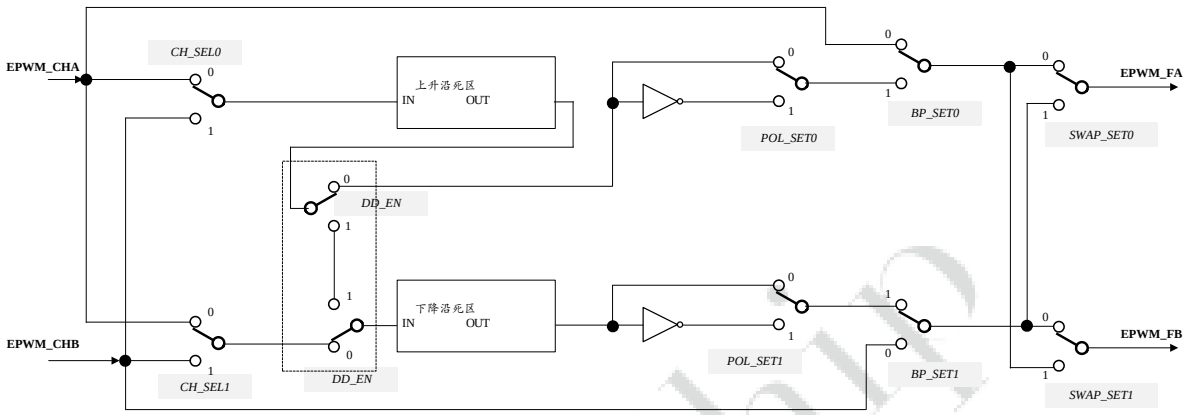


图 13–13 EPWM 输出模式的控制图示：

13.1.2.1.2.2.1. EPWM 死区控制

EPWM 死区控制，分别通过对上升/ 下降边沿的时间进行延迟，通过 EPWM_RE_DZCTL 和 EPWM_FE_DZCTL 寄存器的配置下列延迟时间参数（单位：EPWM_CLK_CLK)：

- EPWM_RE_DZCTL
- EPWM_FE_DZCTL

图 13–14 : EPWM_CHA 插入上升沿死区以及下降沿死区中，以通道 EPWM_CHA 的信号为例，分别设置 EPWM_RE_DZCTL = EPWM_FE_DZCTL = 1，得到如下的信号，实现上升沿/ 下降沿的死区时间控制为 1 * Tcnt_clk。

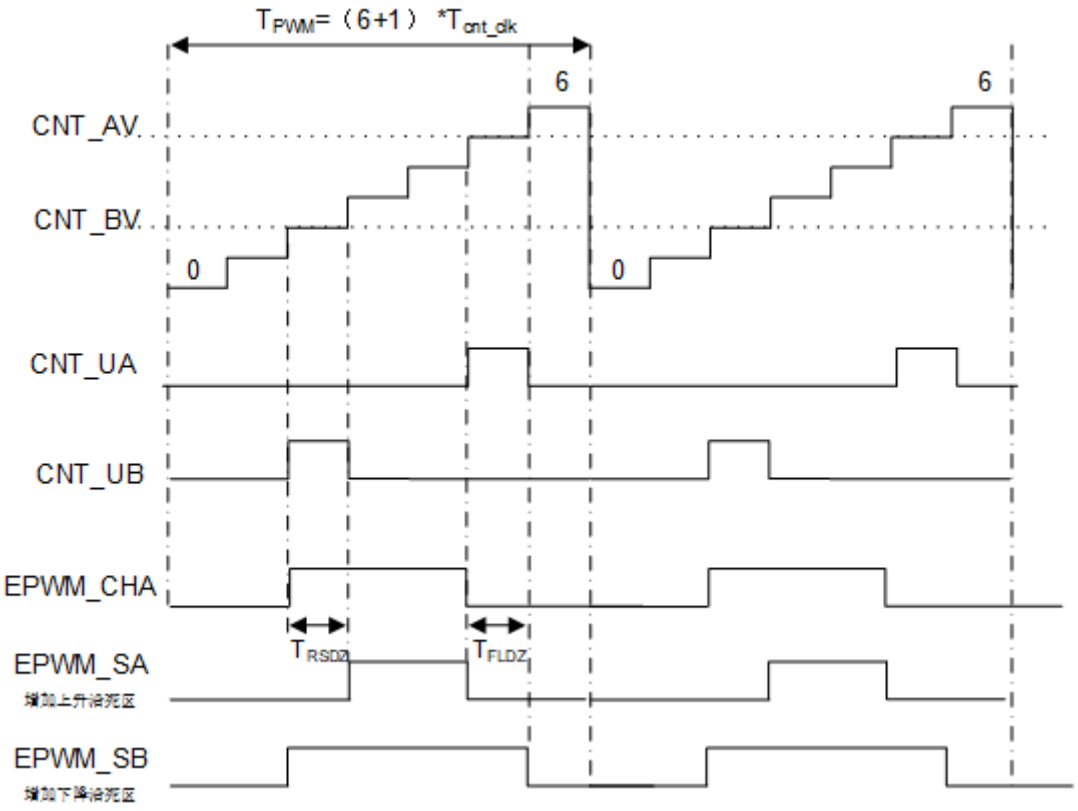


图 13–14 EPWM_CHA 插入上升沿死区以及下降沿死区

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.1.2.3. EPWM Chopper 模块

EPWM Chopper 功能如下所示：

- 寄存器 EPWM_CHOP_EN = 0x0：EPWM Chopper 模块旁通
- 寄存器 EPWM_CHOP_EN = 0x1：EPWM Chopper 模块工作

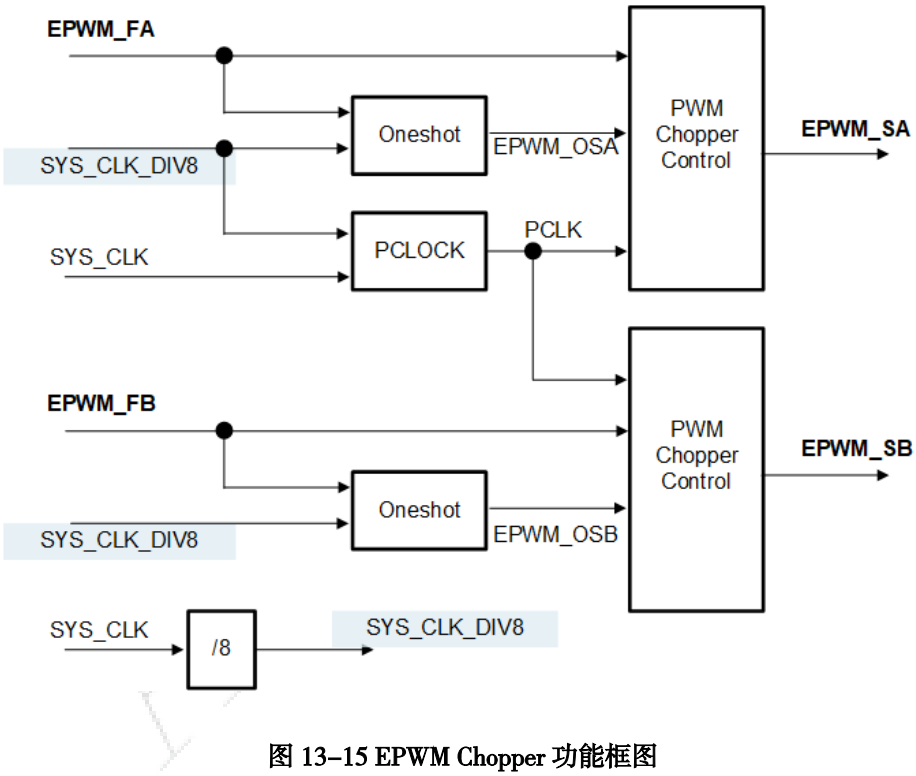


图 13–15 EPWM Chopper 功能框图

如 图 13–15 : EPWM Chopper 功能框图所示：

1. Oneshot 信号以 EPWM_FA/FB 信号的上升边沿为触发边沿，产生脉宽为 EPWM_CHOP_OS_WTH * PSCLK 的 Oneshot 信号。

   图 13–18 : PCLK 以及 Oneshot 调制图示 中，EPWM_CHOP_OS_WTH = 0x1，产生了 EPWM_OSA 信号，利用 EPWM_OSA 以及 PCLK 信号进行调制，得出 EPWM_SA。

2. PCLOCK 对 EPWM_FA 和 EPWM_FB 信号进行调制，生成 PCLK 信号。

   PClock 模块控制产生的 PCLK 信号的频率以及占空比。

   - 寄存器 EPWM_CHOP_FRE：配置分频系数
   - 寄存器 EPWM_CHOP_DUTY：调节和配置占空比，调节范围是 12.5%~87.5%，每档位 12.5%。

   图 13–16 : PCLK 调制 EPWM 信号中以互补的死区控制的一对信号，进行了 PCLK 信号的调制。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

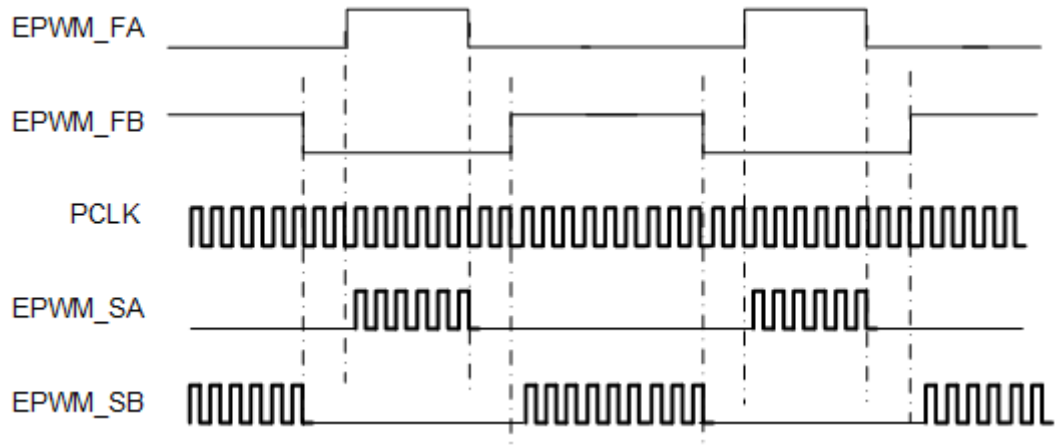


图 13–16 PCLK 调制 EPWM 信号

PCLK 的占空比调整则如图 13–17 : PCLK 的占空比所示。

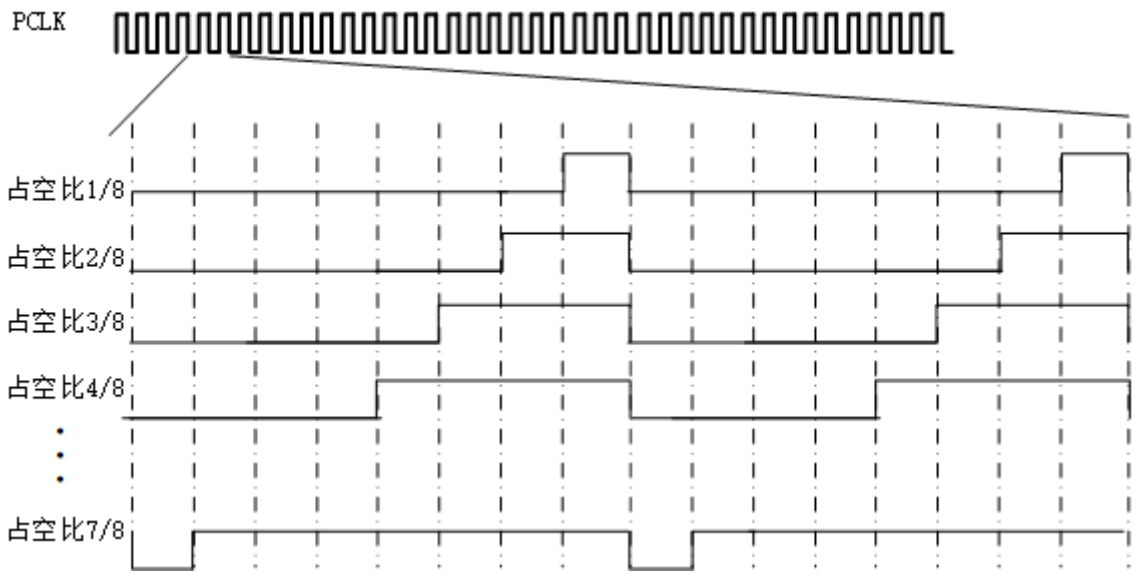


图 13–17 PCLK 的占空比

3. EPWM Chopper Control 利用 EPWM_OSA/ OSB 和 PCLK 信号输出调制信号 EPWM_SA 和 EPWM_SB。

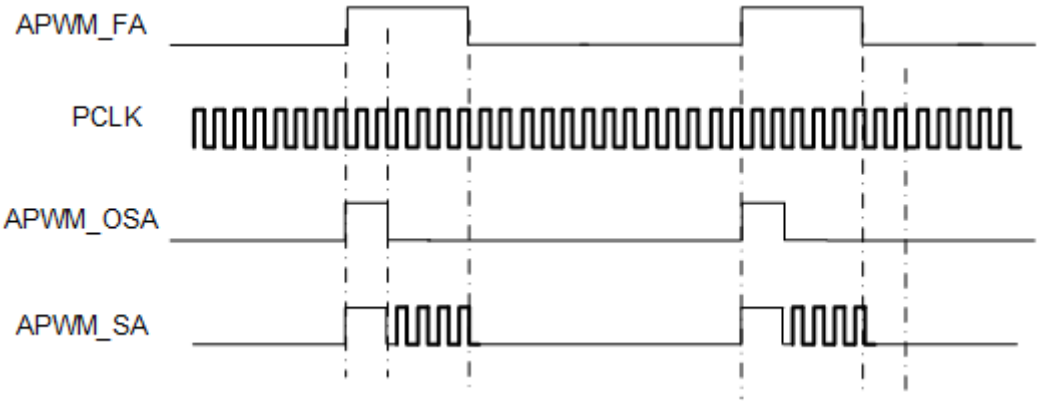


图 13–18 PCLK 以及 Oneshot 调制图示

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.1.2.4. 推挽输出模式

EPWM 的推挽输出模块功能如下：

- 寄存器 PSHPLL_EN = 0x0 时，EPWM 的推挽输出模块旁通。
- 寄存器 PSHPLL_EN = 0x1 时，EPWM 的推挽输出模块工作。

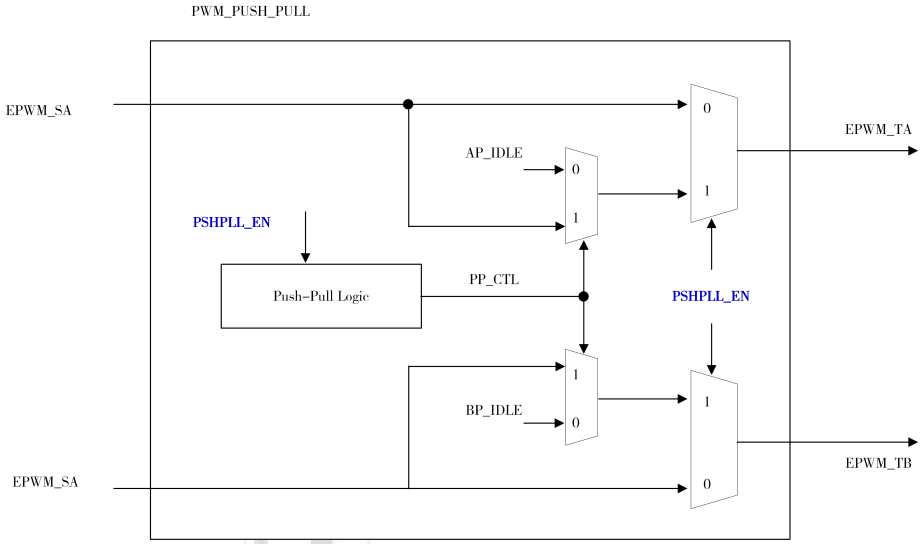
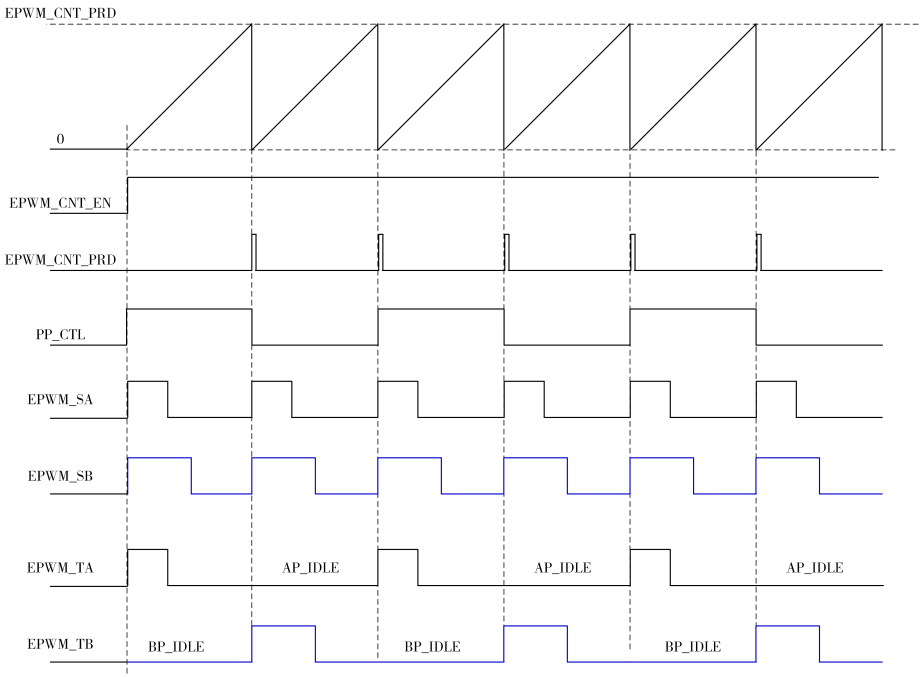


图 13-19 推挽输出模块框图

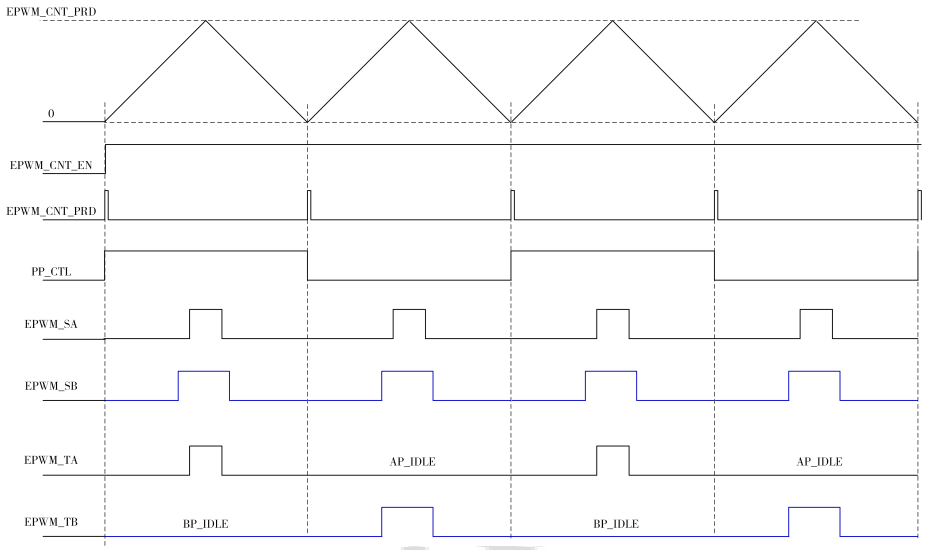
推挽输出模块的工作逻辑如下：

- Case1：计数器采用递增计数，PSHPLL_EN = 0x1，PP_CTL_INV_EN = 0x0



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

• Case2：计数器采用先递增后递减计数，PSHPLL_EN = 0x1，PP_CTL_INV_EN = 0x0



13.1.2.1.3. EPWM 保护模块

EPWM 保护模块提供了以下几大功能：

• EPWM 初始值配置

• 故障模式

• 故障指示输入

• 故障操作

• 故障中断

13.1.2.1.3.1. EPWM 初始值配置

通过寄存器可以配置 EPWM 的输出信号EPWM0/1/2_A 以及 EPWM0/1/2_B 在 EPWM 功能未使能的情况下的初始值。

以 EPWM0_A 信号为例，在 EPWM0 模块未使能的情况下，可以有以下的情况：

• 若 EPWM_A_INIT = 0x0，EPWM 模块未使能，EPWM0_A 输出低电平。

• 若 EPWM_A_INIT = 0x1，EPWM 模块未使能，EPWM0_A 输出高电平。

• 若 EPWM_A_INIT = 0x2/3，EPWM 模块未使能，EPWM0_A 输出为高阻态。

计数器停止计数时，通过配置以下寄存器，选择初始值控制：

• PAUSE_INI_SRC_EN，初始值控制全通路使能，是否控制输出的前端信号。

• PAUSE_INI_OUT_EN，停止计数是否插入初始值。

13.1.2.1.3.2. 故障模式

EPWM 保护模块可以同时支持两种类型的故障模式：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 可恢复故障模式：
  - 当 EPWM_RFLT_ALL 有效，EPWM 模块立即执行故障操作，如果有使能中断模式，则产生 EPWM_RC_FALT_INT 中断。
  - 当计数器计数复位至 0，若 EPWM_RFLT_ALL 信号变回无效状态，EPWM 的故障操作解除，EPWM 可以继续正常工作。
- 不可恢复故障模式：
  - 当 EPWM_NRFLT_ALL 有效，EPWM 模块立即执行故障操作，如果有使能中断模式，则产生 EPWM_NRC_FALT_INT 中断。
  - 当出现不可恢复的故障时，EPWM 一直处于故障操作的状态，不能修改。

    不可恢复故障的消除，只能通过软件写寄存器消除此状态，才可以使得 EPWM 再次正常工作。。

13.1.2.1.3.3. 故障指示输入

故障指示的输入源来自引脚 GPIO、。这类输入信号经过 OR 逻辑可以得到 EPWM_RFLT_ALL 和 EPWM_NRFLT_ALL 信号，分别触发进入可恢复故障模式和不可恢复故障模式。

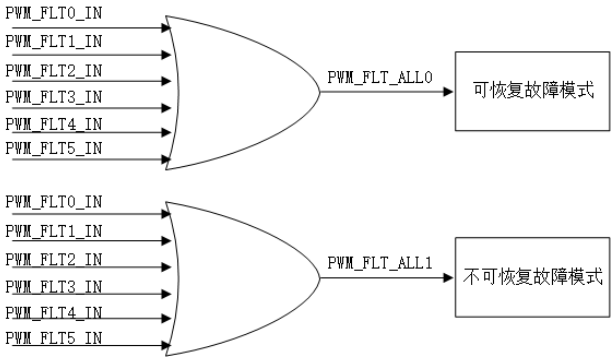


图 13–20 PWM 故障指示输入

13.1.2.1.3.4. 故障操作

当故障指示输入有效时，EPWM 强制执行故障操作，EPWM 输出信号的故障操作包括：

> **注：**
>
> 通过配置寄存器，软件可以强制 EPWM 输出执行故障操作。

- EPWM 强制输出高电平
- EPWM 强制输出低电平
- EPWM 强制输出高阻态
- 无操作

13.1.2.1.3.5. 故障延迟操作

EPWMA 和 EPWMB 的输出保护均支持保护延迟的操作，通过寄存器 EPWMA/B_FLT_PRTCT_DLY 控制，可以独立配置延迟 1/2/3/.../15 us。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.1.3.6. 故障中断

故障中断，由可恢复故障中断 EPWM_RC_FALT_INT 与不可恢复中断 EPWM_NRC_FALT_INT 进行或逻辑所得 EPWM_FALT_INT 信号。

13.1.2.1.4. 中断模块

13.1.2.1.4.1. 触发信号

EPWM 模块可以产生 EPWM_CVRA/B/C/D 四路信号，可以选择以下信号作为触发信号：

- EPWM_CNT_Z
- EPWM_CNT_PRD
- EPWM_CNT_UA
- EPWM_CNT_DA
- EPWM_CNT_UB
- EPWM_CNT_DB
- EPWM_CNT_UC
- EPWM_CNT_DC
- EPWM_CNT_UD
- EPWM_CNT_DD

通过寄存器字段 EPWM_CVRA/B/C/D_DIV 可以配置位置数据命令获取信号产生的频次。

频次可配置为每 1/2/.../15 次产生触发信号。以 CNT_Z 信号为例，若配置频次为每三次，当出现三次的 CNT_Z 有效信号，会产生一次位置数据命令获取信号。

13.1.2.1.4.2. EPWM 中断

每个 EPWM 模块可以产生 1x EPWM 中断信号。此中断信号的产生与 EPWM 动作的信号一致。可以选择以下信号作为中断信号 EPWM_INT：

- EPWM_CNT_Z
- EPWM_CNT_PRD
- EPWM_CNT_UA
- EPWM_CNT_DA
- EPWM_CNT_UB
- EPWM_CNT_DB
- EPWM_CNT_UC
- EPWM_CNT_DC
- EPWM_CNT_UD
- EPWM_CNT_DD

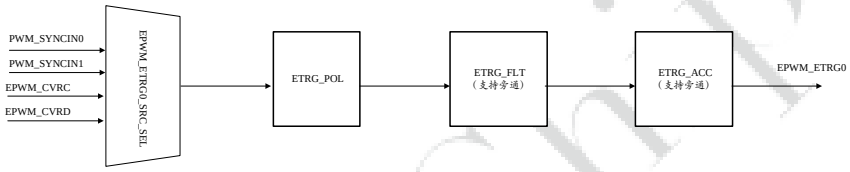
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

通过寄存器字段 EPWM_INT_DIV 可以配置 中断信号产生的频次。

频次可配置为每 1/2/.../15 次产生触发信号。以 CNT_Z 信号为例，若配置频次为每三次，当出现三次的 CNT_Z 有效信号，会产生一次 EPWM 中断信号。

13.1.2.1.5. EPWM 外部触发信号

EPWM 外部触发信号 EPWM_ETRG0/1 是按照下面的处理流程框图生成。



13.1.2.1.5.1. ETRG0/ 1 信号源

EPWM 外部触发信号 EPWM_ETRG0/1 可以通过寄存器 EPWM_ETRG0/1_SRC_SEL 进行配置选择输入信号源，支持的输入信号源如下：

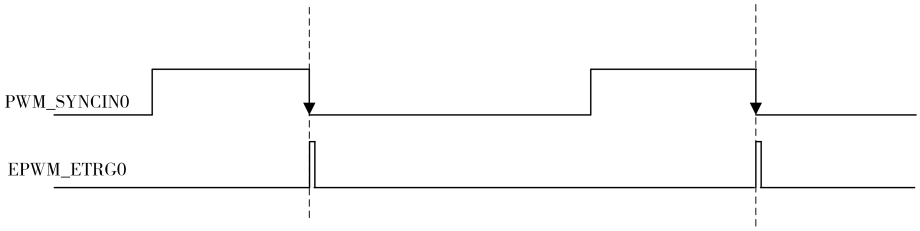
- 来自外部的引脚信号，PWM_SYNCIN0/1
- 来自 EPWM 的触发信号，EPWM_CVRC/D
- 来自 EPWM 的触发输出信号，EPWM_TO

13.1.2.1.5.2. ETRG0/ 1 信号极性

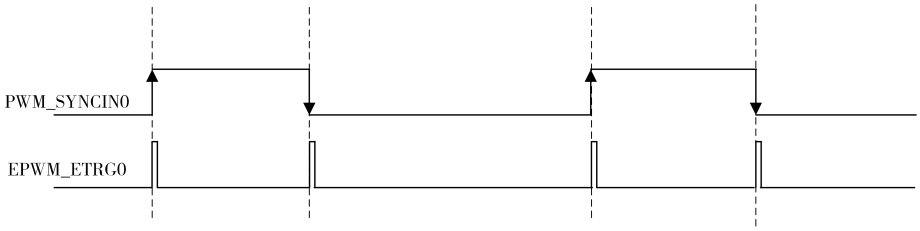
EPWM_ETRG0/1 选择输入信号源后，需要配置 EPWM_ETRG0_SRC_POL 进行源信号的极性设置。

现假设选择了 PWM_SYNCIN0 作为 EPWM_ETRG0 的输入信号源：

- 如果配置 EPWM_ETRG0_SRC_POL = 0x1 选择下降沿触发，PWM_SYNCIN0 的信号的下降沿将会对应产生一次 EPWM_ETRG0 信号，如下图所示。



- 如果配置 EPWM_ETRG0_SRC_POL = 0x2/3 选择上下沿触发，对应的时序如下：



13.1.2.1.5.3. ETRG0/1 信号过滤

EPWM_ETRG0/1 信号支持内部过滤，从而限制 ETRG0/1 仅在特定的时间内生效。EPWM_ETRG0/1 信号过滤的方式有两种：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 消隐模式，在定义时间段内屏蔽外部事件。
- 加窗模式，仅在定义的时间段内外部事件有效。

> **注：**
>
> 关于两种信号过滤模式的配置示例，可分别查看 加窗模式配置和消隐模式配置。

定义时间段的方式：

1. 设置时间的起点，时间的起点信号主要从下列信号中选择：
   - EPWM_CNT_Z
   - EPWM_CNT_PRD
   - EPWM_CNT_UA
   - EPWM_CNT_DA
   - EPWM_CNT_UB
   - EPWM_CNT_DB
   - EPWM_CNT_UC
   - EPWM_CNT_DC
   - EPWM_CNT_UD
   - EPWM_CNT_DD
2. 设置时间的长度，时间的长度通过寄存器 EPWM_ETRG0_FLT_LEN 配置，时间单位是 1x 计数器时钟。

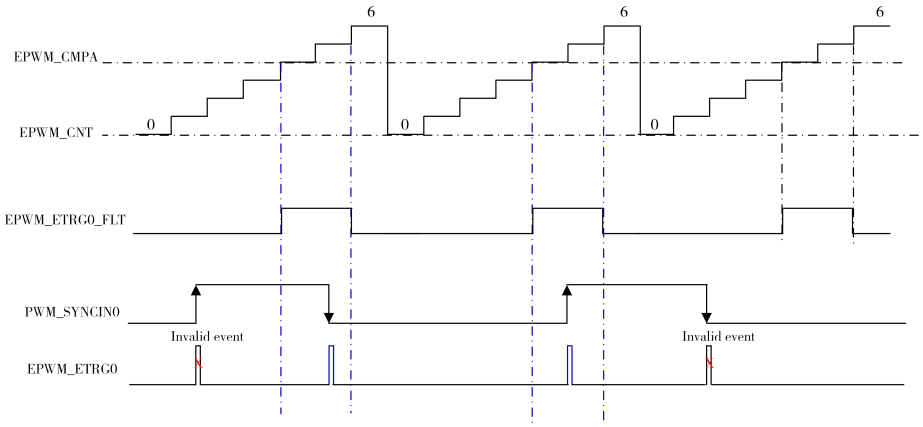
加窗模式配置

加窗模式配置示例如下：

1. 选择 PWM_SYNCIN0 作为 EPWM_ETRG0 的输入信号源。
2. 配置 EPWM_ETRG0_SRC_POL = 0x2/3 选择上下沿触发，PWM_SYNCIN0 的信号的上下沿均会对应的产生一次 EPWM_ETRG0 信号。
3. 配置 EPWM_ETRG0_FLT_MOD = 0x3，选择加窗模式，即 ETRG0 仅在定义时间段内有效。
4. 配置 EPWM_ETRG0_FLT_ST_SET = 0x2，选择 EPWM_CNT_UA 作为滤波起点时刻。
5. 配置 EPWM_ETRG0_FLT_LEN = 0x2，定义从起点时刻持续 2x 计数器时钟的时间长度作为滤波时间。

实际效果图如下：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

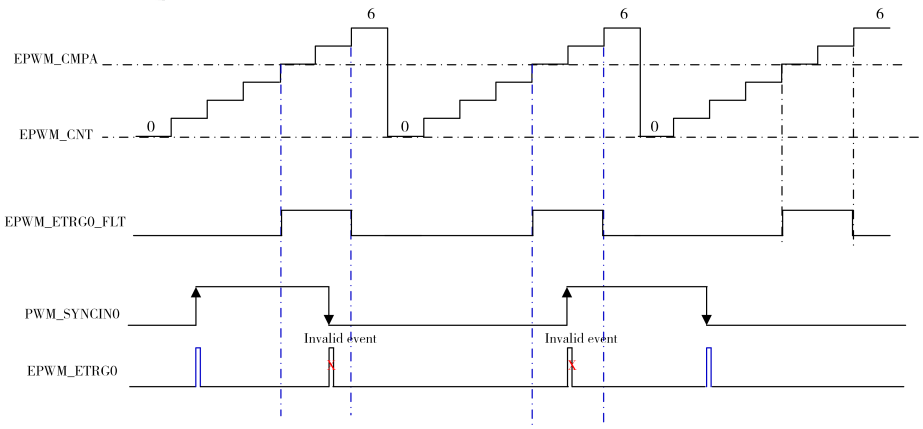


消隐模式配置

消隐模式配置示例如下：

1. 选择 PWM_SYNCIN0 作为 EPWM_ETRG0 的输入信号源。
2. 配置 EPWM_ETRG0_SRC_POL = 0x2/3 选择上下沿触发，则 PWM_SYNCIN0 信号的上下沿均会对应的产生一次 EPWM_ETRG0 信号。
3. 配置 EPWM_ETRG0_FLT_MOD = 0x2，选择消隐模式，即在定义时间段内 ETRG0 无效。
4. 配置 EPWM_ETRG0_FLT_ST_SET = 0x2，选择 EPWM_CNT_UA 作为滤波起点时刻。
5. 配置 EPWM_ETRG0_FLT_LEN = 0x2，定义从起点时刻持续 2x 计数器时钟的时间长度作为滤波时间。

实际效果如下图：



13.1.2.1.5.4. ETRG0/1 信号累积功能

EPWM_ETRG0/1 支持累积功能，即仅在 ETRG0/1 信号发生的事件数达到设定的阈值 EPWM_ETRG0_ACC_TH 后，才可以输出 ETRG0/1 信号。

累积功能支持以下累积模式：

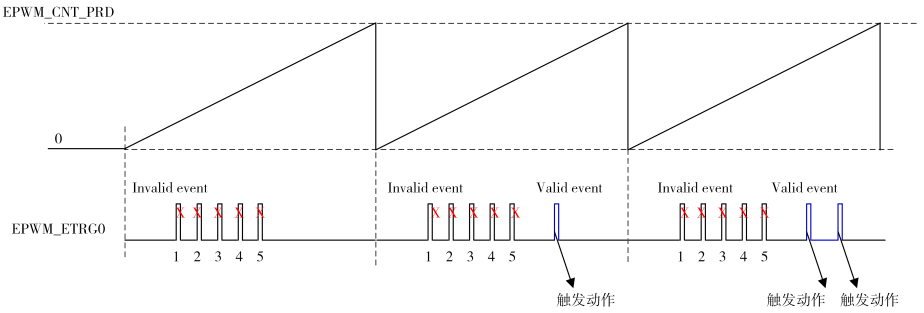
> **注：**
>
> EPWM_ETRG0_ACC_TH 采用影子更新，在每个 EPWM 周期完成后进行更新。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 单周期的累积模式，EPWM_ETRG1_ACC_MOD = 0x0

  单周期模式下，每个 EPWM 周期内进行累积，在当前周期内 EPWM_TRG0/1 产生的有效事件数大于阈值后，EPWM_TRG0/1 才有有效，而在下一个新的 EPWM 周期，累积会清 0，需要重新累积超过阈值后，EPWM_TRG0/1 才有效。

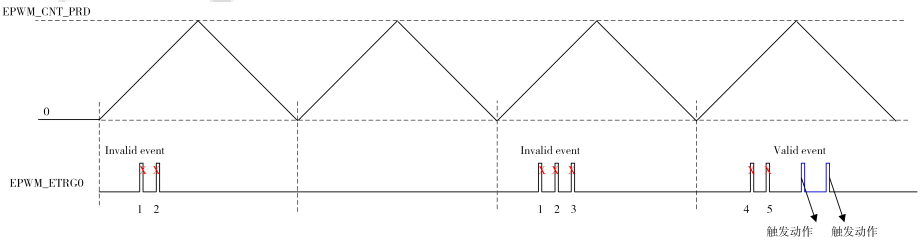
  下图为 EPWM_ETRG0 信号的单周期的累积模式，设置阈值 EPWM_ETRG0_ACC_TH = 5，累积功能的时序如下：



- 多周期的累积模式，EPWM_ETRG1_ACC_MOD = 0x1

  多周期模式下，EPWM_TRG0/1 事件会一直累积，只有在一个 EPWM 周期没有出现一次 EPWM_TRG0/1 时，会对累积进行清除。

  下图为 EPWM_ETRG0 信号的多周期的累积模式，设置阈值 EPWM_ETRG0_ACC_TH = 5，累积功能的时序如下：



13.1.2.1.6. 输入信号过滤

EPWM 保护模块的输入信号 EPWM_FLT0/1/2/3/4/5_IN，是经过输入信号过滤模块过滤的信号。输入信号过滤模块，用于滤除噪声信号，每路的输入信号都配置有对应的输入滤波模块：

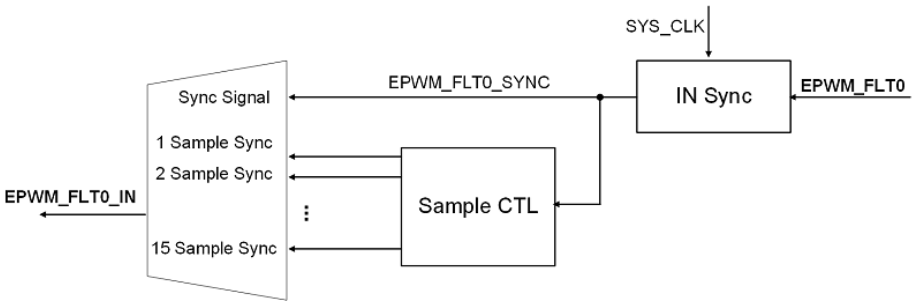


图 13–21 输入滤波模块功能框图

图 13–21 : 输入滤波模块功能框图中以EPWM_FLT0 信号为例，输入滤波的功能可设置成以下模式：

- 同步信号输出：通过 SYS_CLK 对输入信号 EPWM_FLT0 进行同步。
- 1/2/…/15 采样点的同步信号输出：同步信号经过 Sample CTL 模块，判定 1/2/…/15 个采样点为相同值的信号认为有效信号，否则认为噪声信号进行滤除。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- Sample CTL 模块的输入信号是 IN Sync 模块的输出信号，即 SYS_SCLK 对 EPWM_FLT0 信号进行同步得出 EPWM_FLT0_SYNC 信号。
- 通过配置 Sample CTL 模块的寄存器，可以配置对 EPWM_FLT0_SYNC 信号的采样周期，采样周期为 1x/2x/4x/…/510x SYS_CLK。
- 通过寄存器可以配置 1/2/…/15 采样点的同步信号输出，即以 1/2/…/15 个采样点的时间长度作为一个处理周期。若这个周期的采样点均为相同值则认为是有效值，EPWM_FLT0_IN 的信号输出此有效值。

图 13–22 : 五采样点同步信号输出图示中，以采样周期配置为 2x SYS_CLK、5 采样点同步信号输出的配置为例，对 EPWM_FLT0_SYNC 信号进行处理。

1. 在 T0 时刻，对 EPWM_FLT0_SYNC 进行第一次信号采集，采集为 0 信号。
2. 接下来采集的四次信号均为 0 信号，因此在第五个采样点的时候，EPWM_FLT0_IN 进行了翻转，输出 0 信号，完成一个处理周期。
3. 在 T1 时刻，由于第一次采集信号为 0 信号，而第二次采集信号出现 1 信号，此次处理周期判定为无效值，EPWM_FLT0_IN 维持当前值。

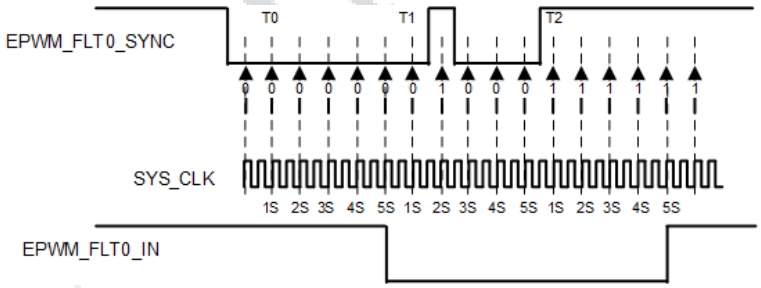


图 13–22 五采样点同步信号输出图示

13.1.2.1.7. 触发信号输出功能

EPWM 支持通过寄存器选择计数器不同时刻的触发信号，即 EPWM_CNT_Z、EPWM_CNT_PRD、EPWM_CNT_UAV、EPWM_CNT_DAV、EPWM_CNT_UBV、EPWM_CNT_DBV，通过外部 GPIO 输出。输出的触发信号，进行 8x SYS_CLK 的脉冲延长。

13.1.2.1.8. 脉冲输出功能

脉冲输出功能用于生成特定数量的脉冲信号，支持动态配置、强制更新及统计功能，适用于精确时序控制场景。

13.1.2.1.8.1. 配置脉冲输出模式

1. 使能寄存器设置

   写入 PUL_OUT_EN = 0x1 激活脉冲输出模式。

2. 脉冲数量配置

   通过 PUL_OUT_NUM 寄存器设定基础脉冲数，实际发送脉冲数量为 PUL_OUT_NUM + 1。

13.1.2.1.8.2. 脉冲输出时序逻辑

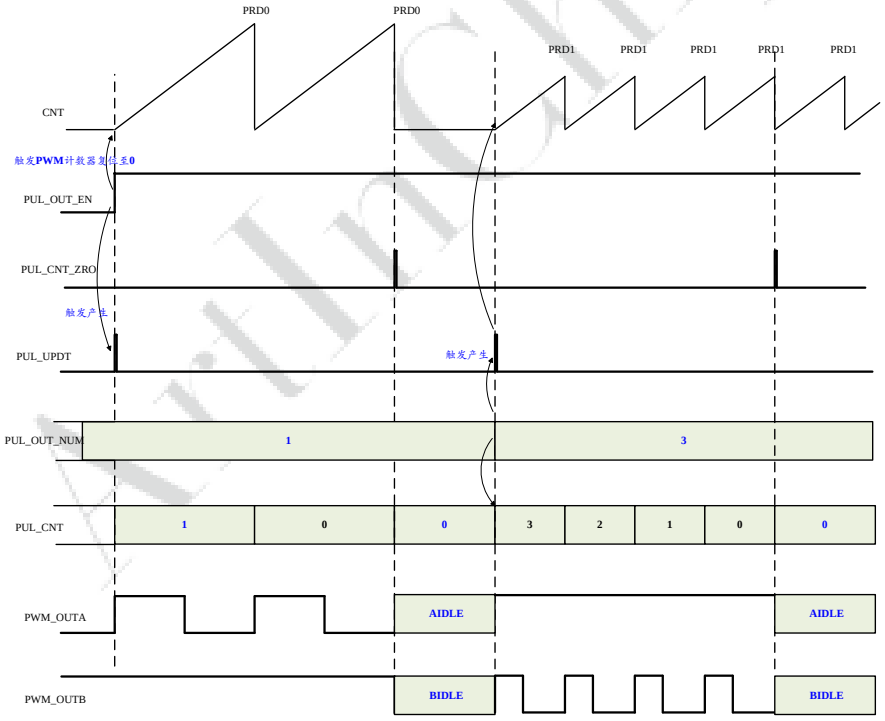
基础脉冲输出时序流程

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

1. 在 PUL_OUT_EN = 0x1 时刻，触发一次脉冲输出，EPWM 计数器复位至 0，PUL_OUT_NUM 值载入 PUL_CNT。
2. 计数执行阶段，每完成一个计数周期，PUL_CNT 递减 1。在此过程中，EPWM 的输出信号为正常输出状态。
3. 在计数器完成所设置的执行周期数后则进入空闲状态（IDLE），EPWMA/B 通道分别切换至 AIDLE/ BIDLE 模式，输出电平由 AB 通道初始值控制。

IDLE 状态下的重触发

1. 如果在 IDLE 状态下，向 PUL_OUT_NUM 写入新值（如图所示，写入 3），将触发新一轮脉冲群发送，计数器同步复位至 0，开始新一轮计数。



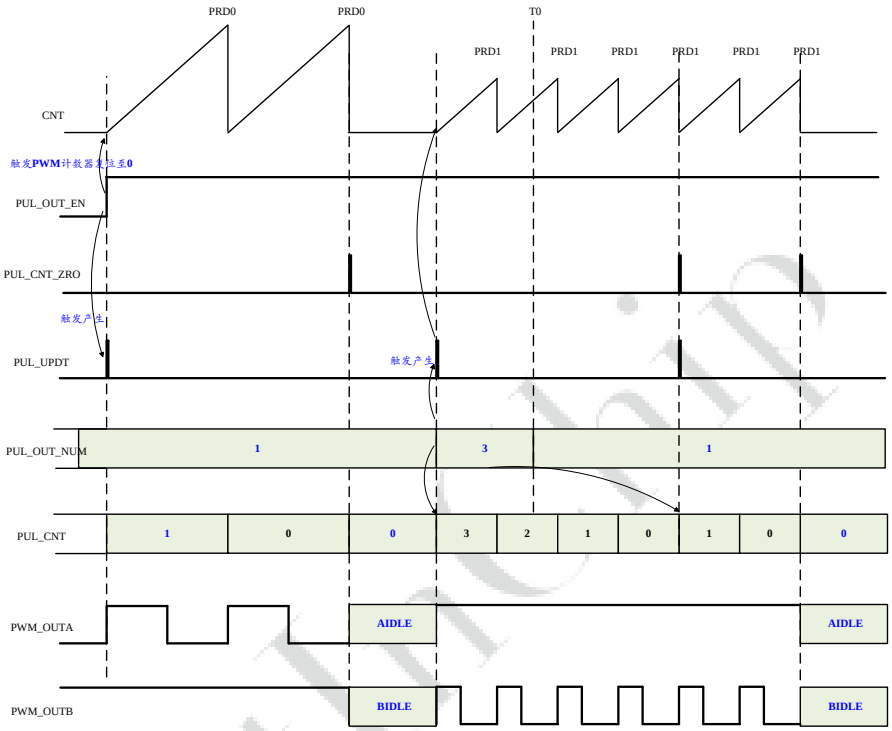
2. 在完成上一步的操作，也即是完成 4 个脉冲的输出后，再次进入 IDEL 状态，EPWM 输出 IDLE 电平。

运行中修改脉冲数量

若在脉冲群发送过程中更新 PUL_OUT_NUM 数值，新配置将在当前脉冲群完成后生效，计数器不立即复位。

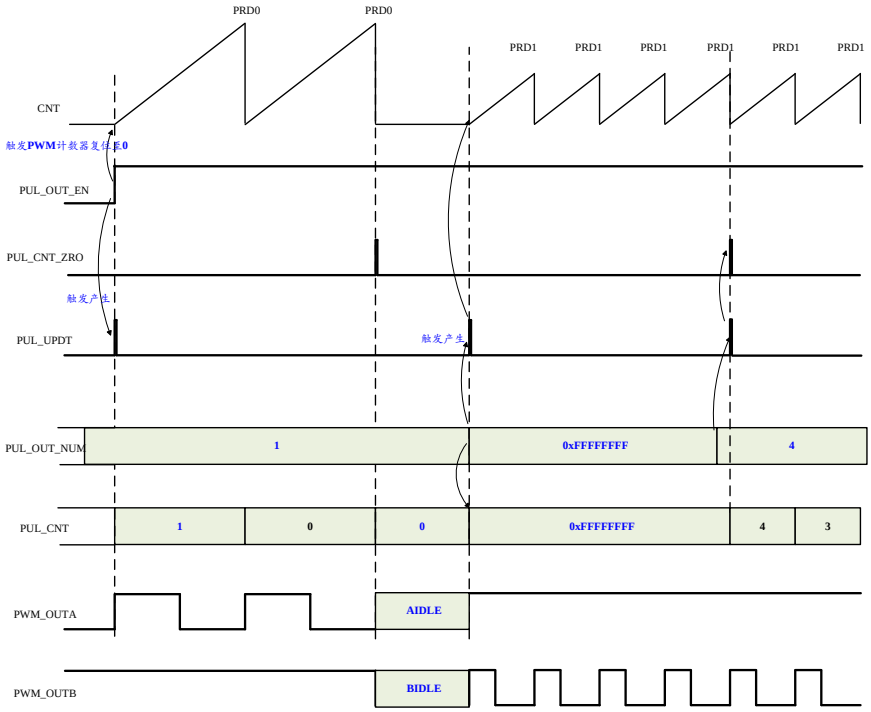
如下图所示，在 T0 时刻，对寄存器 PUL_OUT_NUM 写入数值 1，此时不会复位计数器的计数，而是会在发送完当前的 4 个脉冲群之后才会执行此时写 PUL_OUT_NUM = 0x1 的脉冲群。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



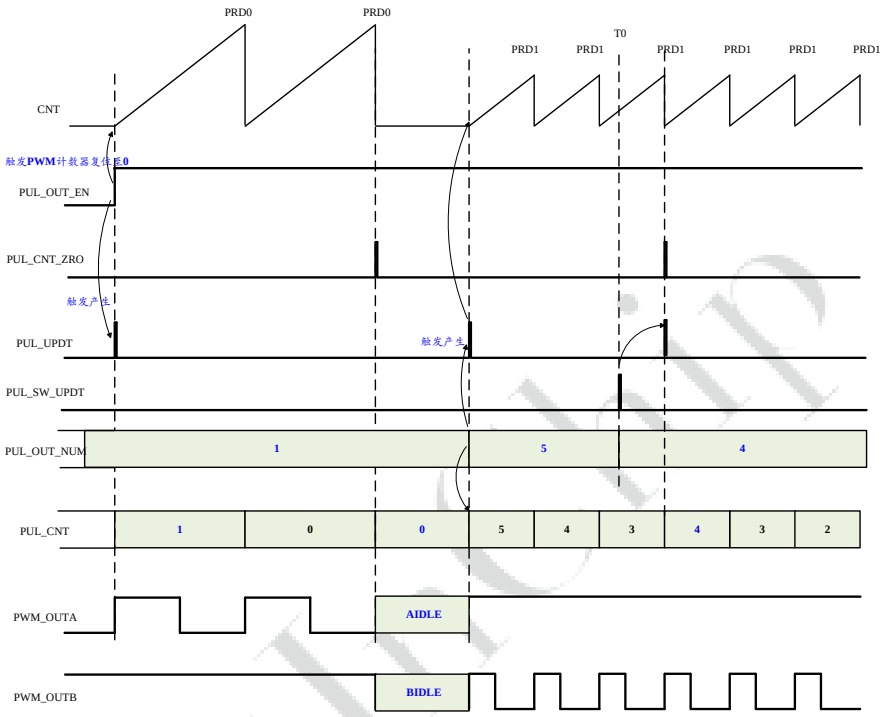
13.1.2.1.8.3. 持续脉冲输出模式

持续脉冲输出功能是指支持强制持续输出脉冲群的功能，设置 PUL_OUT_NUM = 0xFFFFFFFF 进入无限脉冲模式。对 PUL_OUT_NUM 写入常规数值，可退出持续输出脉冲群的状态。写入常规数值后，需等待计数器周期结束方可生效。具体如下图所示：



脉冲输出支持软件强制更新功能，方便动态调整脉冲参数而无需重启模块，写 PUL_SW_UPDT = 1 触发一次强制更新信号 PUL_UPDT。如下图所示，在 T0 时刻，写 PUL_SW_UPDT = 1：

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



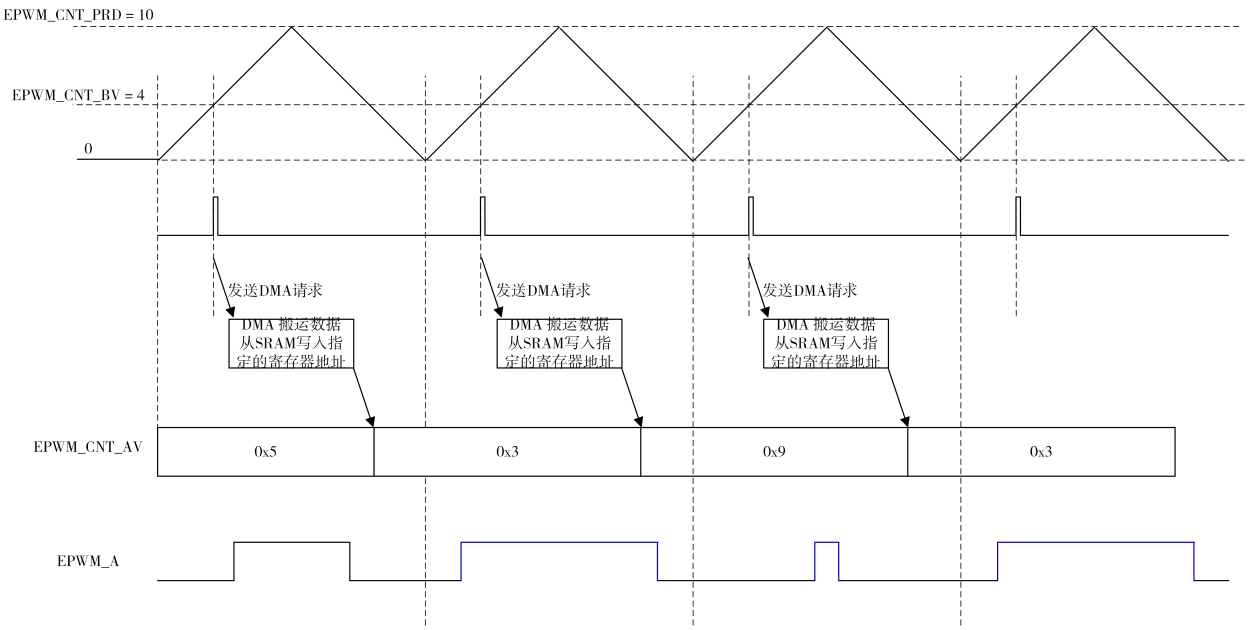
13.1.2.1.9. Debug Hold 功能

调试进入断点模式，触发 EPWM 保护模式，进行 EPWM 的不可恢复输出保护，输出的电平由 EPWM 故障保护的寄存器决定。

13.1.2.1.10. DMA 功能

EPWM 支持 DMA 的功能，使能 DMA 后，DMA 的请求信号可以通过寄存器配置，选择 EPWM_CNT_Z、EPWM_CNT_PRD、EPWM_CNT_UC、EPWM_CNT_DC、EPWM_CNT_UD、EPWM_CNT_DD。

在 DMA 请求信号到来，DMA 根据 DMA 通道的配置，将 SRAM 的数据写到 EPWM 的寄存器地址中。举例如下：



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

DAM 还支持 MAP 功能，在 DMA_MAP_EN = 0x1 时，通过配置 DMA_CYC_NUM，选择 DMA 单周期搬运的数据量以及配置 DMA_MAP，选择 DMA 的映射地址。

13.1.2.2. CAP 模块

CAP 模块，具有以下模式：

- 捕捉模式：一种输入模式，对输入的信号进行边沿的捕获，从而获得周期等时间信息。
- 普通 PWM 输出：一种输出模式，产生普通 PWM 信号。

> **注：**
>
> CAP 模块 CAP0/ 1/ .../ 5 均为相同模块，各个模块的信号均相同，但会增加标号 0/1，用于区分不同模块的信号。例如 CNT_CLK0 代表 CAP0 的计数器时钟信号 CNT_CLK。

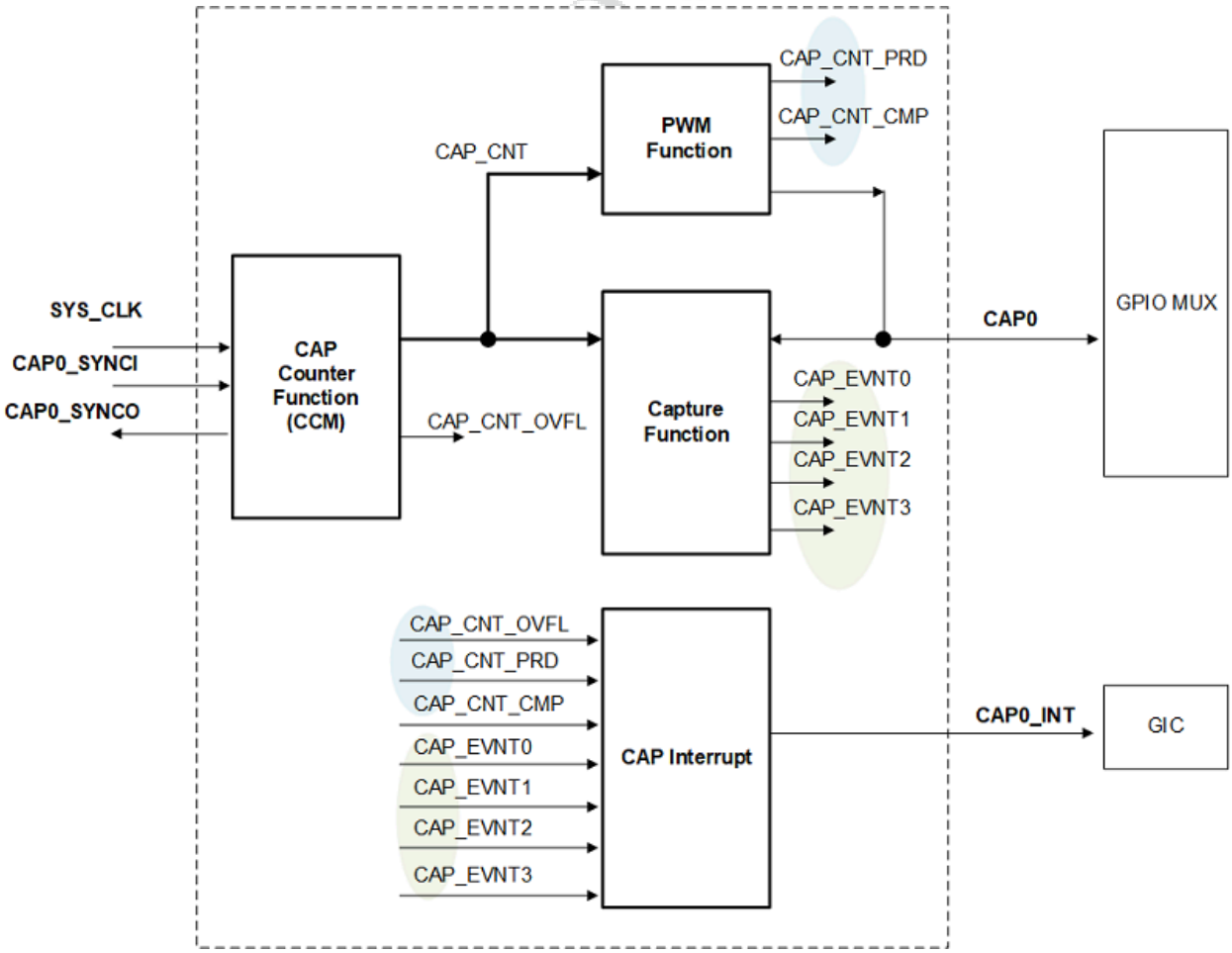


图 13–23 CAP0的结构框图

图 13–23 : CAP0的结构框图中：

- CAP0 与 CAP0/ 1/ .../ 5 的结构基本一致，SYS_CLK 为 CAP 模块工作时钟，典型值为 240 MHz；
- CAP0 主要由计数功能模块、PWM 功能模块、捕捉功能模块和中断功能模块组成，其中 PWM 功能模块与捕捉功能模块是二选一功能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.2.1. 计数器功能

捕捉模式以及简单 PWM 输出模式，采用相同的计数器模块，使用 32–bit 计数器。

计数时钟

CAP 模块计数器的时钟无分频系数控制，直接由 SYS_CLK 驱动。

计数器在计数值等于 CAP_CNT_PRDV（即 PWM 模式下寄存器 CAP_REG0）可产生 CAP_CNT_PRD 信号。

计数器在计数值等于 CAP_CNT_CMPV（即 PWM 模式下寄存器 CAP_REG1）可产生 CAP_CNT_CMP 信号。

在计数值达到 0xFFFF_FFFF 时可产生 CAP_CNT_OVFL 信号。

计数同步

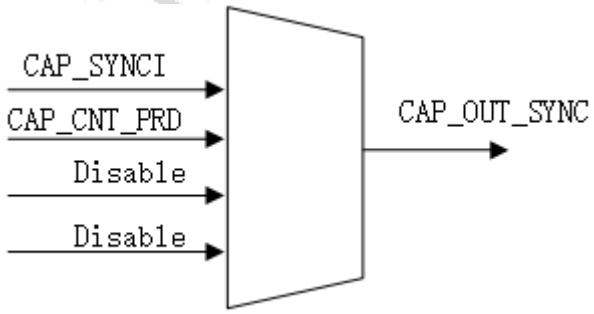
CAP 模块的计数器支持外部输入信号同步计数器，并支持输出同步信号。

- 输入同步

  当输入同步信号 CAP_SYNCI 有效，计数器将同步相位寄存器 CAP_CNT_PH 的数值加载至计数器，从而达到计数器相位的同步效果。另外 CAP0/ 1/ .../ 5 的输入同步信号的连接方式，可以参考 计数同步。

- 输出同步

  通过寄存器 CAP_SYNC_OUT，可以选择 CAP_SYNCI 信号或 CAP_CNT_PRD 信号输出。



13.1.2.2.2. 捕捉输入功能

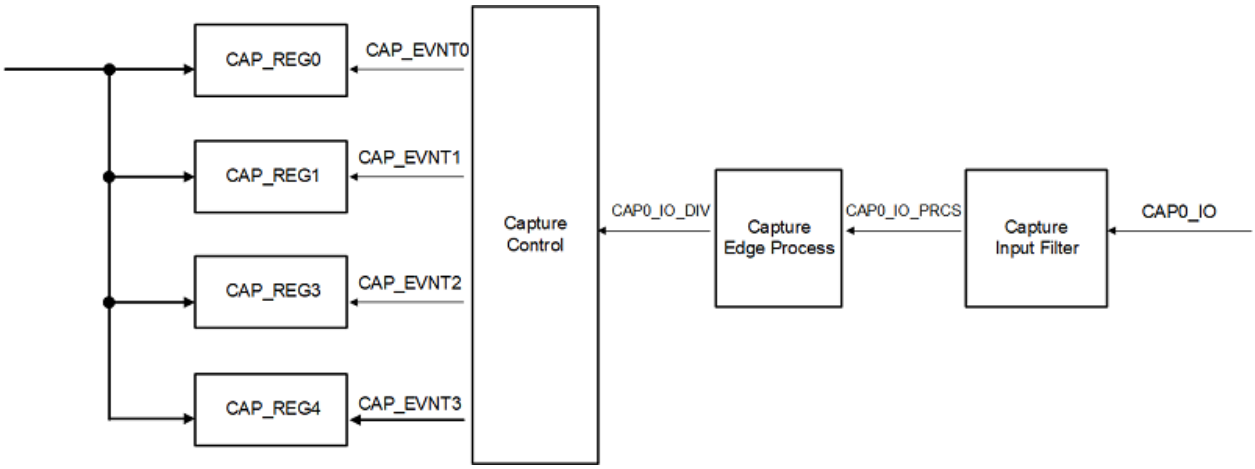


图 13–24 捕捉输入功能框图

- **输入捕捉信号选择**

  输入捕捉信号除了支持外部的引脚信号捕捉之外，还可以支持内部的 EPWM 信号。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

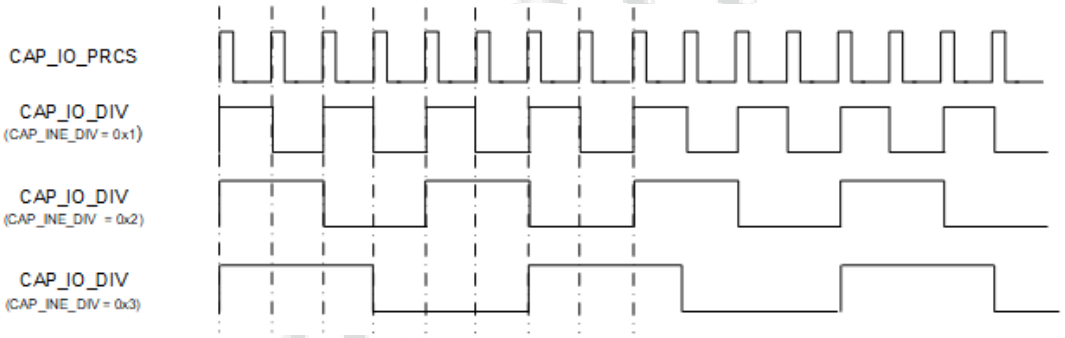
- **输入滤波**

CAP 模块在捕捉输入功能下，输入信号 CAP0/ 1/ .../ 5_IO 均需要经过输入滤波模块，产生 CAP0/ 1/ .../ 5_IO_PRCS 信号。

输入滤波功能，主要是用于滤除噪音信号，功能描述可以参考 EPWM 模块的输入滤波章节。

- **捕捉边沿预处理**

捕捉边沿预处理功能，主要用于对输入信号进行降低频率的处理。 通过配置寄存器字段 CAP_IN_EDG_EVN_DIV 对输入信号 CAP_IO 的边沿翻转进行处理。如设置 CAP_IN_EDG_EVN_DIV = 0x1（如下图中对应配置的例子），输入信号的每两次的翻转边沿才触发一次翻转，从而得到信号 CAP_IO_DIV，这样的预处理可以降低输入信号的翻转频次。



- **捕捉控制**

CAP 模块支持对四次捕捉事件，在捕捉事件到来后，捕捉控制模块会触发对应的捕捉寄存器 CAP_0/ 1/ 2/ 3 进行记录 CAP 的计数器的数值。

捕捉事件 EVENT0/ 1/ 2/ 3 可以根据需求，通过寄存器字段 CAP_EVNT0/ 1/ 2/ 3_POL，设置事件为上升沿捕捉或下降沿捕捉，以及通过寄存器字段 CAP_EVNT0/ 1/ 2/ 3_RST 配置发生捕捉事件后是否复位计数器，这样的配置方式可以计算出两次边沿的时间差值。

- **捕捉寄存器**

CAP 模块配有四个捕捉寄存器 CAP_REG0/ 1/ 2/ 3，每个寄存器对应一个捕捉事件 CAP_EVNT0/ 1/ 2/ 3，当输入信号满足捕捉事件的特性，则产生捕捉信号 CAP_EVNT0/ 1/ 2/ 3，对计数器的数值进行捕捉。

捕捉事件依次按照 EVENT0、EVEMT1、EVENT2、EVENT3 进行，所以捕捉到的计数器数据依次写入寄存器 CAP_REG0、CAP_REG1、CAP_REG2、CAP_REG3。

捕捉状态可以通过寄存器字段 CAP_OS_MOD_EN 配置为连续捕捉模式或单次捕捉模式。连续捕捉模式，那么从 EVENT0 执行到 EVETN3 后，继续从 EVENT0 执行到 EVENT3，按照顺序循环进行。

单次捕捉模式，通过配置寄存器字段 CAP_OS_EP 配置需要捕捉的事件次数，当从 EVENT0 执行到所需的事件次数后，CAP 模块不再进行捕获，CAP_REG0/ 1/ 2/ 3 寄存器的数据锁存当前数据。

- DMA 功能

CAP 支持 DMA 的功能，使能 DMA 后，DMA 的请求信号可以通过寄存器配置，选择 CAP_EVNT0/1/2/3。在每次 DMA 请求信号到来，DMA 根据 DMA 通道的配置，将 CAP 的寄存器 CAP_REG0/1/2/3 的数值读取并且写到 SRAM。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.2.3. 普通 PWM 输出功能

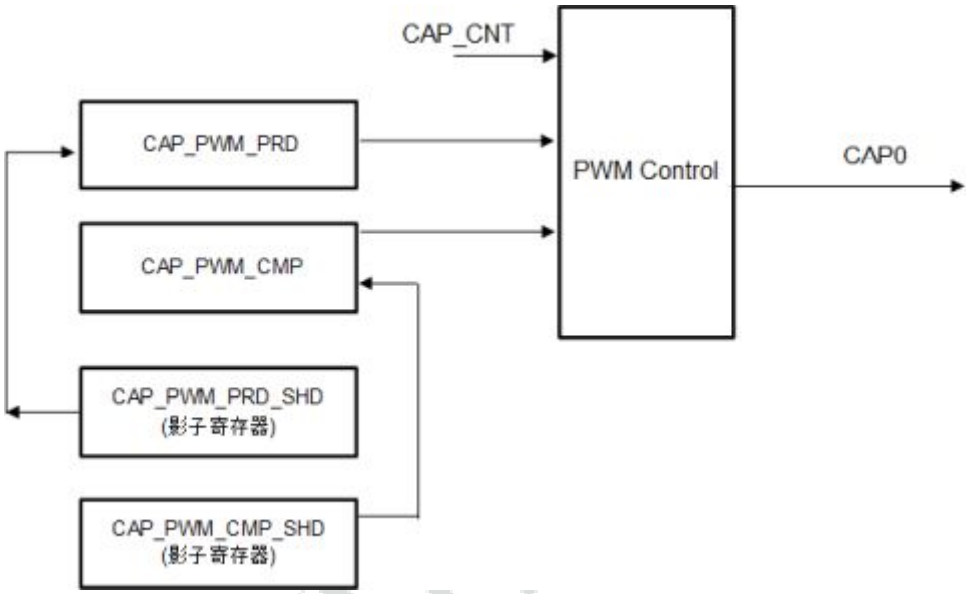


图 13–25 简易 PWM 输出功能框图

PWM 周期以及比较值寄存器

在普通 PWM 模式下，寄存器 CAP_REG0/ 1/ 2/ 3 的复用情况如下所示：

- CAP_REG0 作为 CAP_CNT_PRD 使用，用于设置 PWM 输出信号的周期值，并且在计数值达到此值时，PWM 输出的信号设置为高。
- CAP_REG1 作为 CAP_CNT_CMP 使用，用于设置 PWM 输出信号的比较值，并且在计数值达到此值时，PWM 输出的信号设置为低，用来调节 PWM 信号的脉宽。
- CAP_REG2 作为 CAP_CNT_PRD 的影子寄存器使用，影子寄存器在计数器的数值达到 PRD 时更新。
- CAP_REG3 作为 CAP_CNT_CMP 的影子寄存器使用，影子寄存器在计数器的数值达到 PRD 时更新。

因此对 CAP_CNT_PRD 写操作，CAP_CNT_PRD 直接更新，若对影子寄存器 CAP_CNT_PRD_SHD 写操作，则在计数器数值达到周期值时才进行更新。CAP_CNT_CMP 寄存器的更新方式也是同理。

另外，PWM 的输出极性可以利用寄存器 CAP_PWM_POL，配置 PWM 最终输出的极性，即有效电平为高还是低。

13.1.2.2.4. 中断信号

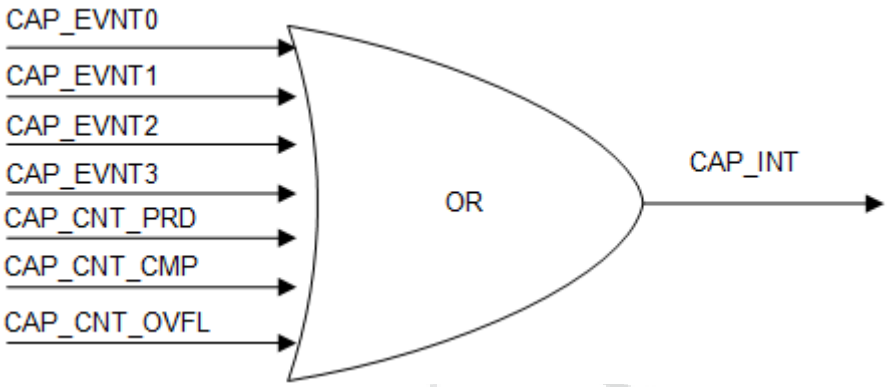
CAP 模块的中断信号 CAP_INT，由下列信号进行或逻辑产生：

- CAP_EVNT0
- CAP_EVNT1
- CAP_EVNT2
- CAP_EVNT3
- CAP_CNT_PRD
- CAP_CNT_CMP
- CAP_CNT_OVFL

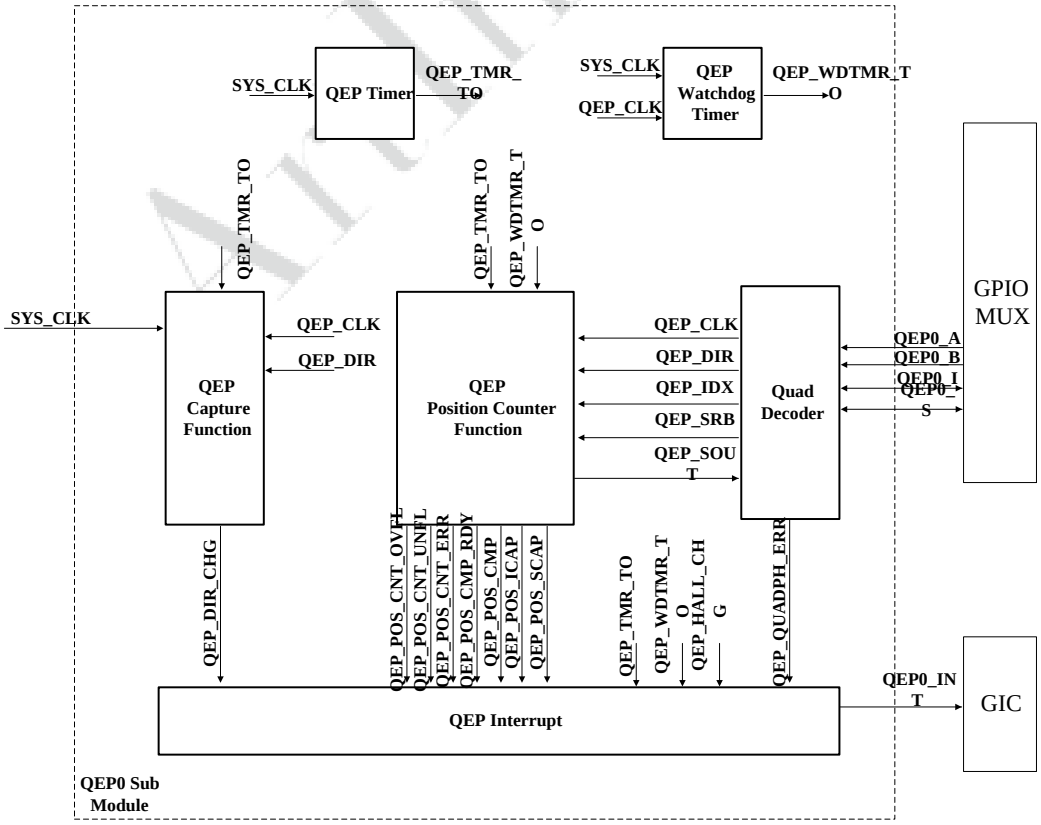
Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

可以配置寄存器 CAP_INT_EN，选择是否使能对应的信号进行或逻辑运算。

CAP 模块的中断信号源或逻辑示例如下：



13.1.2.3. QEP 模块



QEP 模块主要由下列模块构成：

- Quad Decoder：正交解码模块，用于将正交信号 A 相、B 相进行正交信号的解码，获得后续 QEP Position Counter 需要的计数时钟 QEP_CLK 以及计数方向 QEP_DIR 等信息。
- QEP Position Counter Function：位置计数器功能模块，根据正交解码模块解析的信号进行位置计数器的计数。
- QEP Capture Function：QEP 捕捉功能，用于捕捉特定的位置距离所需要的时间，从而计算转速等信息。
- QEP Timer：QEP 定时器，用于产生单位时间间隔的信号。
- QEP Watchdog Timer：QEP 看门狗定时器。用于检测预设的时间内是否仍有有效 QEP_CLK 信号。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

- QEP Interrupt：QEP 中断模块，用于产生中断信号。
- HALL Input Monitor：霍尔输入检测模块，可以用于检测霍尔信号的电平以及信号跳变边沿。

SYS_CLK 为 QEP 的工作时钟，典型频率为 200 MHz。

13.1.2.3.1. 正交解码

通过寄存器字段 QEP_DEC_CNT_MODE，可配置解码器的以下几种解码方式：

- QEP_DEC _CNT_MODE = 0x0，正交计数解码
- QEP_DEC _CNT_MODE = 0x1，方向计数解码
- QEP_DEC _CNT_MODE = 0x2，递增计数解码
- QEP_DEC _CNT_MODE = 0x3，递减计数解码
- QEP_DEC _CNT_MODE = 0x4，高有效 CW/CCW 计数解码
- QEP_DEC _CNT_MODE = 0x5，低有效 CW/CCW 计数解码

13.1.2.3.1.1. 正交计数解码

正交计数解码方式，外部信号 QEP_A 和 QEP_B 输入为正交信号，根据 QEP_A 与 Q_EPB 的信号的相位信息解析出提供后续解码计数器的步进信号 QEP_CLK 以及步进方向信号 QEP_DIR，如图 13–26 : 正交计数解码所示。

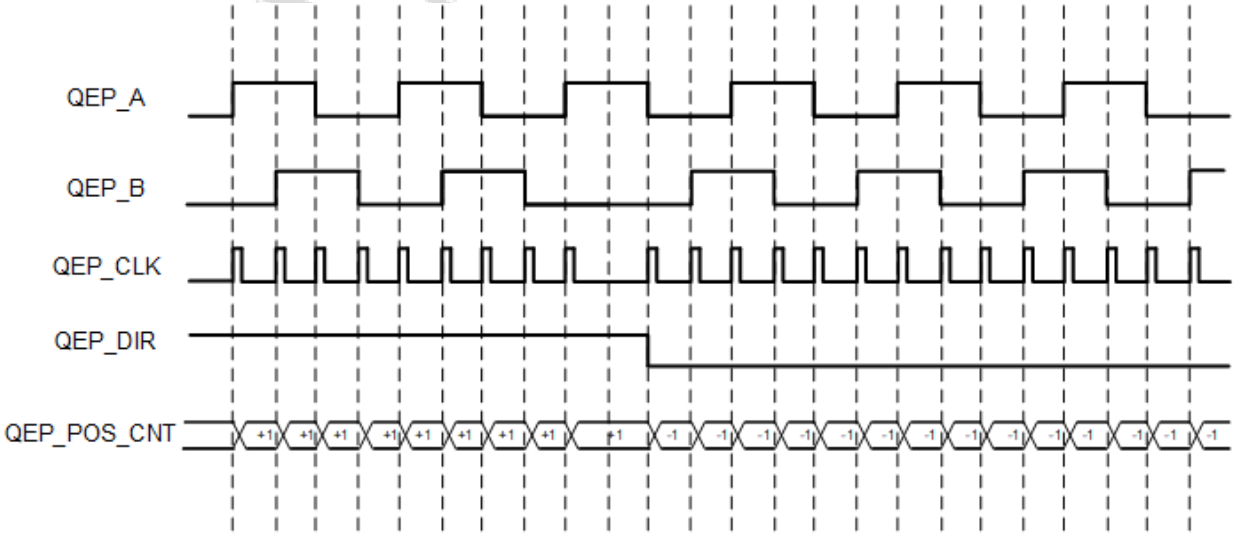


图 13–26 正交计数解码

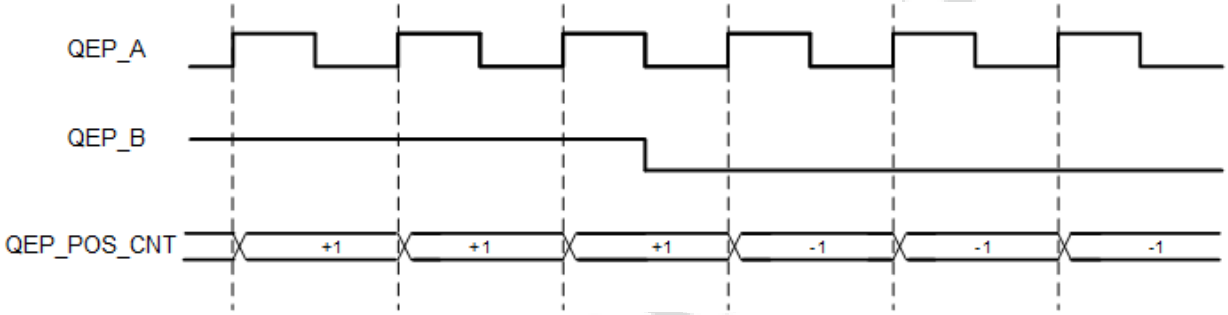
另外正交计数解码还具有以下的功能：

- 相位异常检测：输入的 QEP_A 以及 QEP_B 的相位不符合正常的相位跳转模式，则产生正交信号异常的中断信号 QEP_QUADPH_ERR；
- 互换功能：通过寄存器字段 QEP_SWAP_AB 配置为 1， 可将 QEP_A 和 QEP_B 的输入信号互换。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.3.1.2. 方向计数解码

方向计数解码方式，则无需经过正交信号的解码，外部信号 QEP_A 和 QEP_B 输入分别作为时钟信号 QEP_CLK 和方向信号 QEP_DIR，QEP_DIR 决定计数的方向，QEP_CLK 用于控制计数的步进。 默认的配置下 (即输入信号的极性未进行方向反相)，QEP_DIR 为高电平的时候，表示正交计数器进行递增计数，QEP_DIR 为低电平的时候，表示正交计数器进行递减计数。 另外 QEP_A 的信号可以配置为上升沿触发一次 QEP_CLK 有效边沿，或上下沿均可触发一次的 CLK 有效边沿。



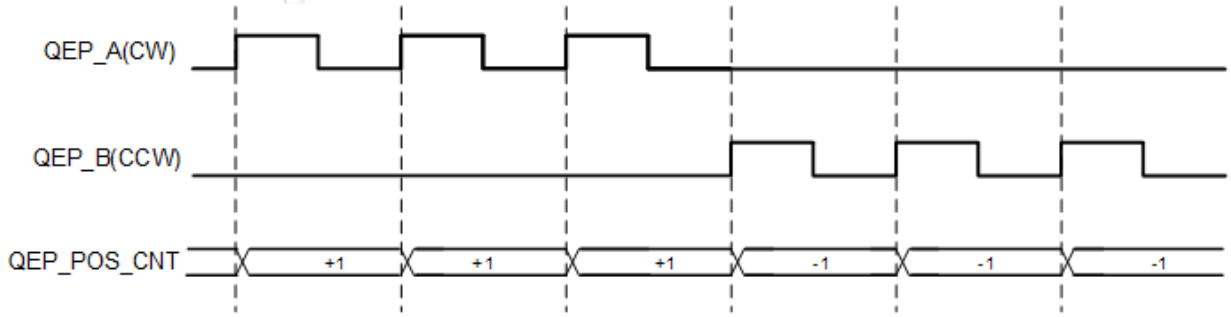
13.1.2.3.1.3. 递增/递减计数解码

内部信号 QEP_DIR 固定选定为递增/递减的方向，此时只需 QEP_A 的输入信号，而 QEP_B 信号无效。另外 QEP_A 的信号可以配置为上升沿触发一次 QEP_CLK 有效边沿，或上下沿均可触发一次的 QEP_CLK 有效边沿。

13.1.2.3.1.4. CW/ CCW 计数解码

CW/ CCW 计数解码方式包括高有效的 CW/ CCW 解码计数和低有效的 CW/ CCW 解码计数：

- 高有效的 CW/CCW 解码方式

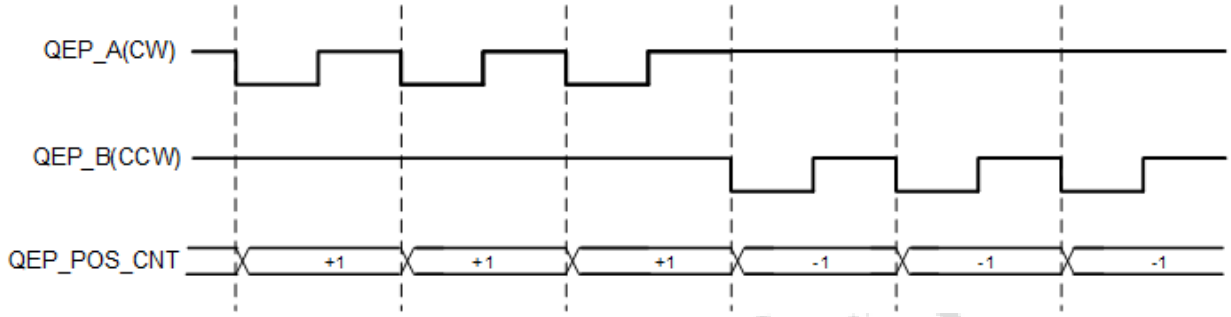


高有效是指低电平为无效电平，高电平为有效电平，当从低电平跳至高电平产生的上升边沿为有效边沿。若此有效边沿出现在 QEP_A 信号，即 CW 信号，那么则位置计数器正向加 1；若此有效边沿出现在 QEP_B 信号，即 CCW 信号，那么则位置计数器反向减 1。

另外如若出现 QEP_A 和 QEP_B 同时处于有效电平高电平时，则产生 CW/ CCW 错误中断信号，QEP_CW_CCW_ERR_INT。

- 低有效的 CW/CCW 解码方式

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



低有效是指高电平为无效电平，低电平为有效电平，当从高电平跳至低电平产生的下降边沿为有效边沿。若此有效边沿出现在 QEP_A 信号，即 CW 信号，那么则位置计数器正向加 1；若此有效边沿出现在 QEP_B 信号，即 CCW 信号，那么则位置计数器反向减 1。

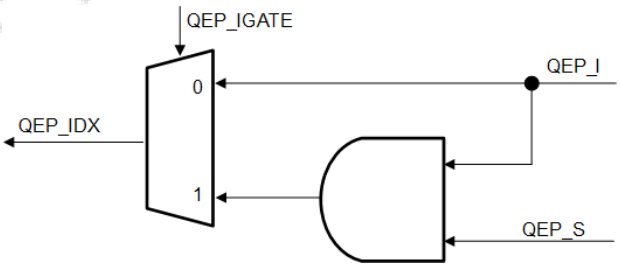
另外如若出现 QEP_A 和 QEP_B 同时处于有效电平低电平时，则产生 CW/CCW 错误中断信号，QEP_CW_CCW_ERR_INT。

13.1.2.3.1.5. 输入反相

QEP 模块的输入信号 QEP_A、QEP_B、QEP_I 和 QEP_S，均可以通过寄存器配置相应的输入反相器是否使能。使能后，输入信号为低有效信号。

13.1.2.3.1.6. 输入 QEP_IGATE

输入 QEP 模块的输入信号 QEP_I 可以通过寄存器字段 QEP_IGATE 配置是否需要使能信号 QEP_S 对 QEP_I 进行 Gate 处理，处理方式如下图。



13.1.2.3.1.7. 位置比较输出

QEP Position Counter Function 模块输出的信号 QEP_SOUT 信号，是位置计数器达到寄存器 QEP_POS_CNT_CMPV 时所产生的脉冲信号，该信号输出至正交解码模块，这里可以通过寄存器字段 QEP_SYNC_OUT_PIN 选择，使能输出为 QEP_I 或 QEP_S 信号。

QEP 模块的信号 QEP_A、QEP_B 为外部输入信号，支持输入信号的滤波。而 QEP 模块的信号 QEP_I、QEP_S 为双向信号，当设置为输入信号时，支持输入信号的滤波。

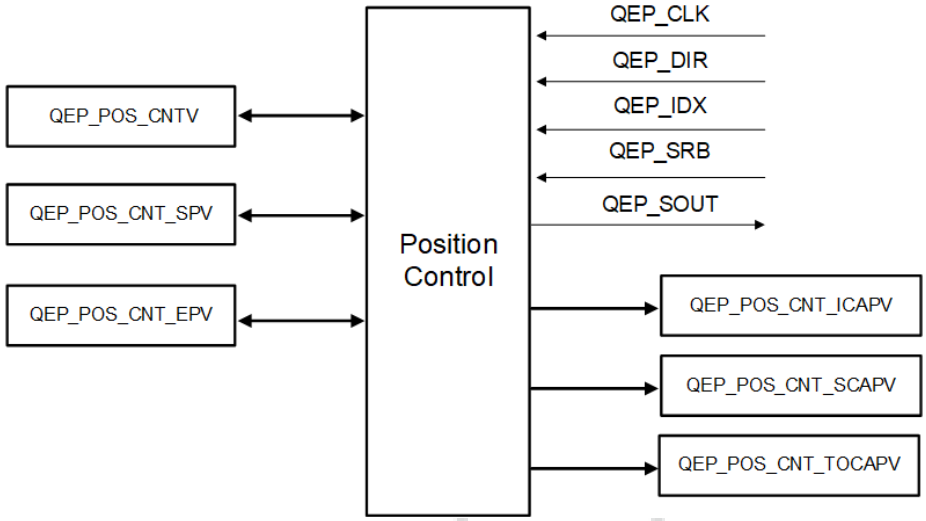
13.1.2.3.1.8. 输入滤波

输入滤波功能，主要是用于滤除噪音信号，功能描述可以参考 EPWM 模块的输入滤波章节描述。

13.1.2.3.2. 正交位置计数功能

功能框图

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved



正交位置计数器有四种复位模式，可通过寄存器字段 QEP_POS_CNT_RST 配置：

- 复位模式 1：QEP_IDX_MKR 信号复位位置计数器，即只要出现 QEP_IDX_MKR 信号，正交位置计数器则进行一次复位：

  注：

  复位模式 1 下，会进行锁存值的判断检测。

  - 若为正向前进，复位值为 0。

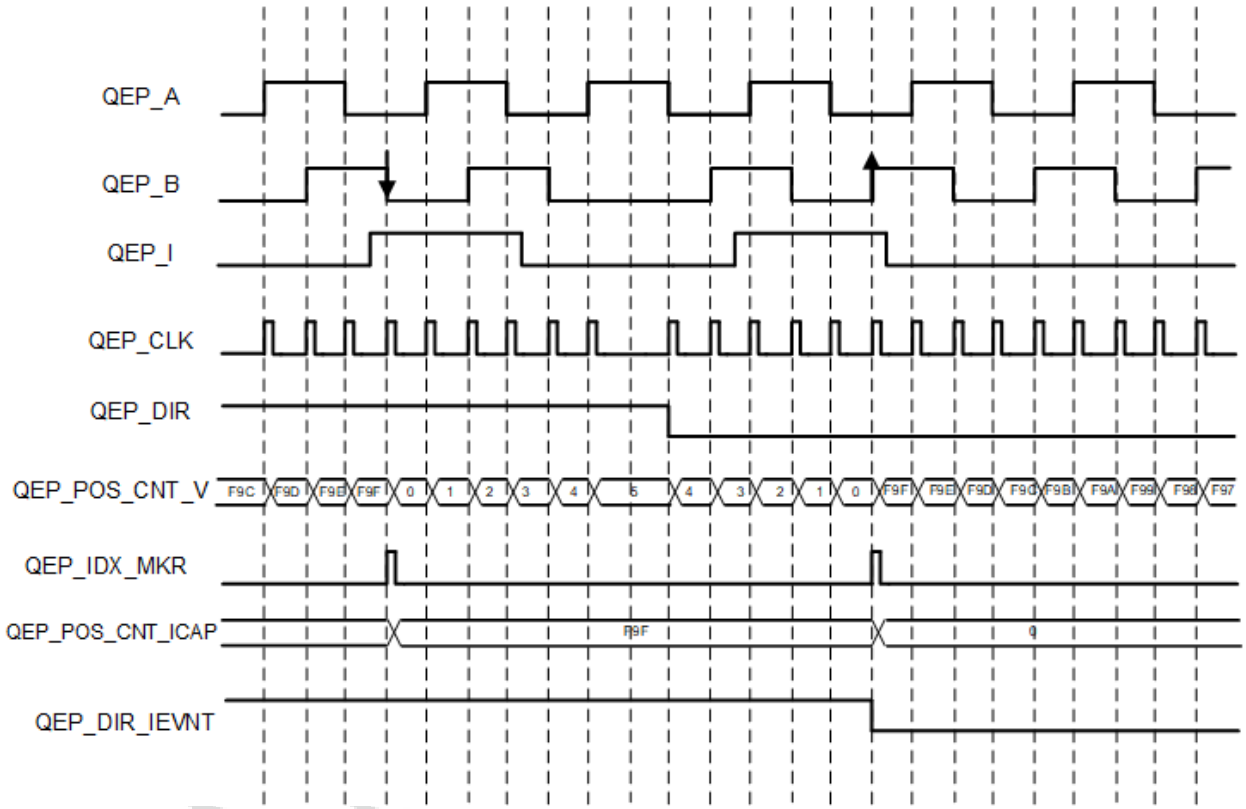
    锁存值的判断检测：在正向前进的情况下，如果 MKR 信号触发写入寄存器 QEP_POS_CNT_ICAPV 的数值与 QEP_POS_CNT_EPV 数值不一致，则 QEP_POS_CNT_ERR_FLG 置 1 且 QEP_POS_CNT_ERR_INT_FLG 置 1，表示产生位置计数的错误。

  - 若为反向前进，复位值为终点值 QEP_POS_CNT_EPV。

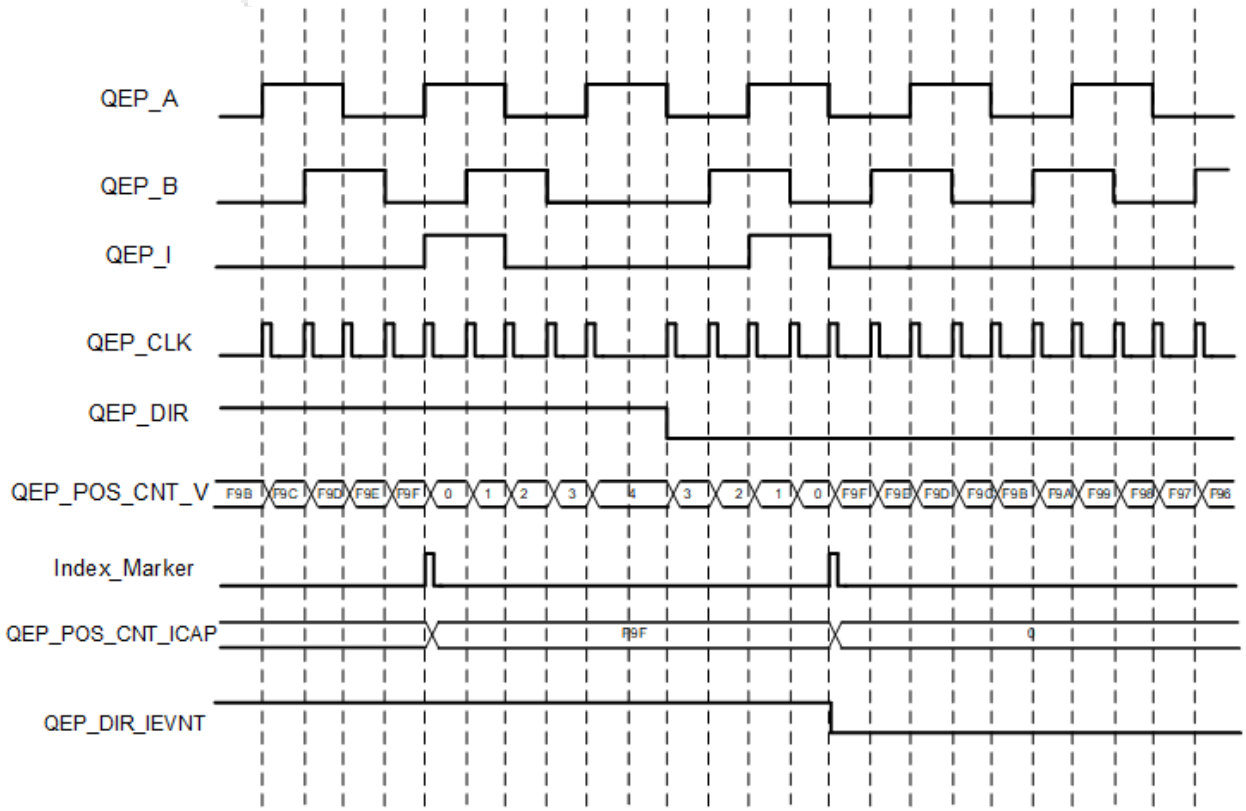
  QEP_IDX_MKR 信号是表示位置回到 0 点位置。QEP_IDX_MKR 信号的产生与输入管脚信号 QEP_I 有关。以下三张示例图片分别描述了三种不同 QEP_I 输入信号所对应的 QEP_IDX_MKR 复位位置寄存器，其中位置寄存器的计数采用十六进制表示。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

◦ QEP_IDX_MKR 信号复位位置计数：

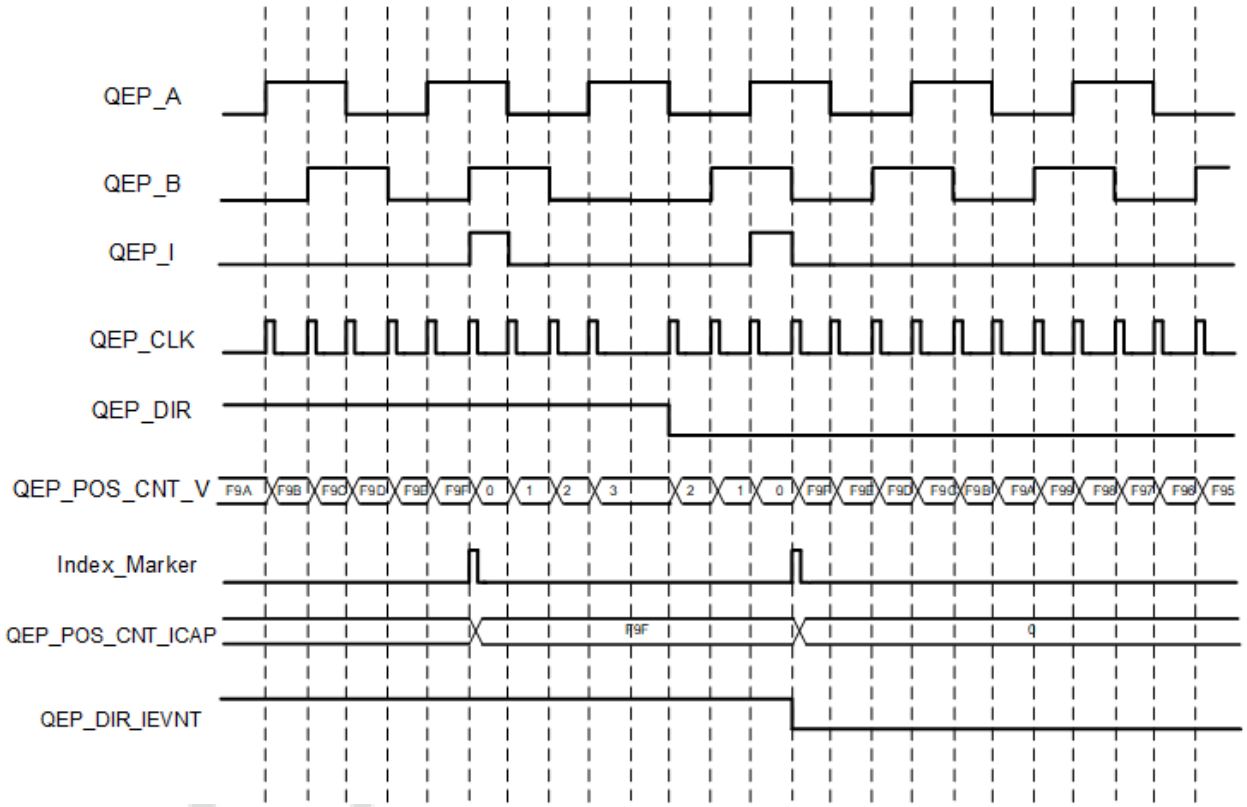


◦ QEP_IDX_MKR 信号复位位置计数 (A Gated QEP_I)：



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

◦ QEP_IDX_MKR 信号复位位置计数 (A & B Gated QEP_I)



- 复位模式 2，QEP_POS_CNT_EP 信号复位位置计数。

  QEP_POS_CNT_EP 信号表示位置计数器发生计数溢出的信号：

  ◦ 递增计数时，当计数达到 QEP_POS_CNT_EPV 时，复位计数器数值为 0，同时产生 QEP_POS_CNT_OVFL 中断信号，指示位置计数器计数上溢出。

  ◦ 递减计数时，当计数达到 0 时，复位计数器数值为 QEP_POS_CNT_EPV，同时产生 QEP_POS_CNT_UNFL 信号，指示计数器计数下溢出。

  由于后续不会再产生 QEP_FIDX_MKR 信号，后续的位置计数器则通过 QEP_POS_CNT_EP 信号复位，即按照模式 2 进行复位。

- 复位模式 3，QEP_FIDX_MKR 信号复位位置计数。QEP_FIDX_MKR 信号，为 QEP 模块使能后第一次检测到的 QEP_IDX_MKR 信号。

  此模式下，位置计数器会在 QEP_FIDX_MKR 信号进行复位：

  ◦ 如果为正向前进，复位至 0。

  ◦ 如果为反向则复位至 QEP_POS_CNT_EPV。

- 复位模式 4，QEP_TMR_TO 信号复位位置计数。QEP_TMR_TO 信号，为 QEP 定时器超时产生的信号。

  此模式下，位置计数器会在 QEP_TMR_TO 超时信号进行复位：

  ◦ 如果为正向前进，复位至 0

  ◦ 如果为反向，复位至 QEP_POS_CNT_EPV。

正交位置计数器的捕获

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

位置计数器的捕获支持两种，Index 相关事件触发的捕获以及 Strobe 相关事件触发的捕获。

- Index 相关事件的触发捕获，通过寄存器可选择触发捕获位置计数器的 Index 事件。

  QEP_POS_ICAP_MOD = 0x1，使能 QEP_IDX 信号的上升沿触发捕获位置计数器，位置计数值 QEP_POS_CNT_V 写入 ICAPV。

  QEP_POS_ICAP_MOD = 0x2，使能 QEP_IDX 信号的下降沿触发捕获位置计数器，位置计数值 QEP_POS_CNT_V 写入 ICAPV。

  QEP_POS_ICAP_MOD = 0x3，使能 MKR 信号触发捕获位置计数器，位置计数值 QEP _POS_CNT_V 写入 ICAPV。

- Strobe 相关事件的触发捕获，通过寄存器可选择触发捕获位置计数器的 Strobe 事件。

  QEP_POS_SCAP_MOD = 0x0，使能 SRB 信号的上升沿触发捕获位置计数器，位置计数值 QEP_POS_CNT_V 写入 SCAPV。

  QEP_POS_SCAP_MOD = 0x1，使能根据方向进行捕获。正向前进时，以 SRB 上升沿进行捕获，反向前进时，以 SRB 下降沿进行捕获，位置计数值 QEP_POS_CNT_V 写入 SCAPV。

正交位置计数器的初始化

位置计数器的初始化，即更新当前位置计数器的计数值，支持三种模式的初始化：

- Index 相关事件的初始化，通过寄存器可选择触发位置计数器初始化的 Index 事件。

  QEP_POS_IDX_INIT = 0x2，使能 IDX 信号的上升沿触发位置计数器的初始化，位置起点值 SPV 写入位置计数器。

  QEP_POS_IDX_INIT = 0x3，使能 IDX 信号的下降沿触发位置计数器的初始化，位置起点值 SPV 写入位置计数器。

- Strobe 相关事件的初始化，通过寄存器可选择触发位置计数器初始化的 Strobe 事件。

  QEP_POS_SRB_INIT = 0x2，使能 SRB 信号的上升沿触发位置计数器的初始化，位置起点值 SPV 写入位置计数器。

  QEP_POS_SRB_INIT = 0x3，使能 SRB 信号的下降沿触发位置计数器的初始化，位置起点值 SPV 写入位置计数器。

- 软件初始化，寄存器 INIT 字段置 1 可触发位置计数器初始化，位置起点值 SPV 写入位置计数器。

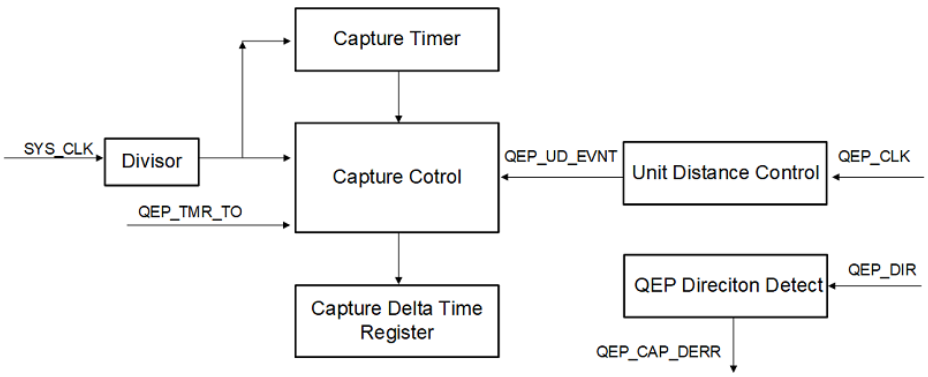
QEP_SOUT 信号

QEP_SOUT 信号，为位置计数器达到 QEP_POS_CNT_CMPV 的时候产生的信号，仅在 QEP_POS_CMP_EN = 1 时产生。QEP_SOUT 信号支持极性的控制，以及脉宽长度的调节。

寄存器 QEP_POS_CNT_CMPV 的更新方式支持立即更新以及影子更新模式。影子更新的加载点也可以通过寄存器配置，具体配置见 QEP_POS_CMP_LP 和 QEP_POS_CMP_UPDT_MOD 的描述。

QEP_SOUT 信号的输出方式见位置比较输出章节。

13.1.2.3.3. 正交时间捕捉功能

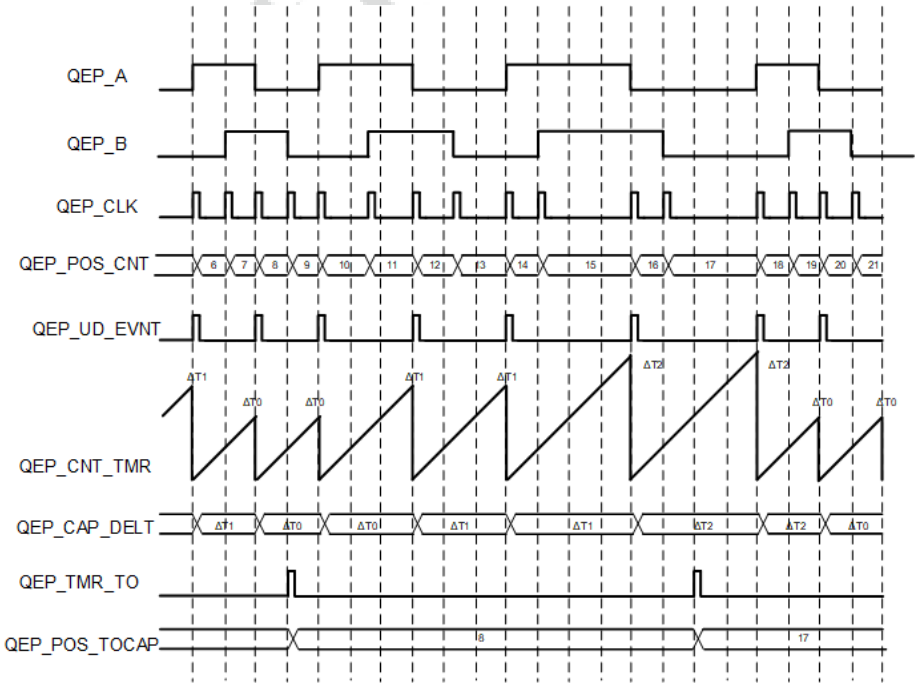


Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

时间捕捉功能的框图如上图所示，具体的功能描述如下：

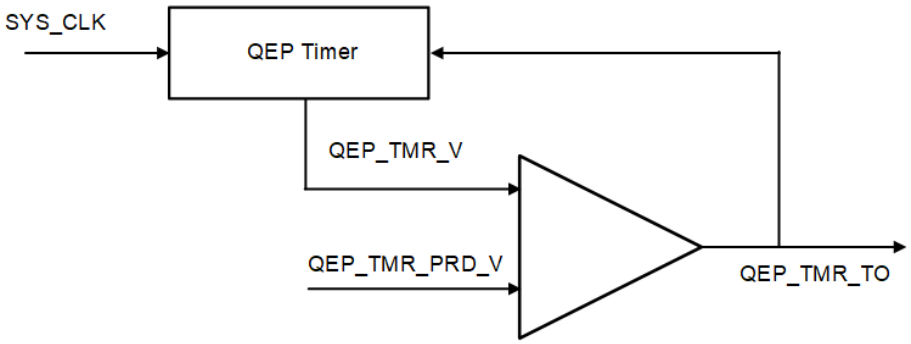
- SYS_CLK 信号，利用寄存器字段 DIV 进行分频，分频后提供给 Capture 定时器以及 Capture 控制。
- QEP_CLK 信号，表示 1 次位置计数器的计数，经过 Unit Distance Control 功能模块对 QEP_CLK 进行分频，对应就可以获得单位距离的信号 QEP_UD_EVNT，下图为设定 QEP_SET_UDIST = 0x1，即 2 次 CLK 的对应产生一次的 EVNT。
- QEP_UD_EVNT 信号，会触发 Capture 控制模块进行 Capture 定时器的数值捕获，进而计算与上次数值作差，写入 DELT 寄存器中，随后对 Capture 定时器进行复位至 0，如下图所示。
- 通过 QEP_UD_EVNT 信号触发获得 QEP_CAP_DELT，对于电机的应用，可以实现 T 法的速度计算。
- QEP_TMR_TO 信号，为 Timer 的超时信号（可参考章节 QEP Timer），也可以触发寄存器 TMRV 锁存至 LH，而 DELT 锁存至 LH。
- 通过 TO 信号触发读取 QEP_POS_TOCAP 的位置值，对于电机的应用，可以实现 M 法的速度计算。
- QEP_DIR 输入至方向检测模块，此模块检测在 EVNT 的有效边沿间隔中是否出现方向改变的状态，若出现方向改变，QEP_CAP_DERR 信号置 1。

QEP Capture Timer 时间捕获：



13.1.2.3.4. QEP Timer

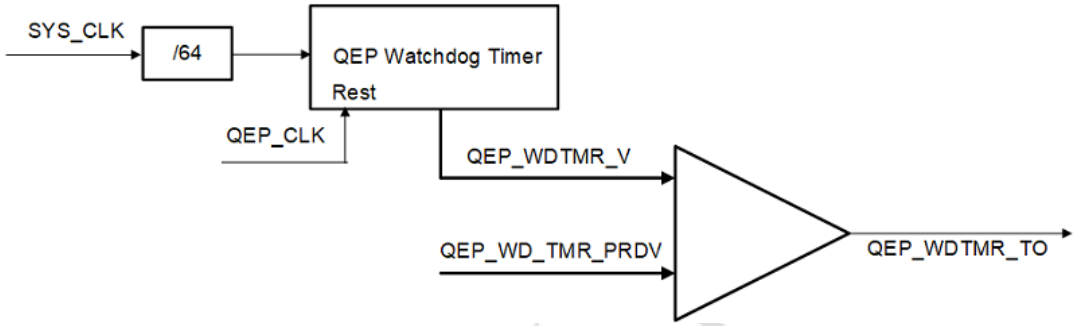
QEP Timer 的功能框图如下所示，当寄存器 V 的数值大于 QEP_TMR_PRD_V 时，产生 TO 超时信号。



Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.3.5. QEP Watchdog Timer

QEP Watchdog Timer 的功能框图如下所示，QEP_CLK 信号用于对看门狗定时器的复位，当无有效的 CLK 信号出现时，看门狗计时器一直计数，当 V 的数值大于 QEP_WDTMR_PRD_V 时，产生 TO 超时信号。



13.1.2.3.6. 中断

QEP 模块支持产生中断，通过寄存器可以使能以下的信号经过 OR 逻辑得出 QEP 模块的中断信号 QEP_INT：

- QEP_TMRTO：指示 QEP 计数器超时的信号
- QEP_ICAP：指示发生 Index 相关事件引起的捕获位置计数器的信号
- QEP_SCAP：指示发生 Strobe 相关事件引起的捕获位置计数器的信号
- QEP_POS_CMP：指示产生了位置比较信号
- QEP_POS_CMP_RDY：指示位置比较寄存器 QEP_POS_CNT_CMPV 的数值需要更新
- QEP_POS_CNT_OVFL：指示位置计数器发生上溢出的信号
- QEP_POS_CNT_UDFL：指示位置计数器发生下溢出的信号
- QEP_WDTO：指示看门狗计时器发生超时的信号
- QEP_DIR_CHG：指示 QEP 的正交解析的方向信号发生了改变
- QEP_QUADPH_ERR：指示 QEP 的正交解析的相位信号发生错误
- QEP_POS_CNT_ERR：指示 QEP 的位置计数器计数出错的信号
- QEP_CW_CCW_ERR_INT：指示 QEP 输入的 CW 和 CCW 信号出现异常
- QEP_HALL_INT：QEP 霍尔输入中断信号，指示 QEP 输入霍尔信号 HA0/1/2 的通道中，至少存在一个通道发生输入信号的改变

13.1.2.3.7. CVRA/ B 触发位置锁存

通过寄存器 QEP_CVRA/B_LATCH_EN 的配置，EPWM 模块产生的 CVRA、CVRB 可以用于触发 QEP 的位置数据的锁存，即在 CVRA 或 CVRB 的有效边沿时刻，QEP 的位置数据进行一次锁存，数据锁存在寄存器 QEP_CVRA_LATCH 和 QEP_CVRB_LATCH。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.2.4. 全局控制

13.1.2.4.1. 全局时钟控制

PWMCS 控制系统的各个模块均具有对时钟源 SYS_CLK 的使能控制位，详细见寄存器 GLB_EPWM_CLK_CTL、GLB_CAP_CLK_CTL、GLB_QEP_CLK_CTL 和 GLB_QOUT_CLK_CTL。

13.1.2.4.2. 全局中断

PWMCS 控制系统包括以下的全局中断：

- EPWM 全局中断状态

  通过寄存器 GLB_EPWM_INT_STS 可以查看各个EPWM对应的中断信号EPWM0/1/2_INT 的状态。

- EPWM 全局故障中断状态

  通过寄存器 GLB_EPWM_FLT_INT_STS 可以查看各个 EPWM 模块对应的中断信号 EPWM0/1/2_FLT_INT 的状态。

- CAP 全局中断状态

  通过寄存器 GLB_CAP_INT_STS 可以查看各个 CAP 模块对应的中断信号 CAP0/ 1/ .../ 5_INT 的状态。

- QEP 全局故障中断状态

  通过寄存器 GLB_QEP_INT_STS 可以查看各个 QEP 模块对应的中断信号 QEP0/1_INT 的状态。

13.1.3. 寄存器列表

13.1.3.1. 地址映射

模块名	基地址 (PWMCS_BAS 参考地址映射章节)	地址空间
EPWM 模块		
EPWM0	P0(PWMCS_BASE + 0x000)	256B
EPWM1	P1(PWMCS_BASE + 0x100)	256B
EPWM2	P2(PWMCS_BASE + 0x200)	256B
CAP 模块		
CAP0	C0(PWMCS_BASE+0x1000 + 0x000)	256B
CAP1	C1(PWMCS_BASE+0x1000 + 0x100)	256B
QEP 模块		
QEP0	Q0(PWMCS_BASE+0x2000 + 0x000)	256B

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

模块名	基地址 (PWMCS_BAS 参考地址映射章节)	地址空间
QEP1	Q1(PWMCS_BASE+0x2000 + 0x100)	256B
全局控制		
GLB_CTL	GB (PWMCS_BASE+0xF000)	4 KB

13.1.3.2. 寄存器列表

表 13–2 EPWM 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x0000	EPWM_CNT_PRDV	Counter 计数周期	0x0000 EPWM_CNT_PRDV
0x0004	EPWM_CNT_PHV	Counter 计数同步相位	0x0004 EPWM_CNT_PHV
0x0008	EPWM_CNT_V	Counter 计数数值	0x0008 EPWM_CNT_V
0x000C	EPWM_CNT_CONF	Counter 配置寄存器	0x000C EPWM_CNT_CONF
0x0010	EPWM_CNT_STS	计数状态寄存器	0x0010 EPWM_CNT_STS
0x0014	EPWM_CNT_AV	Counter 比较值 A	0x0014 EPWM_CNT_AV
0x0018	EPWM_CNT_BV	Counter 比较值 B	0x0018 EPWM_CNT_BV
0x001C	EPWM_UPDT_MOD	更新模式寄存器	0x001C EPWM_UPDT_MOD
0x0020	EPWMA_ACT	A 动作寄存器	0x0020 EPWMA_ACT
0x0024	EPWMB_ACT	B 动作寄存器	0x0024 EPWMB_ACT
0x0028	EPWM_SW_ACT	软件控制动作寄存器	0x0028 EPWM_SW_ACT
0x002C	EPWM_ACT_SW_CT	软件持续控制动作寄存器	0x002C EPWM_ACT_SW_CT
0x0030	EPWM_OUT_CONF	EPWM输出配置寄存器	0x0030 EPWM_OUT_CONF
0x0034	EPWM_RE_DZCTL	上升沿死区控制寄存器	0x0034 EPWM_RE_DZCTL
0x0038	EPWM_FE_DZCTL	下降沿死区控制寄存器	0x0038 EPWM_FE_DZCTL
0x003C	EPWM_CHOP_CONF	Chopper 控制寄存器	0x003C EPWM_CHOP_CONF
0x0040	EPWM_FLT_INPUT	保护输入控制寄存器	0x0040 EPWM_FLT_INPUT
0x0044	EPWM_FLT_PRTCT	保护控制寄存器	0x0044 EPWM_FLT_PRTCT
0x0048	EPWM_FLT_INT_EN	故障中断控制寄存器	0x0048 EPWM_FLT_INT_EN
0x004C	EPWM_FLT_INT_FLG	故障中断标记寄存器	0x004C EPWM_FLT_INT_FLG
0x0050	EPWM_FLT_INT_CLR	故障中断标记清除寄存器	0x0050 EPWM_FLT_INT_CLR
0x0054	EPWM_SWFRC_FLT_INT	软件强制故障中断产生寄存器	0x0054 EPWM_SWFRC_FLT_INT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 13–2 EPWM 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0058	EPWM_INT_CTL	CVRA/B 以及中断控制寄存器	0x0058 EPWM_INT_CTL
0x005C	EPWM_ADC_INT_PRE	ADC 采样触发以及中断事件频次控制寄存器	0x005C EPWM_ADC_INT_PRE
0x0060	EPWM_EVNT_FLAG	事件标记寄存器	0x0060 EPWM_EVNT_FLAG
0x0064	EPWM_EVNT_CLR	事件标记清除寄存器	0x0064 EPWM_EVNT_CLR
0x0068	EPWM_SW_FRC_EVNT	软件强制事件产生寄存器	0x0068 EPWM_SW_FRC_EVNT
0x0090	EPWM_CNT_CV	EPWM Counter 比较值 C	0x0090 EPWM_CNT_CV
0x0090	EPWM_CNT_DV	EPWM Counter 比较值 D	0x0090 EPWM_CNT_DV
0x0098	EPWM_CVRCD_CTL	CVRCD 信号控制寄存器	0x0098 EPWM_CVRCD_CTL
0x009C	EPWM_PSHPLL	EPWM Push–Pull 控制寄存器	0x009C EPWM_PSHPLL
0x00A0	EPWM_PUL_OUT_CFG	脉冲输出配置寄存器	0x00A0 EPWM_PUL_OUT_CFG
0x00A4	EPWM_PUL_OUT_NUM	脉冲输出数量寄存器	0x00A4 EPWM_PUL_OUT_NUM
0x00A8	DMA_CFG	DMA_CFG 寄存器	0x00A8 DMA_CFG
0x00C0	EPWM_ETRG0_SET	EPWM_ETRG0 配置寄存器	0x00C0 EPWM_ETRG0_SET
0x00C4	EPWM_ETRG1_SET	EPWM_ETRG1 配置寄存器	0x00C4 EPWM_ETRG1_SET
0x00C8	EPWM_ETRG_ACC	EPWM_ETRG 累加配置寄存器	0x00C8 EPWM_ETRG_ACC
0x00CC	EPWM_GLB_CTL	EPWM 全局控制寄存器	0x00CC EPWM_GLB_CTL
0x00D0	EPWM_GLB_CTL2	EPWM 全局控制寄存器 2	0x00D0 EPWM_GLB_CTL2
0x00D4	EPWM_GLB_CFG	EPWM 全局控制配置寄存器	0x00D4 EPWM_GLB_CFG
0x00D8	EPWM_LINK_CTL	EPWM 链接控制配置寄存器	0x00D8 EPWM_LINK_CTL
0x00DC	EPWM_ETRG_DLY	EPWM ETRG 延迟配置寄存器	0x00DC EPWM_ETRG_DLY
0x00E0	EPWM_DMA_ENTRY	EPWM DMA 输入入口	0x00E0 EPWM_DMA_ENTRY
0x00E4	EPWM_DMA_MAP0	EPWM DMA 映射配置寄存器 0	0x00E4 EPWM_DMA_MAP0
0x00E8	EPWM_DMA_MAP1	EPWM DMA 映射配置寄存器 1	0x00E8 EPWM_DMA_MAP1

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 13–2 EPWM 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x00F0	EPWM_TRG_OUT	触发输出寄存器	0x00F0 EPWM_TRG_OUT
0x0FC	EPWM_VER	子模块版本寄存器	0x0FC EPWM_VER

表 13–3 CAP 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x0000	CAP_CNT_V	CAP Counter 计数数值	0x0000 CAP_CNT_V
0x0004	CAP_CNT_PH	CAP Counter 计数同步相位	0x0004 CAP_CNT_PH
0x0008	CAP_REG0	CAP_REG0 寄存器	0x0008 CAP_REG0
0x000C	CAP_REG1	CAP_REG1 寄存器	0x000C CAP_REG1
0x0010	CAP_REG2	CAP_REG2 寄存器	0x0010 CAP_REG2
0x0014	CAP_REG3	CAP_REG3 寄存器	0x0014 CAP_REG3
0x0018	CAP_CONF1	CAP 配置寄存器 1	0x0018 CAP_CONF1
0x001C	CAP_CONF2	CAP 配置寄存器 2	0x001C CAP_CONF2
0x0020	CAP_INT_EN	CAP 中断使能寄存器	0x0020 CAP_INT_EN
0x0024	CAP_FLG	CAP 标记寄存器	0x0024 CAP_FLG
0x0028	CAP_FLG_CLR	CAP 标记清除寄存器	0x0028 CAP_FLG_CLR
0x002C	CAP_SW_FRC	软件强制 CAP 事件产生寄存器	0x002C CAP_SW_FRC
0x0030	CAP_IN_FLT	CAP 输入滤波寄存器	0x0030 CAP_IN_FLT
0x0034	CAP_IN_SRC	CAP 输入选择寄存器	0x0034 CAP_IN_SRC
0x0038	DMA_CFG	软件强制 CAP 事件产生寄存器	0x0038 DMA_CFG
0x00FC	CAP_VER	CAP 子模块版本寄存器	0x00FC CAP_VER

表 13–4 QEP 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x0000	QEP_POS_CNT_V	QEP Position Counter 计数值	0x0000 QEP_POS_CNT_V
0x0004	QEP_POS_CNT_SP	QEPPosition Counter 起点值	0x0004 QEP_POS_CNT_SP
0x0008	QEP_POS_CNT_EP	QEPPosition Counter 终点值	0x0008 QEP_POS_CNT_EP
0x000C	QEP_POS_CNT_CMPV	QEP Position Counter 比较值	0x000C QEP_POS_CNT_CMPV

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 13–4 QEP 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0010	QEP_POS_CNT_ICAPV	QEPPosition Counter Index 捕获值	0x0010 QEP_POS_CNT_ICAPV
0x0014	QEP_POS_CNT_SCAPV	QEPPosition Counter Strobe 捕获值	0x0014 QEP_POS_CNT_SCAPV
0x0018	QEP_POS_CNT_TOCAPV	QEPPosition Counter Timout 捕获值	0x0018 QEP_POS_CNT_TOCAPV
0x001C	QEP_TMR_V	QEP Timer 寄存器	0x001C QEP_TMR_V
0x0020	QEP_TMR_PRD_V	QEP Timer Period 寄存器	0x0020 QEP_TMR_PRD_V
0x0024	QEP_WD_TMRV	QEP Watchdog 定时器寄存器	0x0024 QEP_WD_TMRV
0x0028	QEP_WD_PRDV	QEP Watchdog 定时器周期寄存器	0x0028 QEP_WD_PRDV
0x002C	QEP_DEC_CONF	QEPDecoder 配置寄存器	0x002C QEP_DEC_CONF
0x0030	QEP_POS_CNT_CONF	QEP 位置计数器配置寄存器	0x0030 QEP_POS_CNT_CONF
0x0034	QEP_CAP_TMR_CONF	QEP Capture Timer 配置寄存器	0x0034 QEP_CAP_TMR_CONF
0x0038	QEP_POS_CNTCMP_CONF	QEP 位置计数器比较寄存器	0x0038 QEP_POS_CNTCMP_CONF
0x003C	QEP_INT_EN	QEP Interrupt 使能寄存器	0x003C QEP_INT_EN
0x0040	QEP_INT_FLG	QEP Interrupt 标志寄存器	0x0040 QEP_INT_FLG
0x0044	QEP_INT_CLR	QEP 中断清除寄存器	0x0044 QEP_INT_CLR
0x0048	QEP_SW_FRC_INT	软件强制 QEP 中断产生寄存器	0x0048 QEP_SW_FRC_INT
0x004C	QEP_STS	QEP 状态寄存器	0x004C QEP_STS
0x0050	QEP_CAP_TMRV	QEP Capture 定时器寄存器	0x0050 QEP_CAP_TMRV
0x0054	QEP_CAP_DELT	QEP Capture Delta T 寄存器	0x0054 QEP_CAP_DELT
0x0058	QEP_CAP_TMR_LH	QEP Capture 定时器锁存寄存器	0x0058 QEP_CAP_TMR_LH
0x005C	QEP_CAP_DELT_LH	QEP Capture Delta T 锁存寄存器	0x005C QEP_CAP_DELT_LH
0x0060	QEP_IN_FLT1	QEP 输入滤波寄存器 1	0x0060 QEP_IN_FLT1
0x0064	QEP_IN_FLT2	QEP 输入滤波寄存器 2	0x0064 QEP_IN_FLT2

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 13–4 QEP 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0068	QEP_IN_CTL	QEP 输入控制	0x0068 QEP_IN_CTL
0x0084	QEP_CVRA	QEP CVRA 锁存位置寄存器	0x0084 QEP_CVRA
0x0088	QEP_CVRB	QEP CVRB 锁存位置寄存器	0x0088 QEP_CVRB
0x008C	QEP_INSRC	QEP 输入信号选择寄存器	0x008C QEP_INSRC
0x00FC	QEP_VER	QEP 子模块版本寄存器	0x00FC QEP_VER

表 13–5 Global 寄存器列表

偏移地址	缩写	寄存器描述	章节
0x0004	GLB_EPWM_INT_STS	Global 中断状态寄存器	0x0004 GLB_EPWM_INT_STS
0x0008	GLB_FLT_INT_STS	Global Fault Interrupt 状态寄存器	0x0008 GLB_FLT_INT_STS
0x000C	GLB_CAP_INT_STS	Global CAP Interrupt 状态寄存器	0x000C GLB_CAP_INT_STS
0x0010	GLB_QEP_INT_STS	Global QEP Interrupt 状态寄存器	0x0010 GLB_QEP_INT_STS
0x0014	GLB_EPWM_EN	Global 使能寄存器	0x0014 GLB_EPWM_EN
0x0018	GLB_EPWM_SI0_FLT	Global _SI0 输入滤波寄存器	0x0018 GLB_EPWM_SI0_FLT
0x001C	GLB_EPWM_SI1_FLT	Global _SI1 输入滤波寄存器	0x001C GLB_EPWM_SI1_FLT
0x0020	GLB_EPWM_CLK_CTL	Global 时钟控制寄存器	0x0020 GLB_EPWM_CLK_CTL
0x0024	GLB_CAP_CLK_CTL	Global CAP 时钟控制寄存器	0x0024 GLB_CAP_CLK_CTL
0x0028	GLB_QEP_CLK_CTL	Global QEP 时钟控制寄存器	0x0028 GLB_QEP_CLK_CTL
0x0030	GLB_EPWM_RST_CTL	Global EPWM 复位控制寄存器	0x0030 GLB_EPWM_RST_CTL
0x0034	GLB_CAP_RST_CTL	Global CAP 复位控制寄存器	0x0034 GLB_CAP_RST_CTL
0x0038	GLB_QEP_RST_CTL	Global QEP 复位控制寄存器	0x0038 GLB_QEP_RST_CTL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 13–5 Global 寄存器列表 (续)

偏移地址	缩写	寄存器描述	章节
0x0050	GLB_EPWM_SYNC_IN_SEL	Global 同步输入选择寄存器	0x0050 GLB_EPWM_SYNC_IN_SEL
0x0054	SYNC_SRC_INSEL	同步信号输入源选择寄存器	0x0054 SYNC_SRC_INSEL
0x0058	EPWM_FLT_SRC_IN_SEL	故障输入源选择寄存器	0x0058 EPWM_FLT_SRC_IN_SEL
0x0060	EPWM_FALT_IN_FLT1	故障输入滤波寄存器 1	0x0060 EPWM_FALT_IN_FLT1
0x0064	EPWM_FALT_IN_FLT2	故障输入滤波寄存器 2	0x0064 EPWM_FALT_IN_FLT2
0x0068	EPWM_FALT_IN_FLT3	故障输入滤波寄存器 3	0x0068 EPWM_FALT_IN_FLT3
0x0088	GLB_FAULT_IN_STS	FAULT IN 状态寄存器	0x0088 GLB_FAULT_IN_STS

13.1.4. EPWM 模块寄存器描述

13.1.4.1. 0x0000 EPWM_CNT_PRDV

默认值：0x00000000			EPWM Counter 计数周期
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_PRDV EPWM Counter Period Value，EPWM计数器的周期值。此寄存器的更新方式，支持立即更新以及影子更新的模式。

13.1.4.2. 0x0004 EPWM_CNT_PHV

默认值：0x00000000			EPWM Counter 计数同步相位
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_PHV EPWM Counter Phase Value，EPWM计数器的相位值。当出现同步信号时，此时EPWM计数器进行同步，加载此寄存器的相位值进行计数。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.4.3. 0x0008 EPWM_CNT_V

默认值：0x00000000			EPWM Counter 计数数值
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_V EPWM Counter Value，EPWM计数器的计数值。对此字段进行读操作，可以读取此时EPWM计数器。对此字段进行写操作，可以设置EPWM计数器的计数值，EPWM计数器立马更新此计数值，计数方式维持原有的设置进行。

13.1.4.4. 0x000C EPWM_CNT_CONF

默认值：0x00000083			EPWM Counter 配置寄存器
位域	类型	默认值	描述
31:30	R/W	0x0	EPWM_EM_CTL EPWM Emulation Control，调试模式控制 • 0x0：EPWM 内部计数器在调试断点停止计数 • 0x1：EPWM 内部计数器在调试断点时继续计数，直至计数完成当店周期 ◦ 递增模式，在计数器计数到 PRD 停止 ◦ 递减模式，在计数器计数到 0 停止 ◦ 先递增后递减模式，在计数器计数到 0 停止 • 0x2/0x3：EPWM 内部计数器不停止计数
29	–	–	–
28	R/W	0x0	EPWM_TRG1_RST_EN EPWM_TRG1 Reset Enable，使能 EPWM_TRG1 作为复位计数器的触发信号。 • 0x0：未使能 • 0x1：使能
27	R/W	0x0	EPWM_TRG0_RST_EN EPWM_TRG0 Reset Enable，使能 EPWM_TRG0 作为复位计数器的触发信号。 • 0x0：未使能 • 0x1：使能
26	W1AC	0x0	EPWM_CNT_RST

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000083			EPWM Counter 配置寄存器
位域	类型	默认值	描述
			EPWM Counter Reset，EPWM 计数器复位，对此位写 1 进行 EPWM 计数器的复位，写 1 后自动清 0。
25	R/W	0x0	EPWM_CNT_RST_RTG EPWM Counter Reset Retrigger Enable，EPWM 计数器的可重触发复位使能，此位只有在单次计数的模式下有效。 • 0x0：未使能，不可重触发复位 • 0x1：使能，可重触发复位
24	R/W	0x0	EPWM_CNT_SGL_EN EPWM Counter Single Mode Enable，EPWM 计数器的单次计数模式使能。 • 0x0：未使能，计数器为连续计数模式 • 0x1：使能，计数器为单次计数模式
23	–	–	–
22	R/W	0x0	PAUSE_INI_SRC_EN 初始值控制范围 • 0x0：停止计数时，初始值只控制输出 • 0x1：停止计数时，初始值控制全通路
21	R/W	0x0	PAUSE_INI_OUT_EN 停止计数插入初始值 • 0x0：未使能 • 0x1：使能
20	R/W	0x0	EPWM_CMPB_IMD_UPDT_PULSE_EN EPWM COMPB Imediate Update Pulse Enable，CMPB 值在立即更新时是否补脉冲使能。此功能用于希望在 CMPB 值更新的时候，避免出现由于错过原来的 CMPB 值脉冲而导致的输出全周期为 1 或 0。 **注：** 此位需要在 CMPB 采用立即更新的方式才有效，即EPWM_CNT_CMPB_UPDT = 0x1。
19	R/W	0x0	EPWM_CMPA_IMD_UPDT_PULSE_EN EPWM COMPA Imediate Update Pulse Enable，CMPA 值在立即更新时是否补脉冲使能。此功能用于希望在 CMPA 值更新的时候，避免出现由于错过原来的 CMPA 值脉冲而导致的输出全周期为 1 或 0。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000083			EPWM Counter 配置寄存器
位域	类型	默认值	描述
			注： 此位需要在 CMPA 采用立即更新的方式才有效， 即EPWM_CNT_CMPA_UPDT = 0x1。
18	R/W	0x0	EPWM_CMPB_SI_UPDT_PULSE_EN EPWM COMPB Syncin Update Pulse Enable，CMPB 值在 Syncin 更新时是否补脉冲使能。此功能用于希望在 CMPB 值更新的时候，避免出现由于错过原来的 CMPB 值脉冲而导致的输出全周期为 1 或 0。 **注：** 此位需要在 EPWM_CMPB_LP = 0x5 的时候才有效。
17	R/W	0x0	EPWM_CMPA_SI_UPDT_PULSE_EN EPWM COMPA Syncin Update Pulse Enable，CMPA 值在 Syncin 更新时是否补脉冲使能。此功能用于希望在 CMPA 值更新的时候，避免出现由于错过原来的 CMPA 值脉冲而导致的输出全周期为 1 或 0。 **注：** 此位需要在EPWM_CMPA_LP = 0x5 的时候才有效。
16:14	R/W	0x0	EPWM_SYNC_OUT EPWM Synchronization Output，EPWM同步信号输出。 • 0x0：选择EPWM_SYNC_IN 信号或软件产生的同步信号 • 0x1：EPWM_CNT_Z • 0x2：EPWM_CNT_CMPB • 0x3：EPWM_CNT_CMPA • 0x4：禁止产生同步信号 • others：Reserved
13	R/W	0x0	EPWM_CNT_PH_DIR EPWM Counter Phase Direction，EPWM计数器同步相位后的计数方向，此位只有在先递增后递减计数模式下以及EPWM_CNT_PH_EN = 0x1 才有效。 • 0x0：递减计数 • 0x1：递增计数
12:10	R/W	0x0	EPWM_CLK_DIV2

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000083			EPWM Counter 配置寄存器
位域	类型	默认值	描述
			EPWM Clock Divisor2，EPWM计数器的时钟除数 2，EPWM_CNT_CLK 由 SYS_CLK/ (Divisor1 * Divisor2)。 • 0x0：1 • 0x1：2 • 0x2：4 • 0x3：8 • 0x4：16 • 0x5：32 • 0x6：64 • 0x7：128
9:7	R/W	0x1	EPWM_CLK_DIV1 EPWM Clock Divisor1，EPWM计数器的时钟除数 1。 • 0x0：1 • 0x1：2 • 0x2：4 • 0x3：6 • 0x4：8 • 0x5：10 • 0x6：12 • 0x7：14
6	R/W	0x0	EPWM_SW_FRC_SYNC EPWM Software Force Synchronization，EPWM软件强制产生同步。软件配置此位可以产生同步脉冲信号。 • 0x0：无效果 • 0x1：产生同步脉冲信号
5:4	R/W	0x0	EPWM_PRD_LD EPWM Period Shadow Load，EPWM计数器的周期寄存器的影子更新信号。 • 0x0：CNT_Z(即在计数器计数复位至 0 时)，PWM 计数器的周期寄存器从影子寄存器进行更新 • 0x1： PUL_UPDT(即进行新一轮脉冲群输出的起始时刻)，从影子寄存器进行更新

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000083			EPWM Counter 配置寄存器
位域	类型	默认值	描述
			• 0x2：EPWM_SYNCI0，外部的同步信号 • 0x3：CNT_Z 与EPWM_SYNCI0，均可以触发影子寄存器更新
3	R/W	0x0	EPWM_CNT_PRD _UPDT EPWM Counter Period Update Mode，EPWM计数器的周期寄存器的更新模式。 • 0x0：影子寄存器更新模式，在计数器计数复位至 0 时，EPWM计数器的周期寄存器从影子寄存器进行更新 • 0x1：直接更新模式，EPWM计数器的周期寄存器直接更新。
2	R/W	0x0	EPWM_CNT_PH_EN EPWM Counter Phase Enable，EPWM计数器相位使能。 • 0x0：未使能，EPWM 关闭同步功能。 • 0x1：使能，EPWM 打开同步功能，同步到输入源上。
1:0	R/W	0x3	EPWM_CNT_MOD EPWM Counter Mode，EPWM计数器模式。 • 0x0：递增计数 • 0x1：递减计数 • 0x2：先递增后递减计数 • 0x3：停止计数

13.1.4.5. 0x0010 EPWM_CNT_STS

默认值：0x00000000			EPWM计数状态寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R	0x0	EPWM_CNT_OF_STS EPWM Counter Over Flow Status，EPWM计数器上溢出状态。 • 0x0：无溢出 • 0x1：计数溢出，计数达到最大值 0xFFFF
1	R	0x0	EPWM_SYNC_IN_STS EPWM Synchronous Input Status，EPWM同步输入状态。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM计数状态寄存器
位域	类型	默认值	描述
			• 0x0：无同步信号 • 0x1：指示接收到同步输入信号
0	R	0x0	EPWM_CNT_DIR_STS EPWM Counter Direction Status，EPWM计数器的方向状态。 • 0x0：递减计数 • 0x1：递增计数

13.1.4.6. 0x0014 EPWM_CNT_AV

默认值：0x00000000			EPWM Counter 比较值 A
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_AV EPWM Counter A Value，EPWM计数器比较值 A。当计数器达到此数值时可以产生脉冲信号，若是递增计数达到此值，产生EPWM_CNT_U_AV 信号。若是递减计数到达此值，产生EPWM_CNT_D_AV 信号。

13.1.4.7. 0x0018 EPWM_CNT_BV

默认值：0x00000000			EPWM Counter 比较值 B
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_BV EPWM Counter B Value，EPWM 计数器比较值 B。当计数器达到此数值时可以产生脉冲信号，若是递增计数达到此值，产生EPWM_CNT_U_BV 信号。若是递减计数到达此值，产生EPWM_CNT_D_BV 信号。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.4.8. 0x001C EPWM_UPDT_MOD

默认值：0x00000000			EPWM 更新模式寄存器
位域	类型	默认值	描述
31:10	–	–	–
9	R	0x0	EPWM_CMPB_SHD_STS EPWM Compare B Shadow Value Status，EPWM计数比较值 B 的影子寄存器状态。 • 0x0：影子寄存器为空 • 0x1：影子寄存器有待更新的数值，此时对 CMPB 寄存器写新的数值，会覆盖待更新的数值
8	R	0x0	EPWM_CMPA_SHD_STS EPWM Compare A Shadow Value Status，EPWM计数比较值 A 的影子寄存器状态。 • 0x0：影子寄存器为空 • 0x1：影子寄存器有待更新的数值，此时对 CMPA 寄存器写新的数值，会覆盖待更新的数值
7	R/W	0x0	EPWM_CNT_CMPB_UPDT EPWM Counter Compare Value B Update，EPWM计数器的比较 B 值的更新模式。 • 0x0：影子寄存器更新模式，EPWM_CNT_BV 的值需要在加载点有效，加载点通过EPWM_CMPB_LP 配置 • 0x1：直接更新模式，EPWM_CNT_BV 的值直接生效
6	R/W	0x0	EPWM_CNT_CMPA_UPDT EPWM Counter Compare Value A Update，EPWM计数器的比较 A 值的更新模式。 • 0x0：影子寄存器更新模式，EPWM_CNT_AV 的值需要在加载点有效，加载点通过EPWM_CMPA_LP 配置 • 0x1：直接更新模式，EPWM_CNT_AV 的值直接生效
5:3	R/W	0x0	EPWM_CMPB_LP EPWM Compare B Value Load Point，设置EPWM_CNT_BV 的影子寄存器的加载点。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在 EPWM_CNT_PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或 EPWM_CNT_PRD 信号有效时加载

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM 更新模式寄存器
位域	类型	默认值	描述
			• 0x3：不更新寄存器值 • 0x4： PUL_UPDT(即进行新一轮脉冲群输出的起始时刻)，从影子寄存器进行更新 • 0x5：EPWM_SYNC_IN，外部的同步信号 • 0x6：EPWM_CNT_Z 与EPWM_SYNC_IN，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
2:0	R/W	0x0	EPWM_CMPA_LP EPWM Compare A Value Load Point，设置EPWM_CNT_AV 的影子寄存器的加载点。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在 PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或 PRD 信号有效时加载 • 0x3：不更新寄存器值 • 0x4： PUL_UPDT(即进行新一轮脉冲群输出的起始时刻)，从影子寄存器进行更新 • 0x5：EPWM_SYNC_IN，外部的同步信号 • 0x6：EPWM_CNT_Z 与EPWM_SYNC_IN，均可以触发影子寄存器更新 • 0x7：不更新寄存器值

13.1.4.9. 0x0020 EPWMA_ACT

默认值：0x00000000			EPWMA 动作寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:22	R/W	0x0	EPWMA_ACT_ETRG1 EPWMA Action of ETRG1，EPWMA 通道在 EPWM_ETRG1 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWMA 动作寄存器
位域	类型	默认值	描述
21:20	R/W	0x0	EPWMA_ACT_ETRG0 EPWMA Action of ETRG0，EPWMA 通道在 EPWM_ETRG0 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
19:16	–	–	–
15	R/W	0x0	EPWMA_ACT_UPDT EPWMA ACT Update，EPWMA 动作寄存器更新模式 。 • 0x0：影子寄存器更新模式 • 0x1：直接更新模式
14:12	R/W	0x0	EPWMA_ACT_LP EPWMA Action of Load Point，EPWMA_ACT 的影子寄存器的加载点。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在EPWM_CNT_PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或EPWM_CNT_PRD 信号有效时加载 • 0x3：不更新寄存器值 • 0x4： PUL_UPDT(即进行新一轮脉冲群输出的起始时刻)，从影子寄存器进行更新 • 0x5：EPWM_SYNC_IN，外部的同步信号 • 0x6：EPWM_CNT_Z 与EPWM_SYNC_IN，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
11:10	R/W	0x0	EPWMA_ACT_CNTDBV EPWMA Action of CNTDBV，EPWMA 通道在EPWM_CNT_D_BV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
9:8	R/W	0x0	EPWMA_ACT_CNTUBV

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWMA 动作寄存器
位域	类型	默认值	描述
			EPWMA Action of CNTUBV，EPWMA 通道在EPWM_CNT_U_BV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
7:6	R/W	0x0	EPWMA_ACT_CNTDAV EPWMA Action of CNTDAV，EPWMA 通道在EPWM_CNT_D_AV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
5:4	R/W	0x0	EPWMA_ACT_CNTUAV EPWMA Action of CNTUAV，EPWMA 通道在EPWM_CNT_U_AV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
3:2	R/W	0x0	EPWMA_ACT_CNTPRD EPWMA Action of CNTPRD，EPWMA 通道在EPWM_CNT_PRD 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
1:0	R/W	0x0	EPWMA_ACT_CNTZ EPWMA Action of CNTZ，EPWMA 通道在EPWM_CNT_Z 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWMA 动作寄存器
位域	类型	默认值	描述
			• 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转

13.1.4.10. 0x0024 EPWMB_ACT

默认值：0x00000000			EPWMB 动作寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:22	R/W	0x0	EPWMB_ACT_ETRG1 EPWMB Action of ETRG1，EPWMB 通道在 EPWM_ETRG1 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
21:20	R/W	0x0	EPWMB_ACT_ETRG0 EPWMB Action of ETRG0，EPWMB 通道在 EPWM_ETRG0 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
19:16	–	–	–
15	R/W	0x0	EPWMB_ACT_UPDT EPWMB ACT Update，EPWMB 动作寄存器更新模式 。 • 0x0：影子寄存器更新模式 • 0x1：直接更新模式
14:12	R/W	0x0	EPWMB_ACT_LP EPWMB Action of Load Point，EPWMB_ACT 的影子寄存器的加载点。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在EPWM_CNT_PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或EPWM_CNT_PRD 信号有效时加载

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWMB 动作寄存器
位域	类型	默认值	描述
			• 0x3：不更新寄存器值 • 0x4： PUL_UPDT(即进行新一轮脉冲群输出的起始时刻)，从影子寄存器进行更新 • 0x5：EPWM_SYNC_IN，外部的同步信号 • 0x6：EPWM_CNT_Z 与EPWM_SYNC_IN，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
11:10	R/W	0x0	EPWMB_ACT_CNTDBV EPWMB Action of CNTDBV，EPWMB 通道在EPWM_CNT_D_BV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
9:8	R/W	0x0	EPWMB_ACT_CNTUBV EPWMB Action of CNTUBV，EPWMB 通道在EPWM_CNT_U_BV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
7:6	R/W	0x0	EPWMB_ACT_CNTDAV EPWMB Action of CNTDAV，EPWMB 通道在EPWM_CNT_D_AV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
5:4	R/W	0x0	EPWMB_ACT_CNTUAV EPWMB Action of CNTUAV，EPWMB 通道在EPWM_CNT_U_AV 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWMB 动作寄存器
位域	类型	默认值	描述
			• 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
3:2	R/W	0x0	EPWMB_ACT_CNTPRD EPWMB Action of CNTPRD，EPWMA 通道在EPWM_CNT_PRD 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
1:0	R/W	0x0	EPWMB_ACT_CNTZ EPWMB Action of CNTZ，EPWMA 通道在EPWM_CNT_Z 信号有效时的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转

13.1.4.11. 0x0028 EPWM_SW_ACT

默认值：0x00000000			EPWM软件控制动作寄存器
位域	类型	默认值	描述
31:9	–	–	–
8:6	R/W	0x0	EPWM_ACT_SW_CT_UPDT Register EPWM_ACT_SW_CT Update mode，寄存器EPWM_ACT_SW_CT 的更新模式。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在EPWM_CNT_PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或EPWM_CNT_PRD 信号有效时加载 • 0x3：立即更新寄存器值 • 0x4：PUL_UPDT(即进行新一轮脉冲群输出的起始时刻)，从影子寄存器进行更新 • 0x5：EPWM_SYNC_IN，外部的同步信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM软件控制动作寄存器
位域	类型	默认值	描述
			• 0x6：EPWM_CNT_Z 与EPWM_SYNC_IN，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
5	R/WAC	0x0	EPWMB_ACT_SW_OS_EN Enable EPWMB Action of Software Oneshot，使能软件的单次控制，产生脉冲信号，此位写 1 后执行完自动清 0。
4:3	R/W	0x0	EPWMB_ACT_SW_OS EPWMB Action of Software Oneshot，软件单次控制EPWMB 通道的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转
2	R/WAC	0x0	EPWMA_ACT_SW_OS_EN Enable EPWMA Action of Software Oneshot，使能软件的单次控制，产生脉冲信号，此位写 1 后执行完自动清 0。
1:0	R/W	0x0	EPWMA_ACT_SW_OS EPWMA Action of Software Oneshot，软件单次控制EPWMA 通道的动作。 • 0x0：无动作 • 0x1：执行清除操作，信号为低电平 • 0x2：执行置位操作，信号为高电平 • 0x3：执行翻转操作，信号进行高低翻转

13.1.4.12. 0x002C EPWM_ACT_SW_CT

默认值：0x80800000			EPWM软件持续控制动作寄存器
位域	类型	默认值	描述
31:16	R/W	0x8080	维持默认值
15:4	–	–	–
3:2	R/W	0x0	EPWMB_ACT_SW_CT EPWMB Action of Software Oneshot，软件持续控制EPWMB 通道的动作。 • 0x0：软件无持续动作 • 0x1：软件控制EPWM持续执行低电平

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x80800000			EPWM软件持续控制动作寄存器
位域	类型	默认值	描述
			• 0x2：软件控制EPWM持续执行高电平 • 0x3：软件无持续动作
1:0	R/W	0x0	EPWMA_ACT_SW_CT EPWMA Action of Software Oneshot，软件持续控制EPWMA 通道的动作。 • 0x0：软件无持续动作 • 0x1：软件控制EPWM持续执行低电平 • 0x2：软件控制EPWM持续执行高电平 • 0x3：软件无持续动作

13.1.4.13. 0x0030 EPWM_OUT_CONF

默认值：0x00000000			EPWM输出配置寄存器
位域	类型	默认值	描述
31: 19	–	–	–
18:17	R/W	0x0	EPWM_DB_CTL_LP EPWM Deadband Control Load Point，EPWM 死区控制寄存器加载点，此域在 EPWM_DB_CTL_UPDT = 0x1 生效。 • 0x0：在 CNT = 0 的时刻加载 • 0x1：在 CNT = PRD 的时刻加载 • 0x2：在 CNT = 0 或 CNT = PRD 的时刻加载 • 0x3：不更新
16	R/W	0x0	EPWM_DB_CTL_UPDT EPWM Deadband Control Update，EPWM 死区控制寄存器的更新模式，包括 EPWM_BP_SET[1:0]、EPWM_POL_SET[1:0]、EPWM_CH_SEL[1:0]、EPWM_SWAP_SET[1:0 寄存器 • 0x0：立即更新 • 0x1：影子更新
15	–	–	–
14	R/W	0x0	EPWM_DD_EN EPWM Dual Edge Deadband Enable，双边沿死区控制使能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM输出配置寄存器
位域	类型	默认值	描述
13:12	R/W	0x0	EPWM_SWAP_SEL EPWM Swap Setting，输出通道交换，具体配置说明见 EPWM 输出模式 的描述
11	R/W	0x0	EPWM_FE_UPDT EPWM Falling Edge Update，上升沿死区时间 EPWM_FE_DZCTL 更新模式。 • 0x0：立即更新 • 0x1：影子更新
10	R/W	0x0	EPWM_RE_UPDT EPWM Rising Edge Update，上升沿死区时间 EPWM_RE_DZCTL 更新模式。 • 0x0：立即更新 • 0x1：影子更新
9:8	R/W	0x0	EPWM_FE_LP EPWM Falling Edge Load Point，下降沿死区时间 EPWM_FE_DZCTL 加载点。 • 0x0：在 CNT = 0 的时刻加载 • 0x1：在 CNT = PRD 的时刻加载 • 0x2：在 CNT = 0 或 CNT = PRD 的时刻加载 • 0x3：不更新
7:6	R/W	0x0	EPWM_RE_LP EPWM Rising Edge Load Point，上升沿死区时间 EPWM_RE_DZCTL 加载点。 • 0x0：在 CNT = 0 的时刻加载 • 0x1：在 CNT = PRD 的时刻加载 • 0x2：在 CNT = 0 或 CNT = PRD 的时刻加载 • 0x3：不更新
5:4	R/W	0x0	EPWM_CH_SEL[1:0] EPWM Channel Select，EPWM通道选择信号。具体的配置说明见 EPWM 输出模式章节的描述。 EPWM_CH_SEL[1:0] = bit[5:4] • bit[4]为EPWM_A 输出信号源的选择，若 bit[4] = 0，则选择 A 通道信号。相反则选择 B 通道信号 • bit[5]为EPWM_B 输出信号源的选择，若 bit[5] = 0，则选择 A 通道信号。相反则选择 B 通道信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM输出配置寄存器
位域	类型	默认值	描述
3:2	R/W	0x0	EPWM_POL_SET[1:0] EPWM极性设置信号，具体的配置说明见 EPWM输出模式章节 的描述。 EPWM_POL_SEL[1:0] = bit[3:2] • bit[2]为EPWM_A 输出的极性控制，若 bit[2] = 1，则EPWM_A 输出经过信号反相。 • bit[3]为EPWM_B 输出的极性控制，若 bit[3] = 1，则EPWM_B 输出经过信号反相。
1:0	R/W	0x0	EPWM_BP_SET[1:0] EPWM Bypass Set，EPWM旁通控制信号,具体的配置说明见 EPWM输出模式章节 的描述。EPWM_BP_SET[1:0] = bit[1:0] • bit[0]为EPWM_A 输出的旁通功能选择，若 bit[0] = 0，则EPWM_A 直接输出A 通道的信号，旁通了EPWM_CH_SEL 以及EPWM_POL_SET 的配置。 • bit[1]为EPWM_B 输出的旁通功能选择，若 bit[1] = 0，则EPWM_B 直接输出B 通道的信号，旁通了EPWM_CH_SEL 以及EPWM_POL_SET 的配置。

Case	CH_SEL0，CH_SE	POL_SET0，POL_S	BP_SET0，BP_SET	说明 （默认死区功能打开）
0	0,0	0,1(1,0)	1,1	互补+死区控制的 CHA 输出，PWM_OUTA 为正 （负）极性，PWM_OUTB 为负 （正）极性
1	1,1	0,1(1,0)	1,1	互补+死区控制的 PWM_CHB 输出，PWM_OUTA 为正 （负）极性，PWM_OUTB 为负 （正）极性
2	x,x	x,x	0,0	PWM_CHA 直接旁通输出至 PWM_OUTA，PWM_CHB 直接旁通输出至 PWM_OUTB。这里输出的就是两路完全独立的 PWM 信号。

13.1.4.14. 0x0034 EPWM_RE_DZCTL

默认值：0x00000000			EPWM上升沿死区控制寄存器
位域	类型	默认值	描述
31: 15	–	–	–
14:0	R/W	0x0	EPWM_RE_DZCTL EPWM Rising Edge Deadzone Control，EPWM的上升边沿的死区时间控制。 死区延迟的时间为 EPWM_RE_DZCTL * EPWM_CNT_CLK。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.4.15. 0x0038 EPWM_FE_DZCTL

默认值：0x00000000			EPWM下降沿死区控制寄存器
位域	类型	默认值	描述
31: 15	–	–	–
14:0	R/W	0x0	EPWM_FE_DZCTL EPWM Falling Edge Deadzone Control，EPWM的下降边沿的死区时间控制。死区延迟的时间为 EPWM_FE_DZCTL * EPWM_CNT_CLK。

13.1.4.16. 0x003C EPWM_CHOP_CONF

默认值：0x00002000			EPWM Chopper 控制寄存器
位域	类型	默认值	描述
31:14	–	–	–
13	R/W	0x1	EPWM_CHOP_ALIGN EPWM Chopper Align Enable，Chopper 对齐使能。 • 0x0：未使能 • 0x1：使能
12	R/W	0x0	EPWM_OSB_EN EPWM Oneshot B Module Enable，EPWM Chopper Oneshot B 模块使能。 • 0x0：未使能 • 0x1：EPWM_FB 进行 Oneshot 调制
11	R/W	0x0	EPWM_OSA_EN EPWM Pclock Module Enable，EPWM Chopper PClock 模块使能。 • 0x0：未使能 • 0x1：EPWM_FA 进行 Oneshot 调制
10:8	R/W	0x0	EPWM_CHOP_DUTY EPWM Chopper Duty，EPWM Chopper 占空比。 • 0x0： 1/8 • 0x1： 2/8 • 0x2： 3/8 • 0x3： 4/8 • 0x4： 5/8

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00002000			EPWM Chopper 控制寄存器
位域	类型	默认值	描述
			• 0x5： 6/8 • 0x6： 7/8 • 0x7： Reserved
7:5	R/W	0x0	EPWM_CHOP_FRE EPWM Chopper Frequency，EPWM Chopper 频率。 • 0x0： SYS_CLK / 8 • 0x1： SYS_CLK / 16 • 0x2： SYS_CLK / 24 • 0x3： SYS_CLK / 32 • 0x4： SYS_CLK / 40 • 0x5： SYS_CLK / 48 • 0x6： SYS_CLK / 56 • 0x7： SYS_CLK / 64
4:1	R/W	0x0	EPWM_CHOP_OS_WTH EPWM Chopper One-shot Pulse Width，Choopper One-shot 脉宽。 • 0x0：1 x SYS_CLK / 8 • 0x1：2 x SYS_CLK / 8 • 0x2：3 x SYS_CLK / 8 • 0x3：4 x SYS_CLK / 8 • … • 0xE：15 x SYS_CLK / 8 • 0xF：16 x SYS_CLK / 8
0	R/W	0x0	EPWM_CHOP_EN EPWM Chopper Function Enable，EPWM chopper 功能使能。 • 0x0：未使能，此模块旁通 • 0x1：使能 Chopper 模块

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.4.17. 0x0040 EPWM_FLT_INPUT

默认值：0x00000000			EPWM保护输入控制寄存器
位域	类型	默认值	描述
31:22	–	–	–
21	R/W	0x0	EPWM_FLT5_IN_POL EPWM Fault5 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
20	R/W	0x0	EPWM_FLT4_IN_POL EPWM Fault4 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
19	R/W	0x0	EPWM_FLT3_IN_POL EPWM Fault3 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
18	R/W	0x0	EPWM_FLT2_IN_POL EPWM Fault2 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
17	R/W	0x0	EPWM_FLT1_IN_POL EPWM Fault1 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
16	R/W	0x0	EPWM_FLT0_IN_POL EPWM Fault0 Input Polarity，EPWM故障输入信号极性。 • 0x0：低有效，低电平触发保护 • 0x1：高有效，高电平触发保护
15:14	–	–	–
13	R/W	0x0	EPWM_REC_FLT5_EN EPWM Recoverable Fault5 Enable，使能EPWM可恢复的故障信号 5。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM保护输入控制寄存器
位域	类型	默认值	描述
			• 0x0：不使能 • 0x1：使能故障信号 5 作为可恢复故障信号的输入
12	R/W	0x0	EPWM_REC_FLT4_EN EPWM Recoverable Fault4 Enable，使能EPWM可恢复的故障信号 4。 • 0x0：不使能 • 0x1：使能故障信号 4 作为可恢复故障信号的输入
11	R/W	0x0	EPWM_REC_FLT3_EN EPWM Recoverable Fault3 Enable，使能EPWM可恢复的故障信号 3。 • 0x0：不使能 • 0x1：使能故障信号 3 作为可恢复故障信号的输入
10	R/W	0x0	EPWM_REC_FLT2_EN EPWM Recoverable Fault2 Enable，使能EPWM可恢复的故障信号 2。 • 0x0：不使能 • 0x1：使能故障信号 2 作为可恢复故障信号的输入
9	R/W	0x0	EPWM_REC_FLT1_EN EPWM Recoverable Fault1 Enable，使能EPWM可恢复的故障信号 1。 • 0x0：不使能 • 0x1：使能故障信号 1 作为可恢复故障信号的输入
8	R/W	0x0	EPWM_REC_FLT0_EN EPWM Recoverable Fault0 Enable，使能EPWM可恢复的故障信号 0。 • 0x0：不使能 • 0x1：使能故障信号 0 作为可恢复故障信号的输入
7:6	–	–	–
5	R/W	0x0	EPWM_NREC_FLT5_EN EPWM Non-recoverable Fault5 Enable，使能EPWM不可恢复的故障信号 5。 • 0x0：不使能 • 0x1：使能故障信号 5 作为不可恢复故障信号的输入
4	R/W	0x0	EPWM_NREC_FLT4_EN EPWM Non-recoverable Fault4 Enable，使能EPWM不可恢复的故障信号 4。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM保护输入控制寄存器
位域	类型	默认值	描述
			• 0x0：不使能 • 0x1：使能故障信号 4 作为不可恢复故障信号的输入
3	R/W	0x0	EPWM_NREC_FLT3_EN EPWM Non-recoverable Fault3 Enable，使能EPWM不可恢复的故障信号 3。 • 0x0：不使能 • 0x1：使能故障信号 3 作为不可恢复故障信号的输入
2	R/W	0x0	EPWM_NREC_FLT2_EN EPWM Non-recoverable Fault2 Enable，使能EPWM不可恢复的故障信号 2。 • 0x0：不使能 • 0x1：使能故障信号 2 作为不可恢复故障信号的输入
1	R/W	0x0	EPWM_NREC_FLT1_EN EPWM Non-recoverable Fault1 Enable，使能EPWM不可恢复的故障信号 1。 • 0x0：不使能 • 0x1：使能故障信号 1 作为不可恢复故障信号的输入
0	R/W	0x0	EPWM_NREC_FLT0_EN EPWM Non-recoverable Fault0 Enable，使能EPWM不可恢复的故障信号 0。 • 0x0：不使能 • 0x1：使能故障信号 0 作为不可恢复故障信号的输入

13.1.4.18. 0x0044 EPWM_FLT_PRTCT

默认值：0x00000000			EPWM保护控制寄存器
位域	类型	默认值	描述
31:24	R/W	0xC8	UNIT_US_THR 此处默认 200，对应 PWMCS 模块时钟 200MHz，如果模块时钟不是 200MHz，此处需要根据配置的时钟进行修改，以保证保护延迟基本单位 1us 的准确度。
25:20	–	–	–
19:18	R/W	0x0	EPWM_B_INIT EPWM Output B Init Value，EPWM_B 输出管脚信号的初始值，即在EPWM功能未使能时的输出值。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM保护控制寄存器
位域	类型	默认值	描述
			• 0x0：输出低电平 • 0x1：输出高电平 • 0x2/0x3：输出高阻
17:16	R/W	0x0	EPWM_A_INIT EPWM Output A Init Value，EPWM_A 输出管脚信号的初始值，即在EPWM功能未使能时的输出值。 • 0x0：输出低电平 • 0x1：输出高电平 • 0x2/0x3：输出高阻
15:12	R/W	0x0	EPWMB_FLT_PRTCT_DLY EPWMB Fault Protect Delay，EPWMB 故障保护延迟。 • 0x0：无延迟，立即保护 • 0x1：延迟 1 us • 0x2：延迟 2 us • ... • 0xF：延迟 15 us
11:8	R/W	0x0	EPWMA_FLT_PRTCT_DLY EPWMA Fault Protect Delay，EPWMA 故障保护延迟。 • 0x0：无延迟，立即保护 • 0x1：延迟 1 us • 0x2：延迟 2 us • ... • 0xF：延迟 15 us
7:4	–	–	–
3:2	R/W	0x0	EPWMB_FLT_PRTCT EPWMB Fault Protect mode，EPWMB 的故障保护措施。 • 0x0：执行高阻态 • 0x1：强制输出为高 • 0x2：强制输出为低 • 0x3：无操作

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM保护控制寄存器
位域	类型	默认值	描述
1:0	R/W	0x0	EPWMA_FLT_PRTCT EPWMA Fault Protect mode，EPWMA 的故障保护措施。 • 0x0：执行高阻态 • 0x1：强制输出为高 • 0x2：强制输出为低 • 0x3：无操作

13.1.4.19. 0x0048 EPWM_FLT_INT_EN

默认值：0x00000000			EPWM故障中断控制寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x0	EPWM_NREC_FLT_INT_EN EPWM Non-Recoverable Fault Interrupt Enable，EPWM不可恢复故障中断使能。 • 0x0：不使能 • 0x1：使能
1	R/W	0x0	EPWM_REC_FLT_INT_EN EPWM Recoverable Fault Interrupt Enable，EPWM可恢复故障中断使能。 • 0x0：不使能 • 0x1：使能
0	–	–	–

13.1.4.20. 0x004C EPWM_FLT_INT_FLG

默认值：0x00000000			EPWM故障中断标记寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R	0x0	EPWM_NREC_FLT_FLAG EPWM Non-Recoverable Fault Flag，EPWM不可恢复故障信号标记。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障中断标记寄存器
位域	类型	默认值	描述
			• 0x0：无故障信号产生 • 0x1：产生了不可恢复故障信号信号
1	R	0x0	EPWM_REC_FLT_FLAG EPWM Recoverable Fault Flag，EPWM可恢复故障信号标记。 • 0x0：无故障信号产生 • 0x1：产生了可恢复故障信号信号
0	R	0x0	EPWM_FLT_INT_FLAG EPWM Fault Interrupt Flag，EPWM故障中断事件标记。 • 0x0：无中断信号产生 • 0x1：产生中断信号

13.1.4.21. 0x0050 EPWM_FLT_INT_CLR

默认值：0x00000000			EPWM故障中断标记清除寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/WAC	0x0	EPWM_NREC_FLT_CLR EPWM Non-Recoverable Fault Flag Clear，EPWM不可恢复故障信号标记清除。 • 0x0：无操作 • 0x1：清除不可恢复故障信号，执行完自动清 0
1	R/WAC	0x0	EPWM_REC_FLT_CLR EPWM Recoverable Fault Flag Clear，EPWM可恢复故障信号标记清除。 • 0x0：无操作 • 0x1：清除可恢复故障信号，执行完自动清 0
0	R/WAC	0x0	EPWM_FLT_CLR EPWM Fault Interrupt Flag Clear，EPWM故障中断标记清除。 • 0x0：无操作 • 0x1：清除故障信号，执行完自动清 0

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.4.22. 0x0054 EPWM_SWFRC_FLT_INT

默认值：0x00000000			软件强制EPWM故障中断产生寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/WAC	0x0	EPWM_SW_FRC_NREC_FLT EPWM Software Force Non-Recoverable Fault，软件强制EPWM不可恢复故障信号的产生。 • 0x0：无操作 • 0x1：产生不可恢复故障信号
1	R/WAC	0x0	EPWM_SW_FRC_REC_FLT EPWM Software Force Recoverable Fault，软件强制EPWM可恢复故障信号的产生。 • 0x0：无操作 • 0x1：产生可恢复故障信号
0	–	–	–

13.1.4.23. 0x0058 EPWM_INT_CTL

默认值：0x00000000			CVRA/B 以及中断控制寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:20	R/W	0x0	CVRB_SRC_SEL Converision B Source Select，CVRB 信号的源选择。 • 0x0/.../0x5：无效 • 0x6：EPWM_CNT_U_CV • 0x7：EPWM_CNT_D_CV • 0x8：EPWM_CNT_U_DV • 0x9：EPWM_CNT_D_DV • 0xA：ETRG0 • 0xB：ETRG1 • others：Reserved
19:16	R/W	0x0	CVRA_SRC_SEL

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CVRA/B 以及中断控制寄存器
位域	类型	默认值	描述
			Converision A Source Select，CVRA 信号的源选择。 • 0x0/.../0x5：无效 • 0x6：EPWM_CNT_U_CV • 0x7：EPWM_CNT_D_CV • 0x8：EPWM_CNT_U_DV • 0x9：EPWM_CNT_D_DV • 0xA：ETRG0 • 0xB：ETRG1 • others：Reserved
15	R/W	0x0	EPWM_CVRB_EN EPWM Conversion B Trigger Enable，CVRB 触发信号使能。 • 0x0：未使能 • 0x1：使能
14:12	R/W	0x0	EPWM_CVRB_SEL EPWM Conversion B Trigger Selection，EPWM 转换触发 B 信号选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z or EPWM_CNT_PRD • 0x7：CVRB_SRC（通过 bit[19:16]选择）
11	R/W	0x0	EPWM_CVRA_ENEPWM Conversion A Trigger Enable，CVRA 触发信号使能。 • 0x0：未使能 • 0x1：使能
10:8	R/W	0x0	EPWM_CVRA_SELEPWM ADC Conversion A Trigger Selection，EPWM ADC 转换触发 A 信号选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CVRA/B 以及中断控制寄存器
位域	类型	默认值	描述
			• 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z or EPWM_CNT_PRD • 0x7：CVRA_SRC（通过 bit[19:16]选择）
7:5	–	–	–
4	R/W	0x0	EPWM_INT_ENEPWM Interrupt Enable，使能EPWM中断信号。 • 0x0：未使能 • 0x1：使能
3:0	R/W	0x0	EPWM_INT_SELEPWM Interrupt Select，EPWM中断源选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z 或 EPWM_CNT_PRD • 0x7：PUL_CNT_ZRO（脉冲输出为 0） • 0x8：EPWM_CNT_U_CV • 0x9：EPWM_CNT_D_CV • 0xA：EPWM_CNT_U_DV • 0xB：EPWM_CNT_U_DV • others：Reserved

13.1.4.24. 0x005C EPWM_ADC_INT_PRE

默认值：0x00000000			ADC 采样触发以及中断事件频次控制寄存器
位域	类型	默认值	描述
31: 24	–	–	–
23:20	R	0x0	EPWM_CVRB _CNT

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC 采样触发以及中断事件频次控制寄存器
位域	类型	默认值	描述
			EPWM Conversion B Count，转换触发信号源产生的计数，表示目前已经产生了多少次的源的信号。
19:16	R	0x0	EPWM_CVRA _CNT EPWM Conversion A Count，转换触发信号源产生的计数，表示目前已经产生了多少次的源的信号。
15:12	R/W	0x0	EPWM_CVRB_DIV EPWM Conversion A Divisor，转换触发信号 B 的信号源（由EPWM_CVRB_SEL 选择）的除数，设置此除数可以设定 转换触发信号 B 的产生频次。 • 0x0：无信号产生 • 0x1：源信号产生一次则对应产生一次转换触发信号 • 0x2：源信号产生两次则对应产生一次转换触发信号 • 0x3：源信号产生三次则对应产生一次转换触发信号 • ... • 0xF：中断源信号产生 15 次则对应产生一次转换触发信号
11:8	R/W	0x0	EPWM_CVRA_DIV EPWM Conversion A Divisor， 转换触发信号 A 的信号源（由EPWM__CVRA_SEL 选择）的除数，设置此除数可以设定 转换触发信号 A 的产生频次。 • 0x0：无信号产生 • 0x1：源信号产生一次则对应产生一次转换触发信号 • 0x2：源信号产生两次则对应产生一次转换触发信号 • 0x3：源信号产生三次则对应产生一次转换触发信号 • ... • 0xF：中断源信号产生 15 次则对应产生一次转换触发信号
7:4	R	0x0	EPWM_INT_CNT EPWM Interrupt Count，EPWM中断信号源产生的计数，表示目前已经产生了多少次的EPWM中断源的信号。
3:0	R/W	0x0	EPWM_INT_DIV EPWM Interrupt Divisor，EPWM中断信号源（由EPWM_INT_SEL 选择）的除数，设置此除数可以设定EPWM中断信号产生频次。 • 0x0：无中断信号产生 • 0x1：中断源信号产生一次则对应产生一次中断 • 0x2：中断源信号产生两次则对应产生一次中断

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			ADC 采样触发以及中断事件频次控制寄存器
位域	类型	默认值	描述
			• 0x3：中断源信号产生三次则对应产生一次中断 • ... • 0xF：中断源信号产生 15 次则对应产生一次中断

13.1.4.25. 0x0060 EPWM_EVNT_FLAG

默认值：0x00000000			EPWM事件标记寄存器
位域	类型	默认值	描述
31:6	–	–	–
5	R	0x0	EPWM_CVRD_FLAG EPWM Conversion D Flag，转换触发信号 D 的标记。 • 0x0：无转换信号产生 • 0x1：产生转换信号
4	R	0x0	EPWM_CVRC_FLAG EPWM Conversion C Flag，转换触发信号 C 的标记。 • 0x0：无转换信号产生 • 0x1：产生转换信号
3	R	0x0	EPWM_CVRB_FLAG EPWM Conversion B Flag，转换触发信号 B 的标记。 • 0x0：无转换信号产生 • 0x1：产生转换信号
2	R	0x0	EPWM_CVRA_FLAG EPWM Conversion A Flag，转换触发信号 A 的标记。 • 0x0：无 转换信号产生 • 0x1：产生转换信号
1	–	–	–
0	R	0x0	EPWM_INT_FLAG EPWM Interrupt Flag，EPWM中断事件标记。 • 0x0：无中断信号产生 • 0x1：产生中断信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.4.26. 0x0064 EPWM_EVNT_CLR

默认值：0x00000000			EPWM事件标记清除寄存器
位域	类型	默认值	描述
31: 6	–	–	–
5	R/WAC	0x0	EPWM_CVRD_CLR EPWM Conversion D Flag Clear，转换触发信号 D 的标记清除。 • 0x0：无操作 • 0x1：清除转换信号，执行完自动清零
4	R/WAC	0x0	EPWM_CVRC_CLR EPWM Conversion C Flag Clear，转换触发信号 C 的标记清除。 • 0x0：无操作 • 0x1：清除转换信号，执行完自动清零
3	R/WAC	0x0	EPWM_CVRB_CLR EPWM Conversion B Flag Clear，转换触发信号 B 的标记清除。 • 0x0：无操作 • 0x1：清除转换信号，执行完自动清 0
2	R/WAC	0x0	EPWM_CVRA_CLR EPWM Conversion A Flag Clear，转换触发信号 A 的标记清除。 • 0x0：无操作 • 0x1：清除转换信号，执行完自动清 0
1	–	–	–
0	R/WAC	0x0	EPWM_INT_CLR EPWM Interrupt Flag Clear，EPWM中断事件标记清除。 • 0x0：无操作 • 0x1：清除中断信号，执行完自动清 0

13.1.4.27. 0x0068 EPWM_SW_FRC_EVNT

默认值：0x00000000			软件强制EPWM事件产生寄存器
位域	类型	默认值	描述
31: 6	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			软件强制EPWM事件产生寄存器
位域	类型	默认值	描述
5	R/WAC	0x0	EPWM_SW_FRC_CVRD EPWM Software Conversion D，软件强制转换触发信号 D 的产生。 • 0x0：无操作 • 0x1：产生转换触发信号
4	R/WAC	0x0	EPWM_SW_FRC_CVRC EPWM Software Conversion C，软件强制转换触发信号 C 的产生。 • 0x0：无操作 • 0x1：产生转换触发信号
3	R/WAC	0x0	EPWM_SW_FRC_CVRB EPWM Software Conversion B，软件强制转换触发信号 B 的产生。 • 0x0：无操作 • 0x1：产生转换触发信号
2	R/WAC	0x0	EPWM_SW_FRC_CVRA EPWM Software Conversion A，软件强制 转换触发信号 A 的产生。 • 0x0：无操作 • 0x1：产生转换触发信号
1	–	–	–
0	R/WAC	0x0	EPWM_SW_FRC_INT EPWM Software Force Interrupt，软件强制EPWM中断信号产生。 • 0x0：无操作 • 0x1：产生EPWM中断信号

13.1.4.28. 0x0090 EPWM_CNT_CV

默认值：0x00000000			EPWM Counter 比较值 C
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_CV

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM Counter 比较值 C
位域	类型	默认值	描述
			EPWM Counter C Value，EPWM 计数器比较值 C。当计数器达到此数值时可以产生脉冲信号，若是递增计数达到此值，产生 EPWM_CNT_U_CV 信号。若是递减计数到达此值，产生 EPWM_CNT_D_CV。

13.1.4.29. 0x0090 EPWM_CNT_DV

默认值：0x00000000			EPWM Counter 比较值 D
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	EPWM_CNT_DV EPWM Counter D Value，EPWM 计数器比较值 D。当计数器达到此数值时可以产生脉冲信号，若是递增计数达到此值，产生 EPWM_CNT_U_DV 信号。若是递减计数到达此值，产生 EPWM_CNT_D_DV。

13.1.4.30. 0x0098 EPWM_CVRCD_CTL

默认值：0x00000000			CVRCD 信号控制寄存器
位域	类型	默认值	描述
31	R/W	0x0	EPWM_CNT_CMPD_UPDT EPWM Counter Compare Value D Update，EPWM 计数器的比较值 D 值的更新模式。 • 0x0：影子寄存器更新模式，EPWM_CNT_DV 的值需要在加载点更新，加载点通过 EPWM_CMPD_LP 配置 • 0x1：直接更新模式，EPWM_CNT_DV 的值直接生效
30	R/W	0x0	EPWM_CNT_CMPC_UPDT EPWM Counter Compare Value C Update，EPWM 计数器的比较值 C 值的更新模式。 • 0x0：影子寄存器更新模式，EPWM_CNT_CV 的值需要在加载点更新，加载点通过 EPWM_CMPC_LP 配置 • 0x1：直接更新模式，EPWM_CNT_CV 的值直接生效
29:27	R/W	0x0	EPWM_CMPD_LP EPWM Compare D Value Load Point，设置 EPWM_CNT_DV 的影子寄存器的加载点。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CVRCD 信号控制寄存器
位域	类型	默认值	描述
			• 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在 EPWM_CNT_PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或 EPWM_CNT_PRD 信号有效时加载 • 0x3：不更新寄存器值 • 0x4：PUL_UPDT(即进行新一轮脉冲群输出的起始时刻)，从影子寄存器进行更新 • 0x5：EPWM_SYNC_IN，外部的同步信号 • 0x6：EPWM_CNT_Z 与EPWM_SYNC_IN，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
26:24	R/W	0x0	EPWM_CMPC_LP EPWM Compare C Value Load Point，设置 EPWM_CNT_CV 的影子寄存器的加载点。 • 0x0：在EPWM_CNT_Z 信号有效时加载 • 0x1：在 EPWM_CNT_PRD 信号有效时加载 • 0x2：在EPWM_CNT_Z 信号或 EPWM_CNT_PRD 信号有效时加载 • 0x3：不更新寄存器值 • 0x4：PUL_UPDT(即进行新一轮脉冲群输出的起始时刻)，从影子寄存器进行更新 • 0x5：EPWM_SYNC_IN，外部的同步信号 • 0x6：EPWM_CNT_Z 与EPWM_SYNC_IN，均可以触发影子寄存器更新 • 0x7：不更新寄存器值
23:20	R/W	0x0	EPWM_CVRD_DIV EPWM Conversion D Divisor， 转换触发信号 D 的信号源的除数，设置此除数可以设定转换触发信号 D 的产生频次。 • 0x0：无信号产生 • 0x1：源信号产生一次则对应产生一次转换触发信号 • 0x2：源信号产生两次则对应产生一次转换触发信号 • 0x3：源信号产生三次则对应产生一次转换触发信号 • ... • 0xF：源信号产生十五次则对应产生一次转换触发信号
19:16	R/W	0x0	EPWM_CVRC_DIV EPWM Conversion C Divisor，转换触发信号 C 的信号源的除数，设置此除数可以设定转换触发信号 C 的产生频次。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CVRCD 信号控制寄存器
位域	类型	默认值	描述
			• 0x0：无信号产生 • 0x1：源信号产生一次则对应产生一次转换触发信号 • 0x2：源信号产生两次则对应产生一次转换触发信号 • 0x3：源信号产生三次则对应产生一次转换触发信号 • ... • 0xF：源信号产生十五次则对应产生一次转换触发信号
15	R/W	0x0	EPWM_CVRD_EN EPWM Conversion D Trigger Enable • 0x0：未使能 • 0x1：使能
14:12	–	–	–
11:8	R/W	0x0	EPWM_CVRD_SEL EPWM Conversion D Trigger Selection，EPWM 转换触发 D 信号选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z or EPWM_CNT_PRD • 0x7：EPWM_CNT_U_CV • 0x8：EPWM_CNT_D_DV • 0x9：EPWM_CNT_U_DV • 0xA：EPWM_CNT_D_DV • others：Reserved
7	R/W	0x0	EPWM_CVRC_EN EPWM Conversion C Trigger Enable • 0x0：未使能 • 0x1：使能
6:4	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CVRCD 信号控制寄存器
位域	类型	默认值	描述
3:0	R/W	0x0	EPWM_CVRC_SEL EPWM Conversion C Trigger Selection，EPWM 转换触发 C 信号选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z or EPWM_CNT_PRD • 0x7：EPWM_CNT_U_CV • 0x8：EPWM_CNT_D_DV • 0x9：EPWM_CNT_U_DV • 0xA：EPWM_CNT_D_DV • others：Reserved

13.1.4.31. 0x009C EPWM_PSHPLL

默认值：0x00000000			EPWM Push-Pull 控制寄存器
位域	类型	默认值	描述
31:4	–	–	–
3	R/W	0x0	BP_IDLE BP Idle Status，BP Idle 状态 • 0x0：低电平 • 0x1：高电平
2	R/W	0x0	AP_IDLE AP Idle Status，AP Idle 状态 • 0x0：低电平 • 0x1：高电平
1	R/W	0x0	PP_CTL_INV_EN PP_CTL Invert Enable，PP_CTL 信号反相使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM Push-Pull 控制寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能，PP_CTL 信号反相
0	R/W	0x0	EPWM_PHSPLL_EN EPWM Push-Pull Enable，EPWM 推挽输出使能 • 0x0：未使能 • 0x1：使能，推挽输出功能生效

13.1.4.32. 0x00A0 EPWM_PUL_OUT_CFG

默认值：0x00000000			EPWM脉冲输出配置寄存器
位域	类型	默认值	描述
31:5	–	–	–
4	R/W	0x0	EPWM_PUL_SW_UPDT Pulse Software Force Update，脉冲强制更新，该信号触发加载影子寄存器数值，以及产生一次中断。 • 0x0：无动作 • 0x1：产生一次软件强制触发更新信号，完成后自动清 0
3:1	–	–	–
0	R/W	0x0	EPWM_PUL_OUT_EN Pulse Ouput Enable，脉冲输出功能使能，使能后脉冲计数器开始计数。 • 0x0：未使能 • 0x1：使能，使能后脉冲计数器开始计数

13.1.4.33. 0x00A4 EPWM_PUL_OUT_NUM

默认值：0x00000000			EPWM脉冲输出数量寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	PUL_OUT_NUM Pulse Ouput Number，脉冲输出数量，若需要发送 N 个脉冲，则配置为 N-1。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.4.34. 0x00A8 DMA_CFG

默认值：0x00000000			DMA_CFG 寄存器
位域	类型	默认值	描述
31:11	–	–	–
10:8	R/W	0x0	DMA_CYC_NUM DMA Cycle Number，DMA 单周期搬运数据数量，单位 32bits • 0x0：1x • 0x1：2x • 0x2：3x • ... • 0x7：8x
7:4	R/W	0x0	DMA_REQ_SRC_SEL DMA REQ Source Select，DMA 请求信号源选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_U_CV • 0x7：EPWM_CNT_D_DV • 0x8：EPWM_CNT_U_DV • 0x9：EPWM_CNT_D_DV • 0xA：PUL_CNT_ZRO（即脉冲计数器等于零时） • others：Reserved
3:2	–	–	–
1	R/W	0x0	DMA_MAP_EN DMA MAP Enable，DMA MAP 使能控制 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	DMA_EN DMA Enable，DMA 使能控制

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			DMA_CFG 寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能

13.1.4.35. 0x00C0 EPWM_ETRG0_SET

默认值：0x00000000			EPWM_ETRG0 配置寄存器
位域	类型	默认值	描述
31:16	R/W	0x0	EPWM_ETRG0_FLT_LEN EPWM ETRG0 Filter Length，ETRG0 的滤波长度设置。这里的时间单位是 1x 计数器计数时钟。
15:12	R/W	0x0	EPWM_ETRG0_FLT_ST_SET EPWM ETRG0 Filter Start Point Set，滤波起点时刻选择。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_U_CV • 0x7：EPWM_CNT_D_DV • 0x8：EPWM_CNT_U_DV • 0x9：EPWM_CNT_D_DV • others：Reserved
11:10	–	–	–
9:8	R/W	0x0	EPWM_ETRG0_FLT_MOD EPWM ETRG0 Filter Mode Set，ETRG0 滤波模式设置。 • 0x0/0x1：未对 ETRG0 进行过滤 • 0x2：消隐模式，在定义时间段内 ETRG0 无效 • 0x3：加窗模式，只在定义时间段内 ETRG0 有效
7	R/W	0x0	EPWM_ETRG0_SYNC_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM_ETRG0 配置寄存器
位域	类型	默认值	描述
			ETRG0 Sync Enable，ETRG0 同步使能，使能后 ETRG0 可以作为 EPWM 的相位同步信号。 • 0x0：未使能 • 0x1：使能
6:5	R/W	0x0	EPWM_ETRG0_SRC_POL • 0x0：源信号的上升沿触发一次 ETRG0 信号 • 0x1：源信号的下降沿触发一次 ETRG0 信号 • 0x2/0x3：源信号的上下沿均会触发一次 ETRG0 信号
4:0	R/W	0x0	EPWM_ETRG0_SRC_SEL EPWM ETRG0 Source Select，ETRG0 的信号源选择。 • 0x0：未选择信号源，ETRG0 未生效 • 0x1/.../0x6：无效 • 0x7：PWM_SYNCIN0 • 0x8：PWM_SYNCIN1 • 0xF：EPWM_CVRC • 0x10：EPWM_CVRD • 0x13：EPWM0_TO • 0x14：EPWM1_TO • 0x15：EPWM2_TO • others：无效

13.1.4.36. 0x00C4 EPWM_ETRG1_SET

默认值：0x00000000			EPWM_ETRG1 配置寄存器
位域	类型	默认值	描述
31:16	R/W	0x0	EPWM_ETRG1_FLT_LEN EPWM ETRG1 Filter Length，ETRG1 的滤波长度设置。这里的时间单位是 1x 计数器计数时钟。
15:12	R/W	0x0	EPWM_ETRG1_FLT_ST_SET EPWM ETRG1 Filter Start Point Set，滤波起点时刻选择。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM_ETRG1 配置寄存器
位域	类型	默认值	描述
			• 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_U_CV • 0x7：EPWM_CNT_D_DV • 0x8：EPWM_CNT_U_DV • 0x9：EPWM_CNT_D_DV • others：Reserved
11:10	–	–	–
9:8	R/W	0x0	EPWM_ETRG1_FLT_MOD EPWM ETRG1 Filter Mode Set，ETRG1 滤波模式设置。 • 0x0/0x1：未对 ETRG1 进行过滤 • 0x2：消隐模式，在定义时间段内 ETRG1 无效 • 0x3：加窗模式，只在定义时间段内 ETRG1 有效
7	R/W	0x0	EPWM_ETRG1_SYNC_EN ETRG1 Sync Enable，ETRG1 同步使能，使能后 ETRG1 可以作为 EPWM 的相位同步信号。 • 0x0：未使能 • 0x1：使能
6:5	R/W	0x0	EPWM_ETRG1_SRC_POL • 0x0：源信号的上升沿触发一次 ETRG1 信号 • 0x1：源信号的下降沿触发一次 ETRG1 信号 • 0x2/0x3：源信号的上下沿均会触发一次 ETRG1 信号
4:0	R/W	0x0	EPWM_ETRG1_SRC_SEL EPWM ETRG1 Source Select，ETRG1 的信号源选择。 • 0x0：未选择信号源，ETRG0 未生效 • 0x1/.../0x6：无效 • 0x7：PWM_SYNCIN0

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM_ETRG1 配置寄存器
位域	类型	默认值	描述
			• 0x8：PWM_SYNCIN1 • 0xF：EPWM_CVRC • 0x10：EPWM_CVRD • 0x13：EPWM0_TO • 0x14：EPWM1_TO • 0x15：EPWM2_TO • others：无效

13.1.4.37. 0x00C8 EPWM_ETRG_ACC

默认值：0x00000000			EPWM_ETRG 累加配置寄存器
位域	类型	默认值	描述
31:24	R/W	0x0	EPWM_ETRG1_ACC_TH EPWM ETRG1 Accumulate Threshold，累积阈值设置，当 ETRG1 的源信号发生的有效事件数大于累积阈值的时候，ETRG1 才输出有效的事件信号。 **注：** 此字段为影子更新，每周期更新一次。
23:18	–	–	–
17	R/W	0x0	EPWM_ETRG1_ACC_MOD EPWMETRG1 Accumulate Mode Set，累积功能模式选择，此位只有在累积功能使能后才有效。 • 0x0：单周期累积 • 0x1：多周期累积
16	R/W	0x0	EPWM_ETRG1_ACC_EN EPWMETRG1 Accumulate Enable，ETRG1 累积功能使能。 • 0x0：未使能 • 0x1：使能
15:8	R/W	0x0	EPWM_ETRG0_ACC_TH EPWM ETRG0 Accumulate Threshold，累积阈值设置，当 ETRG0 的源信号发生的有效事件数大于累积阈值的时候，ETRG0 才输出有效的事件信号。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM_ETRG 累加配置寄存器
位域	类型	默认值	描述
			注： 此字段为影子更新，每周期更新一次。
7:2	–	–	–
1	R/W	0x0	EPWM_ETRG0_ACC_MOD EPWMETRG0 Accumulate Mode Set，累积功能模式选择，此位只有在累积功能使能后才有效。 • 0x0：单周期累积 • 0x1：多周期累积
0	R/W	0x0	EPWM_ETRG0_ACC_EN EPWMETRG0 Accumulate Enable，ETRG0 累积功能使能。 • 0x0：未使能 • 0x1：使能

13.1.4.38. 0x00CC EPWM_GLB_CTL

默认值：0x00000000			EPWM 全局控制寄存器
位域	类型	默认值	描述
31:13	–	–	–
12:10	R	0x0	EPWM_GLB_LP_CNT EPWM Global Loadpoint Counter，EPWM 全局更新加载信号的计数器。 • 0x0：没有发生全局更新加载信号 • 0x1：发生 1 次全局更新加载信号 • ... • 0x7：发生 7 次全局更新加载信号
9:7	R/W	0x0	EPWM_GLB_LP_DIV EPWM Global Loapoint Divisor，EPWM 全局更新的信号分频系数。 • 0x0：不产生全局更新信号 • 0x1：每发生一次的更新加载信号，产生一次的全局更新 • 0x2：每发生两次的更新加载信号，产生一次的全局更新

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM 全局控制寄存器
位域	类型	默认值	描述
			• ... • 0x7：每发生七次的更新加载信号，产生一次的全局更新
6	–	–	–
5	R/W	0x0	EPWM_GLB_OS_EN EPWM Global Oneshot Update Enable，EPWM 全局更新单次更新使能。此位只有在 EPWM_GLB_UPDT_EN = 0x1 的时候生效。 如果单次更新使能后，寄存器的更新只有在 EPWM_GLB_OS_UPDT = 0x1 的时候按照选择的更新信号进行更新。 • 0x0：未使能，全局更新一直有效 • 0x1：使能，使能后全局更新只有在 EPWM_GLB_OS_UPDT = 0x1 的时候生效
4:1	R/W	0x0	EPWM_GLB_LP EPWM Global Loadpoint，EPWM 全局更新加载点。 • 0x0：CNT=0 时刻更新 • 0x1：CNT=PRD 时刻更新 • 0x2：CNT=0 or CNT=PRD 时刻更新 • 0x3：SYNCEVT 时刻更新 • 0x4：SYNCEVT 时刻或 CNT=0 时刻更新 • 0x5：SYNCEVT 时刻或 CNT=PRD 时刻更新 • 0x6：SYNCEVT 时刻或 CNT=0 or CNT=PRD 时刻更新 • Others：Reserved • 0xF：软件写 EPWM_SE_FRC_GLB_UPDT=0x1 时刻更新 **注：** SYNCEVT 时刻可参考图 13–8 : 同步输出信号源。
0	R/W	0x0	EPWM_GLB_UPDT_EN EPWM Global Upadte Enable，EPWM 全局更新使能 • 0x0：未使能 • 0x1：使能，使能后，设定的寄存器按照配置的全局更新信号 EPWM_GLB_LP 进行统一更新。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.4.39. 0x00D0 EPWM_GLB_CTL2

默认值：0x00000000			EPWM 全局控制寄存器 2
位域	类型	默认值	描述
31:2	–	–	–
1	W1AC	0x0	EPWM_SW_GLB_UPDT EPWM Software Fource Global Update，EPWM 强制全局更新一次，此位写 1 后在强制产生一次有效的全局更新后自动清 0。
0	W1AC	0x0	EPWM_GLB_OS_UPDT EPWM Global Oneshot Update，使能 EPWM 进行单次全局更新，发生一次有效的全局更新后自动清 0。

13.1.4.40. 0x00D4 EPWM_GLB_CFG

默认值：0x00000000			EPWM 全局控制配置寄存器
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	EPWM_FE_DZCTL_UPDT_GLBE EPWM_FE_DZCTL Global Update Enable，寄存器 EPWM_FE_DZCTL 全局更新使能。 • 0x0：未使能 • 0x1：使能
11	R/W	0x0	EPWM_RE_DZCTL_UPDT_GLBE EPWM_RE_DZCTL Global Update Enable，寄存器 EPWM_RE_DZCTL 全局更新使能。 • 0x0：未使能 • 0x1：使能
10:9	–	–	–
8	R/W	0x0	EPWM_CNT_CMPD_UPDT_GLBE EPWM_CNT_CMPD Global Update Enable，寄存器 EPWM_CNT_CMPD 全局更新使能。 • 0x0：未使能 • 0x1：使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM 全局控制配置寄存器
位域	类型	默认值	描述
7	R/W	0x0	EPWM_CNT_CMPC_UPDT_GLBE EPWM_CNT_CMPC Global Update Enable，寄存器 EPWM_CNT_CMPC 全局更新使能。 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	EPWM_DB_CTL_UPDT_GLBE EPWM_DB_CTL Global Update Enable，寄存器 EPWM_DB_CTL 全局更新使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	EPWM_ACT_SW_CT_UPDT_GLBE EPWM_ACT_SW_CT Global Update Enable，寄存器 EPWM_ACT_SW_CT 全局更新使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	EPWMB_ACT_UPDT_GLBE EPWMB_ACT Global Update Enable，寄存器 EPWMB_ACT 全局更新使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	EPWMA_ACT_UPDT_GLBE EPWMA_ACT Global Update Enable，寄存器 EPWMA_ACT 全局更新使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	EPWM_CNT_CMPB_UPDT_GLBE EPWM_CNT_CMPB Global Update Enable，寄存器 EPWM_CNT_CMPB 全局更新使能。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	EPWM_CNT_CMPA_UPDT_GLBE EPWM_CNT_CMPA Global Update Enable，寄存器 EPWM_CNT_CMPA 全局更新使能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM 全局控制配置寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
0	R/W	0x0	EPWM_CNT_PRD_UPDT_GLBE EPWM_CNT_PRD Global Update Enable，寄存器 EPWM_CNT_PRD 全局更新使能。 • 0x0：未使能 • 0x1：使能

13.1.4.41. 0x00D8 EPWM_LINK_CTL

注：

此寄存器的默认值由 EPWM 通道决定，默认链接到自己，如 EPWM1 默认值为 0x0011_1111。

默认值：查看默认值说明			EPWM 链接控制配置寄存器
位域	类型	默认值	描述
31:24	–	–	–
23:20	R/W	查看默认值说明	EPWM_GLB_CTL2_LINK EPWM_GLB_CTL2 Register Link，当前 EPWM 的 EPWM_GLB_CTL2 寄存器链接配置。举例若当前 EPWM 选择链接 EPWM1，那么在 EPWM1 写 EPWM_GLB_CTL2 寄存器的时候，同时也会写当前 EPWM 的 EPWM_GLB_CTL2 寄存器。 • 0x0：链接到 EPWM0 • 0x1：链接到 EPWM1 • 0x2：链接到 EPWM2
19:16	R/W	查看默认值说明	EPWM_FE_DZCTL_LINK EPWM_FE_DZCTL Register Link，当前 EPWM 的 EPWM_FE_DZCTL 寄存器链接配置。举例若当前 EPWM 选择链接 EPWM1，那么在 EPWM1 写 EPWM_FE_DZCTL 寄存器的时候，同时也会写当前 EPWM 的 EPWM_FE_DZCTL 寄存器。 • 0x0：链接到 EPWM0 • 0x1：链接到 EPWM1 • 0x2：链接到 EPWM2

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：查看默认值说明			EPWM 链接控制配置寄存器
位域	类型	默认值	描述
15:12	R/W	查看默认值说明	EPWM_RE_DZCTL_LINK EPWM_RE_DZCTL Register Link，当前 EPWM 的 EPWM_RE_DZCTL 寄存器链接配置。举例若当前 EPWM 选择链接 EPWM1，那么在 EPWM1 写 EPWM_RE_DZCTL 寄存器的时候，同时也会写当前 EPWM 的 EPWM_RE_DZCTL 寄存器。 • 0x0：链接到 EPWM0 • 0x1：链接到 EPWM1 • 0x2：链接到 EPWM2
11:8	R/W	查看默认值说明	EPWM_CNT_BV_LINK EPWM_CNT_BV Register Link，当前 EPWM 的 EPWM_CNT_BV 寄存器链接配置。举例若当前 EPWM 选择链接 EPWM1，那么在 EPWM1 写 EPWM_CNT_BV 寄存器的时候，同时也会写当前 EPWM 的 EPWM_CNT_BV 寄存器。 • 0x0：链接到 EPWM0 • 0x1：链接到 EPWM1 • 0x2：链接到 EPWM2
7:4	R/W	查看默认值说明	EPWM_CNT_AV_LINK EPWM_CNT_AV Register Link，当前 EPWM 的 EPWM_CNT_AV 寄存器链接配置。举例若当前 EPWM 选择链接 EPWM1，那么在 EPWM1 写 EPWM_CNT_AV 寄存器的时候，同时也会写当前 EPWM 的 EPWM_CNT_AV 寄存器。 • 0x0：链接到 EPWM0 • 0x1：链接到 EPWM1 • 0x2：链接到 EPWM2
3:0	R/W	查看默认值说明	EPWM_CNT_PRDV_LINK EPWM_CNT_PRDV Register Link，当前 EPWM 的 EPWM_CNT_PRDV 寄存器链接配置。举例若当前 EPWM 选择链接 EPWM1，那么在 EPWM1 写 EPWM_CNT_PRDV 寄存器的时候，同时也会写当前 EPWM 的 EPWM_CNT_PRDV 寄存器。 • 0x0：链接到 EPWM0 • 0x1：链接到 EPWM1 • 0x2：链接到 EPWM2

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.4.42. 0x00DC EPWM_ETRG_DLY

默认值：0x00000000			EPWM ETRG 延迟配置寄存器
位域	类型	默认值	描述
31:26	–	–	–
25:16	R/W	0x0	ETRG1_DLY_SET ETRG1 Delay Set，ETRG1 信号延迟设置 • 0x0：无延迟，延迟模块不生效 • 0x1：延迟 1xSYS_CLK • ... • 0x3FF：延迟 1023xSYS_CLK
15:10	–	–	–
9:0	R/W	0x0	ETRG0_DLY_SET ETRG0 Delay Set，ETRG0 信号延迟设置 • 0x0：无延迟，延迟模块不生效 • 0x1：延迟 1xSYS_CLK • ... • 0x3FF：延迟 1023xSYS_CLK

13.1.4.43. 0x00E0 EPWM_DMA_ENTRY

默认值：0x00000000			EPWM DMA 输入入口
位域	类型	默认值	描述
31:0	R/W	0x0	EPWM_DMA_ENTRY

13.1.4.44. 0x00E4 EPWM_DMA_MAP0

默认值：0x00000000			EPWM DMA 映射配置寄存器 0
位域	类型	默认值	描述
31:24	R/W	0x0	DMA_CNT3_MAP DMA Counter3 Map Offset，DMA 第四个映射地址。
23:16	R/W	0x0	DMA_CNT2_MAP

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM DMA 映射配置寄存器 0
位域	类型	默认值	描述
			DMA Counter2 Map Offset，DMA 第三个映射地址。
15:8	R/W	0x0	DMA_CNT1_MAP DMA Counter1 Map Offset，DMA 第二个映射地址。
7:0	R/W	0x0	DMA_CNT0_MAP DMA Counter0 Map Offset，DMA 第一个映射地址。

13.1.4.45. 0x00E8 EPWM_DMA_MAP1

默认值：0x00000000			EPWM DMA 映射配置寄存器 1
位域	类型	默认值	描述
31:24	R/W	0x0	DMA_CNT7_MAP DMA Counter7 Map Offset，DMA 第八个映射地址。
23:16	R/W	0x0	DMA_CNT6_MAP DMA Counter6 Map Offset，DMA 第七个映射地址。
15:8	R/W	0x0	DMA_CNT5_MAP DMA Counter5 Map Offset，DMA 第六个映射地址。
7:0	R/W	0x0	DMA_CNT4_MAP DMA Counter4 Map Offset，DMA 第五个映射地址。

13.1.4.46. 0x00F0 EPWM_TRG_OUT

默认值：0x0000000F			EPWM触发输出寄存器
位域	类型	默认值	描述
31:3	–	–	–
4	R/W	0x0	EPWM_TRG_OUT_INV_EN EPWM Trigger Output Invertor Enable，EPWM Trigger Out 输出信号的反相器使能。 • 0x0：未使能 • 0x1：使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x0000000F			EPWM触发输出寄存器
位域	类型	默认值	描述
3:0	R/W	0xF	EPWM_CNT_TRIG_SEL EPWM Trigger Set，EPWM触发信号源设置。 • 0x0：EPWM_CNT_Z • 0x1：EPWM_CNT_PRD • 0x2：EPWM_CNT_U_AV • 0x3：EPWM_CNT_D_AV • 0x4：EPWM_CNT_U_BV • 0x5：EPWM_CNT_D_BV • 0x6：EPWM_CNT_Z or EPWM_CNT_PRD • 0x7：EPWM_CNT_U_CV • 0x8：EPWM_CNT_D_CV • 0x9：EPWM_CNT_U_DV • 0xA：EPWM_CNT_D_DV • 0xF：无信号输出

13.1.4.47. 0x0FC EPWM_VER

默认值：0x00000230			EPWM子模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x0000_0230	版本寄存器 V2.30

13.1.5. CAP 模块寄存器描述

13.1.5.1. 0x0000 CAP_CNT_V

默认值：0x00000000			CAP Counter 计数数值
位域	类型	默认值	描述
31:0	R/W	0x0	CAP_CNT_V CAP Counter Value，CAP 计数器的计数值。 对此字段进行读操作，可以读取此时 CAP 计数器对此字段进行写操作，可以设置 CAP 计数器的计数值，CAP 计数器立马更新此计数值，计数方式维持原有的设置进行

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.5.2. 0x0004 CAP_CNT_PH

默认值：0x00000000			CAP Counter 计数同步相位
位域	类型	默认值	描述
31:0	R/W	0x0	CAP_CNT_PH CAP Counter Phase，CAP 计数器的同步相位。 当出现同步信号时，此时 CAP 计数器进行同步，加载此寄存器的相位值进行计数。

13.1.5.3. 0x0008 CAP_REG0

默认值：0x00000000			CAP_REG0 寄存器
位域	类型	默认值	描述
31:0	R or R/W	0x0	CAP_REG0， CAP Register 0，CAP 寄存器 0。 在 Capture 模式下，此寄存器为只读，用于捕捉事件 0 的捕捉寄存器，捕捉计数器数值。在普通 PWM 模式下，此寄存器为可读写，此寄存器用于计数器周期值 CAP_CNT_PRDV。

13.1.5.4. 0x000C CAP_REG1

默认值：0x00000000			CAP_REG1 寄存器
位域	类型	默认值	描述
31:0	R or R/W	0x0	CAP_REG1 CAP Register 1，CAP 寄存器 1。 在 Capture 模式下，此寄存器用于捕捉事件 1 的捕捉寄存器，捕捉计数器数值。在普通 PWM 模式下，此寄存器用于计数器比较值 CAP_CNT_CMPV。

13.1.5.5. 0x0010 CAP_REG2

默认值：0x00000000			CAP_REG2 寄存器
位域	类型	默认值	描述
31:0	R or R/W	0x0	CAP_REG2 CAP Register 2，CAP 寄存器 2。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP_REG2 寄存器
位域	类型	默认值	描述
			在 Capture 模式下，此寄存器用于捕捉事件 2 的捕捉寄存器，捕捉计数器数值。在普通 PWM 模式下，此寄存器用于计数器周期值 CAP_CNT_PRDV 的影子寄存器。

13.1.5.6. 0x0014 CAP_REG3

默认值：0x00000000			CAP_REG3 寄存器
位域	类型	默认值	描述
31:0	R or R/W	0x0	CAP_REG3 CAP Register 3，CAP 寄存器 3。 在 Capture 模式下，此寄存器用于捕捉事件 3 的捕捉寄存器，捕捉计数器数值。在普通 PWM 模式下，此寄存器用于计数器比较值 CMPV 的影子寄存器。

13.1.5.7. 0x0018 CAP_CONF1

默认值：0x00000000			CAP 配置寄存器 1
位域	类型	默认值	描述
31:16	–	–	–
15:14	R/W	0x0	CAP_EM_CTL CAP Emulation Control，调试模式控制 • 0x0：CAP 内部计数器在调试断点停止计数 • 0x1：CAP 内部计数器在调试断点时继续计数，直至计数到零时停止计数 • other：CAP 内部计数器不停止计数
13:9	R/W	0x0	CAP_IN_EDG_EVN_DIV Capture Input Edge Event Divisor，输入捕捉信号的边沿除数，经过此除数可以将翻转频次较高的信号处理为翻转频次较低的信号。 • 0x0：输入信号 1 次翻转边沿进行 1 次的翻转处理，即跟随输入源信号 • 0x1：输入信号 2 次翻转边沿进行 1 次的翻转处理 • 0x2：输入信号 4 次翻转边沿进行 1 次的翻转处理 • 0x3：输入信号 6 次翻转边沿进行 1 次的翻转处理 • 0x4：输入信号 8 次翻转边沿进行 1 次的翻转处理 • 0x5：输入信号 10 次翻转边沿进行 1 次的翻转处理

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 配置寄存器 1
位域	类型	默认值	描述
			• ... • 0x1E：输入信号 60 次翻转边沿进行 1 次的翻转处理 • 0x1F：输入信号 62 次翻转边沿进行 1 次的翻转处理
8	R/W	0x0	CAP_REG_LD_EN Capture Register Load Enable，捕捉寄存器加载使能，即发生捕捉事件 0/1/2/3 时，使能捕捉寄存器 0/1/2/3 进行计数器数值的捕捉。 • 0x0：未使能 • 0x1：使能
7	R/W	0x0	CAP_EVNT3_RST Capture Event3 Reset，捕捉事件 3 触发后进行 CAP 计数器的复位。 • 0x0：无操作 • 0x1：复位计数器至 0
6	R/W	0x0	CAP_EVNT3_POL Capture Event3 Polarity Set，捕捉事件 3 的极性控制。 • 0x0：上升沿触发 • 0x1：下降沿触发
5	R/W	0x0	CAP_EVNT2_RST Capture Event2 Reset，捕捉事件 2 触发后进行 CAP 计数器的复位。 • 0x0：无操作 • 0x1：复位计数器至 0
4	R/W	0x0	CAP_EVNT2_POL Capture Event1 Polarity Set，捕捉事件 1 的极性控制。 • 0x0：上升沿触发 • 0x1：下降沿触发
3	R/W	0x0	CAP_EVNT1_RST Capture Event1 Reset，捕捉事件 1 触发后进行 CAP 计数器的复位。 • 0x0：无操作 • 0x1：复位计数器至 0
2	R/W	0x0	CAP_EVNT1_POL Capture Event1 Polarity Set，捕捉事件 1 的极性控制。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 配置寄存器 1
位域	类型	默认值	描述
			• 0x0：上升沿触发 • 0x1：下降沿触发
1	R/W	0x0	CAP_EVNT0_RST Capture Event0 Reset，捕捉事件 0 触发后进行 CAP 计数器的复位。 • 0x0：无操作 • 0x1：复位计数器至 0
0	R/W	0x0	CAP_EVNT0_POL Capture Event0 Polarity Set，捕捉事件 0 的极性控制。 • 0x0：上升沿触发 • 0x1：下降沿触发

13.1.5.8. 0x001C CAP_CONF2

默认值：0x00000000			CAP 配置寄存器 2
位域	类型	默认值	描述
31:12	–	–	–
11	R/W	0x0	CAP_PWM_OUT_INIT Capture PWM Output Initial Value，PWM 输出初始值，即在 PWM 模式下，未使能 CAP Counter 时的输出值。 • 0x0：输出为低电平 • 0x1：输出为高电平
10	R/W	0x0	CAP_PWM_POL Capture PWM Output Polarity，PWM 的输出极性。 • 0x0：输出高有效 • 0x1：输出低有效
9	R/W	0x0	CAP_MODE_SEL Capture Mode Select，捕捉模式选择。 • 0x0：捕捉模式 • 0x1：PWM 模式
8	R/WAC	0x0	CAP_SW_FRC_SYNC

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 配置寄存器 2
位域	类型	默认值	描述
			Capture Software Force Synchronous Signal，软件产生强制的同步信号。 • 0x0：无操作 • 0x1：产生同步信号
7:6	R/W	0x0	CAP_SYNC_OUT Capture Synchronous Output Select，同步输出信号选择。 • 0x0：选择 IN 或者软件产生的同步信号 • 0x1：CAP_CNT_PRD 信号 • 0x2：无同步输出信号 • 0x3：无同步输出信号
5	R/W	0x0	CAP_SYNC_IN_EN Capture Synchronous Input Enable，同步输入使能，使能 CAP 计数器进行同步，同步值为 CAP_CNT_PH，同步使能信号为 CAP_SYNC_IN 或者软件产生的强制同步信号。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	CAP_CNT_EN Capture Counter Enable，捕捉计数器使能。 • 0x0：未使能 • 0x1：使能，计数器开始计数，且捕获或普通 PWM 功能启动
3	R/WAC	0x0	CAP_EVNT_RST Capture Event Reset，复位捕捉事件的起点，从捕捉事件 0 重新开始新的捕捉。 • 0x0：无操作 • 0x1：复位捕捉事件的起点
2:1	R/W	0x0	CAP_OS_EP Capture One-shot End Point，单次捕捉终点设置。 • 0x0：完成捕捉事件 0 结束 • 0x1：完成捕捉事件 1 结束 • 0x2：完成捕捉事件 2 结束 • 0x3：完成捕捉事件 3 结束
0	R/W	0x0	CAP_OS_MOD_EN Capture One-shot Mode Enable，单次捕捉使能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 配置寄存器 2
位域	类型	默认值	描述
			• 0x0：连续捕捉 • 0x1：单次捕捉

13.1.5.9. 0x0020 CAP_INT_EN

默认值：0x00000000			CAP 中断使能寄存器
位域	类型	默认值	描述
31:8	–	–	–
7	R/W	0x0	CAP_CNT_CMP_INT_EN Capture Counter Compare Interrupt Enable，捕捉计数器计数达到比较值的中断使能。 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	CAP_CNT_PRD_INT_EN Capture Counter Period Interrupt Enable，捕捉计数器计数达到周期值的中断使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	CAP_CNT_OVFL_INT_EN Capture Counter Overflow Interrupt Enable，捕捉计数器上溢出中断使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	CAP_EVNT3_INT_EN Capture Event3 Interrupt Enable，捕捉事件 3 的中断使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	CAP_EVNT2_INT_EN Capture Event2 Interrupt Enable，捕捉事件 2 的中断使能。 • 0x0：未使能 • 0x1：使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 中断使能寄存器
位域	类型	默认值	描述
2	R/W	0x0	CAP_EVNT1_INT_EN Capture Event1 Interrupt Enable，捕捉事件 1 的中断使能。 • 0x0：未使能 • 0x1：使能
1	R/W	0x0	CAP_EVNT0_INT_EN Capture Event0 Interrupt Enable，捕捉事件 0 的中断使能。 • 0x0：未使能 • 0x1：使能
0	–	–	–

13.1.5.10. 0x0024 CAP_FLG

默认值：0x00000000			CAP 标记寄存器
位域	类型	默认值	描述
31:8	–	–	–
7	R	0x0	CAP_CNT_CMP_FLG Capture Counter Compare Flag，捕捉计数器计数达到比较值的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
6	R	0x0	CAP_CNT_PRD_FLG Capture Counter Period Flag，捕捉计数器计数达到周期值的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
5	R	0x0	CAP_CNT_OVFL_FLG Capture Counter Overflow Flag，捕捉计数器上溢出状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
4	R	0x0	CAP_EVNT3_FLG Capture Event3 Flag，捕捉事件 3 的状态标记。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 标记寄存器
位域	类型	默认值	描述
			• 0x0：无标记信号产生 • 0x1：产生标记信号
3	R	0x0	CAP_EVNT2_FLG Capture Event2 Flag，捕捉事件 2 的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
2	R	0x0	CAP_EVNT1_FLG Capture Event1 Flag，捕捉事件 1 的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
1	R	0x0	CAP_EVNT0_FLG Capture Event0 Flag，捕捉事件 0 的状态标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号
0	R	0x0	CAP_INT_FLG Capture Interrupt Flag，捕捉模块的中断信号标记。 • 0x0：无标记信号产生 • 0x1：产生标记信号

13.1.5.11. 0x0028 CAP_FLG_CLR

默认值：0x00000000			CAP 标记清除寄存器
位域	类型	默认值	描述
31:8	–	–	–
7	R/WAC	0x0	CAP_CNT_CMP_CLR Capture Counter Compare Flag Clear，捕捉计数器计数达到比较值的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
6	R/WAC	0x0	CAP_CNT_PRD_CLR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 标记清除寄存器
位域	类型	默认值	描述
			Capture Counter Period Flag Clear，捕捉计数器计数达到周期值的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
5	R/WAC	0x0	CAP_CNT_OVFL_CLR Capture Counter Overflow Flag Clear，捕捉计数器上溢出状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
4	R/WAC	0x0	CAP_EVNT3_CLR Capture Event3 Flag Clear，捕捉事件 3 的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
3	R/WAC	0x0	CAP_EVNT2_CLR Capture Event2 Flag Clear，捕捉事件 2 的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
2	R/WAC	0x0	CAP_EVNT1_CLR Capture Event1 Flag Clear，捕捉事件 1 的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
1	R/WAC	0x0	CAP_EVNT0_CLR Capture Event0 Flag Clear，捕捉事件 0 的状态标记清除。 • 0x0：无操作 • 0x1：清除标记信号
0	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.5.12. 0x002C CAP_SW_FRC

默认值：0x00000000			软件强制 CAP 事件产生寄存器
位域	类型	默认值	描述
31:8	–	–	–
7	R/WAC	0x0	CAP_SW_FRC_CNT_CMP Capture Software Force Counter Compare，强制捕捉计数器计数达到比较值的信号产生。 • 0x0：无操作 • 0x1：强制产生信号
6	R/WAC	0x0	CAP_SW_FRC_CNT_PRD Capture Software Force Counter Period，强制捕捉计数器计数达到周期值的信号产生。 • 0x0：无操作 • 0x1：强制产生信号
5	R/WAC	0x0	CAP_SW_FRC_CNT_OVFL Capture Software Force Counter Overflow，强制计数器上溢出信号的产生。 • 0x0：无操作 • 0x1：强制产生信号
4	R/WAC	0x0	CAP_SW_FRC _EVNT3 Capture Software Force Event3，强制捕捉事件的 EVNT3 的产生。 • 0x0：无操作 • 0x1：强制产生信号
3	R/WAC	0x0	CAP_SW_FRC _EVNT2 Capture Software Force Event2，强制捕捉事件的 EVNT2 的产生。 • 0x0：无操作 • 0x1：强制产生信号
2	R/WAC	0x0	CAP_SW_FRC _EVNT1 Capture Software Force Event1，强制捕捉事件的 EVNT1 的产生。 • 0x0：无操作 • 0x1：强制产生信号
1	R/WAC	0x0	CAP_SW_FRC_EVNT0 Capture Software Force Event0，强制捕捉事件的 EVNT0 的产生。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			软件强制 CAP 事件产生寄存器
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：强制产生信号
0	–	–	–

13.1.5.13. 0x0030 CAP_IN_FLT

默认值：0x00000000			CAP 输入滤波寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:8	R/W	0x0	CAP_SMP_CTL_PRD Capture Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	CAP_IN_PRE_FLT， CAP Input Pre Filter Enable，CAP 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	CAP_IN_FLT_SEL， Capture Input Filter Seclect，输入滤波功能选择，此字段只有在输入捕捉模式有效。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 输入滤波寄存器
位域	类型	默认值	描述
			• 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

13.1.5.14. 0x0034 CAP_IN_SRC

默认值：0x00000000			CAP 输入选择寄存器
位域	类型	默认值	描述
31:18	–	–	–
17:16	R	0x0	CAP_IND_NXT_EVNT Indicate Next Capture Event，下一个捕获事件的指示。 • 0x0：捕获事件 0 • 0x1：捕获事件 1 • 0x2：捕获事件 2 • 0x3：捕获事件 3
15:8	–	–	–
7:0	R/W	0x0	CAP_IN_SRC_SEL Capture Input Source Seclect，输入信号源选择，此字段只有在输入捕捉模式有效。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_A • 0x2：EPWM1_A • 0x3：EPWM2_A • 0x11：EPWM0_B • 0x12：EPWM1_B • 0x13：EPWM2_B • 0x40：QEP0_A • 0x41：QEP1_A • 0x50：QEP0_B • 0x51：QEP1_B

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			CAP 输入选择寄存器
位域	类型	默认值	描述
			• 0x60：QEP0_I • 0x61：QEP1_I • others：Reserved

13.1.5.15. 0x0038 DMA_CFG

默认值：0x00000000			软件强制 CAP 事件产生寄存器
位域	类型	默认值	描述
31:17	–	–	–
16	R	0x0	DMA_ERR_STS DMA Error Status，DMA 异常状态 • 0x0：无状态发生 • 0x1：发生异常状态，当前 DMA 请求未完成出现新的 DMA 请求
15:4	–	–	–
3:1	R/W	0x0	DMA_REQ_SRC_SEL DMA REQ Source Select，DMA 请求信号源选择。 • 0x0：CAP_EVNT0 • 0x1：CAP_EVNT1 • 0x2：CAP_EVNT2 • 0x3：CAP_EVNT3 • Others：无效
0	R/W	0x0	DMA_EN DMA Enable，DMA 使能控制。 • 0x0：未使能 • 0x1：使能

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.5.16. 0x00FC CAP_VER

默认值：0x00000100			CAP 子模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x0000_0230	版本寄存器 V2.3

13.1.6. QEP 模块寄存器描述

13.1.6.1. 0x0000 QEP_POS_CNT_V

默认值：0x00000000			QEP Position Counter 计数值
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_POS_CNT_V QEP Position Counter Value，QEP 位置计数器的计数值。只要 QEP 的位置计数器开始了计数，此字段只能读操作，不可写操作。

13.1.6.2. 0x0004 QEP_POS_CNT_SP

默认值：0x00000000			QEPPosition Counter 起点值
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_POS_CNT_SPV QEP Position Counter Start Point Value，QEP 位置计数器的起点值。 设置此字段表示外部 S 或 QEP_I 信号所对应的位置。

13.1.6.3. 0x0008 QEP_POS_CNT_EP

默认值：0x00000000			QEPPosition Counter 终点值
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_POS_CNT_EPV QEP Position Counter End Point Value，QEP 位置计数器的终点值。 设置此字段表示外部编码器的最大旋转的位置。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.6.4. 0x000C QEP_POS_CNT_CMPV

默认值：0x00000000			QEP Position Counter 比较值
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_POS_CNT_CMPV QEP Position Counter Compare，QEP 位置计数器的比较值。 当 QEP 位置计数器计数值达到这里设定的比较值，可以产生信号 QEP_SOUT 以及 生成 QEP 模块的中断信号。

13.1.6.5. 0x0010 QEP_POS_CNT_ICAPV

默认值：0x00000000			QEPPosition Counter Index 捕获值
位域	类型	默认值	描述
31:0	R	0x0	QEP_POS_CNT_ICAPV QEP Position Counter Index Capture，QEP 位置计数器的 Index 触发捕获值。当发生 Index 信号相关的事件（可通过寄存器配置），触发捕获 QEP 位置计数器的计数值。

13.1.6.6. 0x0014 QEP_POS_CNT_SCAPV

默认值：0x00000000			QEPPosition Counter Strobe 捕获值
位域	类型	默认值	描述
31:0	R	0x0	QEP_POS_CNT_SCAPV QEP Position Counter Strobe Capture Value，QEP 位置计数器的 Strobe 触发捕获值。 当发生 Strobe 信号相关的事件（可通过寄存器配置），触发捕获 QEP 位置计数器的计数值。

13.1.6.7. 0x0018 QEP_POS_CNT_TOCAPV

默认值：0x00000000			QEPPosition Counter Timout 捕获值
位域	类型	默认值	描述
31:0	R	0x0	QEP_POS_CNT_TOCAPV QEP Position Counter Timeout Capture Value，QEP 位置计数器的 Timeout 触发捕获值。 当 Timer 的 Timeout 信号有效，触发捕获 QEP 位置计数器的计数值。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.6.8. 0x001C QEP_TMR_V

默认值：0x00000000			QEP Timer 寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_TMR_V， QEP Timer Value，定时器 Timer 数值。 当 TMR 的数值达到 QEP_TMR_PRD 的数值，则产生，QEP Timer 的 Timeout 信号。

13.1.6.9. 0x0020 QEP_TMR_PRD_V

默认值：0x00000000			QEP Timer Period 寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_TMR_PRD_V QEP Timer Period Value，定时器 Timer 周期数值。 当 TMR 的数值达到 QEP_TMR_PRD 的数值，则产生，QEP Timer 的 Timeout 信号。

13.1.6.10. 0x0024 QEP_WD_TMRV

默认值：0x00000000			QEP Watchdog 定时器寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_WD_TMRV QEP Watchdog Timer Value，看门狗定时器的数值。 当 TMR 的数值达到 QEP_WD_PRD 的数值，则产生，QEP Watchdog Timer 的 Timeout 中断。

13.1.6.11. 0x0028 QEP_WD_PRDV

默认值：0x00000000			QEP Watchdog 定时器周期寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_WD _PRDV QEP Watchdog Timer Period Value，看门狗定时器的周期值。 当 TMR 的数值达到 QEP_WD_PRD 的数值，则产生，QEP Watchdog Timer 的 Timeout 中断。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.6.12. 0x002C QEP_DEC_CONF

默认值：0x00000000			QEPDecoder 配置寄存器
位域	类型	默认值	描述
31:17	–	–	–
16:14	R/W	0x0	QEP_CNT_MODE，QEP Counter Mode，QEP 计数模式选择。 • 0x0：正交计数模式，QEP_A 与 B 正交 • 0x1：方向计数，QEP_A 作为 QCLK，QEP_B 作为 QDIR • 0x2：递增计数模式，QEP_A 作为 QCLK ，QEP_B 无效 • 0x3：递减计数模式，QEP_A 作为 QCLK ，QEP_B 无效 • 0x4：高有效 CW/CCW 计数方式，QEP_A 为 CW 信号，QEP_B 为 CCW 信号，高有效 • 0x5：低有效 CW/CCW 计数方式，QEP_A 为 CW 信号，QEP_B 为 CCW 信号，低有效 • Others：正交计数模式
13	R/W	0x0	QEP_SOUT_EN QEP Strobe OUTPUT Enable，使能 QEP_SOUT 输出（即 QEP 位置计数器达到比较值的信号）。 • 0x0：未使能。 • 0x1：使能
12	R/W	0x0	QEP_SRB_OUT_PIN QEP Strobe Output PIN Select，QEP_SOUT 输出信号的管脚输出选择。 • 0x0：QEP_I • 0x1：QEP_S
11	R/W	0x0	QEP_QA_DEDG_EN QEP QA Double Edge Enable，使能 QEP_A 输入信号上下边沿有效，此功能指针对在 QEP_A 作为 QCLK 使用的计数模式下。 • 0x0：未使能，QEP_A 的上升沿有效 • 0x1：QEP_A 双沿有效
10	R/W	0x0	QEP_SWAP_AB QEP SWAP AB，交换 QEP_A 与 QEP_B 信号。 • 0x0：无操作 • 0x1：QEP_A 与 QEP_B 信号交换

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEPDecoder 配置寄存器
位域	类型	默认值	描述
9	R/W	0x0	QEP_IGATE QEP Index Gate Set，设置 Index Gate，表示是否需要使能信号 QEP_S 对 QEP_I 进行 Gate 处理。 • 0x0：不使能 • 0x1：使能
8	R/W	0x0	QEP_A_INV_EN QEP_A Inverse Enable，QEP_A 信号反相使能。 • 0x0：无操作 • 0x1：信号反相
7	R/W	0x0	QEP_B_INV_EN QEP_B Inverse Enable，QEP_B 信号反相使能。 • 0x0：无操作 • 0x1：信号反相
6	R/W	0x0	QEP_I_INV_EN QEP_I Inverse Enable，QEP_I 信号反相使能。 • 0x0：无操作 • 0x1：信号反相
5	R/W	0x0	QEP_S_INV_EN QEP_S Inverse Enable，QEP_S 信号反相使能。 • 0x0：无操作 • 0x1：信号反相
4:0	–	–	–

13.1.6.13. 0x0030 QEP_POS_CNT_CONF

默认值：0x00000000			QEP 位置计数器配置寄存器
位域	类型	默认值	描述
31:18	–	–	–
17	R/W	0x0	QEP_CVRB_LATCH_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 位置计数器配置寄存器
位域	类型	默认值	描述
			QEP CVRB Latch Positon Data Enable，CVRB 信号触发锁存位置数据使能，使能后寄存器 QEP_CVRB_LATCH 生效。 • 0x0：未使能 • 0x1：使能
16	R/W	0x0	QEP_CVRA_LATCH_EN QEP CVRA Latch Positon Data Enable，CVRA 信号触发锁存位置数据使能，使能后寄存器 QEP_CVRA_LATCH 生效。 • 0x0：未使能 • 0x1：使能
15:14	–	–	–
13:12	R/W	0x0	QEP_POS_CNT_RST QEP Position Counter Reset，位置计数器复位方式。 • 0x0：复位模式 1，QEP_IDX_MKR 信号复位位置计数器 • 0x1：复位模式 2，QEP_POS_CNT_EP 信号位置计数器复位 • 0x2：复位模式 3，QEP_FIDX_MKR 信号位置计数器复位 • 0x3：复位模式 4，QEP_TMR_TO 信号位置计数器复位
11:10	R/W	0x0	QEP_POS_SRB_INIT QEP Position SRB Initialization，QEP_SRB 初始化位置计数器 • 0x0：无操作 • 0x1：无操作 • 0x2：以 SRB 的上升沿进行初始化位置计数器，QEP_POS_CNT_SPV 写入位置计数器 • 0x3：正向前进时，以 SRB 上升沿进行初始化，反向前进时，以 SRB 下降沿进行初始化
9:8	R/W	0x0	QEP_POS_IDX_INIT QEP Position IDX Initialization，QEP_IDX 初始化位置计数器。 • 0x0：无操作 • 0x1：无操作 • 0x2：以 QEP_IDX 的上升沿进行初始化位置计数器，QEP_POS_CNT_SPV 写入位置计数器 • 0x3：以 QEP_IDX 的下降沿进行初始化位置计数器，QEP_POS_CNT_SPV 写入位置计数器

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 位置计数器配置寄存器
位域	类型	默认值	描述
7	R/WAC	0x0	QEP_POS_SW_INIT，QEP Position Software Initialization，软件初始化位置计数器 • 0x0：无操作 • 0x1：进行软件的初始化位置计数器，完成自动清 0
6	R/W	0x0	QEP_POS_SCAP_MOD QEP Position Strobe Trigger Capture Mode，Strobe 触发捕获模式，位置计数器的数值捕获至寄存器 SCAP。 • 0x0：QEP_SRB 信号的上升沿进行捕获（将 QEP_SRB 信号反相即可以实现下降沿捕获）。 • 0x1：正向前进时，以 QEP_SRB 上升沿进行捕获，反向前进时，以 QEP_SRB 下降沿进行捕获
5:4	R/W	0x0	QEP_POS_ICAP_MOD QEP Position Index Trigger Capture Mode，Index 触发捕获模式，位置计数器的数值捕获至寄存器 QEP_POS_CNT_ICAP • 0x0：Reserved • 0x1：在 QEP_IDX 的上升沿捕获 QEP 位置计数器 • 0x2：在 QEP_IDX 的下降沿捕获 QEP 位置计数器 • 0x3：QEP_IDX_MKR 捕获 QEP 位置计数器
3	R/W	0x0	QEP_POS_CNT_EN QEP Position Counter Enable，位置计数器使能 • 0x0：位置计数器复位 • 0x1：使能位置计数器
2	R/W	0x0	QEP_CAP_LH_MOD QEP Capture Latch Mode Select，QEP 捕获锁存模式选择 • 0x0：在 CPU 读取 QEP_POS_CNT_V 时，进行下面的操作： QEP_CAP_TMRV 的数值锁存 QEP_CAP_TMR_LH QEP_CAP_DELT 的数值锁存在 QEP_CAP_DELT_TH • 0x1：在 QEP 定时器产生 Timeout 信号时，进行下面的操作： QEP_POS_CNT_V 的数值锁存在 QEP_POS_CNT_TOCAPV QEP_CAP_TMRV 的数值锁存 QEP_CAP_TMR_LH QEP_CAP_DELT 的数值锁存在 QEP_CAP_DELT_TH
1	R/W	0x0	QEP_TMR_EN

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 位置计数器配置寄存器
位域	类型	默认值	描述
			QEP Timer Enable，QEP 定时器使能 • 0x0：关闭 QEP 定时器 • 0x1：使能 QEP 定时器
0	R/W	0x0	QEP_WD_TMR_EN QEP Watchdog Timer Enable，QEP 看门狗定时器使能 • 0x0：关闭看门狗定时器。 • 0x1：使能看门狗定时器

13.1.6.14. 0x0034 QEP_CAP_TMR_CONF

默认值：0x00000000			QEP Capture Timer 配置寄存器
位域	类型	默认值	描述
31:9	–	–	–
15	R/W	0x0	QEP_CAP_TMR_EN QEP Capture Timer Enable，QEP 捕捉定时器使能。 • 0x0：关闭定时器。 • 0x1：使能定时器
14:7	–	–	–
6:4	R/W	0x0	QEP_CAP_TMR_CLK_DIV QEP Capture Timer Clock Division，捕获定时器的时钟分频系数 • 0x0：SYS_CLK/1 • 0x1：SYS_CLK/2 • 0x2：SYS_CLK/4 • 0x3：SYS_CLK/8 • 0x4：SYS_CLK/16 • 0x5：SYS_CLK/32 • 0x6：SYS_CLK/64 • 0x7：SYS_CLK/128
3:0	R/W	0x0	QEP_SET_UDIST QEP Set Unit Distance，设置单位的位置距离

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Capture Timer 配置寄存器
位域	类型	默认值	描述
			• 0x0：1 次有效的 QCLK，即 1x 最小位移 • 0x1：2 次有效的 QCLK，即 2x 最小位移 • 0x2：4 次有效的 QCLK，即 4x 最小位移 • 0x3：8 次有效的 QCLK，即 8x 最小位移 • … • 0xB：2048 次有效的 QCLK，即 2048x 最小位移 • Others：Reserved

13.1.6.15. 0x0038 QEP_POS_CNTCMP_CONF

默认值：0x00000000			QEP 位置计数器比较寄存器
位域	类型	默认值	描述
31:16	–	–	–
15	R/W	0x0	QEP_POS_CMP_UPDT_MOD QEP Position Compare Register Update Mode，位置比较寄存器的更新模式。 • 0x0：立即更新模式。 • 0x1：影子更新模式
14	R/W	0x0	QEP_POS_CMP_LP QEP Position Compare Register Load Point，位置比较寄存器影子更新的加载点。 • 0x0：在位置计数器值为 0 的时候加载 • 0x1：在位置计数器值为 QEP_POS_CNT_CMP 的时候加载
13	R/W	0x0	QEP_SOUT_POL QEPS OUT Polarity，SOUT 输出信号的极性。 • 0x0：高有效脉冲 • 0x1：低有效脉冲
12	R/W	0x0	QEP_POS_CMP_EN QEP Position Compare Enable，QEP 位置计数比较使能。 • 0x0：未使能 • 0x1：使能
11:0	R/W	0x0	QEP_SOUT_PW

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 位置计数器比较寄存器
位域	类型	默认值	描述
			QEPS OUT Pulse Width，SOUT 输出信号的输出脉宽信号。 • 0x0：1 x 4 x SYS_CLK • 0x1：2 x 4 x SYS_CLK • 0x2：3 x 4 x SYS_CLK • 0x3：4 x 4 x SYS_CLK • … • 0xFFF：4096 x 4 x SYS_CLK

13.1.6.16. 0x003C QEP_INT_EN

默认值：0x00000000			QEP Interrupt 使能寄存器
位域	类型	默认值	描述
31:13	–	–	–
12	R/W	0x0	QEP_CW_CCW_ERR_INT_EN QEP CW/CCW Signal Error Interrupt Enable，CW/CCW 信号异常中断使能。 • 0x0：未使能 • 0x1：使能
11	R/W	0x0	QEP_TMROT_INT_EN QEP Timer Timeout Interrupt Enable，发生 Timer 超时事件的中断使能。 • 0x0：未使能 • 0x1：使能
10	R/W	0x0	QEP_ICAP_INT_EN QEP Index Capture Interrupt Enable，发生 QEP_I 信号触发捕获位置计数器的事件的中断使能。 • 0x0：未使能 • 0x1：使能
9	R/W	0x0	QEP_SCAP_INT_EN QEP Strobe Capture Interrupt Enable，发生 QEP_S 信号触发捕获位置计数器的事件的中断使能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Interrupt 使能寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
8	R/W	0x0	QEP_POS_CMP_INT_EN QEP Position Compare Interrupt Enable，发生位置计数器达到 QEP_POS_CNT_CMP 的事件值的中断使能。 • 0x0：未使能 • 0x1：使能
7	R/W	0x0	QEP_POS_CMP_RDY_INT_EN QEP Position Compare Ready Interrupt Enable，指示位置比较寄存器的影子寄存器更新的中断使能。 • 0x0：未使能 • 0x1：使能
6	R/W	0x0	QEP_POS_CNT_OVFL_INT_EN QEP Position Counter Overflow Interrupt Enable，位置计数器上溢出中断使能。 • 0x0：未使能 • 0x1：使能
5	R/W	0x0	QEP_POS_CNT_UDFL_INT_EN QEP Position Counter Underflow Interrupt Enable，位置计数器下溢出中断使能。 • 0x0：未使能 • 0x1：使能
4	R/W	0x0	QEP_WDTO_INT_EN QEP Watchdog Timeout Interrupt Enable，看门狗超时中断使能。 • 0x0：未使能 • 0x1：使能
3	R/W	0x0	QEP_DIR_CHG_INT_EN QEP Direction Change Interrupt Enable，方向改变中断使能。 • 0x0：未使能 • 0x1：使能
2	R/W	0x0	QEP_QUADPH_ERR_INT_EN QEP Quadrature Phase Error Interrupt Enable，正交相位错误中断使能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Interrupt 使能寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
1	R/W	0x0	QEP_POS_CNT_ERR_INT_EN QEP Position Counter Error Interrupt Enable，位置计数器计数错误中断使能。 • 0x0：未使能 • 0x1：使能
0	–	–	–

13.1.6.17. 0x0040 QEP_INT_FLG

默认值：0x00000000			QEP Interrupt 标志寄存器
位域	类型	默认值	描述
31:13	–	–	–
12	R	0x0	QEP_CW_CCW_ERR_INT_FLG QEP CW/CCW Signal Error Interrupt Flag，发送 CW/CCW 信号异常中断标记。 • 0x0：未产生 • 0x1：产生标记信号
11	R	0x0	QEP_TMROT_INT_FLG QEP Timer Timeout Interrupt Flag，发生，QEP Timer 超时事件的中断标记。 • 0x0：未产生 • 0x1：产生标记信号
10	R	0x0	QEP_ICAP_INT_FLG QEP Index Capture Interrupt Flag，发生 QEP_I 信号触发捕获位置计数器的事件的中断标记。 • 0x0：未产生 • 0x1：产生标记信号
9	R	0x0	QEP_SCAP_INT_FLG QEP Strobe Capture Interrupt Flag，发生 QEP_S 信号触发捕获位置计数器的事件的中断标记。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Interrupt 标志寄存器
位域	类型	默认值	描述
			• 0x0：未产生 • 0x1：产生标记信号
8	R	0x0	QEP_POS_CMP_INT_FLG QEP Position Compare Interrupt Flag，发生位置计数器达到 QEP_POS_CNT_CMP 的事件值的中断标记。 • 0x0：未产生 • 0x1：产生标记信号
7	R	0x0	QEP_POS_CMP_RDY_INT_FLG QEP Position Compare Ready Interrupt Flag，指示位置比较寄存器的影子寄存器更新的中断标记。 • 0x0：未产生 • 0x1：产生标记信号
6	R	0x0	QEP_POS_CNT_OVFL_INT_FLG QEP Position Counter Overflow Interrupt Flag，位置计数器上溢出中断标记。 • 0x0：未产生 • 0x1：产生标记信号
5	R	0x0	QEP_POS_CNT_UDFL_INT_FLG QEP Position Counter Underflow Interrupt Flag，位置计数器下溢出中断标记。 • 0x0：未产生 • 0x1：产生标记信号
4	R	0x0	QEP_WDTO_INT_FLG QEP Watchdog Timeout Interrupt Flag，看门狗超时中断标记。 • 0x0：未产生 • 0x1：产生标记信号
3	R	0x0	QEP_DIR_CHG_INT_FLG QEP Direction Change Interrupt Flag，方向改变中断标记。 • 0x0：未产生 • 0x1：产生标记信号
2	R	0x0	QEP_QUADPH_ERR_INT_FLG QEP Quadrature Phase Error Interrupt Flag，正交相位错误中断标记。此位只有在正交计数下有效，其它计数模式此位无意义。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP Interrupt 标志寄存器
位域	类型	默认值	描述
			• 0x0：未产生 • 0x1：产生标记信号
1	R	0x0	QEP_POS_CNT_ERR_INT_FLG QEP Position Counter Error Interrupt Flag，位置计数器计数错误中断标记。此状态只有在 QEP_POS_CNT_RST = 0x0 的时候有效，其它模式下可忽略此状态。 • 0x0：未产生 • 0x1：产生标记信号
0	R	0x0	QEP_INT_FLG，QEP 中断标记。 • 0x0：未产生 • 0x1：产生标记信号

13.1.6.18. 0x0044 QEP_INT_CLR

默认值：0x00000000			QEP 中断清除寄存器
位域	类型	默认值	描述
31:13	–	–	–
12	R/WAC	0x0	QEP_CW_CCW_ERR_INT_CLR QEP CW/CCW Signal Error Interrupt Clear，发送 CW/CCW 信号异常中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
11	R/WAC	0x0	QEP_TMROT_INT_CLR QEP Timer Timeout Interrupt Clear，发生，QEP Timer 超时事件的中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
10	R/WAC	0x0	QEP_ICAP_INT_CLR QEP Index Capture Interrupt Clear，发生 QEP_I 信号触发捕获位置计数器的事件的中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
9	R/WAC	0x0	QEP_SCAP_INT_CLR

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 中断清除寄存器
位域	类型	默认值	描述
			QEP Strobe Capture Interrupt Clear，发生 QEP_S 信号触发捕获位置计数器的事件的中断清除 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
8	R/WAC	0x0	QEP_POS_CMP_INT_CLR QEP Position Compare Interrupt Clear，发生位置计数器达到 QEP_POS_CNT_CMP 的事件值的中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
7	R/WAC	0x0	QEP_POS_CMP_RDY_INT_CLR QEP Position Compare Ready Interrupt Clear，指示位置比较寄存器的影子寄存器更新的中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
6	R/WAC	0x0	QEP_POS_CNT_OVFL_INT_CLR QEP Position Counter Overflow Interrupt Clear，位置计数器上溢出中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
5	R/WAC	0x0	QEP_POS_CNT_UDFL_INT_CLR QEP Position Counter Underflow Interrupt Clear，位置计数器下溢出中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
4	R/WAC	0x0	QEP_WDTO_INT_CLR QEP Watchdog Timeout Interrupt Clear，看门狗超时中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
3	R/WAC	0x0	QEP_DIR_CHG_INT_CLR QEP Direction Change Interrupt Clear，方向改变中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 中断清除寄存器
位域	类型	默认值	描述
2	R/WAC	0x0	QEP_QUADPH_ERR_INT_CLR QEP Quadrature Phase Error Interrupt Clear，正交相位错误中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
1	R/WAC	0x0	QEP_POS_CNT_ERR_INT_CLR QEP Position Counter Error Interrupt Clear，位置计数器计数错误中断清除。 • 0x0：无操作 • 0x1：清除 FLAG，完成后自动清 0
0	–	–	–

13.1.6.19. 0x0048 QEP_SW_FRC_INT

默认值：0x00000000			软件强制 QEP 中断产生寄存器
位域	类型	默认值	描述
31:13	–	–	–
12	R/WAC	0x0	QEP_SW_FRC_CW_CCW_ERR_INT QEP Software Force CW/CCW Signal Error Interrupt，软件强制发生 CW/CCW 信号异常中断。 • 0x0：无操作 • 0x1：软件强制产生信号
11	R/WAC	0x0	QEP_SW_FRC_TMROT_INT QEP Software Force Timer Timeout Interrupt，软件强制发生，QEP Timer 超时事件的中断。 • 0x0：无操作 • 0x1：软件强制产生信号
10	R/WAC	0x0	QEP_SW_FRC_ICAP_INT QEP Software Force Index Capture Interrupt，软件强制发生 QEP_I 信号触发捕获位置计数器的事件的中断。 • 0x0：无操作 • 0x1：软件强制产生信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			软件强制 QEP 中断产生寄存器
位域	类型	默认值	描述
9	R/WAC	0x0	QEP_SW_FRC_SCAP_INT QEP Software Force Strobe Capture Interrupt，软件强制发生 QEP_S 信号触发捕获位置计数器的事件的中断。 • 0x0：无操作 • 0x1：软件强制产生信号
8	R/WAC	0x0	QEP_SW_FRC_POS_CMP_INT QEP Software Force Position Compare Interrupt，软件强制发生位置计数器达到 QEP_POS_CNT_CMP 的事件值的中断。 • 0x0：无操作 • 0x1：软件强制产生信号
7	R/WAC	0x0	QEP_SW_FRC_POS_CMP_RDY_INT QEP Software Force Position Compare Ready Interrupt，软件强制发生指示位置比较寄存器的影子寄存器已更新的中断。 • 0x0：无操作 • 0x1：软件强制产生信号
6	R/WAC	0x0	QEP_SW_FRC_POS_CNT_OVFL_INT QEP Software Force Position Counter Overflow Interrupt，软件强制发生位置计数器上溢出中断。 • 0x0：无操作 • 0x1：软件强制产生信号
5	R/WAC	0x0	QEP_SW_FRC_POS_CNT_UDFL_INT QEP Software Force Position Counter Underflow Interrupt，软件强制发生位置计数器下溢出中断。 • 0x0：无操作 • 0x1：软件强制产生信号
4	R/WAC	0x0	QEP_SW_FRC_WDTO_INT QEP Software Force Watchdog Timeout Interrupt，软件强制发生看门狗超时中断。 • 0x0：无操作 • 0x1：软件强制产生信号
3	R/WAC	0x0	QEP_SW_FRC_DIR_CHG_INT QEP Software Force Direction Change Interrupt，软件强制发生方向改变中断。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			软件强制 QEP 中断产生寄存器
位域	类型	默认值	描述
			• 0x0：无操作 • 0x1：软件强制产生信号
2	R/WAC	0x0	QEP_SW_FRC_QUADPH_ERR_INT QEP Software Force Quadrature Phase Error Interrupt，软件强制发生正交相位错误中断。 • 0x0：无操作 • 0x1：软件强制产生信号
1	R/WAC	0x0	QEP_SW_FRC_POS_CNT_ERR_INT QEP Software Force Position Counter Error Interrupt，软件强制产生位置计数器计数错误中断。 • 0x0：无操作 • 0x1：软件强制产生信号
0	–	–	–

13.1.6.20. 0x004C QEP_STS

默认值：0x00000000			QEP 状态寄存器
位域	类型	默认值	描述
31:8	–	–	–
7	R/W1C	0x0	QEP_UD_EVNT_FLG QEP Unit Distance Event Flag，单位位置距离的状态标志。 • 0x0：未产生标志 • 0x1：产生标志
6	R	0x0	QEP_FIDX_MKR_DIR_FLG QEP First Index Marker Direction Flag，第一 Index 标记的方向状态标志。此状态只有在 QEP_POS_CNT_RST = 0x0/0x2 的时候有效，其它模式下可忽略此状态。 • 0x0：逆时针/反向旋转 • 0x1：顺时针/正向旋转
5	R	0x0	QEP_DIR_FLG QEP Direction Flag，正交信号解析的方向标记。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 状态寄存器
位域	类型	默认值	描述
			• 0x0：逆时针/反向旋转 • 0x1：顺时针/正向旋转
4	R	0x0	QEP_DIR_IEVNT_FLG QEP Direciton Flag of Index Event，QEP_INDX_MKR 有效边沿对应的方向状态标记。此状态只有在 QEP_POS_CNT_RST = 0x0 的时候有效，其它模式下可忽略此状态。 • 0x0：逆时针/反向旋转 • 0x1：顺时针/正向旋转
3	R/W1C	0x0	QEP_CAP_TMR_OVFL_FLG QEP Capture Timer Overflow Flag，捕捉功能模块的捕捉定时器出现上溢出状态。 • 0x0：未发现溢出 • 0x1：捕捉定时器出现上溢出
2	R/W1C	0x0	QEP_CAP_DERR_FLG QEP Capture Direction Error Flag，捕捉功能模块发现方向错误状态。 • 0x0：未发现错误 • 0x1：捕捉功能发现在捕捉期间出现了方向的改变
1	R/W1C	0x0	QEP_FIDX_MKR_FLG QEP First Index Marker Flag，QEP 模块使能后接收的第一个 Index 有效信号的标记。若此位置 1 后被清 0，不会再变化，只有重新复位可以再次置 1。此状态只有在 QEP_POS_CNT_RST = 0x0/0x2 的时候有效，其它模式下可忽略此状态。 • 0x0：第一个 Index 标记未发生 • 0x1：发生第一个 Index 标记
0	R	0x0	QEP_POS_CNT_ERR_FLG QEP Position Counter Error Flag，位置计数器的错误标记。此标记状态在每次的 EVNT 进行更新。此状态只有在 QEP_POS_CNT_RST = 0x0 的时候有效，其它模式下可忽略此状态。 • 0x0：无错误发生 • 0x1：发生计数错误

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.6.21. 0x0050 QEP_CAP_TMRV

默认值：0x00000000			QEP Capture 定时器寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R/W	0x0	QEP_CAP _TMRV QEP Capture Timer，QEP 捕捉定时器的数值。

13.1.6.22. 0x0054 QEP_CAP_DELT

默认值：0x00000000			QEP Capture Delta T 寄存器
位域	类型	默认值	描述
31:17	–	–	–
16	R	0x0	QEP_CAP_DELT_ERR QEP Capture Delta Time ERR，指示时间差值是否有错误，即发生了方向的改变。 • 0x0：时间差值正确，无发生方向的改变 • 0x1：时间差值错误，发生了方向的改变
15:0	R	0x0	QEP_CAP_DELT QEP Capture Delta Time，单位位移内的 QEP 捕捉定时器的时间差值。单位位移需要通过寄存器配置。完成一次的时间差捕捉，QEP 捕捉定时器复位至 0。

13.1.6.23. 0x0058 QEP_CAP_TMR_LH

默认值：0x00000000			QEP Capture 定时器锁存寄存器
位域	类型	默认值	描述
31:16	–	–	–
15:0	R	0x0	QEP_CAP _TMR_LH QEP Capture Timer Latch，QEP 捕捉定时器的锁存数值。当 Timer 出现 timeout 信号或软件读取 QEP 位置计数器时，这里锁存 QEP_CAP_TMR 的定时器数值。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.6.24. 0x005C QEP_CAP_DELT_LH

默认值：0x00000000			QEP Capture Delta T 锁存寄存器
位域	类型	默认值	描述
31:17	–	–	–
16	R	0x0	QEP_CAP_DELT_ERR QEP Capture Delta Time ERR，指示时间差值是否有错误，即发生了方向的改变。 • 0x0：时间差值正确，无发生方向的改变 • 0x1：时间差值错误，发生了方向的改变
15:0	R	0x0	QEP_CAP_DELT_LH QEP Capture Delta Time Latch，单位位移内的 QEP 捕捉定时器的时间差锁存。当 Timer 出现 timeout 信号或软件读取 QEP 位置计数器时，这里锁存 QEP_CAP_DELT 的寄存器数值。

13.1.6.25. 0x0060 QEP_IN_FLT1

默认值：0x00000000			QEP 输入滤波寄存器 1
位域	类型	默认值	描述
31:24	R/W	0x0	QEP_B_SMP_CTL_PRD QEP B Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
23:20	R/W	0x0	QEP_B_IN_PRE_FLT QEP B Input Pre Filter Enable，QEPB 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果。 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 输入滤波寄存器 1
位域	类型	默认值	描述
			• … • 0xF：15 采样点同步信号
19:16	R/W	0x0	QEP_B_IN_FLT_SEL QEP B Input Filter Seclect，输入滤波功能选择，此字段只有在输入捕捉模式有效。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
15:8	R/W	0x0	QEP_A _SMP_CTL_PRD QEP A Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	QEP_A_IN_PRE_FLT QEP A Input Pre Filter Enable，QEPA 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。0x0：旁通，无预滤除效果。 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	QEP_A_IN_FLT_SEL QEP A Input Filter Seclect，A 相信号输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 输入滤波寄存器 1
位域	类型	默认值	描述
			• 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

13.1.6.26. 0x0064 QEP_IN_FLT2

默认值：0x00000000			QEP 输入滤波寄存器 2
位域	类型	默认值	描述
31:24	R/W	0x0	QEP_S_SMP_CTL_PRD QEP S Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
23:20	R/W	0x0	QEP_S_IN_PRE_FLT QEP S Input Pre Filter Enable，QEP S 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
19:16	R/W	0x0	QEP_S _IN_FLT_SEL QEP S Input Filter Seclect，输入滤波功能选择，此字段只有在输入捕捉模式有效。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			QEP 输入滤波寄存器 2
位域	类型	默认值	描述
			• … • 0xF：15 采样点同步信号
15:8	R/W	0x0	QEP_I _SMP_CTL_PRD QEP I Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	QEP_I_IN_PRE_FLT QEP I Input Pre Filter Enable，QEP I 输入信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	QEP_I_IN_FLT_SEL QEP I Input Filter Seclect，A 相信号输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.6.27. 0x0068 QEP_IN_CTL

默认值：0x00000002			QEP 输入控制
位域	类型	默认值	描述
31:26	–	–	–
25:16	R/W	0x0	QEP_SMP_WIN_TH QEP sample window threshold，QEP 输入信号的采样窗口的宽度阈值，单位为 clk。 • 0x0：0 x SYS_CLK（等同于无窗口） • 0x1：1 x SYS_CLK • 0x2：2 x SYS_CLK • 0x3：3 x SYS_CLK • … • 0x3ff：1023 x SYS_CLK
15:10	–	–	–
9	R/W	0x0	QEP_S_OP_EN QEP S Output Enable，QEP S 信号使能作为输出信号。 • 0x0：QEP_S 为输入信号 • 0x1：QEP_S 为输出信号
8	R/W	0x0	QEP_I_OP_EN QEP I Output Enable，QEP I 信号使能作为输出信号。 • 0x0：QEP_I 为输入信号 • 0x1：QEP_I 为输出信号
7:4	–	–	–
3	R/W	0x0	QEP_SMP_WIN_EN QEP sample window enable，使能 QEP 输入信号的采样窗口，使能窗口后，窗口宽度内的 QEP 输入信号的变化认为是相同时刻的变化。 • 0x0：未使能 • 0x1：使能，窗口的宽度通过 Bit[25:16]确定
2	R/W	0x0	QEP_I_TYP QEP_I Sigal Type，QEP_I 的输入信号的类型，此信号只有在 QEP_I_INT_GATEA = 0 的时候才需要配置，否则无需对此位进行配置。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000002			QEP 输入控制
位域	类型	默认值	描述
			• 0x0：QEP_I 为未与 A 或 QEP_B 进行 Gate 处理的信号 • 0x1： QEP_I 为与 A 或 QEP_B 进行 Gate 处理的信号
1	R/W	。0x1	QEP_I_INT_GATEA QEP_I Internal Gate A Disable，禁止 I 与 QEP_A 在滤波前进行内部的 Gate 处理。 • 0x0：QEP_I 与 A 在输入滤波前没有进行内部的 Gate 处理 • 0x1：QEP_I 与 A 在输入滤波前进行内部的 Gate 处理
0	R/W	0x0	QEP_IN_FLT_EN QEP Input Filter Enable，QEP 输入信号（QEP_A、QEP_B、QEP_I、QEP_S）的使能信号。使能后，各个输入信号才根据对应的输入滤波配置进行同步或滤波。 • 0x0：未使能，输入信号无效 • 0x1：使能，QEP 的输入信号的滤波模块使能

13.1.6.28. 0x0084 QEP_CVRA

默认值：0x00000000			QEP CVRA 锁存位置寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_CVRA_LATCH QEP CVRA Latch Position，EPWM CVRA 触发锁存的位置数据值。

13.1.6.29. 0x0088 QEP_CVRB

默认值：0x00000000			QEP CVRB 锁存位置寄存器
位域	类型	默认值	描述
31:0	R/W	0x0	QEP_CVRB_LATCH QEP CVRB Latch Position，EPWM CVRB 触发锁存的位置数据值。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.6.30. 0x008C QEP_INSRC

默认值：0x00000000			QEP 输入信号选择寄存器
位域	类型	默认值	描述
31:22	–	–	–
21:16	R/W	0x0	QEP_I_IN_SRC_SEL QEP I Input Source Seclect，QEP I 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_A • 0x2：EPWM1_A • 0x3：EPWM2_A • 0x11：EPWM0_B • 0x12：EPWM1_B • 0x13：EPWM2_B • Others：Reserved
15:14	–	–	–
13:8	R/W	0x0	QEP_B_IN_SRC_SEL QEP B Input Source Seclect，QEP B 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_B • 0x2：EPWM1_B • Others：Reserved
7:6	–	–	–
5:0	R/W	0x0	QEP_A_IN_SRC_SEL QEP A Input Source Seclect，QEP A 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_A • 0x2：EPWM1_A • 0x3：EPWM2_A • Others：Reserved

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.6.31. 0x00FC QEP_VER

默认值：0x00000100			QEP 子模块版本寄存器
位域	类型	默认值	描述
31:0	R	0x00000230	版本寄存器 V2.3

13.1.7. Global 寄存器描述

13.1.7.1. 0x0004 GLB_EPWM_INT_STS

默认值：0x00000000			Global EPWM中断状态寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x0	EPWM2_INT_STS EPWM2 Interrupt Status，EPWM2 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
1	R/W	0x0	EPWM1_INT_STS EPWM1 Interrupt Status，EPWM1 中断状态。 • 0x0：未发生中断 • 0x1：发生中断
0	R/W	0x0	EPWM0_INT_STS EPWM0 Interrupt Status，EPWM0 中断状态。 • 0x0：未发生中断 • 0x1：发生中断

13.1.7.2. 0x0008 GLB_FLT_INT_STS

默认值：0x00000000			Global EPWM Fault Interrupt 状态寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R	0x0	EPWM2_FLT_INT_STS

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM Fault Interrupt 状态寄存器
位域	类型	默认值	描述
			EPWM2 Fault Interrupt Status，EPWM2 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
1	R	0x0	EPWM1_FLT_INT_STS EPWM1 Fault Interrupt Status，EPWM1 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
0	R	0x0	EPWM0_FLT_INT_STS EPWM0 Fault Interrupt Status，EPWM0 故障中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号

13.1.7.3. 0x000C GLB_CAP_INT_STS

默认值：0x00000000			Global CAP Interrupt 状态寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R	0x0	CAP1_INT_STS CAP1 Interrupt Status，CAP1 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
0	R	0x0	CAP0_INT_STS CAP0 Interrupt Status，CAP0 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.7.4. 0x0010 GLB_QEP_INT_STS

默认值：0x00000000			Global QEP Interrupt 状态寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R	0x0	QEP1_INT_STS QEP1 Interrupt Status，QEP1 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号
0	R	0x0	QEP0_INT_STS QEP0 Interrupt Status，QEP0 中断状态。 • 0x0：无中断产生 • 0x1：产生中断信号

13.1.7.5. 0x0014 GLB_EPWM_EN

默认值：0x00000000			Global EPWM使能寄存器
位域	类型	默认值	描述
31:1	–	–	–
0	R/W	0x0	GLB_EPWM_EN EPWM Global Enable，EPWM模块的全局使能，此位置 1 后 EPWM 所有的子模块的功能才启动。 • 0x0：未使能 • 0x1：使能

13.1.7.6. 0x0018 GLB_EPWM_SI0_FLT

默认值：0x00000000			Global EPWM_SI0 输入滤波寄存器
位域	类型	默认值	描述
31:16	R/W	0x0	–
15:8	R/W	0x0	EPWM_SI0_SMP_CTL_PRD EPWM Synchronous Input0 Sample Control Period，同步信号 0 的输入采样周期。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM_SI0 输入滤波寄存器
位域	类型	默认值	描述
			• 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	EPWM_SI0_IN_PRE_FLT EPWM Synchronous Input0 Pre Filter Enable，同步输入信号 0 的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	EPWM_SI0_IN_FLT_SEL EPWM Synchronous Input0 Filter Seclect，同步信号 0 的输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

13.1.7.7. 0x001C GLB_EPWM_SI1_FLT

默认值：0x00000000			Global EPWM_SI1 输入滤波寄存器
位域	类型	默认值	描述
31:16	R/W	0x0	–
15:8	R/W	0x0	EPWM_SI1_SMP_CTL_PRD EPWM Synchronous1 Input Sample Control Period，同步信号 1 的输入采样周期。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM_SI1 输入滤波寄存器
位域	类型	默认值	描述
			• 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	EPWM_SI1_IN_PRE_FLT EPWM Synchronous1 Input Pre Filter Enable，同步输入信号 1 的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	EPWM_SI1_IN_FLT_SEL EPWM Synchronous1 Input Filter Seclect，同步信号 1 的输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

13.1.7.8. 0x0020 GLB_EPWM_CLK_CTL

默认值：0x00000000			Global EPWM时钟控制寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x0	EPWM2_CLK_EN EPWM2 Clock Enable，EPWM2 时钟使能。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global EPWM时钟控制寄存器
位域	类型	默认值	描述
			• 0x0：未使能 • 0x1：使能
1	R/W	0x0	EPWM1_CLK_EN EPWM1 Clock Enable，EPWM1 时钟使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	EPWM0_CLK_EN EPWM0 Clock Enable，EPWM0 时钟使能。 • 0x0：未使能 • 0x1：使能

13.1.7.9. 0x0024 GLB_CAP_CLK_CTL

默认值：0x00000000			Global CAP 时钟控制寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x0	CAP1_CLK_EN CAP1 Clock Enable，CAP1 时钟使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	CAP0_CLK_EN CAP0 Clock Enable，CAP0 时钟使能。 • 0x0：未使能 • 0x1：使能

13.1.7.10. 0x0028 GLB_QEP_CLK_CTL

默认值：0x00000000			Global QEP 时钟控制寄存器
位域	类型	默认值	描述
31:2	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			Global QEP 时钟控制寄存器
位域	类型	默认值	描述
1	R/W	0x0	QEP1_CLK_EN QEP1 Clock Enable，QEP1 时钟使能。 • 0x0：未使能 • 0x1：使能
0	R/W	0x0	QEP0_CLK_EN QEP0 Clock Enable，QEP0 时钟使能。 • 0x0：未使能 • 0x1：使能

13.1.7.11. 0x0030 GLB_EPWM_RST_CTL

默认值：0x00000fff			Global EPWM 复位控制寄存器
位域	类型	默认值	描述
31:3	–	–	–
2	R/W	0x1	EPWM2_RST EPWM2 Reset，EPWM2 复位控制。 • 0x0：模块复位 • 0x1：放开复位 若需要复位模块，则将此比特置零，使用前将此比特置 1。
1	R/W	0x1	EPWM1_RST EPWM1 Reset，EPWM1 复位控制。 • 0x0：模块复位 • 0x1：放开复位 若需要复位模块，则将此比特置零，使用前将此比特置 1。
0	R/W	0x1	EPWM0_RST EPWM0 Reset，EPWM0 复位控制。 • 0x0：模块复位 • 0x1：放开复位 若需要复位模块，则将此比特置零，使用前将此比特置 1。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.7.12. 0x0034 GLB_CAP_RST_CTL

默认值：0x0000003f			Global CAP 复位控制寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x1	CAP1_RST CAP1 Reset，CAP1 复位控制。 • 0x0：模块复位 • 0x1：放开复位 若需要复位模块，则将此比特置零，使用前将此比特置 1。
0	R/W	0x1	CAP0_RST CAP0 Reset，CAP0 复位控制。 • 0x0：模块复位 • 0x1：放开复位 若需要复位模块，则将此比特置零，使用前将此比特置 1。

13.1.7.13. 0x0038 GLB_QEP_RST_CTL

默认值：0x000003ff			Global QEP 复位控制寄存器
位域	类型	默认值	描述
31:2	–	–	–
1	R/W	0x1	QEP1_RST QEP1 Reset，QEP1 复位控制。 • 0x0：模块复位 • 0x1：放开复位 若需要复位模块，则将此比特置零，使用前将此比特置 1。
0	R/W	0x1	QEP0_RST QEP0 Reset，QEP0 复位控制。 • 0x0：模块复位 • 0x1：放开复位 若需要复位模块，则将此比特置零，使用前将此比特置 1。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.7.14. 0x0050 GLB_EPWM_SYNC_IN_SEL

默认值：0x00000000			Global EPWM 同步输入选择寄存器
位域	类型	默认值	描述
31:29	–	–	–
28	R/W	0x0	CAP0_SYNCO_EN CAP0_SYNCO 输出使能。 • 0x0：未使能 • 0x1：使能
27:25	–	–	–
24	R/W	0x0	EPWM0_SYNCO_EN，EPWM0_SYNCO 输出使能。 • 0x0：未使能 • 0x1：使能
23:15	–	–	–
14:12	R/W	0x0	CAP0_SYNC_IN_SEL CAP0 Synchronous Input Select，CAP0 同步输入信号源的选择。 • 0x0：EPWM_SYNCI0 • 0x1：EPWM_SYNCI1 • 0x2：EPWM0_SYNCO • others：Reserved
11:2	–	–	–
1:0	R/W	0x0	EPWM0_SYNC_IN_SEL EPWM0 Synchronous Input Select，EPWM0 同步输入信号源的选择。 • 0x0：EPWM_SYNCI0 • others：Reserved

13.1.7.15. 0x0054 SYNC_SRC_INSEL

默认值：0x00000000			同步信号输入源选择寄存器
位域	类型	默认值	描述
31:14	–	–	–

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			同步信号输入源选择寄存器
位域	类型	默认值	描述
13:8	R/W	0x0	SYNCI1_IN_SRC_SEL SYNCI1 Input Source Select，SYNCI1 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_TO • 0x2：EPWM1_TO • 0x3：EPWM2_TO • others：Reserved
7:6	–	–	–
5:0	R/W	0x0	SYNCI0_IN_SRC_SEL SYNCI0 Input Source Select，SYNCI0 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_TO • 0x2：EPWM1_TO • 0x3：EPWM2_TO • others：Reserved

13.1.7.16. 0x0058 EPWM_FLT_SRC_IN_SEL

默认值：0x00000000			故障输入源选择寄存器
位域	类型	默认值	描述
31:30	–	–	–
29:25	R/W	0x0	EPWM_FALT5_IN_SRC_SEL EPWM_FALT5 Input Source Select，EPWM_FALT5 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_TO • 0x2：EPWM1_TO • 0x3：EPWM2_TO • 0x11：EPWM0_A • 0x12：EPWM1_A

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			故障输入源选择寄存器
位域	类型	默认值	描述
			• 0x13：EPWM2_A • others：Reserved
24:20	R/W	0x0	EPWM_FALT4_IN_SRC_SEL EPWM_FALT4 Input Source Select，EPWM_FALT4 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_TO • 0x2：EPWM1_TO • 0x3：EPWM2_TO • 0x11：EPWM0_A • 0x12：EPWM1_A • 0x13：EPWM2_A • others：Reserved
19:15	R/W	0x0	EPWM_FALT3_IN_SRC_SEL EPWM_FALT3 Input Source Select，EPWM_FALT3 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_TO • 0x2：EPWM1_TO • 0x3：EPWM2_TO • 0x11：EPWM0_A • 0x12：EPWM1_A • 0x13：EPWM2_A • others：Reserved
14:10	R/W	0x0	EPWM_FALT2_IN_SRC_SEL EPWM_FALT2 Input Source Select，EPWM_FALT2 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_TO • 0x2：EPWM1_TO • 0x3：EPWM2_TO • 0x11：EPWM0_A • 0x12：EPWM1_A

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			故障输入源选择寄存器
位域	类型	默认值	描述
			• 0x13：EPWM2_A • others：Reserved
9:5	R/W	0x0	EPWM_FALT1_IN_SRC_SEL EPWM_FALT1 Input Source Select，EPWM_FALT1 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_TO • 0x2：EPWM1_TO • 0x3：EPWM2_TO • 0x11：EPWM0_A • 0x12：EPWM1_A • 0x13：EPWM2_A • others：Reserved
4:0	R/W	0x0	EPWM_FALT0_IN_SRC_SEL EPWM_FALT0 Input Source Select，EPWM_FALT0 输入信号源选择。 • 0x0：GPIO，即管脚上的信号 • 0x1：EPWM0_TO • 0x2：EPWM1_TO • 0x3：EPWM2_TO • 0x11：EPWM0_A • 0x12：EPWM1_A • 0x13：EPWM2_A • others：Reserved

13.1.7.17. 0x0060 EPWM_FALT_IN_FLT1

默认值：0x00000000			EPWM故障输入滤波寄存器 1
位域	类型	默认值	描述
31:24	R/W	0x0	EPWM_FALT1_SMP_CTL_PRD EPWM Fault1 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障输入滤波寄存器 1
位域	类型	默认值	描述
			• 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
23:20	R/W	0x0	EPWM_FALT1_PRE_FLT EPWM Fault2 Input Filter Enable，EPWM故障输入 1 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
19:16	R/W	0x0	EPWM_FALT1_IN_FLT_SEL EPWM Fault1 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
15:8	R/W	0x0	EPWM_FALT0_SMP_CTL_PRD EPWM Fault0 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	EPWM_FALT0_PRE_FLT EPWM Fault0 Input Filter Enable，EPWM故障输入 0 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障输入滤波寄存器 1
位域	类型	默认值	描述
			• 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	EPWM_FALT0_IN_FLT_SEL EPWM Fault0 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

13.1.7.18. 0x0064 EPWM_FALT_IN_FLT2

默认值：0x00000000			EPWM故障输入滤波寄存器 2
位域	类型	默认值	描述
31:24	R/W	0x0	EPWM_FALT3_SMP_CTL_PRD EPWM Fault3 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
23:20	R/W	0x0	EPWM_FALT3_PRE_FLT EPWM Fault3 Input Filter Enable，EPWM故障输入 3 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障输入滤波寄存器 2
位域	类型	默认值	描述
			• 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
19:16	R/W	0x0	EPWM_FALT3_IN_FLT_SEL EPWM Fault3 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
15:8	R/W	0x0	EPWM_FALT2_SMP_CTL_PRD EPWM Fault2 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	EPWM_FALT2_PRE_FLT EPWM Fault2 Input Filter Enable，EPWM故障输入 2 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	EPWM_FALT2_IN_FLT_SEL EPWM Fault2 Input Filter Seclect，输入滤波功能选择。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障输入滤波寄存器 2
位域	类型	默认值	描述
			• 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

13.1.7.19. 0x0068 EPWM_FALT_IN_FLT3

默认值：0x00000000			EPWM故障输入滤波寄存器 3
位域	类型	默认值	描述
31:24	R/W	0x0	EPWM_FALT5_SMP_CTL_PRD EPWM Fault5 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
23:20	R/W	0x0	EPWM_FALT5_PRE_FLT EPWM Fault5 Input Filter Enable，EPWM故障输入 5 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
19:16	R/W	0x0	EPWM_FALT5_IN_FLT_SEL EPWM Fault5 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			EPWM故障输入滤波寄存器 3
位域	类型	默认值	描述
			• 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
15:8	R/W	0x0	EPWM_FALT4_SMP_CTL_PRD EPWM Fault4 Input Sample Control Period，输入采样周期。 • 0x0：1x SYS_CLK • 0x1：2x SYS_CLK • 0x2：4x SYS_CLK • 0x3：6x SYS_CLK • … • 0xFF：510x SYS_CLK
7:4	R/W	0x0	EPWM_FALT4_PRE_FLT EPWM Fault4 Input Filter Enable，EPWM故障输入 4 信号的预滤波使能，预滤波采样周期为 CLK。一般使用，无需使能，默认旁通即可。 • 0x0：旁通，无预滤除效果 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号
3:0	R/W	0x0	EPWM_FALT4_IN_FLT_SEL EPWM Fault4 Input Filter Seclect，输入滤波功能选择。 • 0x0：同步信号，SYS_CLK 对输入信号进行同步 • 0x1：1 采样点同步信号 • 0x2：2 采样点同步信号 • 0x3：3 采样点同步信号 • … • 0xF：15 采样点同步信号

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

13.1.7.20. 0x0088 GLB_FAULT_IN_STS

默认值：0x00000000			FAULT IN 状态寄存器
位域	类型	默认值	描述
31:22	–	–	–
21	R/W	0x0	FALT5_EGE_DET Fault Input 5 Edge Detect，故障输入 5 边沿检测选择。 • 0x0：上升沿 • 0x1：下降沿
20	R/W	0x0	FALT4_EGE_DET Fault Input 4 Edge Detect，故障输入 4 边沿检测选择。 • 0x0：上升沿 • 0x1：下降沿
19	R/W	0x0	FALT3_EGE_DET Fault Input 3 Edge Detect，故障输入 3 边沿检测选择。 • 0x0：上升沿 • 0x1：下降沿
18	R/W	0x0	FALT2_EGE_DET Fault Input 2 Edge Detect，故障输入 2 边沿检测选择。 • 0x0：上升沿 • 0x1：下降沿
17	R/W	0x0	FALT1_EGE_DET Fault Input 1 Edge Detect，故障输入 1 边沿检测选择。 • 0x0：上升沿 • 0x1：下降沿
16	R/W	0x0	FALT0_EGE_DET Fault Input 0 Edge Detect，故障输入 0 边沿检测选择。 • 0x0：上升沿 • 0x1：下降沿
15:14	–	–	–
13	R/W1C	0x0	FALT5_STS_LATCH Fault Input 5 Status，故障输入 5 发生了一次的边沿跳变，边沿跳变方向由 FALT5_EGE_DET 决定。

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			FAULT IN 状态寄存器
位域	类型	默认值	描述
			• 0x0：无跳变 • 0x1：发生了跳变
12	R/W1C	0x0	FALT4_STS_LATCH Fault Input 4 Status，故障输入 4 发生了一次的边沿跳变，边沿跳变方向由 FALT4_EGE_DET 决定。 • 0x0：无跳变 • 0x1：发生了跳变
11	R/W1C	0x0	FALT3_STS_LATCH Fault Input 3 Status，故障输入 3 发生了一次的边沿跳变，边沿跳变方向由 FALT3_EGE_DET 决定。 • 0x0：无跳变 • 0x1：发生了跳变
10	R/W1C	0x0	FALT2_STS_LATCH Fault Input 2 Status，故障输入 2 发生了一次的边沿跳变，边沿跳变方向由 FALT2_EGE_DET 决定。 • 0x0：无跳变 • 0x1：发生了跳变
9	R/W1C	0x0	FALT1_STS_LATCH Fault Input 1 Status，故障输入 1 发生了一次的边沿跳变，边沿跳变方向由 FALT1_EGE_DET 决定。 • 0x0：无跳变 • 0x1：发生了跳变
8	R/W1C	0x0	FALT0_STS_LATCH Fault Input 0 Status，故障输入 0 发生了一次的边沿跳变，边沿跳变方向由 FALT0_EGE_DET 决定。 • 0x0：无跳变 • 0x1：发生了跳变
7:6	–	–	–
5	R	0x0	FALT5_STS Fault Input 5 Status，故障输入 5 状态 • 0x0：低电平 • 0x1：高电平

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved

默认值：0x00000000			FAULT IN 状态寄存器
位域	类型	默认值	描述
4	R	0x0	FALT4_STS Fault Input 4 Status，故障输入 4 状态 • 0x0：低电平 • 0x1：高电平
3	R	0x0	FALT3_STS Fault Input 3 Status，故障输入 3 状态 • 0x0：低电平 • 0x1：高电平
2	R	0x0	FALT2_STS Fault Input 2 Status，故障输入 2 状态 • 0x0：低电平 • 0x1：高电平
1	R	0x0	FALT1_STS Fault Input 1 Status，故障输入 1 状态 • 0x0：低电平 • 0x1：高电平
0	R	0x0	FALT0_STS Fault Input 0 Status，故障输入 0 状态 • 0x0：低电平 • 0x1：高电平

Copyright © 2026 ArtInChip Technology Co., Ltd.
All rights reserved