



D21x 数据手册

Version 1.4

修订日期：2024-10-17

版权声明

本文件是匠芯创科技（“ArtInChip”）的原创作品，匠芯创科技拥有该文件的全部版权。全部或部分复制必须获得匠芯创科技的书面批准，并向版权所有人明确确认。凡侵犯本公司版权等知识产权的，本公司将保留依法追究其法律责任的权利。

在法律允许的范围内，在此声明：使用前请仔细阅读合同条款和条件以及相关说明，并严格遵守本文件中的说明。匠芯创科技不对不当行为的后果（包括但不限于电压过高、超频或温度过高）承担任何责任。

匠芯创科技提供的信息仅作为参考或典型应用，本文件中的所有声明、信息和建议不构成任何明示或暗示的担保。匠芯创科技保留随时更改电路设计和/或规格的权利，恕不另行通知。

客户应全权负责获得实施解决方案/产品可能需要的第三方许可，匠芯创科技不承担任何与第三方许可相关的许可费或特许权使用费。对于任何要求的第三方许可证所涵盖的事项，匠芯创科技不承担任何保证、赔偿或其他义务。

凡以任何方式直接或间接使用本文件资料者，视为自愿接受本文件声明的约束。

修订记录

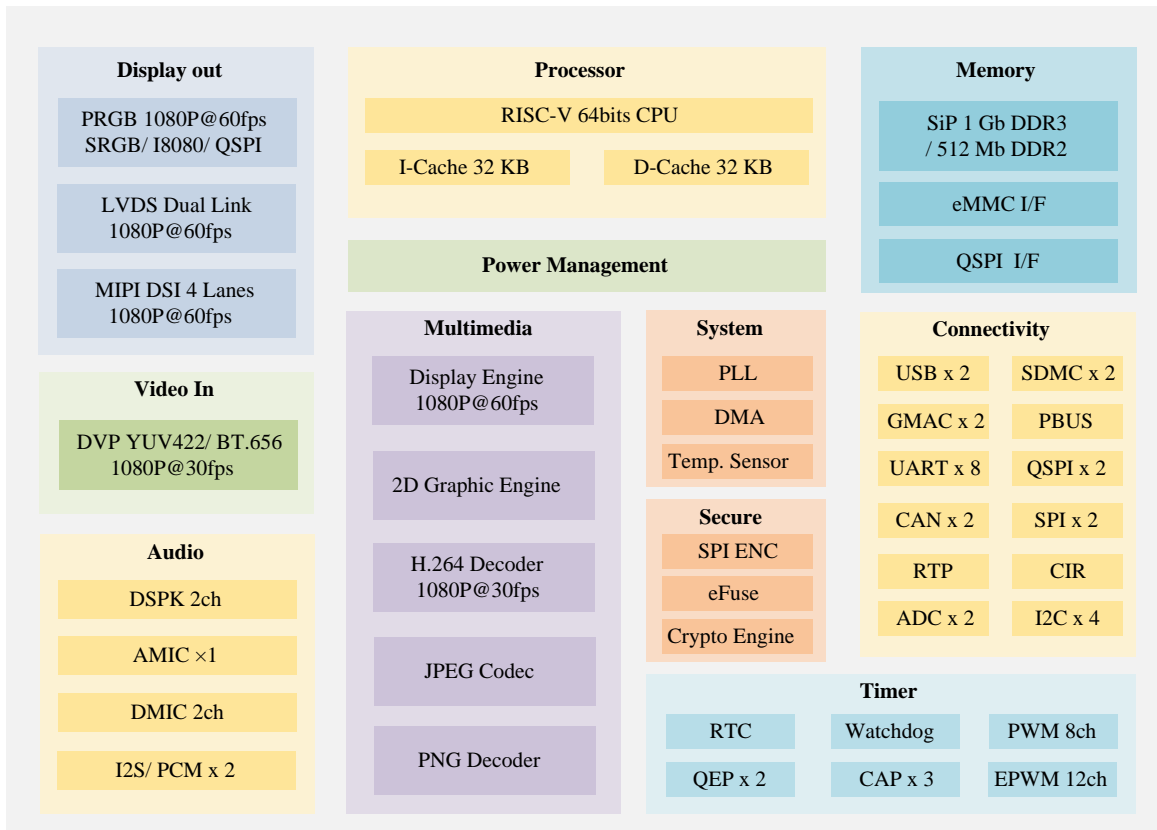
版本	章节	修订说明
V1.3	-	统一了格式风格。
	功能特性	修改了部分描述。
	产品信息	修改了产品对比表。
		<ul style="list-style-type: none">• 修改了建议运行条件中 VCC33_I00 和 VCC33_I01 的最小值。• 修改了 RTC 供电中的典型工作电流。• 修改了复位源中的相关描述。
	封装信息	<ul style="list-style-type: none">• 更新了引脚属性。
V1.4	上下电时序及复位	新增下列描述： <ul style="list-style-type: none">• 3.3V 上电上升沿时间需大于 150 μs。• RTC_VCOIN 需 RC 延迟上电。

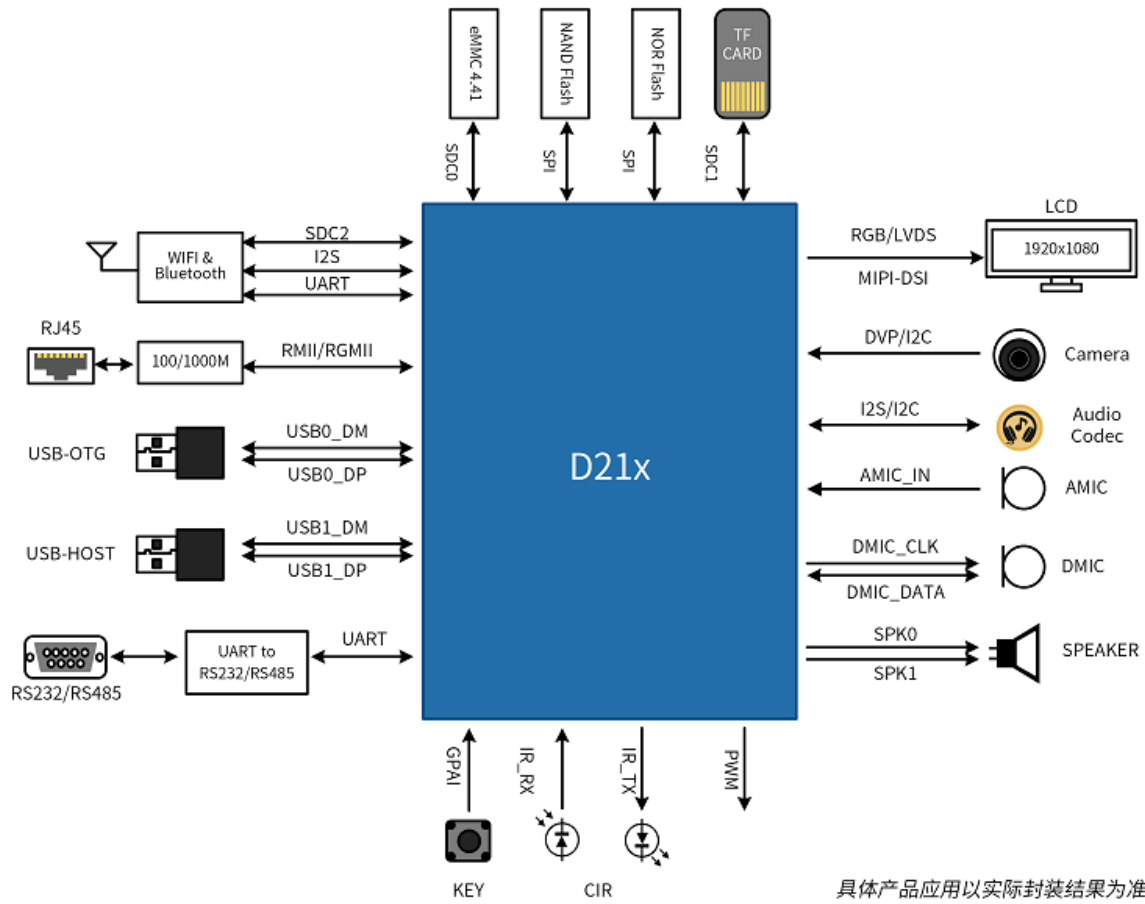
内容

版权声明.....	ii
修订记录.....	iii
1. 简介.....	5
2. 功能特性.....	7
3. 产品信息.....	11
4. 电气特性.....	13
4.1. 运行条件.....	13
4.1.1. 最大极限值.....	13
4.1.2. 建议运行条件.....	13
4.2. RTC 供电.....	13
4.3. 上下电时序及复位.....	13
4.3.1. 上下电时序.....	13
4.3.2. 复位源.....	13
4.4. 内置 LDO 电气特性.....	14
4.4.1. LD030.....	14
4.4.2. LD025.....	14
4.4.3. LD01x.....	14
4.5. 时钟.....	14
4.5.1. 外部时钟源.....	14
4.6. IO 电气特性.....	15
4.6.1. IO DC 特性.....	15
4.6.2. IO AC 特性.....	15
5. 封装信息.....	16
5.1. 引脚分布.....	16
5.1.1. D211BB/ D211BC QFN88.....	16
5.1.2. D211DB/ D211DC QFN100.....	17
5.1.3. D213EC QFN128.....	18
5.2. 引脚属性.....	18
5.2.1. D211BB/ D211BC QFN88.....	19
5.2.2. D211DB/ D211DC QFN100.....	21
5.2.3. D213EC QFN128.....	24
5.3. 引脚复用.....	27
5.3.1. 封装引脚说明.....	29
5.4. 引脚描述.....	38
5.5. 封装尺寸.....	42
5.5.1. D211BB / D211BC QFN88.....	42
5.5.2. D211DB / D211DC QFN100.....	44
5.5.3. D213EC QFN128.....	46

1. 简介

D21x 是一款高性能的全高清显示和智能控制 SoC，采用国产自主 64 位高算力 RISC-V 内核，内置 16 位 DDR 控制器。D21x 提供丰富的互联外设接口，配备了 2D 图像加速引擎和 H.264 解码引擎，可以满足各类交互设计场景和多媒体互动体验，具有高可靠性、高安全性、高开放度的设计标准，可以面向于泛工业领域应用。





ArtInChip

2. 功能特性

CPU 内核

- 单核 C906, RV64IMAFDC 指令架构, 600MHz@1.2V
- 一级指令缓存 32 KB, 一级数据缓存 32 KB
- 单精度/双精度浮点单元
- Sv39 内存管理模式和物理内存保护 (PMP)
- 核内中断 (CLINT) 和中断控制器 (PLIC)

系统启动

- 默认按 SD Card (SDMC1) → NAND (QSPI0) → NOR (QSPI0) → eMMC (SDMC0) 顺序扫描启动
- 可通过烧写 eFuse 改变并固定启动介质
- 支持 USB 烧录升级、SD Card(SDMC1) 强制升级

系统安全

- 支持数字签名安全启动方式
- 安全算法加速引擎 (Crypto Engine, CE), 支持 AES/TDES/ RSA 加解密算法及 SHA/ HMAC 摘要算法
- SPI 总线加密模块 (SPI ENC), 支持 SPI NAND/ SPI NOR 在线加解密
- 内置 eFuse 一次性可编程存储器 2048 bits, 其中 512 bits 供客户自定义使用, 具有独立 CHIPID, 支持 SSK/ HUK/ PNK/ PSK0/ PSK1/ PSK2/ PSK3 等 CE 安全密钥功能, 支持设置禁止读写
- 内置 256 bits TRNG 产生器

片内存储

- 32 KB BROM
- 96 KB SRAM
- DRAM 两种规格可选:
 - 512 Mb DDR2, 16-bit 位宽, 最高频率 504 MHz
 - 1 Gb DDR3, 16-bit 位宽, 最高频率 672 MHz
- DRAM 时钟支持展频功能

存储接口

- QSPI 支持 SPI NAND Flash/ SPI NOR Flash
 - 支持单/双/四数据线
 - 支持最大速率 SDR 100 MHz

- eMMC 4.41/ SD 3.01/ SDIO 3.0, 总共三套

- eMMC 4 数据线或 8 数据线, 支持 SDR25/ SDR50/ DDR50 模式
- SD 卡, 支持 SDR25/ SDR50 模式
- 支持最大速率 DDR 50 MHz, 仅支持 3.3 V IO 电压

图像引擎

- DE 显示引擎:
 - 支持一个 UI 图层, 一个 VI 图层, 最高性能 1080P@60fps
 - 支持 VI 图层 1/31.999x ~ 32x 缩放
 - 支持抖动
- GE 图像引擎:
 - 支持 2D 图形加速, 最大性能 1080P@60fps
 - 支持水平和垂直翻转, 90/ 180/ 270 度旋转
 - 支持 RGB 格式任意角度旋转和不同扫描顺序
 - 支持 1/16x ~ 16x 缩放, 采用 6x4 taps 16 phases 滤波算法
- VE 视频编解码:
 - H.264/ AVC 解码器, 最高性能 1080P@30fps
 - MJPEG 基线解码器, 最高性能 1080P@60fps
 - PNG 解码器, 最高性能 1080P@15fps
 - JPEG 编码器, 最高性能 1080P@60fps

显示接口

- 支持 24-bit 并口 RGB, 最高性能 1080P@60fps
- 支持单 Link/ 双 Link LVDS, 接口速率最高 700 Mbps, 最高性能 1080P@60fps
- 支持 MIPI DSI 1/ 2/ 4 LANE, 接口速率最高 1 Gbps, 最高性能 1080P@60fps
- 支持 SRGB/ I8080/ QSPI 屏接口, IO 速率最高 200 Mbps
- 支持 DVP 8-bit 输入, 像素时钟最高 150 MHz, 最高性能 1080P@30fps
- 支持展频功能

音频接口

- 一路 Audio ADC (AMIC)
- 一路数字麦克风 (DMIC) 接口输入, 支持左右声道两通道输入
- 两路 I2S, 支持输入输出, 支持 I2S/ PCM/ TDM 模式
- 两路数字 PWM 输出 (DSPK), 支持两路单端输出左右声道, 支持一路差分输出单声道

通用接口

- 两路 USB2.0, USB0 可配置为 DEVICE/ HOST, USB1 为 HOST
- 两路 GMAC, 支持 100M RMII/ 1000M RGMII, 支持 IEEE1588 协议
- 两路 QSPI, 支持单/ 双/ 四数据线, 可配置为 Master
- 两路 SPI, 支持 SPI 标准接口, 可配置为 Master
- 八路 UART, 支持 2 线/ 3 线/ 4 线接口, 兼容工业标准 16550, 波特率最高 5 Mbps
- 四路 I2C, 支持 7 bits 和 10 bits 寻址, 最高速率 400 Kb/s
- 两路 CAN, 支持 CAN2.0A 和 CAN2.0B, 可编程通信速率最高 1 Mbps
- 一组 CIR, 支持红外输入和红外输出
- 一组 PBUS, 支持 16-bit 100-MHz 时钟, 用于对外部设备地址空间进行读写访问, 速率 100 MB/s
- 六组 GPIO 总共 100 个 IO, 支持每个 IO 独立配置:
 - 可选无上下拉/ 上拉 33 K Ω / 下拉 33 K Ω
 - 输出驱动八个档位可调
 - 支持二级去抖和中断
 - 支持位操作

计数器

- GTC 通用计时器
 - 支持 52 位计时器, 提供系统心跳时钟, 计时周期大于 35 年
 - 支持调试模式下可配置为暂停计时或继续计时
- WDOG 看门狗

- 支持中断和复位, 超时时间 1 毫秒 ~ 37 小时可配置
- 支持调试模式下可配置为暂停计时或继续计时
- 支持硬件写保护机制

• RTC 实时时钟

- 以秒为单位, 100 年时间跨度, 支持硬件闹钟设置
- 外挂 32.768 KHz 晶体, 支持数字校准, 范围 ± 975 ppm
- 独立备用供电输入引脚, 内置电源切换开关
- 128 bits 寄存器用于系统数据备份, 如掉电重点保护数据
- RTC 模块典型工作电流 3.3 μ A

• PWM

- 内置 16-bit 计数器, 支持四路计时器
- 最大可支持八路独立 PWM 或四路互补 PWM

• EPWM

- 内置 16-bit PWM 计数器, 支持六路计时器
- 最大可支持 12 路独立 PWM 或六路互补 PWM
- 支持硬件触发 ADC 采样

• CAP

- 内置 32-bit CAP 计数器, 支持三路计时器
- 最大可支持三路输入信号捕获或三路简易 PWM 信号输出
- 支持连续捕获模式或单次捕获模式

• QEP

- 最多支持两个 QEP 信号解析
- 内置 32-bit 的位置计数器
- 支持 AB 正交信号解析
- 支持 CW/ CCW 信号解析
- 支持 CLK/ DIR 信号解析
- 内置 32-bit 看门狗定时器

模拟

- 内置 12 通道 12-bit PSADC，采样速率最高 1Msps
- 内置 8 通道 12-bit GPADC，采样速率最高 1Msps
- 集成 RTP 电阻触摸屏接口

时钟和电源管理

- CMU 内置五个 PLL：
 - PLL_INT0 用于 CPU 单独使用
 - PLL_INT1 用于总线，内部模块，及低速接口模块使用
 - PLL_FRA0 用于存储接口模块使用，支持展频
 - PLL_FRA1 用于音频接口模块使用，支持小数分频
 - PLL_FRA2 用于屏输出模块使用，支持展频
- SYSCFG 内置三个 LDO：
 - LDO30 (3.0 V 100 mA)，用于系统复位启动、Audio ADC 供电
 - LDO25 (2.5 V 50 mA)，用于 DDR 模拟电路、eFuse 供电
 - LDO1x (1.8/ 1.5 V 500 mA)，可配置输出
- 内置 THS 温度传感器，支持高低温中断报警

3. 产品信息

表 3-1 产品型号信息

型号	特性	封装	温度 (Tj)
D211BBV	64 MB DDR2	QFN88, 10 x 10 mm, 0.4 mm 间距	-20 至 +105° C
D211BBX	64 MB DDR2	QFN88, 10 x 10 mm, 0.4 mm 间距	-40 至 +125° C
D211BCV	128 MB DDR3	QFN88, 10 x 10 mm, 0.4 mm 间距	-20 至 +105° C
D211BCX	128 MB DDR3	QFN88, 10 x 10 mm, 0.4 mm 间距	-40 至 +125° C
D211DBV	64 MB DDR2	QFN100, 12 x 12 mm, 0.4 mm 间距	-20 至 +105° C
D211DBX	64 MB DDR2	QFN100, 12 x 12 mm, 0.4 mm 间距	-40 至 +125° C
D211DCV	128 MB DDR3	QFN100, 12 x 12 mm, 0.4 mm 间距	-20 至 +105° C
D211DCX	128 MB DDR3	QFN100, 12 x 12 mm, 0.4 mm 间距	-40 至 +125° C
D213ECV	128 MB DDR3	QFN128, 12.3 x 12.3 mm, 0.35 mm 间距	-20 至 +105° C
D213ECX	128 MB DDR3	QFN128, 12.3 x 12.3 mm, 0.35 mm 间距	-40 至 +125° C

表 3-2 产品规格对比

项目	D211BBV/ D211BBX D211BCV/ D211BCX	D211DBV/ D211DBX D211DCV/ D211DCX	D213ECV/ D213ECX
内核	C906 600MHz@1.2V	C906 600MHz@1.2V	C906 600MHz@1.2V
安全	支持	支持	支持
RGB	x 1	x 1	x 1
LVDS	x 2	x 2	x 2
MIPI DSI	x 1	x 1	x 1
RTP	x 1	x 1	x 1
DVP	x 1	x 1	x 1
RTC	x 1	x 1	x 1
eMMC 4.41	x 1	x 1	x 1
SD 3.01	x 1	x 1	x 1
SDIO 3.0	x 1	x 1	x 1
AMIC	x 1	x 1	x 1
DMIC	x 2	x 2	x 2
I2S	-	x 1	x 2
DSPK	x 2	x 2	x 2
SPI	x 2	x 2	x 2
QSPI	x 2	x 2	x 2
UART	x 8	x 8	x 8
I2C	x 4	x 4	x 4
CAN	x 2	x 2	x 2
CIR	x 1	x 1	x 1
EMAC-100M	x 1	x 2	x 2

表 3-2 产品规格对比 (续)

项目	D211BBV/ D211BBX D211BCV/ D211BCX	D211DBV/ D211DBX D211DCV/ D211DCX	D213ECV/ D213ECX
GMAC-1000M	-	-	x 2
USB2.0	x 1	x 2	x 2
PWM	x 4 (8 ch)	x 4 (8 ch)	x 4 (8 ch)
EPWM	x 6 (12 ch)	x 6 (12 ch)	x 6 (12 ch)
CAP	x 3	x 3	x 3
QEP	x 2	x 2	x 2
ADC	x 2 (7 ch)	x 2 (7 ch)	x 2 (12 ch)

4. 电气特性

4.1. 运行条件

4.1.1. 最大极限值

符号	描述	最小值	最大值	单位
Tstg	储存温度	-40	125	°C
VCC33_I00	GPIOA/ GPIOB/ GPIOE 电源	-0.3	3.6	V
VCC33_I01	GPIOC/ GPIOD/ GPIOF 电源	-0.3	3.6	V
RTC_VCOIN	RTC 电源	-0.3	3.6	V
VCC_DRAM	DRAM 电源	-0.3	1.85	V
VDD11_SYS	内核及系统电源	-0.3	1.32	V
Iio	IO 输入输出电流	-55	60	mA

4.1.2. 建议运行条件

符号	描述	最小值	典型值	最大值	单位
Tj	结温	-40	-	125	°C
Ta	环境温度	-40	-	105	°C
VCC33_I00	GPIOA/ GPIOB/ GPIOE 电源	3.0	3.3	3.6	V
VCC33_I01	GPIOC/ GPIOD/ GPIOF 电源	3.0	3.3	3.6	V
RTC_VCOIN	RTC 电源	2.7	3.0	VCC33_I01	V
VCC_DRAM	DRAM 电源	1.35	1.5/ 1.8	1.85	V
VDD_SYS	内核及系统电源	0.9	1.1/ 1.2	1.32	V

4.2. RTC 供电

RTC 供电来源于 VCC33_I01 和 VCOIN。在系统设计中，内部电路会自动检测 VCC33_I01 和 VCOIN 电压源，并采用电压较高的那一路供电。

- 开机状态下：VCC33_I01 提供 3.3 V 的电压，而 VCOIN 连接的纽扣电池则提供典型的 3.0 V 电压。在这种情况下，由于 VCC33_I01 的电压高于 VCOIN，RTC 将由 VCC33_I01 供电。
- 关机状态下：VCC33_I01 未供电，此时 VCOIN 成为唯一的电源来源。VCOIN 连接的纽扣电池的典型电压为 3.0 V，RTC 将由 VCOIN 供电。在此状态下，RTC 的典型工作电流为 3.3 μ A，可延长纽扣电池的使用寿命。

对于外挂供电，VCOIN 需要接一个 RC 延迟上电电路 (10 K Ω / 0.1 μ F)，可以确保在电源开启或关闭时，RTC 的供电能够平稳过渡，避免因电压突变对 RTC 造成损害。

4.3. 上下电时序及复位

4.3.1. 上下电时序

VCC33_IO、VCC_DRAM 和 VDD11_SYS 无上下电顺序要求。VCC33_IO 上电上升沿时间需大于 150 μ s。

4.3.2. 复位源

芯片系统有以下复位源，任何一种复位条件成立，会对芯片产生复位：

- 系统上电复位：在 VCC33_IO0 和 VDD11_SYS 上电后产生复位，上电 10 ms 内系统自动放开此复位
- RTC 上电复位：在 RTC 上电后（供电来源 VCC33_IO1 和 VCOIN）自动完成复位
- 外部引脚复位：引脚 RESETN 输入低电平并持续 2 ms 以上产生复位
- 调试器复位：在接收到 JTAG IO 上的 RESET 命令后立即产生复位
- 看门狗复位：通过软件使能后，在 WDOG 超时复位条件满足下立即产生复位

4.4. 内置 LDO 电气特性

4.4.1. LDO30

内置 LDO30 (VCC30_ANA)，用于系统模拟及 GPADC/ PSADC/ Audio ADC 供电，LDO30 也用作 PSADC 的参考电压，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
V _{LDO30}	输出电压	2.95	3.00	3.05	V
I _o	输出电流	-	-	100	mA
C _o	外部去耦电容	-	1	-	μF

4.4.2. LDO25

内置 LDO25，用于 DRAM 控制器和 eFuse 供电，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
V _{LDO25}	输出电压	2.45	-	2.55	V
I _o	输出电流	-	-	50	mA
C _o	外部去耦电容	-	1	-	μF

4.4.3. LDO1x

内置 LDO1x，电压可配置，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
V _{LDO1x}	输出电压	1.35	-	1.85	V
I _o	输出电流	-	-	500	mA
C _o	外部去耦电容	-	1	-	μF

4.5. 时钟

4.5.1. 外部时钟源

- 32.768 KHz 时钟用于低频及 RTC。
- 24.000 MHz 时钟用于产生主时钟。

符号	描述	最小值	典型值	最大值	单位
OSC_24M	PLL 时钟源	-	24	-	MHz
OSC_32K	RTC 时钟源	-	32768	-	Hz

4.6. IO 电气特性

4.6.1. IO DC 特性

符号	描述	最小值	典型值	最大值	单位
V _{IH}	高电平输入电压	$0.7 * V_{CC33_IO}$	-	$V_{CC33_IO} + 0.3$	V
V _{IL}	低电平输入电压	-0.3	-	$0.3 * V_{CC33_IO}$	V
R _{PU}	上拉电阻	-	33	-	K Ω
R _{PD}	下拉电阻	-	33	-	K Ω
I _{IH}	高电平输入电流	-	-	10	μ A
I _{IL}	低电平输入电流	-	-	10	μ A
V _{OH}	高电平输出电压	$V_{CC33_IO} - 0.3$	-	V_{CC33_IO}	V
V _{OL}	低电平输出电压	0	-	0.3	V
I _{OH}	高电平驱动能力	8	-	60	mA
I _{OL}	低电平驱动能力	8	-	55	mA
I _{OZ}	三态输出漏电流	-10	-	10	μ A
C _{IN}	输入电容	-	-	5	pF
C _{OUT}	输出电容	-	-	5	pF

4.6.2. IO AC 特性

符号	描述	测试条件	最小值	典型值	最大值	单位
f _{max}	最大频率	负载 6 pF	-	-	150	MHz
t _r	上升时间	V _{OL} 到 V _{OH} 时间	-	-	1.6	ns
t _f	下降时间	V _{OH} 到 V _{OL} 时间	-	-	1.6	ns

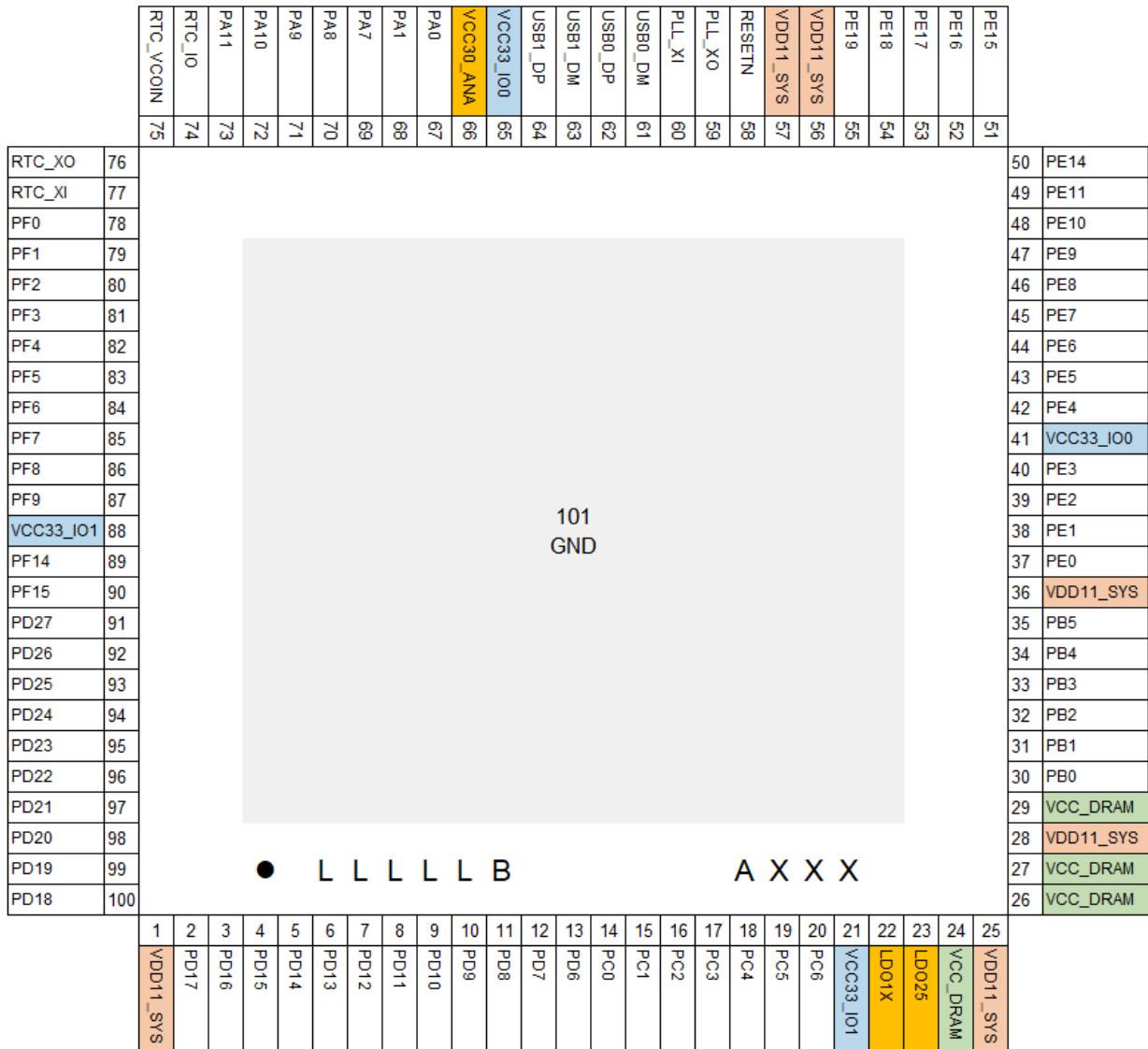
5. 封装信息

5.1. 引脚分布

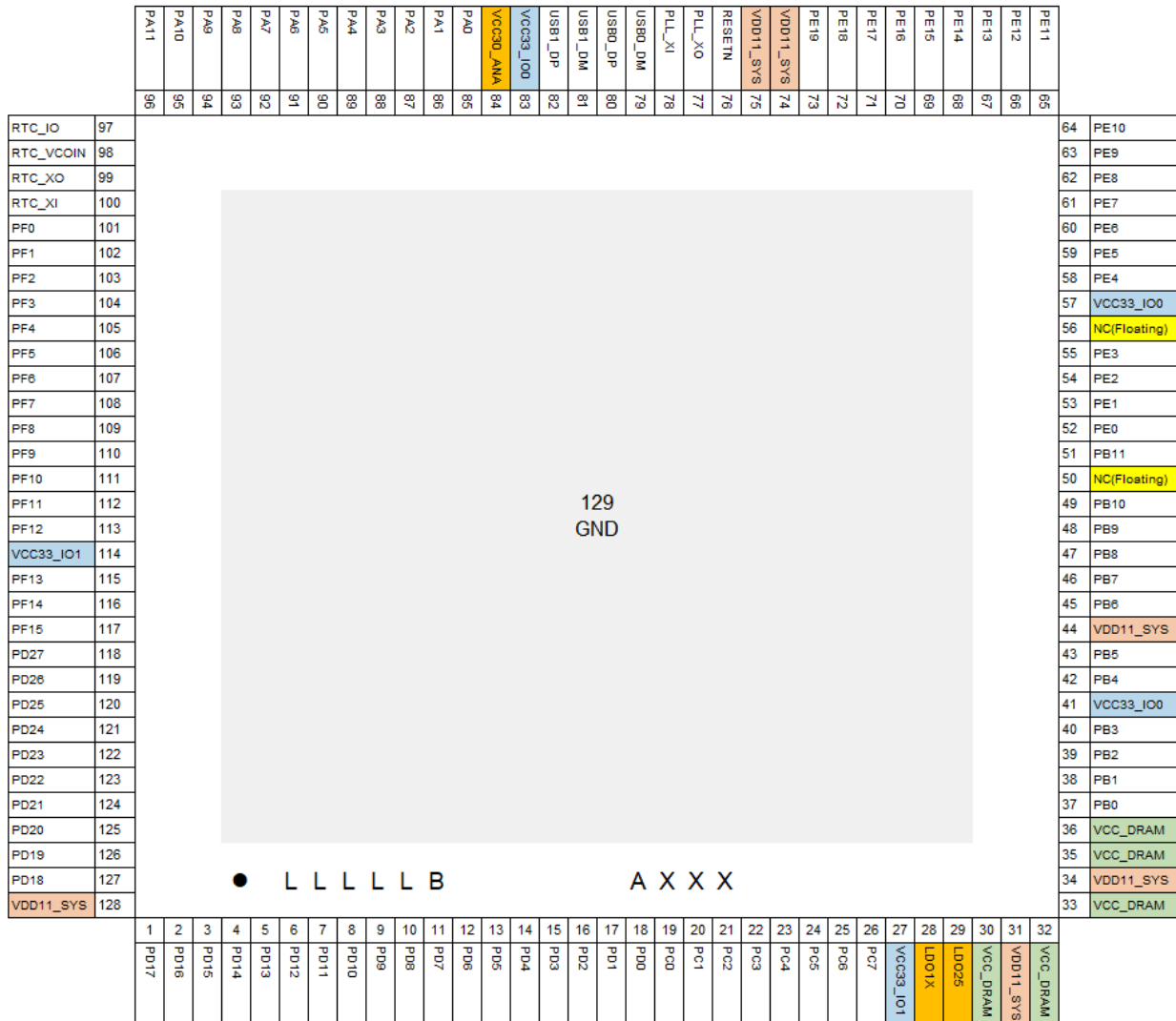
5.1.1. D211BB/ D211BC QFN88

		PE11	PE10	PE9	PE8	PE7	PE6	PE5	PE4	VCC33_IO0	PE3	PE2	PE1	PE0	VDD11_SYS	PB5	PB4	PB3	PB2	PB1	PB0	VCC_DRAM	VCC_DRAM
		66	65	64	63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45
PE14	67	<p style="text-align: center;">89 GND</p> <p style="text-align: center;">● L L L L L B A X X X</p>																				44	VDD11_SYS
PE15	68																					43	VCC_DRAM
PE16	69																					42	LDO25
PE17	70																					41	LDO1X
PE18	71																					40	VCC33_IO1
PE19	72																					39	PC6
VDD11_SYS	73																					38	PC5
VDD11_SYS	74																					37	PC4
RESETN	75																					36	PC3
PLL_XO	76																					35	PC2
PLL_XI	77																					34	PC1
USB0_DM	78																					33	PC0
USB0_DP	79																					32	PD6
VCC33_IO0	80																					31	PD7
VCC30_ANA	81																					30	PD8
PA0	82																					29	PD9
PA1	83																					28	PD10
PA7	84																					27	PD11
PA8	85																					26	PD12
PA9	86																					25	PD13
PA10	87																					24	PD14
PA11	88																					23	PD15
																						1	RTC_IO
		2	RTC_VCOIN																				
		3	RTC_XO																				
		4	RTC_XI																				
		5	PF0																				
		6	PE1																				
		7	VCC33_IO1																				
		8	PE14																				
		9	PE15																				
		10	PD27																				
		11	PD26																				
		12	PD25																				
		13	PD24																				
		14	PD23																				
		15	PD22																				
		16	PD21																				
		17	PD20																				
		18	PD19																				
		19	PD18																				

5.1.2. D211DB/ D211DC QFN100



5.1.3. D213EC QFN128



LLLLLB: 其中 LLLLL 表示批号, B 固定不变。
 AXXX: 其中 XXX 表示 Date Code, A 固定不变。

5.2. 引脚属性



注:

- [1]: 芯片封装引脚序号。
- [2]: 芯片封装引脚名称。
- [3]: 类型, 指示信号方向。
 - I —— 输入。
 - O —— 输出。
 - I/O —— 输入/输出。
 - A —— 模拟。
 - AI —— 模拟输入。
 - AO —— 模拟输出。



- P——电源。
- G——地。
- [4]: 引脚复位状态, PU 指上拉, PD 指下拉, Z 指高阻态。
- [5]: PU/PD 表示内部存在上下拉电阻, 且上下拉电阻可通过软件开启或关闭。
- [6]: 默认驱动能力大小。GPIO 默认驱动能力 20 mA, 最大 50 mA。
- [7]: 电源供电。

5.2.1. D211BB/ D211BC QFN88

引脚 [1]	名称 [2]	类型 [3]	复位状态 [4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
GPIO A						
82	PA0	I/O	Z	PU/PD	20	VCC33_I00
83	PA1	I/O	Z	PU/PD	20	VCC33_I00
84	PA7	I/O	Z	PU/PD	20	VCC33_I00
85	PA8	I/O	PU	PU/PD	20	VCC33_I00
86	PA9	I/O	PU	PU/PD	20	VCC33_I00
87	PA10	I/O	PU	PU/PD	20	VCC33_I00
88	PA11	I/O	PU	PU/PD	20	VCC33_I00
GPIO B						
47	PB0	I/O	Z	PU/PD	20	VCC33_I00
48	PB1	I/O	Z	PU/PD	20	VCC33_I00
49	PB2	I/O	Z	PU/PD	20	VCC33_I00
50	PB3	I/O	Z	PU/PD	20	VCC33_I00
51	PB4	I/O	Z	PU/PD	20	VCC33_I00
52	PB5	I/O	Z	PU/PD	20	VCC33_I00
GPIO C						
33	PC0	I/O	Z	PU/PD	20	VCC33_I01
34	PC1	I/O	Z	PU/PD	20	VCC33_I01
35	PC2	I/O	Z	PU/PD	20	VCC33_I01
36	PC3	I/O	Z	PU/PD	20	VCC33_I01
37	PC4	I/O	Z	PU/PD	20	VCC33_I01
38	PC5	I/O	Z	PU/PD	20	VCC33_I01
39	PC6	I/O	Z	PU/PD	20	VCC33_I01
GPIO D						
32	PD6	I/O	Z	PU/PD	20	VCC33_I01
31	PD7	I/O	Z	PU/PD	20	VCC33_I01
30	PD8	I/O	Z	PU/PD	20	VCC33_I01
29	PD9	I/O	Z	PU/PD	20	VCC33_I01
28	PD10	I/O	Z	PU/PD	20	VCC33_I01
27	PD11	I/O	Z	PU/PD	20	VCC33_I01

引脚 [1]	名称 [2]	类型 [3]	复位状态 [4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
26	PD12	I/O	Z	PU/PD	20	VCC33_I01
25	PD13	I/O	Z	PU/PD	20	VCC33_I01
24	PD14	I/O	Z	PU/PD	20	VCC33_I01
23	PD15	I/O	Z	PU/PD	20	VCC33_I01
22	PD16	I/O	Z	PU/PD	20	VCC33_I01
21	PD17	I/O	Z	PU/PD	20	VCC33_I01
19	PD18	I/O	Z	PU/PD	20	VCC33_I01
18	PD19	I/O	Z	PU/PD	20	VCC33_I01
17	PD20	I/O	Z	PU/PD	20	VCC33_I01
16	PD21	I/O	Z	PU/PD	20	VCC33_I01
15	PD22	I/O	Z	PU/PD	20	VCC33_I01
14	PD23	I/O	Z	PU/PD	20	VCC33_I01
13	PD24	I/O	Z	PU/PD	20	VCC33_I01
12	PD25	I/O	Z	PU/PD	20	VCC33_I01
11	PD26	I/O	Z	PU/PD	20	VCC33_I01
10	PD27	I/O	Z	PU/PD	20	VCC33_I01
GPIO E						
54	PE0	I/O	Z	PU/PD	20	VCC33_I00
55	PE1	I/O	Z	PU/PD	20	VCC33_I00
56	PE2	I/O	Z	PU/PD	20	VCC33_I00
57	PE3	I/O	Z	PU/PD	20	VCC33_I00
59	PE4	I/O	Z	PU/PD	20	VCC33_I00
60	PE5	I/O	Z	PU/PD	20	VCC33_I00
61	PE6	I/O	Z	PU/PD	20	VCC33_I00
62	PE7	I/O	Z	PU/PD	20	VCC33_I00
63	PE8	I/O	Z	PU/PD	20	VCC33_I00
64	PE9	I/O	Z	PU/PD	20	VCC33_I00
65	PE10	I/O	Z	PU/PD	20	VCC33_I00
66	PE11	I/O	Z	PU/PD	20	VCC33_I00
67	PE14	I/O	Z	PU/PD	20	VCC33_I00
68	PE15	I/O	Z	PU/PD	20	VCC33_I00
69	PE16	I/O	Z	PU/PD	20	VCC33_I00
70	PE17	I/O	Z	PU/PD	20	VCC33_I00
71	PE18	I/O	Z	PU/PD	20	VCC33_I00
72	PE19	I/O	Z	PU/PD	20	VCC33_I00
GPIO F						
5	PF0	I/O	Z	PU/PD	20	VCC33_I01
6	PF1	I/O	Z	PU/PD	20	VCC33_I01
8	PF14	I/O	Z	PU/PD	20	VCC33_I01
9	PF15	I/O	Z	PU/PD	20	VCC33_I01
RTC						

引脚 [1]	名称 [2]	类型 [3]	复位状态 [4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
1	RTC_IO	OD	-	-	-	-
2	RTC_VCOIN	P	-	-	-	-
3	RTC_XO	O	-	-	-	-
4	RTC_XI	I	-	-	-	-
PLL						
75	RESET	I	-	-	-	-
76	PLL_XO	O	-	-	-	-
77	PLL_XI	I	-	-	-	-
USB						
78	USB0_DM	A	-	-	-	-
79	USB0_DP	A	-	-	-	-
Power						
58,80	VCC33_IO0	P	-	-	-	-
7,40	VCC33_IO1	P	-	-	-	-
81	VCC30_ANA	P	-	-	-	-
42	LDO25	P	-	-	-	-
41	LDO1X	P	-	-	-	-
43, 45, 46	VCC_DRAM	P	-	-	-	-
20, 44, 53, 73, 74	VDD11_SYS	P	-	-	-	-
89	GND	P	-	-	-	-

5.2.2. D211DB/ D211DC QFN100

引脚 [1]	名称 [2]	类型 [3]	复位状态 [4]	上下拉 [5]	默认驱动 (mA)[6]	供电 [7]
GPIOA						
67	PA0	I/O	Z	PU/PD	20	VCC33_IO0
68	PA1	I/O	Z	PU/PD	20	VCC33_IO0
69	PA7	I/O	Z	PU/PD	20	VCC33_IO0
70	PA8	I/O	PU	PU/PD	20	VCC33_IO0
71	PA9	I/O	PU	PU/PD	20	VCC33_IO0
72	PA10	I/O	PU	PU/PD	21	VCC33_IO0
73	PA11	I/O	PU	PU/PD	20	VCC33_IO0
GPIO B						
30	PB0	I/O	Z	PU/PD	20	VCC33_IO0
31	PB1	I/O	Z	PU/PD	20	VCC33_IO0
32	PB2	I/O	Z	PU/PD	20	VCC33_IO0
33	PB3	I/O	Z	PU/PD	20	VCC33_IO0
34	PB4	I/O	Z	PU/PD	20	VCC33_IO0
35	PB5	I/O	Z	PU/PD	20	VCC33_IO0
GPIO C						
14	PC0	I/O	Z	PU/PD	20	VCC33_IO1
15	PC1	I/O	Z	PU/PD	20	VCC33_IO1

引脚 [1]	名称 [2]	类型 [3]	复位状态 [4]	上下拉 [5]	默认驱动 (mA)[6]	供电 [7]
16	PC2	I/O	Z	PU/PD	20	VCC33_I01
17	PC3	I/O	Z	PU/PD	20	VCC33_I01
18	PC4	I/O	Z	PU/PD	20	VCC33_I01
19	PC5	I/O	Z	PU/PD	20	VCC33_I01
20	PC6	I/O	Z	PU/PD	20	VCC33_I01
GPIO D						
13	PD6	I/O	Z	PU/PD	20	VCC33_I01
12	PD7	I/O	Z	PU/PD	20	VCC33_I01
11	PD8	I/O	Z	PU/PD	20	VCC33_I01
10	PD9	I/O	Z	PU/PD	20	VCC33_I01
9	PD10	I/O	Z	PU/PD	20	VCC33_I01
8	PD11	I/O	Z	PU/PD	20	VCC33_I01
7	PD12	I/O	Z	PU/PD	20	VCC33_I01
6	PD13	I/O	Z	PU/PD	20	VCC33_I01
5	PD14	I/O	Z	PU/PD	20	VCC33_I01
4	PD15	I/O	Z	PU/PD	20	VCC33_I01
3	PD16	I/O	Z	PU/PD	20	VCC33_I01
2	PD17	I/O	Z	PU/PD	20	VCC33_I01
100	PD18	I/O	Z	PU/PD	20	VCC33_I01
99	PD19	I/O	Z	PU/PD	20	VCC33_I01
98	PD20	I/O	Z	PU/PD	20	VCC33_I01
97	PD21	I/O	Z	PU/PD	20	VCC33_I01
96	PD22	I/O	Z	PU/PD	20	VCC33_I01
95	PD23	I/O	Z	PU/PD	20	VCC33_I01
94	PD24	I/O	Z	PU/PD	20	VCC33_I01
93	PD25	I/O	Z	PU/PD	20	VCC33_I01
92	PD26	I/O	Z	PU/PD	20	VCC33_I01
91	PD27	I/O	Z	PU/PD	20	VCC33_I01
GPIO E						
37	PE0	I/O	Z	PU/PD	20	VCC33_I00
38	PE1	I/O	Z	PU/PD	20	VCC33_I00
39	PE2	I/O	Z	PU/PD	20	VCC33_I00
40	PE3	I/O	Z	PU/PD	20	VCC33_I00
42	PE4	I/O	Z	PU/PD	20	VCC33_I00
43	PE5	I/O	Z	PU/PD	20	VCC33_I00
44	PE6	I/O	Z	PU/PD	20	VCC33_I00
45	PE7	I/O	Z	PU/PD	20	VCC33_I00
46	PE8	I/O	Z	PU/PD	20	VCC33_I00
47	PE9	I/O	Z	PU/PD	20	VCC33_I00
48	PE10	I/O	Z	PU/PD	20	VCC33_I00
49	PE11	I/O	Z	PU/PD	20	VCC33_I00
50	PE14	I/O	Z	PU/PD	20	VCC33_I00

引脚 [1]	名称 [2]	类型 [3]	复位状态 [4]	上下拉 [5]	默认驱动 (mA)[6]	供电 [7]
51	PE15	I/O	Z	PU/PD	20	VCC33_I00
52	PE16	I/O	Z	PU/PD	20	VCC33_I00
53	PE17	I/O	Z	PU/PD	20	VCC33_I00
54	PE18	I/O	Z	PU/PD	20	VCC33_I00
55	PE19	I/O	Z	PU/PD	20	VCC33_I00
GPIO F						
78	PF0	I/O	Z	PU/PD	20	VCC33_I01
79	PF1	I/O	Z	PU/PD	20	VCC33_I01
80	PF2	I/O	Z	PU/PD	20	VCC33_I01
81	PF3	I/O	Z	PU/PD	20	VCC33_I01
82	PF4	I/O	Z	PU/PD	20	VCC33_I01
83	PF5	I/O	Z	PU/PD	20	VCC33_I01
84	PF6	I/O	Z	PU/PD	20	VCC33_I01
85	PF7	I/O	Z	PU/PD	20	VCC33_I01
86	PF8	I/O	Z	PU/PD	20	VCC33_I01
87	PF9	I/O	Z	PU/PD	20	VCC33_I01
89	PF14	I/O	Z	PU/PD	20	VCC33_I01
90	PF15	I/O	Z	PU/PD	20	VCC33_I01
RTC						
74	RTC_IO	OD	-	-	-	-
75	RTC_VCOIN	P	-	-	-	-
76	RTC_XO	O	-	-	-	-
77	RTC_XI	I	-	-	-	-
PLL						
58	RESET	I	-	-	-	-
59	PLL_XO	O	-	-	-	-
60	PLL_XI	I	-	-	-	-
USB						
61	USB0_DM	A	-	-	-	-
62	USB0_DP	A	-	-	-	-
63	USB1_DM	A	-	-	-	-
64	USB1_DP	A	-	-	-	-
Power						
41,65	VCC33_I00	P	-	-	-	-
21,88	VCC33_I01	P	-	-	-	-
66	VCC30_ANA	P	-	-	-	-
23	LDO25	P	-	-	-	-
22	LDO1X	P	-	-	-	-
24, 26, 27, 29	VCC_DRAM	P	-	-	-	-
1,25, 28, 36, 56, 57	VDD11_SYS	P	-	-	-	-
101	GND	P	-	-	-	-

5.2.3. D213EC QFN128

引脚 [1]	名称 [2]	类型 [3]	复位状态 [4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
GPIOA						
85	PA0	I/O	Z	PU/PD	20	VCC33_I00
86	PA1	I/O	Z	PU/PD	20	VCC33_I00
87	PA2	I/O	Z	PU/PD	20	VCC33_I00
88	PA3	I/O	Z	PU/PD	20	VCC33_I00
89	PA4	I/O	Z	PU/PD	20	VCC33_I00
90	PA5	I/O	Z	PU/PD	20	VCC33_I00
91	PA6	I/O	Z	PU/PD	20	VCC33_I00
92	PA7	I/O	Z	PU/PD	20	VCC33_I00
93	PA8	I/O	PU	PU/PD	20	VCC33_I00
94	PA9	I/O	PU	PU/PD	20	VCC33_I00
95	PA10	I/O	PU	PU/PD	20	VCC33_I00
96	PA11	I/O	PU	PU/PD	20	VCC33_I00
GPIO B						
37	PB0	I/O	Z	PU/PD	20	VCC33_I00
38	PB1	I/O	Z	PU/PD	20	VCC33_I00
39	PB2	I/O	Z	PU/PD	20	VCC33_I00
40	PB3	I/O	Z	PU/PD	20	VCC33_I00
42	PB4	I/O	Z	PU/PD	20	VCC33_I00
43	PB5	I/O	Z	PU/PD	20	VCC33_I00
45	PB6	I/O	Z	PU/PD	20	VCC33_I00
46	PB7	I/O	Z	PU/PD	20	VCC33_I00
47	PB8	I/O	Z	PU/PD	20	VCC33_I00
48	PB9	I/O	Z	PU/PD	20	VCC33_I00
49	PB10	I/O	Z	PU/PD	20	VCC33_I00
51	PB11	I/O	Z	PU/PD	20	VCC33_I00
50	NC	I/O	Z	PU/PD	20	VCC33_I00
56	NC	I/O	Z	PU/PD	20	VCC33_I00
GPIO C						
19	PC0	I/O	Z	PU/PD	20	VCC33_I01
20	PC1	I/O	Z	PU/PD	20	VCC33_I01
21	PC2	I/O	Z	PU/PD	20	VCC33_I01
22	PC3	I/O	Z	PU/PD	20	VCC33_I01
23	PC4	I/O	Z	PU/PD	20	VCC33_I01
24	PC5	I/O	Z	PU/PD	20	VCC33_I01
25	PC6	I/O	Z	PU/PD	20	VCC33_I01
26	PC7	I/O	Z	PU/PD	20	VCC33_I01
GPIO D						
18	PD0	I/O	Z	PU/PD	20	VCC33_I01
17	PD1	I/O	Z	PU/PD	20	VCC33_I01

引脚 [1]	名称 [2]	类型 [3]	复位状态 [4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
16	PD2	I/O	Z	PU/PD	20	VCC33_I01
15	PD3	I/O	Z	PU/PD	20	VCC33_I01
14	PD4	I/O	Z	PU/PD	20	VCC33_I01
13	PD5	I/O	Z	PU/PD	20	VCC33_I01
12	PD6	I/O	Z	PU/PD	20	VCC33_I01
11	PD7	I/O	Z	PU/PD	20	VCC33_I01
10	PD8	I/O	Z	PU/PD	20	VCC33_I01
9	PD9	I/O	Z	PU/PD	20	VCC33_I01
8	PD10	I/O	Z	PU/PD	20	VCC33_I01
7	PD11	I/O	Z	PU/PD	20	VCC33_I01
6	PD12	I/O	Z	PU/PD	20	VCC33_I01
5	PD13	I/O	Z	PU/PD	20	VCC33_I01
4	PD14	I/O	Z	PU/PD	20	VCC33_I01
3	PD15	I/O	Z	PU/PD	20	VCC33_I01
2	PD16	I/O	Z	PU/PD	20	VCC33_I01
1	PD17	I/O	Z	PU/PD	20	VCC33_I01
127	PD18	I/O	Z	PU/PD	20	VCC33_I01
126	PD19	I/O	Z	PU/PD	20	VCC33_I01
125	PD20	I/O	Z	PU/PD	20	VCC33_I01
124	PD21	I/O	Z	PU/PD	20	VCC33_I01
123	PD22	I/O	Z	PU/PD	20	VCC33_I01
122	PD23	I/O	Z	PU/PD	20	VCC33_I01
121	PD24	I/O	Z	PU/PD	20	VCC33_I01
120	PD25	I/O	Z	PU/PD	20	VCC33_I01
119	PD26	I/O	Z	PU/PD	20	VCC33_I01
118	PD27	I/O	Z	PU/PD	20	VCC33_I01
GPIO E						
52	PE0	I/O	Z	PU/PD	20	VCC33_I00
53	PE1	I/O	Z	PU/PD	20	VCC33_I00
54	PE2	I/O	Z	PU/PD	20	VCC33_I00
55	PE3	I/O	Z	PU/PD	20	VCC33_I00
58	PE4	I/O	Z	PU/PD	20	VCC33_I00
59	PE5	I/O	Z	PU/PD	20	VCC33_I00
60	PE6	I/O	Z	PU/PD	20	VCC33_I00
61	PE7	I/O	Z	PU/PD	20	VCC33_I00
62	PE8	I/O	Z	PU/PD	20	VCC33_I00
63	PE9	I/O	Z	PU/PD	20	VCC33_I00
64	PE10	I/O	Z	PU/PD	20	VCC33_I00
65	PE11	I/O	Z	PU/PD	20	VCC33_I00
66	PE12	I/O	Z	PU/PD	20	VCC33_I00
67	PE13	I/O	Z	PU/PD	20	VCC33_I00

引脚 [1]	名称 [2]	类型 [3]	复位状态 [4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
68	PE14	I/O	Z	PU/PD	20	VCC33_I00
69	PE15	I/O	Z	PU/PD	20	VCC33_I00
70	PE16	I/O	Z	PU/PD	20	VCC33_I00
71	PE17	I/O	Z	PU/PD	20	VCC33_I00
72	PE18	I/O	Z	PU/PD	20	VCC33_I00
73	PE19	I/O	Z	PU/PD	20	VCC33_I00
GPIO F						
101	PF0	I/O	Z	PU/PD	20	VCC33_I01
102	PF1	I/O	Z	PU/PD	20	VCC33_I01
103	PF2	I/O	Z	PU/PD	20	VCC33_I01
104	PF3	I/O	Z	PU/PD	20	VCC33_I01
105	PF4	I/O	Z	PU/PD	20	VCC33_I01
106	PF5	I/O	Z	PU/PD	20	VCC33_I01
107	PF6	I/O	Z	PU/PD	20	VCC33_I01
108	PF7	I/O	Z	PU/PD	20	VCC33_I01
109	PF8	I/O	Z	PU/PD	20	VCC33_I01
110	PF9	I/O	Z	PU/PD	20	VCC33_I01
111	PF10	I/O	Z	PU/PD	20	VCC33_I01
112	PF11	I/O	Z	PU/PD	20	VCC33_I01
113	PF12	I/O	Z	PU/PD	20	VCC33_I01
115	PF13	I/O	Z	PU/PD	20	VCC33_I01
116	PF14	I/O	Z	PU/PD	20	VCC33_I01
117	PF15	I/O	Z	PU/PD	20	VCC33_I01
RTC						
97	RTC_IO	OD	-	-	-	-
98	RTC_VCOIN	P	-	-	-	-
99	RTC_XO	O	-	-	-	-
100	RTC_XI	I	-	-	-	-
PLL						
76	RESET	I	-	-	-	-
77	PLL_XO	O	-	-	-	-
78	PLL_XI	I	-	-	-	-
USB						
79	USB0_DM	A	-	-	-	-
80	USB0_DP	A	-	-	-	-
81	USB1_DM	A	-	-	-	-
82	USB1_DP	A	-	-	-	-
Power						
41, 57, 83	VCC33_I00	P	-	-	-	-
27, 114	VCC33_I01	P	-	-	-	-
84	VCC30_ANA	P	-	-	-	-

引脚 [1]	名称 [2]	类型 [3]	复位状态 [4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
29	LDO25	P	-	-	-	-
28	LDO1X	P	-	-	-	-
30, 32, 33, 35, 36	VCC_DRAM	P	-	-	-	-
31, 34, 44, 74, 75, 128	VDD11_SYS	P	-	-	-	-
129	GND	P	-	-	-	-

5.3. 引脚复用

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA0	GPADC0	PSADC0	I2C0_SCL	UART0_TX	AMIC_IN	IR_TX	-
PA1	GPADC1	PSADC1	I2C0_SDA	UART0_RX	AMIC_BIAS	IR_RX	-
PA2	GPADC2	PSADC2	-	UART0_RTS	-	-	-
PA3	GPADC3	PSADC3	-	UART0_CTS	-	-	-
PA4	GPADC4	PSADC4	-	UART1_TX	-	-	-
PA5	GPADC5	PSADC5	-	UART1_RX	-	-	-
PA6	GPADC6	PSADC6	I2C1_SCL	UART1_RTS	-	-	-
PA7	GPADC7	PSADC7	I2C1_SDA	UART1_CTS	-	-	-
PA8	RTP_XP	PSADC8	I2C2_SCL	UART2_TX	JTAG_DO	-	-
PA9	RTP_YP	PSADC9	I2C2_SDA	UART2_RX	JTAG_DI	-	-
PA10	RTP_XN	PSADC10	I2C3_SCL	UART2_RTS	JTAG_MS	-	-
PA11	RTP_YN	PSADC11	I2C3_SDA	UART2_CTS	JTAG_CK	-	-
PB0	SDC0_CMD	SPI0_HOLD	I2C1_SCL	UART7_TX	-	-	-
PB1	SDC0_CLK	SPI0_WP	I2C1_SDA	UART7_RX	-	-	-
PB2	SDC0_D3	SPI0_CS	-	-	-	-	-
PB3	SDC0_D0	SPI0_MISO	-	-	-	-	-
PB4	SDC0_D1	SPI0_MOSI	-	-	-	-	-
PB5	SDC0_D2	SPI0_CLK	-	-	-	-	-
PB6	SDC0_D4	SPI1_HOLD	I2C2_SCL	UART4_TX	-	CLK_OUT2	CLK_OUT3
PB7	SDC0_D5	SPI1_WP	I2C2_SDA	UART4_RX	-	-	-
PB8	SDC0_D6	SPI1_CS	UART4_RTS	UART5_TX	-	IR_RX	-
PB9	SDC0_D7	SPI1_MISO	UART6_RTS	UART5_RX	-	IR_TX	-
PB10	SDC0_DS	SPI1_MOSI	-	UART6_TX	-	-	-
PB11	SDC0_RST	SPI1_CLK	-	UART6_RX	-	-	-
PC0	SDC1_D1	LCD_D5	SPI2_CLK	UART1_TX	JTAG_MS	PWM0_A	-
PC1	SDC1_D0	LCD_D4	SPI2_CS	UART1_RX	JTAG_DI	PWM0_B	-
PC2	SDC1_CLK	LCD_D3	SPI2_MOSI	UART1_RTS	UART0_TX	PWM1_A	-
PC3	SDC1_CMD	LCD_D2	SPI2_MISO	UART2_TX	JTAG_DO	PWM1_B	-
PC4	SDC1_D3	LCD_D1	-	UART2_RX	UART0_RX	PWM2_A	-
PC5	SDC1_D2	LCD_D0	UART2_RTS	UART3_TX	JTAG_CK	PWM2_B	-
PC6	SDC1_DET	CLK_OUT0	DE_TE	UART3_RX	-	PWM3_A	-
PC7	-	-	-	UART3_RTS	-	PWM3_B	-
PD0	LCD_D0	SPI2_CLK	-	-	PBUS_A0	PWM0_A	-

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PD1	LCD_D1	SPI2_CS	-	-	PBUS_AD1	PWM0_B	-
PD2	LCD_D2	SPI2_MOSI	DE_TE	-	PBUS_AD2	PWM1_A	-
PD3	LCD_D3	SPI3_CLK	-	-	PBUS_AD3	PWM1_B	-
PD4	LCD_D4	SPI3_CS	-	-	PBUS_AD4	PWM2_A	-
PD5	LCD_D5	SPI3_MOSI	-	-	PBUS_AD5	PWM2_B	-
PD6	LCD_D6	SPI3_MISO	I2C0_SCL	UART1_TX	PBUS_AD6	-	-
PD7	LCD_D7	SPI2_MISO	I2C0_SDA	UART1_RX	PBUS_AD7	-	-
PD8	LCD_D8	LVDS1_D0N	SPI1_HOLD	UART2_TX	PBUS_AD8	EPWM0_A	-
PD9	LCD_D9	LVDS1_D0P	SPI1_WP	UART2_RX	PBUS_AD9	EPWM0_B	-
PD10	LCD_D10	LVDS1_D1N	SPI1_CS	UART3_TX	PBUS_AD10	EPWM1_A	-
PD11	LCD_D11	LVDS1_D1P	SPI1_MISO	UART3_RX	PBUS_AD11	EPWM1_B	-
PD12	LCD_D12	LVDS1_D2N	SPI1_MOSI	UART4_TX	PBUS_AD12	EPWM2_A	-
PD13	LCD_D13	LVDS1_D2P	SPI1_CLK	UART4_RX	PBUS_AD13	EPWM2_B	-
PD14	LCD_D14	LVDS1_CKN	SPI3_CLK	CAP0	PBUS_AD14	QEPO_H0	-
PD15	LCD_D15	LVDS1_CKP	SPI3_CS	CAP1	PBUS_AD15	QEPO_H1	-
PD16	LCD_D16	LVDS1_D3N	SPI3_MOSI	CAP2	PBUS_CLK	QEPO_H2	-
PD17	LCD_D17	LVDS1_D3P	SPI3_MISO	-	PBUS_NCS	QEPO_A	-
PD18	LCD_D18	LVDS0_D0N	DSI_D0N	I2C1_SCL	PBUS_NADV	QEPO_B	-
PD19	LCD_D19	LVDS0_D0P	DSI_D0P	I2C1_SDA	PBUS_NWE	QEPO_I	-
PD20	LCD_D20	LVDS0_D1N	DSI_D1N	UART7_TX	PBUS_NOE	QEPO_S	-
PD21	LCD_D21	LVDS0_D1P	DSI_D1P	UART7_RX	CLK_OUT0	-	-
PD22	LCD_D22	LVDS0_D2N	DSI_CKN	I2C3_SCL	UART6_TX	-	-
PD23	LCD_D23	LVDS0_D2P	DSI_CKP	I2C3_SDA	UART6_RX	-	-
PD24	LCD_DCLK	LVDS0_CKN	DSI_D2N	UART5_TX	SPI1_CLK	-	-
PD25	LCD_HS	LVDS0_CKP	DSI_D2P	UART5_RX	SPI1_CS	-	-
PD26	LCD_VS	LVDS0_D3N	DSI_D3N	PWM3_A	SPI1_MOSI	-	-
PD27	LCD_DE	LVDS0_D3P	DSI_D3P	PWM3_B	SPI1_MISO	-	RTC_32K
PE0	-	DVP_D0	I2C0_SCL	-	GMAC0_RXD1	EPWM3_A	PWM0_A
PE1	-	DVP_D1	I2C0_SDA	-	GMAC0_RXD0	EPWM3_B	PWM0_B
PE2	-	DVP_D2	CAN0_TX	UART4_TX	GMAC0_RXCTL	EPWM4_A	PWM1_A
PE3	-	DVP_D3	CAN0_RX	UART4_RX	GMAC0_CLKIN	EPWM4_B	PWM1_B
PE4	-	DVP_D4	CAN1_TX	UART5_TX	GMAC0_TXD1	EPWM5_A	PWM2_A
PE5	-	DVP_D5	CAN1_RX	UART5_RX	GMAC0_TXD0	EPWM5_B	PWM2_B
PE6	DSPK0	DVP_D6	UART5_RTS	UART6_TX	GMAC0_TXCK	QEPI_H0	CAP0
PE7	DSPK1	DVP_D7	UART7_RTS	UART6_RX	GMAC0_TXCTL	QEPI_H1	CAP1
PE8	I2S0_MCLK	DVP_CK	UART6_RTS	UART7_TX	GMAC0_MDC	QEPI_H2	CAP2
PE9	I2S0_BCLK	DVP_HS	UART6_CTS	UART7_RX	GMAC0_MDIO	QEPI_A	-
PE10	I2S0_LRCK	DVP_VS	DSPK0	-	CLK_OUT2	QEPI_B	-
PE11	I2S0_DOUT	I2S0_DIN	DSPK1	CLK_OUT1	GMAC0_RXD3	QEPI_I	-
PE12	I2S0_DIN	SPI3_CLK	DMIC_CLK	I2C2_SCL	GMAC0_RXD2	QEPI_S	-
PE13	-	SPI3_CS	DMIC_D0	I2C2_SDA	GMAC0_RXCK	CAP0	-
PE14	-	SPI3_MOSI	-	UART3_TX	GMAC0_TXD3	CAP1	-

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PE15	-	SPI3_MISO	-	UART3_RX	GMAC0_TXD2	CAP2	-
PE16	-	SPI0_CLK	CAN0_TX	I2C3_SCL	GMAC0_TRIG	-	-
PE17	-	SPI0_CS	CAN0_RX	I2C3_SDA	GMAC0_PPSO	-	-
PE18	-	SPI0_MOSI	CAN1_TX	PWM3_A	GMAC1_TRIG	-	-
PE19	-	SPI0_MISO	CAN1_RX	PWM3_B	GMAC1_PPSO	-	-
PF0	SDC2_D1	SPI2_CLK	-	UART5_TX	GMAC1_RXD1	PBUS_AD0	-
PF1	SDC2_D0	SPI2_CS	-	UART5_RX	GMAC1_RXD0	PBUS_AD1	-
PF2	SDC2_CLK	SPI2_MOSI	-	UART5_RTS	GMAC1_RXCTL	PBUS_AD2	-
PF3	SDC2_CMD	SPI2_MISO	-	UART5_CTS	GMAC1_CLKIN	PBUS_AD3	-
PF4	SDC2_D3	-	-	UART6_TX	GMAC1_TXD1	PBUS_AD4	-
PF5	SDC2_D2	-	-	UART6_RX	GMAC1_TXD0	PBUS_AD5	-
PF6	-	-	-	UART7_TX	GMAC1_TXCK	PBUS_AD6	-
PF7	-	-	-	UART7_RX	GMAC1_TXCTL	PBUS_AD7	-
PF8	-	-	-	UART7_RTS	GMAC1_MDC	PBUS_AD8	-
PF9	-	-	-	UART7_CTS	GMAC1_MDIO	PBUS_AD9	-
PF10	I2S1_MCLK	I2S1_DIN	-	UART3_CTS	CLK_OUT3	PBUS_AD10	-
PF11	I2S1_BCLK	-	PBUS_AD11	UART3_TX	GMAC1_RXD3	PBUS_CLK	-
PF12	I2S1_LRCK	-	UART4_RTS	UART3_RX	GMAC1_RXD2	PBUS_NCS	-
PF13	I2S1_DOUT	I2S1_DIN	UART4_CTS	UART3_RTS	GMAC1_RXCK	PBUS_NADV	-
PF14	I2S1_DIN	DSPK0	DMIC_D0	UART4_TX	GMAC1_TXD3	PBUS_NWE	-
PF15	DE_TE	DSPK1	DMIC_CLK	UART4_RX	GMAC1_TXD2	PBUS_NOE	-
PU0	USB0_DM	-	UART0_RX	UART1_RX	-	-	-
PU1	USB0_DP	-	UART0_TX	UART1_TX	-	-	-
PU2	USB1_DM	-	UART0_RX	UART2_RX	-	-	-
PU3	USB1_DP	-	UART0_TX	UART2_TX	-	-	-

5.3.1. 封装引脚说明

5.3.1.1. D211BB/ D211BC QFN88 封装引脚说明

表 5-1 D211BB (Sip DDR2)/ D211BC (Sip DDR3) QFN88 封装引脚说明

引脚	定义	类型	功能	备注说明
RTC				
1	RTC_IO	OD	RTC 唤醒 32K 时钟输出	OD 输出，外部需上拉电阻，上拉电压不能超过 5 V。
2	RTC_VCOIN	POWER	-	不考虑掉电保持可悬空，内部有二极管从 3.3 V 取电，外挂供电需接 RC 延迟上电 (10 K Ω /0.1 μ F)。
3	RTC_XO	OUTPUT	-	接 32.768 KHz 无源晶振，若不使用 RTC 功能可悬空。
4	RTC_XI	INPUT	-	接 32.768 KHz 无源晶振，若不使用 RTC 功能可悬空。
SYSTEM				
75	RESETN	INPUT	系统复位	内置约 30 K Ω 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7 μ F。

表 5-1 D211BB (Sip DDR2)/ D211BC (Sip DDR3) QFN88 封装引脚说明 (续)

引脚	定义	类型	功能	备注说明
76	PLL_XO	OUTPUT	-	接 24 MHz 无源晶振。
77	PLL_XI	INPUT	-	接 24 MHz 无源晶振。
POWER				
58, 80	VCC33_IO0	POWER	芯片 IO 电压	3.3 V 供电。
7, 40	VCC33_IO1	POWER	芯片 IO 电压	3.3 V 供电。
81	VCC30_ANA	POWER	内置 LDO 输出	内部模拟模块使用, 外部接 1 uF 旁路电容。
42	LDO25	POWER	内置 LDO 输出	内部模块使用, 外部接 1 uF 旁路电容。
41	LDO1x	POWER	内置 LDO 输出	可配置, 外部接 1 uF 电容, 若使用需做好芯片散热。
43, 45, 46	VCC_DRAM	POWER	DRAM 电压	DDR2 1.8 V 供电。DDR3 1.5 V 供电。
20, 44, 53, 73, 74	VDD11_SYS	POWER	芯片 Core 电压	1.2 V 供电 @600 Mhz, 1.1 V 供电 @504 Mhz。
89	GND	POWER	-	GND 铜皮全连接, 需多加过孔散热。

表 5-2 D211BB (Sip DDR2) / D211BC (Sip DDR3) QFN88 封装功能复用表

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
GPIO A								
82	PA0	GPADC0	PSADC0	I2C0_SCL	UART0_TX	AMIC_IN	IR_TX	-
83	PA1	GPADC1	PSADC1	I2C0_SDA	UART0_RX	AMIC_BIAS	IR_RX	-
84	PA7	GPADC7	PSADC7	I2C1_SDA	UART1_CTS	-	-	-
85	PA8	RTP_XP	PSADC8	I2C2_SCL	UART2_TX	JTAG_DO	-	-
86	PA9	RTP_YP	PSADC9	I2C2_SDA	UART2_RX	JTAG_DI	-	-
87	PA10	RTP_XN	PSADC10	I2C3_SCL	UART2_RTS	JTAG_MS	-	-
88	PA11	RTP_YN	PSADC11	I2C3_SDA	UART2_CTS	JTAG_CK	-	-
GPIO B								
47	PB0	SDC0_CMD	SPI0_HOLD	I2C1_SCL	UART7_TX	-	-	-
48	PB1	SDC0_CLK	SPI0_WP	I2C1_SDA	UART7_RX	-	-	-
49	PB2	SDC0_D3	SPI0_CS	-	-	-	-	-
50	PB3	SDC0_D0	SPI0_MISO	-	-	-	-	-
51	PB4	SDC0_D1	SPI0_MOSI	-	-	-	-	-
52	PB5	SDC0_D2	SPI0_CLK	-	-	-	-	-
GPIO C								
33	PC0	SDC1_D1	LCD_D5	SPI2_CLK	UART1_TX	JTAG_MS	PWM0_A	-
34	PC1	SDC1_D0	LCD_D4	SPI2_CS	UART1_RX	JTAG_DI	PWM0_B	-
35	PC2	SDC1_CLK	LCD_D3	SPI2_MOSI	UART1_RTS	UART0_TX	PWM1_A	-
36	PC3	SDC1_CMD	LCD_D2	SPI2_MISO	UART2_TX	JTAG_DO	PWM1_B	-
37	PC4	SDC1_D3	LCD_D1	-	UART2_RX	UART0_RX	PWM2_A	-
38	PC5	SDC1_D2	LCD_D0	UART2_RTS	UART3_TX	JTAG_CK	PWM2_B	-
39	PC6	SDC1_DET	CLK_OUT0	DE_TE	UART3_RX	-	PWM3_A	-
GPIO D								
32	PD6	LCD_D6	SPI3_MISO	I2C0_SCL	UART1_TX	-	-	-
31	PD7	LCD_D7	SPI2_MISO	I2C0_SDA	UART1_RX	-	-	-

表 5-2 D211BB (Sip DDR2) / D211BC (Sip DDR3) QFN88 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
30	PD8	LCD_D8	LVDS1_D0N	SPI1_HOLD	UART2_TX	-	EPWM0_A	-
29	PD9	LCD_D9	LVDS1_D0P	SPI1_WP	UART2_RX	-	EPWM0_B	-
28	PD10	LCD_D10	LVDS1_D1N	SPI1_CS	UART3_TX	-	EPWM1_A	-
27	PD11	LCD_D11	LVDS1_D1P	SPI1_MISO	UART3_RX	-	EPWM1_B	-
26	PD12	LCD_D12	LVDS1_D2N	SPI1_MOSI	UART4_TX	-	EPWM2_A	-
25	PD13	LCD_D13	LVDS1_D2P	SPI1_CLK	UART4_RX	-	EPWM2_B	-
24	PD14	LCD_D14	LVDS1_CKN	SPI3_CLK	CAP0	-	QEPO_H0	-
23	PD15	LCD_D15	LVDS1_CKP	SPI3_CS	CAP1	-	QEPO_H1	-
22	PD16	LCD_D16	LVDS1_D3N	SPI3_MOSI	CAP2	-	QEPO_H2	-
21	PD17	LCD_D17	LVDS1_D3P	SPI3_MISO	-	-	QEPO_A	-
19	PD18	LCD_D18	LVDS0_D0N	DSI_D0N	I2C1_SCL	-	QEPO_B	-
18	PD19	LCD_D19	LVDS0_D0P	DSI_D0P	I2C1_SDA	-	QEPO_I	-
17	PD20	LCD_D20	LVDS0_D1N	DSI_D1N	UART7_TX	-	QEPO_S	-
16	PD21	LCD_D21	LVDS0_D1P	DSI_D1P	UART7_RX	CLK_OUT0	-	-
15	PD22	LCD_D22	LVDS0_D2N	DSI_CKN	I2C3_SCL	UART6_TX	-	-
14	PD23	LCD_D23	LVDS0_D2P	DSI_CKP	I2C3_SDA	UART6_RX	-	-
13	PD24	LCD_DCLK	LVDS0_CKN	DSI_D2N	UART5_TX	SPI1_CLK	-	-
12	PD25	LCD_HS	LVDS0_CKP	DSI_D2P	UART5_RX	SPI1_CS	-	-
11	PD26	LCD_VS	LVDS0_D3N	DSI_D3N	PWM3_A	SPI1_MOSI	-	-
10	PD27	LCD_DE	LVDS0_D3P	DSI_D3P	PWM3_B	SPI1_MISO	-	RTC_32K
GPIO E								
54	PE0	-	DVP_D0	I2C0_SCL	-	EMAC0_RXD1	EPWM3_A	PWM0_A
55	PE1	-	DVP_D1	I2C0_SDA	-	EMAC0_RXD0	EPWM3_B	PWM0_B
56	PE2	-	DVP_D2	CAN0_TX	UART4_TX	EMAC0_CRS_DV	EPWM4_A	PWM1_A
57	PE3	-	DVP_D3	CAN0_RX	UART4_RX	EMAC0_REFCLK	EPWM4_B	PWM1_B
59	PE4	-	DVP_D4	CAN1_TX	UART5_TX	EMAC0_TXD1	EPWM5_A	PWM2_A
60	PE5	-	DVP_D5	CAN1_RX	UART5_RX	EMAC0_TXD0	EPWM5_B	PWM2_B
61	PE6	DSPK0	DVP_D6	UART5_RTS	UART6_TX	EMAC0_TXC	QEPI_H0	CAP0
62	PE7	DSPK1	DVP_D7	UART7_RTS	UART6_RX	EMAC0_TXEN	QEPI_H1	CAP1
63	PE8	I2S0_MCLK	DVP_CK	UART6_RTS	UART7_TX	EMAC0_MDC	QEPI_H2	CAP2
64	PE9	I2S0_BCLK	DVP_HS	UART6_CTS	UART7_RX	EMAC0_MDIO	QEPI_A	-
65	PE10	I2S0_LRCK	DVP_VS	DSPK0	-	CLK_OUT2	QEPI_B	-
66	PE11	I2S0_DOUT	I2S0_DIN	DSPK1	CLK_OUT1	-	QEPI_I	-
67	PE14	-	SPI3_MOSI	-	UART3_TX	-	CAP1	-
68	PE15	-	SPI3_MISO	-	UART3_RX	-	CAP2	-
69	PE16	-	SPI0_CLK	CAN0_TX	I2C3_SCL	-	-	-
70	PE17	-	SPI0_CS	CAN0_RX	I2C3_SDA	-	-	-
71	PE18	-	SPI0_MOSI	CAN1_TX	PWM3_A	-	-	-
72	PE19	-	SPI0_MISO	CAN1_RX	PWM3_B	-	-	-
GPIO F								
5	PF0	SDC2_D1	SPI2_CLK	-	UART5_TX	-	-	-

表 5-2 D211BB (Sip DDR2) / D211BC (Sip DDR3) QFN88 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
6	PF1	SDC2_D0	SPI2_CS	-	UART5_RX	-	-	-
8	PF14	I2S1_DIN	DSPK0	DMIC_D0	UART4_TX	-	-	-
9	PF15	DE_TE	DSPK1	DMIC_CLK	UART4_RX	-	-	-
USB								
78	PU0	USB0_DM	-	UART0_RX	UART1_RX	-	-	-
79	PU1	USB0_DP	-	UART0_TX	UART1_TX	-	-	-

5.3.1.2. D211DB/ D211DC QFN100 封装引脚说明

表 5-3 D211DB (Sip DDR2) / D211DC (Sip DDR3) QFN100 封装引脚说明

引脚	定义	类型	功能	备注说明
RTC				
74	RTC_IO	OD	RTC 唤醒 32K 时钟输出	OD 输出，外部需上拉电阻，上拉电压不能超过 5 V。
75	RTC_VCOIN	POWER	-	不考虑掉电保持可悬空，内部有二极管从 3.3 V 取电，外挂供电需接 RC 延迟上电 (10 K Ω /0.1 μ F)。
76	RTC_XO	OUTPUT	-	接 32.768 KHz 无源晶振，若不使用 RTC 功能可悬空。
77	RTC_XI	INPUT	-	接 32.768 KHz 无源晶振，若不使用 RTC 功能可悬空。
SYSTEM				
58	RESETN	INPUT	系统复位	内置约 30 K Ω 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7 μ F。
59	PLL_XO	OUTPUT	-	接 24 MHz 无源晶振。
60	PLL_XI	INPUT	-	接 24 MHz 无源晶振。
POWER				
41, 65	VCC33_IO0	POWER	芯片 IO 电压	3.3 V 供电。
21, 88	VCC33_IO1	POWER	芯片 IO 电压	3.3 V 供电。
66	VCC30_ANA	POWER	内置 LDO 输出	内部模拟模块使用，外部接 1 μ F 旁路电容。
23	LDO25	POWER	内置 LDO 输出	内部模块使用，外部接 1 μ F 旁路电容。
22	LDO1x	POWER	内置 LDO 输出	可配置，外部接 1 μ F 电容，若使用需做好芯片散热。
24, 26, 27, 29	VCC_DRAM	POWER	DRAM 电压	DDR2 1.8 V 供电。DDR3 1.5 V 供电。
1, 25, 28, 36, 56, 57	VDD11_SYS	POWER	芯片 Core 电压	1.2 V 供电@600 Mhz, 1.1 V 供电@504 Mhz。
101	GND	POWER	-	GND 铜皮全连接，需多加过孔散热。

表 5-4 D211DB (Sip DDR2) / D211DC (Sip DDR3) QFN100 封装功能复用表

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
GPIO A								
67	PA0	GPADC0	PSADC0	I2C0_SCL	UART0_TX	AMIC_IN	IR_TX	-
68	PA1	GPADC1	PSADC1	I2C0_SDA	UART0_RX	AMIC_BIAS	IR_RX	-
69	PA7	GPADC7	PSADC7	I2C1_SDA	UART1_CTS	-	-	-

表 5-4 D211DB (Sip DDR2) / D211DC(Sip DDR3) QFN100 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
70	PA8	RTP_XP	PSADC8	I2C2_SCL	UART2_TX	JTAG_DO	-	-
71	PA9	RTP_YP	PSADC9	I2C2_SDA	UART2_RX	JTAG_DI	-	-
72	PA10	RTP_XN	PSADC10	I2C3_SCL	UART2_RTS	JTAG_MS	-	-
73	PA11	RTP_YN	PSADC11	I2C3_SDA	UART2_CTS	JTAG_CK	-	-
GPIO B								
30	PB0	SDC0_CMD	SPI0_HOLD	I2C1_SCL	UART7_TX	-	-	-
31	PB1	SDC0_CLK	SPI0_WP	I2C1_SDA	UART7_RX	-	-	-
32	PB2	SDC0_D3	SPI0_CS	-	-	-	-	-
33	PB3	SDC0_D0	SPI0_MISO	-	-	-	-	-
34	PB4	SDC0_D1	SPI0_MOSI	-	-	-	-	-
35	PB5	SDC0_D2	SPI0_CLK	-	-	-	-	-
GPIO C								
14	PC0	SDC1_D1	LCD_D5	SPI2_CLK	UART1_TX	JTAG_MS	PWM0_A	-
15	PC1	SDC1_D0	LCD_D4	SPI2_CS	UART1_RX	JTAG_DI	PWM0_B	-
16	PC2	SDC1_CLK	LCD_D3	SPI2_MOSI	UART1_RTS	UART0_TX	PWM1_A	-
17	PC3	SDC1_CMD	LCD_D2	SPI2_MISO	UART2_TX	JTAG_DO	PWM1_B	-
18	PC4	SDC1_D3	LCD_D1	-	UART2_RX	UART0_RX	PWM2_A	-
19	PC5	SDC1_D2	LCD_D0	UART2_RTS	UART3_TX	JTAG_CK	PWM2_B	-
20	PC6	SDC1_DET	CLK_OUT0	DE_TE	UART3_RX	-	PWM3_A	-
GPIO D								
13	PD6	LCD_D6	SPI3_MISO	I2C0_SCL	UART1_TX	PBUS_AD6	-	-
12	PD7	LCD_D7	SPI2_MISO	I2C0_SDA	UART1_RX	PBUS_AD7	-	-
11	PD8	LCD_D8	LVDS1_D0N	SPI1_HOLD	UART2_TX	PBUS_AD8	EPWM0_A	-
10	PD9	LCD_D9	LVDS1_D0P	SPI1_WP	UART2_RX	PBUS_AD9	EPWM0_B	-
9	PD10	LCD_D10	LVDS1_D1N	SPI1_CS	UART3_TX	PBUS_AD10	EPWM1_A	-
8	PD11	LCD_D11	LVDS1_D1P	SPI1_MISO	UART3_RX	PBUS_AD11	EPWM1_B	-
7	PD12	LCD_D12	LVDS1_D2N	SPI1_MOSI	UART4_TX	PBUS_AD12	EPWM2_A	-
6	PD13	LCD_D13	LVDS1_D2P	SPI1_CLK	UART4_RX	PBUS_AD13	EPWM2_B	-
5	PD14	LCD_D14	LVDS1_CKN	SPI3_CLK	CAP0	PBUS_AD14	QEPO_H0	-
4	PD15	LCD_D15	LVDS1_CKP	SPI3_CS	CAP1	PBUS_AD15	QEPO_H1	-
3	PD16	LCD_D16	LVDS1_D3N	SPI3_MOSI	CAP2	PBUS_CLK	QEPO_H2	-
2	PD17	LCD_D17	LVDS1_D3P	SPI3_MISO	-	PBUS_NCS	QEPO_A	-
100	PD18	LCD_D18	LVDS0_D0N	DSI_D0N	I2C1_SCL	PBUS_NADV	QEPO_B	-
99	PD19	LCD_D19	LVDS0_D0P	DSI_D0P	I2C1_SDA	PBUS_NWE	QEPO_I	-
98	PD20	LCD_D20	LVDS0_D1N	DSI_D1N	UART7_TX	PBUS_NOE	QEPO_S	-
97	PD21	LCD_D21	LVDS0_D1P	DSI_D1P	UART7_RX	CLK_OUT0	-	-
96	PD22	LCD_D22	LVDS0_D2N	DSI_CKN	I2C3_SCL	UART6_TX	-	-
95	PD23	LCD_D23	LVDS0_D2P	DSI_CKP	I2C3_SDA	UART6_RX	-	-
94	PD24	LCD_DCLK	LVDS0_CKN	DSI_D2N	UART5_TX	SPI1_CLK	-	-
93	PD25	LCD_HS	LVDS0_CKP	DSI_D2P	UART5_RX	SPI1_CS	-	-
92	PD26	LCD_VS	LVDS0_D3N	DSI_D3N	PWM3_A	SPI1_MOSI	-	-

表 5-4 D211DB (Sip DDR2) / D211DC(Sip DDR3) QFN100 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
91	PD27	LCD_DE	LVDS0_D3P	DSI_D3P	PWM3_B	SPI1_MISO	-	RTC_32K
GPIO E								
37	PE0	-	DVP_D0	I2C0_SCL	-	EMAC0_RXD1	EPWM3_A	PWM0_A
38	PE1	-	DVP_D1	I2C0_SDA	-	EMAC0_RXD0	EPWM3_B	PWM0_B
39	PE2	-	DVP_D2	CAN0_TX	UART4_TX	EMAC0_CRSDV	EPWM4_A	PWM1_A
40	PE3	-	DVP_D3	CAN0_RX	UART4_RX	EMAC0_REFCLK	EPWM4_B	PWM1_B
42	PE4	-	DVP_D4	CAN1_TX	UART5_TX	EMAC0_TXD1	EPWM5_A	PWM2_A
43	PE5	-	DVP_D5	CAN1_RX	UART5_RX	EMAC0_TXD0	EPWM5_B	PWM2_B
44	PE6	DSPK0	DVP_D6	UART5_RTS	UART6_TX	EMAC0_TXC	QEP1_H0	CAP0
45	PE7	DSPK1	DVP_D7	UART7_RTS	UART6_RX	EMAC0_TXEN	QEP1_H1	CAP1
46	PE8	I2S0_MCLK	DVP_CK	UART6_RTS	UART7_TX	EMAC0_MDC	QEP1_H2	CAP2
47	PE9	I2S0_BCLK	DVP_HS	UART6_CTS	UART7_RX	EMAC0_MDIO	QEP1_A	-
48	PE10	I2S0_LRCK	DVP_VS	DSPK0	-	CLK_OUT2	QEP1_B	-
49	PE11	I2S0_DOUT	I2S0_DIN	DSPK1	CLK_OUT1	-	QEP1_I	-
50	PE14	-	SPI3_MOSI	-	UART3_TX	-	CAP1	-
51	PE15	-	SPI3_MISO	-	UART3_RX	-	CAP2	-
52	PE16	-	SPI0_CLK	CAN0_TX	I2C3_SCL	-	-	-
53	PE17	-	SPI0_CS	CAN0_RX	I2C3_SDA	-	-	-
54	PE18	-	SPI0_MOSI	CAN1_TX	PWM3_A	-	-	-
55	PE19	-	SPI0_MISO	CAN1_RX	PWM3_B	-	-	-
GPIO F								
78	PF0	SDC2_D1	SPI2_CLK	-	UART5_TX	EMAC1_RXD1	PBUS_AD0	-
79	PF1	SDC2_D0	SPI2_CS	-	UART5_RX	EMAC1_RXD0	PBUS_AD1	-
80	PF2	SDC2_CLK	SPI2_MOSI	-	UART5_RTS	EMAC1_CRSDV	PBUS_AD2	-
81	PF3	SDC2_CMD	SPI2_MISO	-	UART5_CTS	EMAC1_REFCLK	PBUS_AD3	-
82	PF4	SDC2_D3	-	-	UART6_TX	EMAC1_TXD1	PBUS_AD4	-
83	PF5	SDC2_D2	-	-	UART6_RX	EMAC1_TXD0	PBUS_AD5	-
84	PF6	-	-	-	UART7_TX	EMAC1_TXC	PBUS_AD6	-
85	PF7	-	-	-	UART7_RX	EMAC1_TXEN	PBUS_AD7	-
86	PF8	-	-	-	UART7_RTS	EMAC1_MDC	PBUS_AD8	-
87	PF9	-	-	-	UART7_CTS	EMAC1_MDIO	PBUS_AD9	-
89	PF14	I2S1_DIN	DSPK0	DMIC_D0	UART4_TX	-	PBUS_NWE	-
90	PF15	DE_TE	DSPK1	DMIC_CLK	UART4_RX	-	PBUS_NOE	-
USB								
61	PU0	USB0_DM	-	UART0_RX	UART1_RX	-	-	-
62	PU1	USB0_DP	-	UART0_TX	UART1_TX	-	-	-
63	PU2	USB1_DM	-	UART0_RX	UART2_RX	-	-	-
64	PU3	USB1_DP	-	UART0_TX	UART2_TX	-	-	-

5.3.1.3. D213EC QFN128 封装引脚说明

表 5-5 D213EC (Sip DDR3) QFN128 封装引脚说明

引脚	定义	类型	功能	备注说明
RTC				
97	RTC_IO	OD	RTC 唤醒 32K 时钟输出	OD 输出，外部需上拉电阻，上拉电压不能超过 5 V。
98	RTC_VCOIN	POWER	-	不考虑掉电保持可悬空，内部有二极管从 3.3V 取电，外挂供电需接 RC 延迟上电 (10 KΩ/0.1 μF)。
99	RTC_XO	OUTPUT	-	接 32.768 KHz 无源晶振，若不使用 RTC 功能可悬空。
100	RTC_XI	INPUT	-	接 32.768 KHz 无源晶振，若不使用 RTC 功能可悬空。
SYSTEM				
76	RESETN	INPUT	系统复位	内置约 30 KΩ 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7 μF。
77	PLL_XO	OUTPUT	-	接 24 MHz 无源晶振。
78	PLL_XI	INPUT	-	接 24 MHz 无源晶振。
POWER				
41, 57, 83	VCC33_I00	POWER	芯片 IO 电压	3.3 V 供电。
27, 114	VCC33_I01	POWER	芯片 IO 电压	3.3 V 供电。
84	VCC30_ANA	POWER	内置 LDO 输出	内部模拟模块使用，外部接 1 μF 旁路电容。
29	LDO25	POWER	内置 LDO 输出	内部模块使用，外部接 1 μF 旁路电容。
28	LDO1x	POWER	内置 LDO 输出	可配置，外部接 1μF 电容，若使用需做好芯片散热。
30, 32, 33, 35, 36	VCC_DRAM	POWER	DRAM 电压	DDR2 1.8 V 供电。DDR3 1.5 V 供电。
31, 34, 44, 74, 75, 128	VDD11_SYS	POWER	芯片 Core 电压	1.2 V 供电@600 Mhz, 1.1 V 供电@504 Mhz。
129	GND	POWER	-	GND 铜皮全连接，需多加过孔散热。
50, 56	NC	-	-	浮空，不能接任何信号。

表 5-6 D213EC (Sip DDR3) QFN128 封装功能复用表

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
GPIO A								
85	PA0	GPADC0	PSADC0	I2C0_SCL	UART0_TX	AMIC_IN	IR_TX	-
86	PA1	GPADC1	PSADC1	I2C0_SDA	UART0_RX	AMIC_BIAS	IR_RX	-
87	PA2	GPADC2	PSADC2	-	UART0_RTS	-	-	-
88	PA3	GPADC3	PSADC3	-	UART0_CTS	-	-	-
89	PA4	GPADC4	PSADC4	-	UART1_TX	-	-	-
90	PA5	GPADC5	PSADC5	-	UART1_RX	-	-	-
91	PA6	GPADC6	PSADC6	I2C1_SCL	UART1_RTS	-	-	-
92	PA7	GPADC7	PSADC7	I2C1_SDA	UART1_CTS	-	-	-
93	PA8	RTP_XP	PSADC8	I2C2_SCL	UART2_TX	JTAG_DO	-	-
94	PA9	RTP_YP	PSADC9	I2C2_SDA	UART2_RX	JTAG_DI	-	-

表 5-6 D213EC (Sip DDR3) QFN128 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
95	PA10	RTP_XN	PSADC10	I2C3_SCL	UART2_RTS	JTAG_MS	-	-
96	PA11	RTP_YN	PSADC11	I2C3_SDA	UART2_CTS	JTAG_CK	-	-
GPIO B								
37	PB0	SDC0_CMD	SPI0_HOLD	I2C1_SCL	UART7_TX	-	-	-
38	PB1	SDC0_CLK	SPI0_WP	I2C1_SDA	UART7_RX	-	-	-
39	PB2	SDC0_D3	SPI0_CS	-	-	-	-	-
40	PB3	SDC0_D0	SPI0_MISO	-	-	-	-	-
42	PB4	SDC0_D1	SPI0_MOSI	-	-	-	-	-
43	PB5	SDC0_D2	SPI0_CLK	-	-	-	-	-
45	PB6	SDC0_D4	SPI1_HOLD	I2C2_SCL	UART4_TX	-	CLK_OUT2	-
46	PB7	SDC0_D5	SPI1_WP	I2C2_SDA	UART4_RX	-	-	-
47	PB8	SDC0_D6	SPI1_CS	UART4_RTS	UART5_TX	-	IR_RX	-
48	PB9	SDC0_D7	SPI1_MISO	UART6_RTS	UART5_RX	-	IR_TX	-
49	PB10	SDC0_DS	SPI1_MOSI	-	UART6_TX	-	-	-
51	PB11	SDC0_RST	SPI1_CLK	-	UART6_RX	-	-	-
GPIO C								
19	PC0	SDC1_D1	LCD_D5	SPI2_CLK	UART1_TX	JTAG_MS	PWM0_A	-
20	PC1	SDC1_D0	LCD_D4	SPI2_CS	UART1_RX	JTAG_DI	PWM0_B	-
21	PC2	SDC1_CLK	LCD_D3	SPI2_MOSI	UART1_RTS	UART0_TX	PWM1_A	-
22	PC3	SDC1_CMD	LCD_D2	SPI2_MISO	UART2_TX	JTAG_DO	PWM1_B	-
23	PC4	SDC1_D3	LCD_D1	-	UART2_RX	UART0_RX	PWM2_A	-
24	PC5	SDC1_D2	LCD_D0	UART2_RTS	UART3_TX	JTAG_CK	PWM2_B	-
25	PC6	SDC1_DET	CLK_OUT0	DE_TE	UART3_RX	-	PWM3_A	-
26	PC7	-	-	-	UART3_RTS	-	PWM3_B	-
GPIO D								
18	PD0	LCD_D0	SPI2_CLK	-	-	PBUS_AD0	PWM0_A	-
17	PD1	LCD_D1	SPI2_CS	-	-	PBUS_AD1	PWM0_B	-
16	PD2	LCD_D2	SPI2_MOSI	DE_TE	-	PBUS_AD2	PWM1_A	-
15	PD3	LCD_D3	SPI3_CLK	-	-	PBUS_AD3	PWM1_B	-
14	PD4	LCD_D4	SPI3_CS	-	-	PBUS_AD4	PWM2_A	-
13	PD5	LCD_D5	SPI3_MOSI	-	-	PBUS_AD5	PWM2_B	-
12	PD6	LCD_D6	SPI3_MISO	I2C0_SCL	UART1_TX	PBUS_AD6	-	-
11	PD7	LCD_D7	SPI2_MISO	I2C0_SDA	UART1_RX	PBUS_AD7	-	-
10	PD8	LCD_D8	LVDS1_D0N	SPI1_HOLD	UART2_TX	PBUS_AD8	EPWM0_A	-
9	PD9	LCD_D9	LVDS1_D0P	SPI1_WP	UART2_RX	PBUS_AD9	EPWM0_B	-
8	PD10	LCD_D10	LVDS1_D1N	SPI1_CS	UART3_TX	PBUS_AD10	EPWM1_A	-
7	PD11	LCD_D11	LVDS1_D1P	SPI1_MISO	UART3_RX	PBUS_AD11	EPWM1_B	-
6	PD12	LCD_D12	LVDS1_D2N	SPI1_MOSI	UART4_TX	PBUS_AD12	EPWM2_A	-
5	PD13	LCD_D13	LVDS1_D2P	SPI1_CLK	UART4_RX	PBUS_AD13	EPWM2_B	-
4	PD14	LCD_D14	LVDS1_CKN	SPI3_CLK	CAPO	PBUS_AD14	QEPO_H0	-
3	PD15	LCD_D15	LVDS1_CKP	SPI3_CS	CAP1	PBUS_AD15	QEPO_H1	-

表 5-6 D213EC (Sip DDR3) QFN128 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
2	PD16	LCD_D16	LVDS1_D3N	SPI3_MOSI	CAP2	PBUS_CLK	QEPO_H2	-
1	PD17	LCD_D17	LVDS1_D3P	SPI3_MISO	-	PBUS_NCS	QEPO_A	-
127	PD18	LCD_D18	LVDS0_D0N	DSI_D0N	I2C1_SCL	PBUS_NADV	QEPO_B	-
126	PD19	LCD_D19	LVDS0_D0P	DSI_D0P	I2C1_SDA	PBUS_NWE	QEPO_I	-
125	PD20	LCD_D20	LVDS0_D1N	DSI_D1N	UART7_TX	PBUS_NOE	QEPO_S	-
124	PD21	LCD_D21	LVDS0_D1P	DSI_D1P	UART7_RX	CLK_OUT0	-	-
123	PD22	LCD_D22	LVDS0_D2N	DSI_CKN	I2C3_SCL	UART6_TX	-	-
122	PD23	LCD_D23	LVDS0_D2P	DSI_CKP	I2C3_SDA	UART6_RX	-	-
121	PD24	LCD_DCLK	LVDS0_CKN	DSI_D2N	UART5_TX	SPI1_CLK	-	-
120	PD25	LCD_HS	LVDS0_CKP	DSI_D2P	UART5_RX	SPI1_CS	-	-
119	PD26	LCD_VS	LVDS0_D3N	DSI_D3N	PWM3_A	SPI1_MOSI	-	-
118	PD27	LCD_DE	LVDS0_D3P	DSI_D3P	PWM3_B	SPI1_MISO	-	RTC_32K
GPIO E								
52	PE0	-	DVP_D0	I2C0_SCL	-	GMAC0_RXD1	EPWM3_A	PWM0_A
53	PE1	-	DVP_D1	I2C0_SDA	-	GMAC0_RXD0	EPWM3_B	PWM0_B
54	PE2	-	DVP_D2	CAN0_TX	UART4_TX	GMAC0_RXCTL	EPWM4_A	PWM1_A
55	PE3	-	DVP_D3	CAN0_RX	UART4_RX	GMAC0_CLKIN	EPWM4_B	PWM1_B
58	PE4	-	DVP_D4	CAN1_TX	UART5_TX	GMAC0_TXD1	EPWM5_A	PWM2_A
59	PE5	-	DVP_D5	CAN1_RX	UART5_RX	GMAC0_TXD0	EPWM5_B	PWM2_B
60	PE6	DSPK0	DVP_D6	UART5_RTS	UART6_TX	GMAC0_TXCK	QEP1_H0	CAP0
61	PE7	DSPK1	DVP_D7	UART7_RTS	UART6_RX	GMAC0_TXCTL	QEP1_H1	CAP1
62	PE8	I2S0_MCLK	DVP_CK	UART6_RTS	UART7_TX	GMAC0_MDC	QEP1_H2	CAP2
63	PE9	I2S0_BCLK	DVP_HS	UART6_CTS	UART7_RX	GMAC0_MDIO	QEP1_A	-
64	PE10	I2S0_LRCK	DVP_VS	DSPK0	-	CLK_OUT2	QEP1_B	-
65	PE11	I2S0_DOUT	I2S0_DIN	DSPK1	CLK_OUT1	GMAC0_RXD3	QEP1_I	-
66	PE12	I2S0_DIN	SPI3_CLK	DMIC_CLK	I2C2_SCL	GMAC0_RXD2	QEP1_S	-
67	PE13	-	SPI3_CS	DMIC_D0	I2C2_SDA	GMAC0_RXCK	CAP0	-
68	PE14	-	SPI3_MOSI	-	UART3_TX	GMAC0_TXD3	CAP1	-
69	PE15	-	SPI3_MISO	-	UART3_RX	GMAC0_TXD2	CAP2	-
70	PE16	-	SPI0_CLK	CAN0_TX	I2C3_SCL	GMAC0_TRIG	-	-
71	PE17	-	SPI0_CS	CAN0_RX	I2C3_SDA	GMAC0_PPSO	-	-
72	PE18	-	SPI0_MOSI	CAN1_TX	PWM3_A	GMAC1_TRIG	-	-
73	PE19	-	SPI0_MISO	CAN1_RX	PWM3_B	GMAC1_PPSO	-	-
GPIO F								
101	PF0	SDC2_D1	SPI2_CLK	-	UART5_TX	GMAC1_RXD1	PBUS_ADO	-
102	PF1	SDC2_D0	SPI2_CS	-	UART5_RX	GMAC1_RXD0	PBUS_AD1	-
103	PF2	SDC2_CLK	SPI2_MOSI	-	UART5_RTS	GMAC1_RXCTL	PBUS_AD2	-
104	PF3	SDC2_CMD	SPI2_MISO	-	UART5_CTS	GMAC1_CLKIN	PBUS_AD3	-
105	PF4	SDC2_D3	-	-	UART6_TX	GMAC1_TXD1	PBUS_AD4	-
106	PF5	SDC2_D2	-	-	UART6_RX	GMAC1_TXD0	PBUS_AD5	-
107	PF6	-	-	-	UART7_TX	GMAC1_TXCK	PBUS_AD6	-

表 5-6 D213EC (Sip DDR3) QFN128 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
108	PF7	-	-	-	UART7_RX	GMAC1_TXCTL	PBUS_AD7	-
109	PF8	-	-	-	UART7_RTS	GMAC1_MDC	PBUS_AD8	-
110	PF9	-	-	-	UART7_CTS	GMAC1_MDIO	PBUS_AD9	-
111	PF10	I2S1_MCLK	I2S1_DIN	-	UART3_CTS	CLK_OUT3	PBUS_AD10	-
112	PF11	I2S1_BCLK	-	PBUS_AD11	UART3_TX	GMAC1_RXD3	PBUS_CLK	-
113	PF12	I2S1_LRCK	-	UART4_RTS	UART3_RX	GMAC1_RXD2	PBUS_NCS	-
115	PF13	I2S1_DOUT	I2S1_DIN	UART4_CTS	UART3_RTS	GMAC1_RXCK	PBUS_NADV	-
116	PF14	I2S1_DIN	DSPK0	DMIC_D0	UART4_TX	GMAC1_TXD3	PBUS_NWE	-
117	PF15	DE_TE	DSPK1	DMIC_CLK	UART4_RX	GMAC1_TXD2	PBUS_NOE	-
USB								
79	PU0	USB0_DM	-	UART0_RX	UART1_RX	-	-	-
80	PU1	USB0_DP	-	UART0_TX	UART1_TX	-	-	-
81	PU2	USB1_DM	-	UART0_RX	UART2_RX	-	-	-
82	PU3	USB1_DP	-	UART0_TX	UART2_TX	-	-	-

5.4. 引脚描述

引脚/信号名称	描述	类型
SYSTEM		
RESET	复位引脚	I
PLL_XI	24 MHz 晶振输入	AI
PLL_XO	24 MHz 晶振输出	AO
RTC		
RTC_IO	RTC 唤醒输出	OD
RTC_VCOIN	RTC 纽扣电池供电	P
RTC_XO	32.768 KHz 晶振输出	AO
RTC_XI	32.768 KHz 晶振输入	AI
USB		
USB0_DM	USB0 数据信号负端	AI/O
USB0_DP	USB0 数据信号正端	AI/O
USB1_DM	USB1 数据信号负端	AI/O
USB1_DP	USB1 数据信号正端	AI/O
RTP		
RTP_XP	RTP X 方向正端	AI
RTP_YP	RTP Y 方向正端	AI
RTP_XN	RTP X 方向负端	AI
RTP_YN	RTP Y 方向负端	AI
ADC, x = 0~7		
GPADCx	模拟采样信号输入	AI
ADC, x = 0~11		
PSADCx	模拟采样信号输入	AI

引脚/信号名称	描述	类型
AMIC		
AMIC_IN	模拟麦克风信号输入	AI
AMIC_BIAS	模拟麦克风偏压输出	AO
EMAC, x = 0~1		
EMAC _x _RXD1	RMII 数据接收信号线 1	I
EMAC _x _RXD0	RMII 数据接收信号线 0	I
EMAC _x _CRS_DV	RMII 数据接收有效	I
EMAC _x _REFCLK	RMII 参考时钟	I
EMAC _x _TXD1	RMII 数据发送信号线 1	O
EMAC _x _TXD0	RMII 数据发送信号线 0	O
EMAC _x _TXC	RMII 发送时钟	O
EMAC _x _TXEN	RMII 数据发送使能	O
EMAC _x _MDC	RMII 串行管理接口时钟	I/O
EMAC _x _MDIO	RMII 串行管理接口数据	I/O
CLK_OUT _x	可配置 25MHz 时钟输出, x = 0~3	O
GMAC, x = 0~1		
GMAC _x _RXD3	RGMII 数据接收信号线 3	I
GMAC _x _RXD2	RGMII 数据接收信号线 2	I
GMAC _x _RXD1	RGMII 数据接收信号线 1	I
GMAC _x _RXD0	RGMII 数据接收信号线 0	I
GMAC _x _RXCTL	RGMII 数据接收控制	I
GMAC _x _CLKIN	RGMII 参考时钟	I
GMAC _x _TXD3	RGMII 数据发送信号线 3	O
GMAC _x _TXD2	RGMII 数据发送信号线 2	O
GMAC _x _TXD1	RGMII 数据发送信号线 1	O
GMAC _x _TXD0	RGMII 数据发送信号线 0	O
GMAC _x _TXCK	RGMII 发送时钟	O
GMAC _x _TXCTL	RGMII 数据发送控制	O
GMAC _x _MDC	RGMII 串行管理接口时钟	I/O
GMAC _x _MDIO	RGMII 串行管理接口数据	I/O
PWM, x = 0~3		
PWM _x _A	PWM _x A 通道	O
PWM _x _B	PWM _x B 通道	O
EPWM, x = 0~5		
EPWM _x _A	EPWM _x A 通道	O
EPWM _x _B	EPWM _x B 通道	O
CAP, x = 0~2		
CAP _x	CAP 输入捕获或 PWM 输出	I/O
QEP, x = 0~1		
QEP _n _A	QEP _n 的输入 A 信号	I
QEP _n _B	QEP _n 的输入 B 信号	I
QEP _n _I	QEP _n 的输入输出 I 信号	I/O

引脚/信号名称	描述	类型
QEPn_S	QEPn 的输入输出 S 信号	I/O
QEPn_H0	QEPn 的霍尔输入信号 A	I
QEPn_H1	QEPn 的霍尔输入信号 B	I
QEPn_H2	QEPn 的霍尔输入信号 C	I
SPI, x = 0~3		
SPIx_HOLD	SPIx 保持信号, 低电平有效	I/O
SPIx_WP	SPIx 写保护信号, 低电平有效	I/O
SPIx_CS	SPIx 片选信号, 低电平有效	I/O
SPIx_CLK	SPIx 时钟信号	I/O
SPIx_MOSI	SPIx 主机数据输出, 从机数据输入	I/O
SPIx_MISO	SPIx 主机数据输入, 从机数据输出	I/O
UART, x = 0~7		
UARTx_TX	UARTx 数据发送	O
UARTx_RX	UARTx 数据接收	I
UARTx_CTS	UARTx 发送允许	I
UARTx_RTS	UARTx 发送请求	O
I2C, x = 0~3		
I2Cx_SCL	I2Cx 串行时钟信号	I/O
I2Cx_SDA	I2Cx 串行数据信号	I/O
CIR		
IR_TX	红外数据发送	O
IR_RX	红外数据接收	I
I2S, x = 0~1		
I2Sx_MCLK	I2Sx 主时钟	O
I2Sx_LRCK	I2Sx 左/右时钟	I/O
I2Sx_BCLK	I2Sx 位时钟	I/O
I2Sx_DOUT	I2Sx 串行数据输出	O
I2Sx_DIN	I2Sx 串行数据输入	I
DSPK		
DSPK0	Speaker 信号输出通道 0	O
DSPK1	Speaker 信号输出通道 1	O
DMIC		
DMIC_CLK	PDM 数字麦克风时钟信号	O
DMIC_D0	PDM 数字麦克风数据信号	I/O
SDC, x = 0~2		
SDCx_CMD	SDC0 控制信号	I/O
SDCx_CLK	SDC0 时钟信号	O
SDCx_D[3:0]	SDC0 数据输入输出	I/O
LCD		
LCD_D[23:0]	LCD 数据输出	O
LCD_DCLK	LCD 时钟信号	O
LCD_HS	LCD 行场同步	O

引脚/信号名称	描述	类型
LCD_VS	LCD 列场同步	O
LCD_DE	LCD 数据使能	O
LVDS, x = 0~1		
LVDSx_CKN	LVDSx 时钟负端	AO
LVDSx_CKP	LVDSx 时钟正端	AO
LVDSx_D0N	LVDSx 数据 0 负端	AO
LVDSx_D0P	LVDSx 数据 0 正端	AO
LVDSx_D1N	LVDSx 数据 1 负端	AO
LVDSx_D1P	LVDSx 数据 1 正端	AO
LVDSx_D2N	LVDSx 数据 2 负端	AO
LVDSx_D2P	LVDSx 数据 2 正端	AO
LVDSx_D3N	LVDSx 数据 3 负端	AO
LVDSx_D3P	LVDSx 数据 3 正端	AO
MIPI DSI		
DSI_CKN	MIPI DSI 时钟负端	AO
DSI_CKP	MIPI DSI 时钟正端	AO
DSI_D0N	MIPI DSI 数据 0 负端	AO
DSI_D0P	MIPI DSI 数据 0 正端	AO
DSI_D1N	MIPI DSI 数据 1 负端	AO
DSI_D1P	MIPI DSI 数据 1 正端	AO
DSI_D2N	MIPI DSI 数据 2 负端	AO
DSI_D2P	MIPI DSI 数据 2 正端	AO
DSI_D3N	MIPI DSI 数据 3 负端	AO
DSI_D3P	MIPI DSI 数据 3 正端	AO
DVP		
DVP_CK	DVP 像素时钟	I
DVP_HS	DVP 行场同步	I
DVP_VS	DVP 列场同步	I
DVP_D[7:0]	DVP 数据输入	I
PBUS		
PBUS_CLK	PBUS 外部总线时钟信号	O
PBUS_NCS	PBUS 外设片选信号, 低电平有效	O
PBUS_NADV	PBUS 总线地址有效信号, 低电平有效	O
PBUS_NWE	PBUS 总线读写控制信号, 低电平为写, 高电平为读	O
PBUS_NOE	PBUS 外设输出使能信号, 低电平有效	O
PBUS_AD[15:0]	PBUS 地址/数据总线	I/O

5.5. 封装尺寸

5.5.1. D211BB / D211BC QFN88

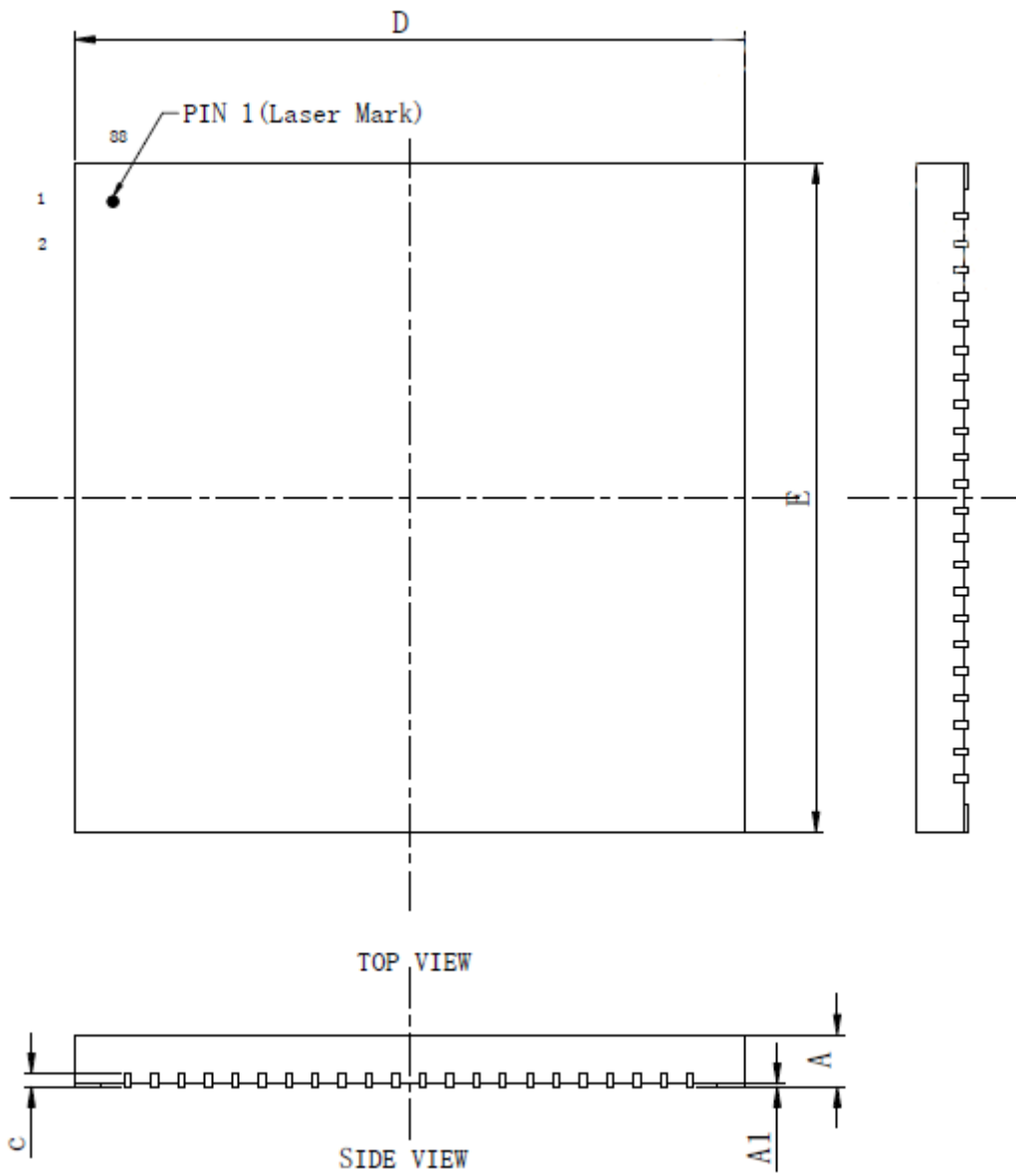
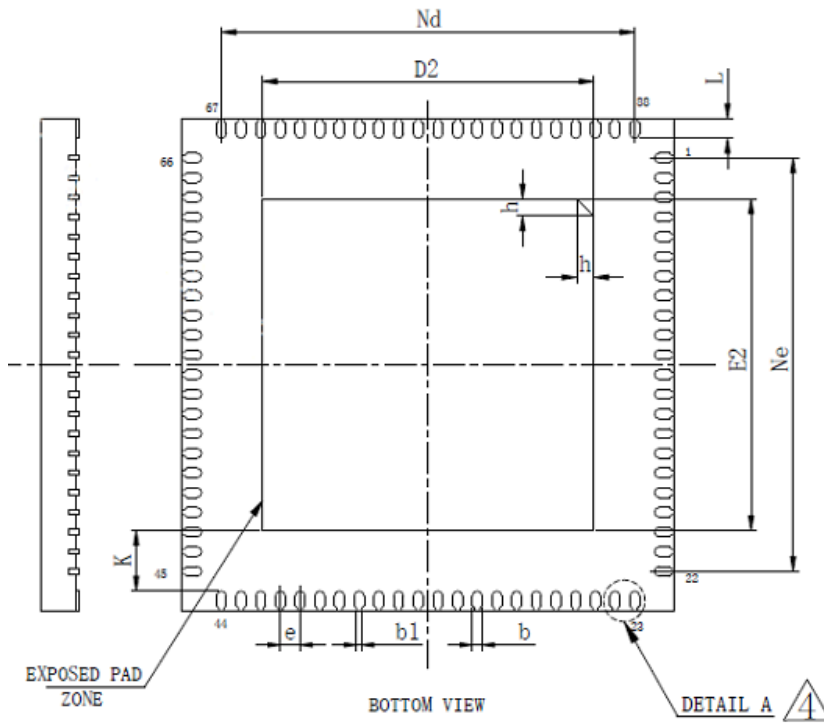


图 5-1 QFN88 封装尺寸图 TOP



SYMBOL	MILLIMETER			
	MIN	NOM	MAX	
A	0.70	0.75	0.80	△
	0.80	0.85	0.90	
	0.85	0.90	0.95	△
A1	0	0.02	0.05	
b	0.15	0.20	0.25	
b1	0.10REF			△
c	0.18	0.20	0.25	
D	9.90	10.00	10.10	
D2	6.64	6.74	6.84	
e	0.40BSC			
Nd	8.40REF			
E	9.90	10.00	10.10	
E2	6.64	6.74	6.84	
Ne	8.40REF			
L	0.30	0.40	0.50	
K	0.20	-	-	
h	0.30	0.35	0.40	

图 5-2 QFN88 封装尺寸图 BOTTOM

5.5.2. D211DB / D211DC QFN100

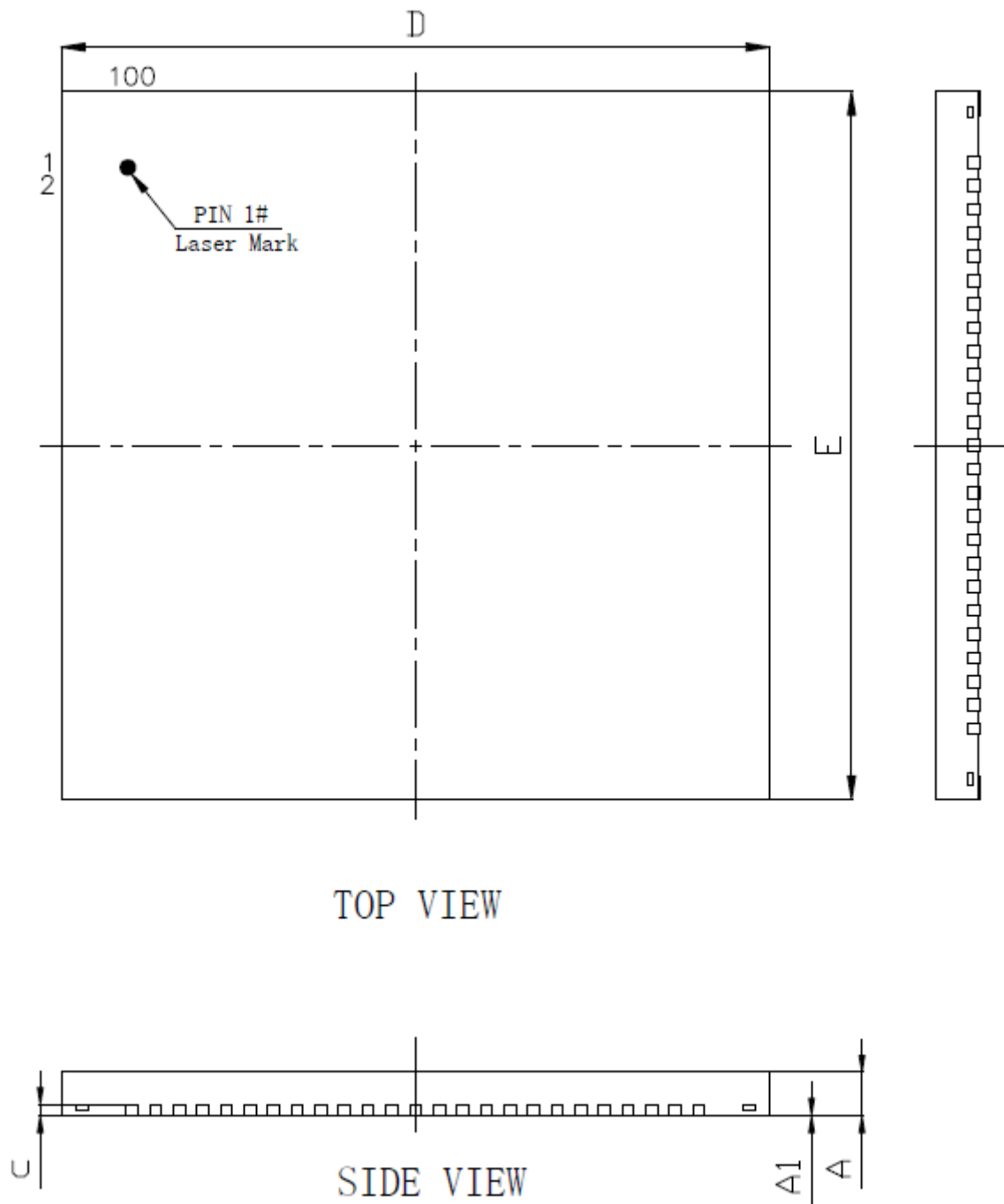


图 5-3 QFN100 封装尺寸图 TOP

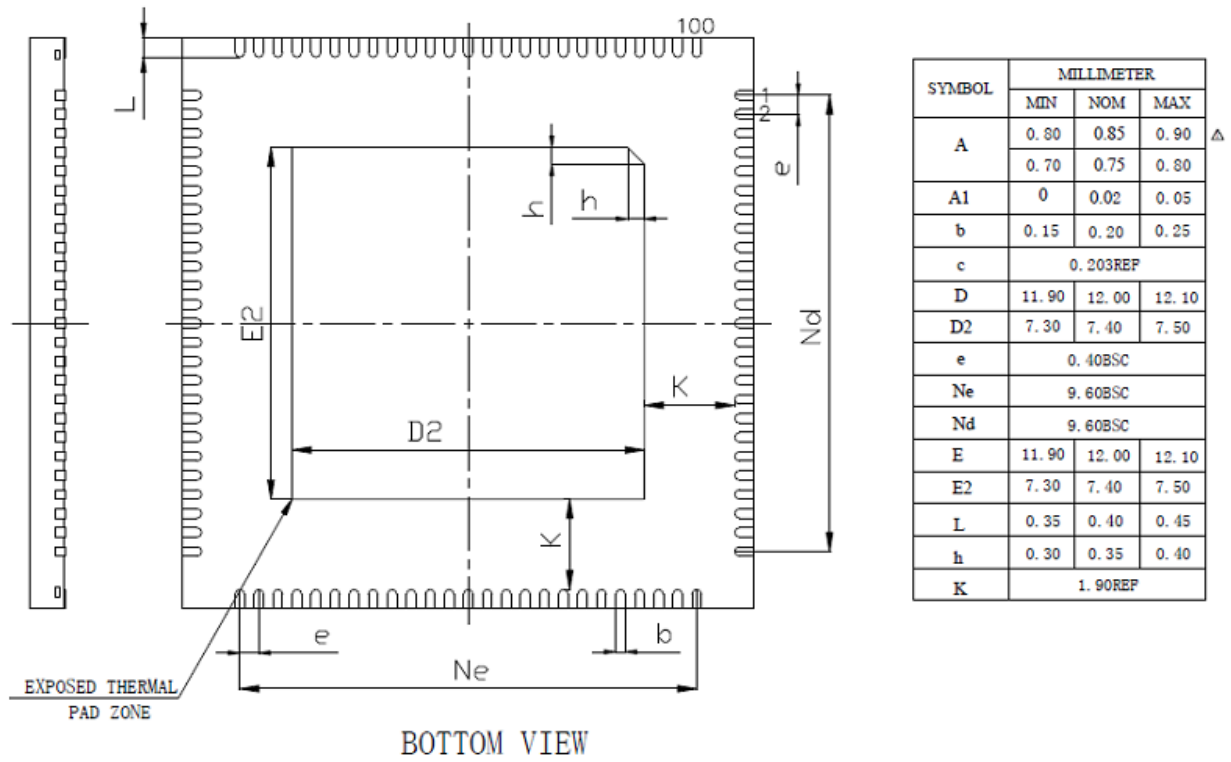


图 5-4 QFN100 封装尺寸图 BOTTOM

5.5.3. D213EC QFN128

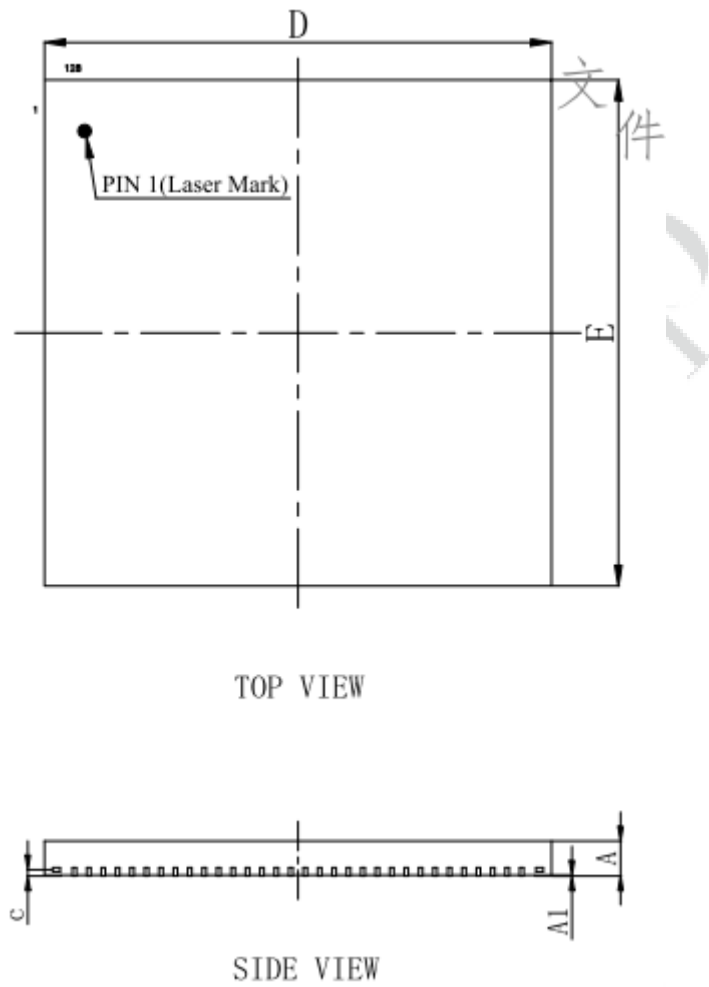


图 5-5 QFN128 封装尺寸图 TOP

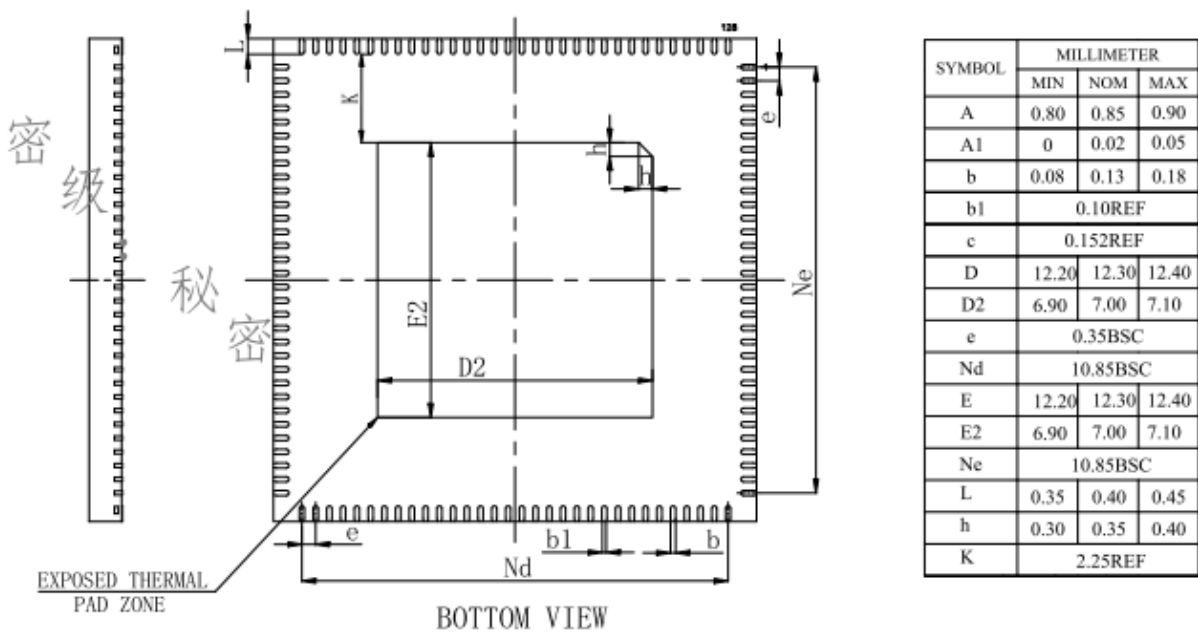


图 5-6 QFN128 封装尺寸图 BOTTOM